



УНИВЕРЗИТЕТ У НОВОМ САДУ  
ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА У  
НОВОМ САДУ

---



Марко Векић

**Нови поступак за развој управљачких  
склопова енергетске електронике  
заснован на емулацији у стварном  
времену**

ДОКТОРСКА ДИСЕРТАЦИЈА

Нови Сад, 2013



УНИВЕРЗИТЕТ У НОВОМ САДУ • ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА  
21000 НОВИ САД, Трг Доситеја Обрадовића 6

## КЉУЧНА ДОКУМЕНТАЦИЈСКА ИНФОРМАЦИЈА

|   |   |
|---|---|
| Редни број, <b>РБР:</b>   |   |
| Идентификациони број, <b>ИБР:</b>   |   |
| Тип документације, <b>ТД:</b>   | Монографска публикација   |
| Тип записа, <b>ТЗ:</b>  | Текстуални штампани материјал   |
| Врста рада, <b>ВР:</b>  | Докторска дисертација   |
| Аутор, <b>АУ:</b>   | Марко С. Векић  |
| Ментор, <b>МН:</b>  | Владимир Катић  |
| Наслов рада, <b>НР:</b>   | Нови поступак за развој управљачких склопова енергетске електронике заснован на емулацији у стварном времену  |
| Језик публикације, <b>ЈП:</b>   | српски  |
| Језик извода, <b>ЈИ:</b>  | српски  |
| Земља публикавања, <b>ЗП:</b>   | Србија  |
| Уже географско подручје, <b>УГП:</b>  | Нови Сад, Војводина   |
| Година, <b>ГО:</b>  |   |
| Издавач, <b>ИЗ:</b>   | Ауторски репринт  |
| Место и адреса, <b>МА:</b>  | Факултет техничких наука, Трг Доситеја Обрадовића 6, Нови Сад   |
| Физички опис рада, <b>ФО:</b><br>(поглавља/страна/ цитата/табела/слика/графика/прилога) | 7/159/92/6/115/0/7  |
| Научна област, <b>НО:</b>   | Електротехника  |
| Научна дисциплина, <b>НД:</b>   | Електроенергетика   |
| Предметна одредница/Кључне речи, <b>ПО:</b>   | Управљачки склоп, развој, испитивање, склоп у петљи, емулатор, редни претварач, синхрони генератор, повезивање на мрежу   |
| <b>УДК</b>  |   |
| Чува се, <b>ЧУ:</b>   | Библиотека ФТН, Трг Доситеја Обрадовића 6, Нови Сад   |
| Важна напомена, <b>ВН:</b>  |   |
| Извод, <b>ИЗ:</b>   | У тези је предложен поступак развоја управљачких склопова енергетске електронике заснован на технологији Hardware In the Loop. Подробно је описан предложени емулатор са нагласком на специфичном моделовању погодном за извршење у стварном времену што је предуслов веродостојности. Сама веродостојност је проверена поређењем резултата са симулацијом, као и са измереним резултатима у неколико стварних погона. Затим је поступак развоја управљачких склопова подробно објашњен на примеру развоја и испитивања једног новог контролног алгоритма за повезивање синхроног генератора на електричну мрежу. |
| Датум прихватања теме, <b>ДП:</b>   |   |
| Датум одбране, <b>ДО:</b>   |   |
| Чланови комисије, <b>КО:</b>  | Председник: др Бранко Докић, ред. проф.<br>Члан: др Веран Васић, ред. проф.<br>Члан: др Стеван Грабић, доц.<br>Члан: др Никола Челановић ванр. проф.<br>Члан, ментор: др Владимир Катић, ред. проф.   |
|   | Потпис ментора  |



## KEY WORDS DOCUMENTATION

|   |   |
|---|---|
| Accession number, <b>ANO</b> :  |   |
| Identification number, <b>INO</b> :   |   |
| Document type, <b>DT</b> :  | Monographic publication   |
| Type of record, <b>TR</b> :   | Word printed document   |
| Contents code, <b>CC</b> :  | Ph.D. Thesis  |
| Author, <b>AU</b> :   | Marko S. Vekić  |
| Mentor, <b>MN</b> :   | Vladimir Katić  |
| Title, <b>TI</b> :  | New real time emulation based procedure for Power Electronics controllers development   |
| Language of text, <b>LT</b> :   | Serbian   |
| Language of abstract, <b>LA</b> :   | English   |
| Country of publication, <b>CP</b> :   | Serbia  |
| Locality of publication, <b>LP</b> :  | Novi Sad, Vojvodina   |
| Publication year, <b>PY</b> :   | 2013  |
| Publisher, <b>PB</b> :  | Authors reprint   |
| Publication place, <b>PP</b> :  | Faculty of Technical Sciences, Trg Dositeja Obradovica 6, Novi Sad  |
| Physical description, <b>PD</b> :<br><small>(chapters/pages/ref./tables/pictures/graphs/appendixes)</small> | 7/159/92/6/115/0/7  |
| Scientific field, <b>SF</b> :   | Electrical Engineering  |
| Scientific discipline, <b>SD</b> :  | Electrical Power Engineering  |
| Subject/Key words, <b>S/KW</b> :  | Controller, development, testing, Hardware - In - the - Loop, series converter, permanent magnet synchronous generator, connection to the grid  |
| <b>UC</b>   |   |
| Holding data, <b>HD</b> :   | Library of Faculty of Technical Sciences, Trg Dositeja Obradovica 6, Novi Sad   |
| Note, <b>N</b> :  |   |
| Abstract, <b>AB</b> :   | This paper proposes development of Power Electronics controllers based on the Hardware In the Loop technology. Proposed emulator is described in detail where emphasis was set on specific methods of modeling which is suitable for real time emulations in order to obtain emulation faithfulness. Fidelity itself was checked through comparison with off-line simulations and results of real drives. Procedure of controllers development was presented through development and testing of one new control algorithm for connection of the permanent magnet synchronous generator to the electrical grid |
| Accepted by the Scientific Board on, <b>ASB</b> :   |   |
| Defended on, <b>DE</b> :  |   |
| Defended Board, <b>DB</b> :   | President: Branko Dokić, Ph. D., professor  |
|   | Member: Nikola Čelanović, Ph. D., associate professor   |
|   | Member: Stevan Grabić, Ph. D., assistant professor  |
|   | Member: Veran Vasić, Ph. D., professor  |
|   | Member, Mentor: Vladimir Katić, Ph. D., professor   |
|   | Mentor's sign   |

# САДРЖАЈ

|       |  |    |
|-------|--|----|
| 1     | УВОДНА РАЗМАТРАЊА .....  | 1  |
| 1.1   | Значај развоја склопова енергетске електронике .....                         | 2  |
| 1.2   | Неопходност исцрпног испитивања управљачких подсклопова.....                 | 4  |
| 1.3   | Недостаци уобичајеног начина развоја и испитивања управљачких склопова ..... | 5  |
| 1.4   | Склоп у петљи (Hardware – In – the – Loop) .....                             | 9  |
| 1.4.1 | Корак симулације, динамика и сложеност модела.....                           | 11 |
| 1.4.2 | Моделовање прилагођено за извршење у стварном времену .....                  | 14 |
| 1.4.3 | Предности примјене Склопа у петљи.....                                       | 20 |
| 1.4.4 | Преглед тржишно доступних склопова у петљи .....                             | 21 |
| 1.5   | Главни доприноси овог рада.....  | 26 |
| 1.6   | Сажетак рада.....  | 26 |
| 2     | МОДЕЛОВАЊЕ ПРИМИЈЕЊЕНО У ПРЕДЛОЖЕНОМ СКЛОПУ У ПЕТЉИ .....                    | 28 |
| 2.1   | Моделовање дате топологије у простору стања.....                             | 29 |
| 2.2   | Дискретизација .....   | 31 |
| 2.3   | Рјешавање прекидачког кола засновано на Коначном аутомату.....               | 33 |
| 2.3.1 | Модел идеалне диоде .....  | 34 |
| 2.3.2 | Модел диодног исправљача.....  | 35 |
| 2.3.3 | Модел једнофазног инвертора.....   | 39 |
| 2.4   | Моделовање осталих компоненти кола.....                                      | 42 |
| 3     | ПРЕДЛОЖЕНИ СКЛОП У ПЕТЉИ.....  | 45 |
| 3.1   | Ланац Software-а.....  | 47 |
| 3.1.1 | Уређивач шеме и преводацац .....   | 47 |
| 3.1.2 | Управљач емулације .....   | 50 |



|       |   |     |
|-------|---|-----|
| 3.2   | Рачунски циклус.....  | 53  |
| 3.3   | Архитектура процесора .....   | 54  |
| 3.4   | Улазно / излазни подсклоп .....   | 56  |
| 4     | ВЈЕРОДОСТОЈНОСТ ПРЕДЛОЖЕНОГ СКЛОПА У ПЕТЉИ.....   | 59  |
| 4.1   | Поређење са <i>Matlab – Simulink</i> -ом .....  | 60  |
| 4.2   | Поређење са резултатима стварних погона .....   | 61  |
| 4.2.1 | Погон заснован на претварачу <i>ABB ACS150</i> .....  | 61  |
| 4.2.2 | Прекидачки извор напајања .....   | 64  |
| 4.2.3 | Огледни погон синхроне машине са сталним магнетима.....   | 68  |
| 4.3   | Синхрони генератор са сталним магнетима и редним претвараčem у отвореном<br>намотају статора .....            | 70  |
| 4.3.1 | Кратак теоријски осврт.....   | 71  |
| 4.3.2 | Ограничења аналогног огледног модела .....  | 74  |
| 4.3.3 | Провјера вјеродостојности емулације .....   | 75  |
| 4.3.4 | Провјера радног пригушења на погону од 2 MVA .....  | 77  |
| 4.4   | Закључци о вјеродостојности и примјењљивости предложеног склопа у петљи.....                                  | 80  |
| 5     | РАЗВОЈ И ИСПИТИВАЊЕ УПРАВЉАЊА ЗА ПРИКЉУЧЕЊЕ СИНХРОНОГ<br>ГЕНЕРАТОРА НА МРЕЖУ УЗ ПОМОЋ РЕДНОГ ПРЕТВАРАЧА ..... | 82  |
| 5.1   | Питање синхронизације .....   | 83  |
| 5.2   | Корак 1: Рачунска анализа .....   | 85  |
| 5.3   | Корак 2: Разматрање изводљивости.....   | 90  |
| 5.3.1 | Симулациони модел .....   | 90  |
| 5.3.2 | Резултати симулација.....   | 93  |
| 5.3.3 | Изводљивост синхронизације.....   | 95  |
| 5.4   | Корак 3: Испитивање и провјера .....  | 99  |
| 5.4.1 | Резултати огледа .....  | 104 |
| 5.4.2 | Анализа резултата.....  | 118 |

---

|   |     |
|---|-----|
| 6 ПОСТУПЦИ РАЗВОЈА И ИСПИТИВАЊА УПРАВЉАЧКИХ СКЛОПОВА<br>ЗАСНОВАНИХ НА <i>HIL</i> -У ..... | 122 |
| 6.1 Алгоритми развоја .....   | 124 |
| 7 ЗАКЉУЧЦИ .....  | 128 |
| 8 ПРИЛОЗИ .....   | 132 |
| 9 СПИСАК НАУЧНЕ ГРАЂЕ .....   | 144 |

## Списак табела

|   |    |
|---|----|
| Табела 1.1: Могућа стања трофазног инвертора са идеалним прекидачима..... | 14 |
| Табела 2.1: Стања једнофазног инвертора .....                             | 41 |
| Табела 3.1: Кашњења улазно / излазног склопа.....                         | 58 |
| Табела 4.1: Параметри погона <i>ACS150</i> .....                          | 63 |
| Табела 4.2: Параметри огледног погона СГСМ са редним претварачем .....    | 76 |
| Табела 4.3: Параметри погона вјетроелектране снаге 2MVA.....              | 78 |

## Списак слика

|   |    |
|---|----|
| Слика 1.1: Прототип вјетроелектране снаге 2MW .....   | 6  |
| Слика 1.2: Огледни (скалирани) аналогни модел вјетроелектране са слике 1.1.....             | 6  |
| Слика 1.3: Приказ начела симулације у стварном времену.....                                 | 9  |
| Слика 1.4: Управљачки склоп повезан на симулатор у стварном времену .....                   | 10 |
| Слика 1.5: Временски оквири разних функција енергетске електронике.....                     | 12 |
| Слика 1.6: Зависност корака емулације, сложености система и динамике .....                  | 13 |
| Слика 1.7: Стварни прекидач и његов идеализован модел.....                                  | 15 |
| Слика 1.8: Инвертор моделован идеалним прекидачима.....                                     | 15 |
| Слика 1.9: Примјер примјене <i>dSPACE</i> -а у аутомобилској индустрији.....                | 22 |
| Слика 1.10: xPC Target .....  | 23 |
| Слика 1.11: <i>Opalov RT-LAB</i> емулатор .....   | 24 |
| Слика 1.12: RTDS Technology симулатор.....  | 25 |
| Слика 2.1. Рјешавање система једначина у простору стања .....                               | 31 |
| Слика 2.2: Поређење поступака дискретизације.....   | 33 |
| Слика 2.3: Диода као идеалан прекидач .....   | 34 |
| Слика 2.4: Карактеристика идеалне диоде.....  | 34 |
| Слика 2.5: Стања идеалне диоде у облику коначног аутомата .....                             | 35 |
| Слика 2.6: Електрично коло са једнофазним диодним исправљачем.....                          | 35 |
| Слика 2.7: Могућа посебна стања посматраног претварача .....                                | 36 |
| Слика 2.8: Коначни аутомат за коло са слике 2.7.....  | 37 |
| Слика 2.9: Електрично коло са једнофазним инвертором .....                                  | 40 |
| Слика 2.10: Могуће топологије једнофазног прекидача у складу са ознакама из табеле 2.1..... | 41 |
| Слика 2.11: Извршење емулације када је присутна машина у моделу.....                        | 43 |
| Слика 2.12: Машина представљена струјним изворима повезана на инвертор .....                | 44 |
| Слика 3.1: Предложени емулатор - Typhoon HIL400 .....                                       | 46 |
| Слика 3.2: Уређивач шеме (Schematic Editor).....  | 47 |
| Слика 3.3: Библиотека компоненти .....  | 48 |
| Слика 3.4: Механички параметри синхроне машине.....   | 49 |
| Слика 3.5: Управљач емулације.....  | 51 |
| Слика 3.6: Функција за задавање виших хармоника .....                                       | 51 |
| Слика 3.7: Окружење уређивача скрипти .....   | 52 |
| Слика 3.8: Цјелине рачунског циклуса.....   | 53 |
| Слика 3.9: Дијаграм тока рачунског циклуса.....   | 54 |
| Слика 3.10: Дијаграм тока рачунског циклуса .....   | 55 |
| Слика 3.11: Аналогни и дигитални прикључци емулатора .....                                  | 56 |
| Слика 3.12: Временски дијаграм улазно-излазних кашњења.....                                 | 57 |

|   |    |
|---|----|
| Слика 3.13: Примјери прилагодних плоча.....   | 58 |
| Слика 4.1: Трофазни исправљач повезан на мрежу симулиран у <i>Simulink</i> -у.....  | 60 |
| Слика 4.2: Трофазни исправљач повезан на мрежу емулиран на HIL400.....  | 61 |
| Слика 4.3: Поређење резултата симулације и емулације.....   | 61 |
| Слика 4.4: Шематски приказ погона <i>ACS150</i> .....   | 62 |
| Слика 4.5: Прегледни приказ огледног склопа заснованог на <i>ACS150</i> .....   | 63 |
| Слика 4.6: Поређење међуфазних напона мотора.....   | 63 |
| Слика 4.7: Поређење струја мотора.....  | 64 |
| Слика 4.8: Замијенити правом сликом.....  | 64 |
| Слика 4.9: Испитивани трансформатори повезани на ПИН.....   | 65 |
| Слика 4.10: Постројење ПИН-а.....   | 66 |
| Слика 4.11: Испитивање уз помоћ емулатора.....  | 66 |
| Слика 4.12: Емулирани дио ПИН-а.....  | 67 |
| Слика 4.13: Поређење резултата мјерења и емулације за посматрани ПИН.....   | 67 |
| Слика 4.14: Огледни погон синхроне машине са сталним магнетима.....   | 68 |
| Слика 4.15: Шематски приказ погона.....   | 69 |
| Слика 4.16: поређење мјерења и емулације напона у устаљеном стању.....  | 69 |
| Слика 4.17: поређење мјерења и емулације струје у устаљеном стању.....  | 69 |
| Слика 4.18: поређење мјерења и емулације струје у прелазном процесу.....  | 70 |
| Слика 4.19: СГСМ са редним претварачем.....   | 71 |
| Слика 4.20: Поједностављен модел СГСМ са РП.....  | 71 |
| Слика 4.21: Фазорски дијаграм СГСМ са РП.....   | 72 |
| Слика 4.22: Регулација напона једносмјерног кола.....   | 73 |
| Слика 4.23: Радни отпорни компензатор.....  | 74 |
| Слика 4.24: Одзиви стварног огледног погона (лијева страна) и емулације (десна страна) при $k_{PRG}=0,01$<br>.....  | 76 |
| Слика 4.25: Одзиви стварног огледног погона (лијева страна) и емулације (десна страна) при $k_{PRG}=0,004$ .....  | 77 |
| Слика 4.26: Резултати емулираног погона вјетроелектране снаге 2MVA при $r_a= 0.2$ [p.j.], $k_{PRG}=0,004$ .....   | 79 |
| Слика 4.27: Резултати емулираног погона вјетроелектране снаге 2MVA при $r_a= 0.02$ [p.j.], $k_{PRG}=0,004$ ..   | 80 |
| Слика 5.1: Прикључење синхроне машине на мрежу при називној брзини, улазном механичком моменту од 0,7 и почетној разлици угла фазора од $70^\circ$ .....    | 84 |
| Слика 5.2: Упрошћена представа погона.....  | 86 |
| Слика 5.3: Линеаризована представа погона.....  | 88 |
| Слика 5.4: Зависност параметра пригушења $a$ од улазног механичког момента.....   | 89 |
| Слика 5.5: Детаљан симулациони модел.....   | 90 |
| Слика 5.6: Синхронизација при називној брзини, улазном механичком моменту од 0,7 [p.j] и почетном углу снаге од $70^\circ$ уз учешће редног претварача..... | 93 |

|  |     |
|--|-----|
| Слика 5.7: Синхронизација при називној брзини, улазном механичком моменту од 0,4 [р.ј.] и почетном углу снаге од $-30^\circ$ уз учешће редног претварача .....   | 94  |
| Слика 5.8: Синхронизација при називној брзини, улазном механичком моменту од 0,3 [р.ј.] и почетном углу снаге од $-150^\circ$ уз учешће редног претварача.....   | 95  |
| Слика 5.9: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента.....   | 98  |
| Слика 5.10: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента при почетној брзини од 0.98 називне вриједности ..... | 98  |
| Слика 5.11: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента при почетној брзини од 0.95 називне вриједности ..... | 99  |
| Слика 5.12: Коришћена опрема .....   | 100 |
| Слика 5.13: Шематски приказ погона СГСМ у Turphoon HIL Schematic Editor – у.....   | 100 |
| Слика 5.14: Turphoon HIL Control Centre – Управљач емулације.....  | 101 |
| Слика 5.15: Одређивање аналогних излаза .....  | 102 |
| Слика 5.16: Одређивање дигиталних излаза .....   | 102 |
| Слика 5.17: dSpace Control Desk.....   | 103 |
| Слика 5.18: Синхронизација при $m_m=0.2$ и $\theta =115^\circ$ .....   | 104 |
| Слика 5.19: Синхронизација при $m_m=0.2$ и $\theta =55^\circ$ .....  | 105 |
| Слика 5.20: Синхронизација при $m_m=0.2$ и $\theta =-35^\circ$ .....   | 105 |
| Слика 5.21: Синхронизација при $m_m=0.3$ [р.ј.] и $\theta =100^\circ$ .....  | 106 |
| Слика 5.22: Синхронизација при $m_m=0.3$ [р.ј.] и $\theta =45^\circ$ .....   | 106 |
| Слика 5.23: Синхронизација при $m_m=0.3$ [р.ј.] и $\theta =-40^\circ$ .....  | 107 |
| Слика 5.24: Синхронизација при $m_m=0.4$ [р.ј.] и $\theta =100^\circ$ .....  | 107 |
| Слика 5.25: Синхронизација при $m_m=0.4$ [р.ј.] и $\theta =50^\circ$ .....   | 108 |
| Слика 5.26: Синхронизација при $m_m=0.4$ [р.ј.] и $\theta =-50^\circ$ .....  | 108 |
| Слика 5.27: Синхронизација при $m_m=0.5$ [р.ј.] и $\theta =115^\circ$ .....  | 109 |
| Слика 5.28: Синхронизација при $m_m=0.5$ [р.ј.] и $\theta =50^\circ$ .....   | 109 |
| Слика 5.29: Синхронизација при $m_m=0.5$ [р.ј.] и $\theta =-40^\circ$ .....  | 110 |
| Слика 5.30: Синхронизација при $m_m=0.6$ [р.ј.] и $\theta =120^\circ$ .....  | 110 |
| Слика 5.31: Синхронизација при $m_m=0.6$ [р.ј.] и $\theta =60^\circ$ .....   | 111 |
| Слика 5.32: Синхронизација при $m_m=0.6$ [р.ј.] и $\theta =-45^\circ$ .....  | 111 |
| Слика 5.33: Синхронизација при $m_m=0.7$ [р.ј.] и $\theta =100^\circ$ .....  | 112 |
| Слика 5.34: Синхронизација при $m_m=0.7$ [р.ј.] и $\theta =-20^\circ$ .....  | 112 |
| Слика 5.35: Синхронизација при $m_m=0.7$ [р.ј.] и $\theta =-50^\circ$ .....  | 113 |
| Слика 5.36: Синхронизација при $m_m=0.8$ [р.ј.] и $\theta =120^\circ$ .....  | 113 |
| Слика 5.37: Синхронизација при $m_m=0.8$ [р.ј.] и $\theta =60^\circ$ .....   | 114 |

|   |     |
|---|-----|
| Слика 5.38: Синхронизација при $m_m=0.8$ [р.ј.] и $\theta = -50^\circ$ .....          | 114 |
| Слика 5.39: Синхронизација при $m_m=0.9$ [р.ј.] и $\theta = 120^\circ$ .....          | 115 |
| Слика 5.40: Синхронизација при $m_m=0.9$ [р.ј.] и $\theta = 0^\circ$ .....            | 115 |
| Слика 5.41: Синхронизација при $m_m=0.9$ [р.ј.] и $\theta = -35^\circ$ .....          | 116 |
| Слика 5.42: Синхронизација при $m_m=0.9$ [р.ј.] и $\theta = 115^\circ$ .....          | 116 |
| Слика 5.43: Синхронизација при $m_m=1$ [р.ј.] и $\theta = 45^\circ$ .....             | 117 |
| Слика 5.44: Синхронизација при $m_m=1$ [р.ј.] и $\theta = -30^\circ$ .....            | 117 |
| Слика 5.45: Синхронизација при $m_m=0.7$ [р.ј.] и $\theta = 140^\circ$ .....          | 119 |
| Слика 5.46: Синхронизација при $m_m=0.4$ [р.ј.] и $\theta = -45^\circ$ .....          | 119 |
| Слика 5.47: Покушај синхронизације при $m_m=0.6$ [р.ј.] и $\theta = 160^\circ$ .....  | 120 |
| Слика 5.48: Покушај синхронизације при $m_m=0.5$ [р.ј.] и $\theta = -125^\circ$ ..... | 120 |
| Слика 6.1: Алгоритам уобичајеног развоја (без Склопа у петљи) .....                   | 125 |
| Слика 6.2: Алгоритам развоја заснован на Склопу у петљи .....                         | 126 |
| Слика 6.3: Варијација алгоритма заснованог на Склопу у петљи .....                    | 127 |





# 1 УВОДНА РАЗМАТРАЊА

Енергетска електроника представља једну од кључних инфраструктурних технологија данашњице [1]. Укупна свјетска производња електричне енергије 2013. Године износила је око 19.4 милијарди киловатчасова електричне енергије [2]. Уз неколико изузетака, већи дио те енергије се не користи у облику у којем је произведена. Најчешће је потребно произведену електричну енергију прилагодити крајњим потрошачима, у складу са њиховим посебним техничким захтјевима. Уређаји, односно претварачи енергетске електронике имају у овом процесу кључну улогу.

Настанак енергетске електронике везује се за прву половину двадесетог вијека. Оно што је ограничавало примјену првих уређаја енергетске електронике били су проблеми који су произишавали из њихове величине, затим њихове поузданости и управљања. Међутим, напредак који је постигнут у технологији израде полупроводничких компоненти, довео је до побољшања њихових својстава, што је даље водило ка њиховој све ширеј употреби [2].

Развој у области микропроцесора одлучујуће је допринесао развоју енергетске електронике, првенствено у областима управљања, гдје су аналогни управљачки склопови масовно замијењени дигиталним. То је даље водило ка развоју у областима као што су роботика, електроенергетски системи, жељезнички, као и остале врсте транспорта.

Данас је готово немогуће замислити савремену електроенергетику без уређаја енергетске електронике. Уређаји енергетске електронике као градивни елементи електричних погона и електроенергетских система биљеже сталан раст

примјене у мноштву разних области. Они су присутни готово свим индустријским процесима, саобраћају као и у већини уређаја широке потрошње. Без њих је немогуће дјеловање обновљивих извора електричне енергије, као што су вјетроелектране, склопови засновани на сунчевој енергији, гориве ћелије, мале проточне хидроелектране и други. Обновљиви извори електричне енергије повезују се у постојеће електроенергетске системе, па се и пренос и дистрибуција електричне енергије све више ослањају на уређаје енергетске електронике [3]- [6].

Због прекидачких компоненти које су по својој природи нелинеарне, уређаји и склопови енергетске електронике производе хармонику у широком опсегу учестаности, који могу изазвати сметње у раду других уређаја. Чињеница да су ови системи нелинеарни, да раде на високим учестаностима и временски дискретни, уноси додатну сложеност у анализу, математичко моделовање, рачунарске симулације, израду и испитивање оваквих уређаја.

## 1.1 ЗНАЧАЈ РАЗВОЈА СКЛОПОВА ЕНЕРГЕТСКЕ ЕЛЕКТРОНИКЕ

Са економског становишта, склопови енергетске електронике представљају значајно улагање. Годишњи обим инвестиција у опрему енергетске електронике износи преко 60 милијарди долара, док укупна вриједност опреме која се заснива на претварачима енергетске електронике прелази 1000 милијарди долара. Из овога слиједи да свако побољшање у развоју доводи до великих уштеда у потрошњи електричне енергије. Стога је сврха развоја енергетске електронике у изналагању нових начина да се њени претварачи и склопови што дјелотворније користе у поступку претварања, расподјеле и примјене електричне енергије, а да при томе буду испуњени захтјеви за енергетском дјелотворношћу и поузданошћу [7]-[9].

Пошто се претварачи енергетске електронике примјењују за опсег снага од реда величине  $mW$  до реда величине  $MW$ , закључак је да губици, у зависности од величине и мјеста гдје се претварачи примјењују, могу представљати значајан постотак уложене енергије. Узимајући у обзир све израженију свијест о значају и потреби за повећањем енергетске дјелотворности, општа је тежња да се изгубљена енергија тј. губици што више смање. Поред поменуте тежње за повећањем дјелотворности уређаја енергетске електронике, не може се изоставити потреба за њиховом високом поузданошћу, која даље непосредно утиче на повећање поузданости читавог система, чији су они саставни дио [3]. Позитивну улогу на

развој уређаја има и све већа потреба за штедњом енергије, смањењем загађења и очувањем животне средине.

Енергетска електроника има и кључну улогу у повећању поузданости и сигурности електроенергетских система. Њеним развојем и коришћењем се постижу значајне добити у пријеносу и дистрибуцији електричне енергије:

- дјелотворније коришћење преносних водова
- боља стабилност система
- повећана сигурност система
- повећана поузданост система
- додатна прилагодљивост код постављања нових генераторских јединица

У новије доба посебан изазов представља растућа потреба за обновљивим изворима енергије, као и захтјеви за њиховом повећаном дјелотворношћу што ствара значајан притисак на тржишту енергетске електронике. Повезивање расподјељених (distributed) извора какви су сунчеве електране или вјетроелектране захтјева учешће и стручност инжењера из разних области. Иако је развијена снажна индустрија посвећена развоју обновљивих извора, још увијек има много простора за побољшање разних техничких појединости [10] као што су побољшања уређаја за складиштење електричне енергије, дјелотворније повезивање и садејство разних извора као и унапрјеђење управљачких склопова.

Веома је извјесно да ће и у будућности енергетска електроника представљати основе даљег развоја и побољшања како у области енергетике, тако и осталим областима гдје енергетска електроника налази или ће наћи своју примјену.

Претварач (Converter) је један од кључних елемената сваког електромоторног погона. Са друге стране претварач представља и један од најсложенијих дијелова сваког система заснованог на енергетској електроници. Развој и испитивање претварача је скуп и дуготрајан процес. Испитивање, односно тестирање у свим радним тачкама, укључујући поремећаје и кварове је од изузетног значаја због поузданости рада самих уређаја, али и због тржишног надметања.

Поступак развоја и испитивања управљачких склопова енергетске електронике заснован на технологији *Hardware – In – the – Loop* (енгл. скраћено: *HIL*) је главни циљ овог рада. Предложени поступак ће бити подробно описан кроз развој једног новог алгоритма за повезивање синхроне машине са сталним магнетима на електричну мрежу. Остварење овог алгоритма у правом погону велике снаге (2 MW) би захтјевало сложен енергетски склоп са претвараčem

енергетске електронике повезаним у звјездиште статора. Развој и испитивање алгоритма који се примјењује у таквом погону за прикључење на мрежу би било изузетно скупо или готово неизводљиво на прототипу, док умањени лабораторијски модел не би дао мјеродавне резултате због немогућности скалирања свих битних величина (отпорност статора, момент инерције). Зато испитивање оваквог алгоритма веома добро осликава предности коришћења *HIL*-а, односно даје могућност да се представи нови поступак за развој управљачких склопова енергетске електронике.

## 1.2 НЕОПХОДНОСТ ИСЦРПНОГ ИСПИТИВАЊА УПРАВЉАЧКИХ ПОДСКЛОПОВА

Електромоторни погони и уопште системи засновани на енергетској електроници састоје се од двије главне цјелине: енергетског склопа и управљачког склопа. Енергетски склоп укључује претвараче енергетске електронике, електричне машине, електричне изворе (мрежу, батерије фотонапонске ћелије), филтре итд, док управљачки склоп подразумијева дигитални управљачки склоп (*digital controller*) са PWM јединицом.

Цијена управљачког склопа је само мали дио цијене читавог погона, али он представља његов најкритичнији дио који је одговоран за сигурност и свеукупан рад читавог погона. Прије испитивања на самом прототипу, управљачки склоп обично пролази кроз неколико циклуса тестирања и прераде у скупој високонапонској лабораторији опремљеној претварачима, мотор-генератор групом, мјерним уређајима итд. Број радних тачака у којима се врши испитивање је ограничен с једне стране техничким могућностима, а с друге стране притиском што хитнијег изласка на тржиште. Под ограниченим техничким могућностима прије свега се подразумијева немогућност да се испита рад нпр. стварне вјетроелектране повезане на електричну мрежу у условима какви су разне промјене брзине вјетра, пропади напона, појаве виших хармоника или кварова. Таква испитивања би била готово немогућа са становишта безбиједности, односно временски и материјално недостижно захтјевна, што би произвођачу наметнуло изузетно неповољне услове на тржишној утакмици.

С друге стране, грешке и превиди до којих долази услјед недовољног испитивања у пороцесу развоја и завршних тестирања могу бити изузетно скупе. Ту важи правило да што се касније пронађе грешка, њено ће отклањање бити

скупље. Заиста, један скори примјер то потврђује. Предузеће Toyota је повукло 242.000 хибридних електричних возила Prius и Lexus произведених између марта и октобра 2009 са европског, америчког и јапанског тржишта због проблема са кочењем који је проистекао из пропуста у управљачком софтверу.

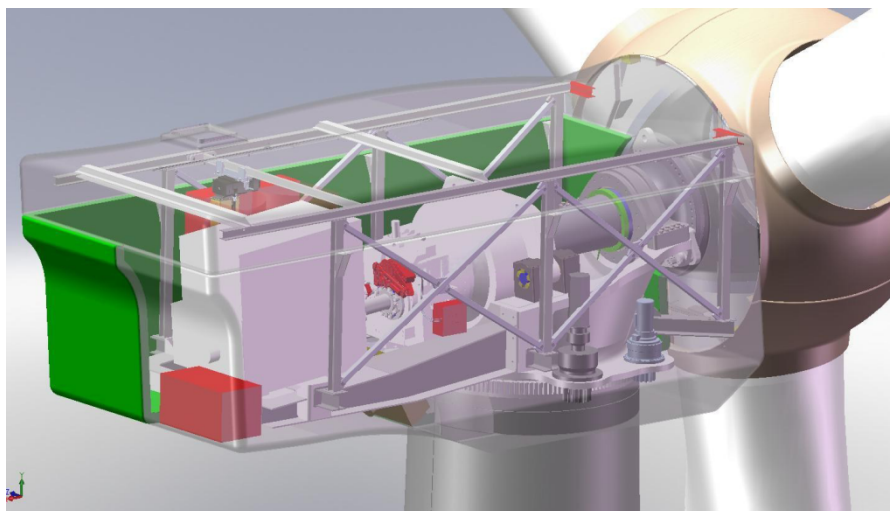
Из овога слиједи да се морају наћи начини који би помирили два опречна захтјева: с једне стране захтјев за исцрпним испитивањем, идеално у свим мјеродавним радним тачкама с једне стране, са унапријед ограниченим трајањем развоја и испитивања које намећу строги рокови с друге стране. Тај задатак је веома тешко, а врло често и немогуће испунити уобичајеним поступцима који се заснивају на испитивањима у високонапонској лабораторији. Зато ће у овом раду бити изложен један нови начин заснован на технологији Склопа у петљи (*Hardware – In – the – Loop*). Ова технологија заправо подразумијева да се енергетски склоп (hardware) или један његов дио замјене емулатором – уређајем који симулира, односно емулира рад тог (дијела) погона у стварном времену, тако да управљачки склоп не “примијети” разлику између стварности и емулације. Из чињенице да се у управљачкој петљи налази емулатор који вјерно замјењује одговарајући енергетски склоп (hardware), произилази и назив- Склоп у петљи (енгл.: Hardware – In – the – Loop, скраћено HIL).

Но, прије описа предложеног, конкретног Склопа у петљи, биће дат осврт на уобичајен (традиционалне) начине развоја и испитивања управљачких склопова енергетске електронике да би се јасније уочиле битне појединости и ограничења, односно да би се свеобухватно сагледале побуде за коришћењем HIL-а.

## **1.3 НЕДОСТАЦИ УОБИЧАЈЕНОГ НАЧИНА РАЗВОЈА И**

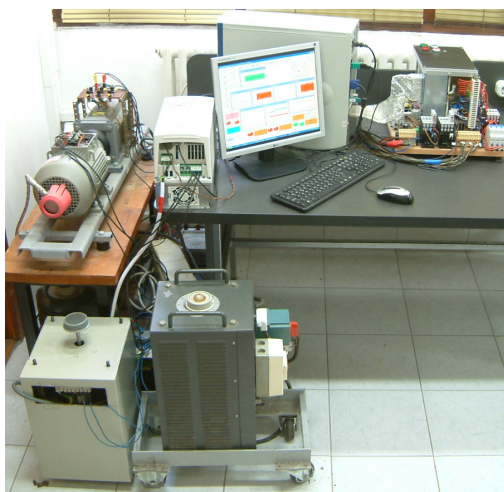
### **ИСПИТИВАЊА УПРАВЉАЧКИХ СКЛОПОВА**

Управљачки склоп је одговоран за исправан рад читавог погона. Да би се задовољили постављени захтјеви и откриле грешке у процесу развоја, изводе се бројни опити у свим пројектним корацима. Пошто разборит инжењерски приступ [11] забрањује непосредне огледе на правом систему бар у почетним фазама (Сл.1.1), управљачки склоп мора бити у функционалном смислу испитан и овјерен прије пуштања у погон у неком једноставнијем и безбједнијем окружењу.



Слика 1.1: Прототип вјетроелектране снаге 2MW

Да би се провели тестови који симулирају рад стварног погона што је ближе могуће, примјењују се аналогни симулатори (Сл.1.2). Они у суштини представљају умањене, односно скалиране огледне моделе стварног погона гдје су саставни дијелови као што су претварачи и машине много мањих називних снага од оних на систему који се развија и испитује.



Слика 1.2: Огледни (скалирани) аналогни модел вјетроелектране са слике 1.1.

Иако је овај приступ коришћења аналогних модела општеприхваћен у индустрији, а посебно у академској заједници, он има неколико веома битних недостатака:

1. Развој и испитивања која се врше на аналогном моделу захтјевају доста времена, док им је поновљивост ограничена. Сама израда аналогног модела и прикупљање неопходних дијелова захтјева вријеме и материјална средства.

2. Испитивање свих мјеродавних радних тачака није могуће или би било веома тешко изводљиво и скупо. Посебно је сложено испитивање граничних случајева и заштите.
3. Није практично да сваки инжењер који учествује у развоју има свој аналогни модел. Овдје се долази до још једне битне чињенице. Наиме, инжењери који раде на развоју управљачког склопа, посебно управљачког софтвера морају у начелу одложити свој развој и испитивања до тренутка када инжењери који развијају енергетски дио одмакну са својим пројектом.
4. Аналогни модел захтјева исте или веома сличне заштитне мјере и поступке мјерења у смислу заштите као и стварни систем. То значи да је вријеме развоја слично у оба случаја док увијек постоји опасност од оштећивања и повреда.
5. Веома је тешко постићи да аналогни модел има исте вриједности у релативним јединицама као и прави систем (прототип). Ово ће бити касније сликовито приказано на примјеру погона вјетроелектране од 2MW и њеног аналогног модела, снаге 3kW. Интуитивно је, наиме јасно да је тешко постићи равномјерно и истовремено скалирање отпорности статора и момента инерције. Зато резултати добијени на аналогном моделу често нису мјеродавни за стварни систем.

Сви наведени недостаци, а посебно послједњи указују да примјена аналогних модела није рјешење које би помирило строге и опречне захтјеве исцрпног, али временски ограниченог развоја и испитивања пошто рад на скалираним аналогним моделима захтјева значајну количину времена уз ограничено покривање мјеродавних радних тачака. Осим тога, аналогне моделе можемо само условно звати скалираним или умањеним.

Да би се ове потешкоће и недостаци ублажили, за развој управљачких склопова користе се и рачунарске симулације ван тока времена (*off-line simulations*), које ће се у овом раду кратко називати симулацијама. Предност оваквог приступа је очигледна. Рачунарским симулацијама могу се симулирати готово произвољно сложени системи у свим радним тачкама за веома кратко вријеме. Наравно, одмах се намеће неколико потешкоћа у овом наизглед идеалном сценарију:

1. Вјеродостојност модела. Поред чињенице да модел тешко може уважити све чињенице, увијек постоји сумња у исправност чак и оних појединости које су моделоване.
2. Симулације се извршавају ван тока стварног времена јер симулације трају онолико дуго колико је потребно да се изврше све математичке рачунске радње, а то може бити значајно дуже од трајања стварног догађаја који је симулиран. То значи да је немогуће испитати међудејство стварног управљачког склопа и заштите с једне и енергетског дијела с друге стране.
3. Испитивање и овјера управљачког склопа је немогућа [12]. Могућа је само функционална провјера.

Први недостатак се може умањити или чак потпуно отклонити побољшаним моделима и њиховим исцрпним поређењем са резултатима стварних склопова и уређаја, али други и трећи недостатак представљају суштинске ставке које произилазе из природе симулације ван стварног временског тока. Из овога сlijеди да су поменуте симулације моћно средство да би се стекао дубок, прије свега теоријски увод у изводљивост предстојећег пројекта, али се не могу користити за развој самих склопова. Међутим, због обима појединости које симулација нуди, она се врло често користи и као тзв. извршна спецификација пројекта (executable specification) што ће бити подробно објашњено у глави 6. То значи да се у симулацији налазе све неопходне ставке будућег развоја, при чему се извршењем симулације могу добити бар приближни очекивани резултати и извршити процјене које се односе на сам пројекат. Имајући то у виду, симулације ван стварног временског тока су распрострањен начин развоја у почетним фазама пројекта.

Уобичајен („традиционалан“) поступак развоја управљачког склопа енергетске електронике сажето се може представити кроз сљедеће кораке:

1. Корак – симулације ван стварног тока времена: теоријски увид, студија изводљивости и извршна спецификација
2. Корак – развој: аналогни („скалирани“) модел
3. Корак – испитивање: аналогни модел
4. Корак – пуштање у погон, овјеравање: прототип

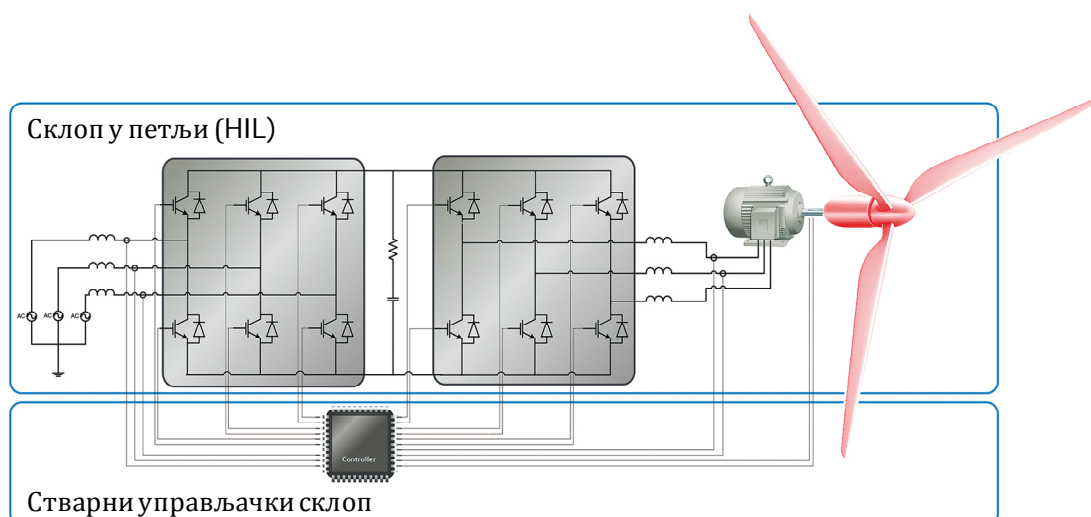
Успркос чињеници да се овакав поступак широко примјењује у индустрији, а посебно у академској заједници, има неколико веома битних недостатака и много простора за побољшање, прије свега у кораку који би премостио јаз између симулације ван временског тока и аналогног модела. Основна замисао је да се



примијени рјешење које би спојило једноставност, безбједност и флексибилност симулације с једне стране, са стварном опремом, односно стварним управљачким склопом с друге стране. Једно такво рјешење јесте примјена Склопа у петљи, односно Hardware – In – the – Loop технологије.

## 1.4 СКЛОП У ПЕТЉИ (HARDWARE – IN – THE – LOOP)

Управљачки склоп могуће је испитивати једино у стварном времену гдје се остварује међудејство (interaction) стварног управљачког склопа са остатком система. Одавде се јасно намеће замисао да се тај „остатак система“, заправо енергетски склоп замијени са моделом који би се извршавао у стварном времену, док би управљачки склоп остао изворан (Сл. 1.3), односно не би се ни на који начин симулирао.



Слика 1.3. Приказ начела симулације у стварном времену

Услов да би овакво рјешење било успјешно је да управљачки склоп не „види“ разлику да ли управља стварним уређајем (стварним енергетским склопом) или његовом симулацијом у стварном времену [13]. Наравно, да би уопште било могуће повезати стварни управљачки склоп са симулацијом енергетског дијела, та се симулација мора извршавати на физичком уређају – дигиталном симулатору, односно емулятору који има своју аналогну и дигиталну улазно/излазну јединицу (analog and digital I/O).



Слика 1.4: Управљачки склоп повезан на емулатор

Како би читав систем радио у затвореној повратној спреси, неопходно је да емулатор буде у стању прихватити улазне сигнале од управљачког склопа који се испитује и да примљене податке уважи у току извршења симулације. Системске једначине које описују енергетски склоп морају бити ријешене и извршене довољно брзо, тако да је ново стање излаза доступно прије доласка сљедећег одбирка са управљачког склопа. Овакав систем гдје се један дио (овдје енергетски) замјењује са емулатором, док управљачки дио остаје непромијењен (исти онакав какав би био у правом погону) зове се Склоп у петљи (Hardware – In – the – Loop, HIL). Дигитални симулатор је дакле подешен (програмиран) тако да oponaша рад датог енергетског склопа.

Занимљиво је да је начело Склопа у петљи сразмјерно старо. Скупина инжењера и истраживача са америчког *MIT*-а под водством професора Vannevar Bush-а је од 1928. до 1931. развила *Differential analyser* [14], аналогни рачунар диференцијалних једначина у стварном времену. То је свакако био један од најзначајнијих рачунара до Другог свјетског рата. У новије вријеме, захваљујући развоју дигиталних рачунара, HIL је заживио у аутомобилској и ваздухопловној индустрији гдје је процес испитивања од изузетног значаја, прије свега из безбједносних разлога.

Дигитални симулатори се користе као средство у развоју електроенергетских система од средине 90-их година прошлог вијека. Емулатор oponaша динамику мреже и омогућава инжењерима да испитају понашање управљачких склопова који би се могли повезати с мрежом. Овдје се наравно прије свега говори о регулацији напона и стабилности мреже која се постиже уз помоћ тзв. *FACTS* уређаја [15] гдје

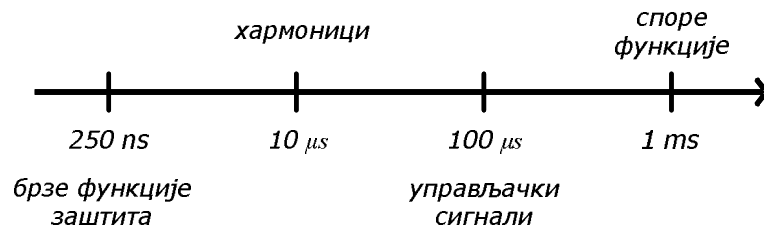
на разини обима читавог електроенергетског система није неопходна висока динамика.

### 1.4.1 Корак симулације, динамика и сложеност модела

Примјена Склопа у петљи у областима енергетске електронике углавном се налази на својим почецима ако се упореди са другим областима. Уопште, у стручној јавности [16] је уочено да инжењери енергетске електронике који развијају савремене склопове засноване на енергетској електроници, не располажу одговарајућим средствима, односно алатима за развој када је ријеч о симулаторима у стварном времену. За овакво стање постоји веома јасно и једноставно објашњење.

Има ли се у виду да је прекидачка учестаност PWM-а који се користи у савременим системима најчешће у опсегу 4kHz – 20kHz ( $50\mu\text{s}$  -  $250\mu\text{s}$ ), то би значило да корак симулације мора бити мањи од  $10\mu\text{s}$ , узимајући претпоставку да је корак симулације барем ред величине мањи од најбрже динамике система. Такође, узимајући у обзир да је вријеме укључења и искључења (turn-on, turn-off time) IGBT прекидача за напонске нивое од 1200V и 1700V око  $1\mu\text{s}$  и  $2\mu\text{s}$  редом, слиједи да би за вјеран прекидачки модел, укупно кашњење (latency) симулатора требало бити око  $1\mu\text{s}$  [17]-[19]. Под кашњењем се подразумијева трајање корака симулације увећано за кашњења сигнала на аналогним и дигиталним улазима / излазима. Другим ријечима, укупно кашњење представља вријеме које протекне од тренутка када сигнали за паљење прекидача (нпр. gate drive signals) стигну до IGBT-а до тренутка када се појави одговарајући напон као посљедица сигнала за паљење. Из свега овога слиједи да је за вјеродостојну симулацију динамике склопова енергетске електронике потребан много мањи корак симулације него за електромеханичке процесе у аутомобилској, ваздухопловној индустрији или у електроенергетским системима. Овако мали корак, реда  $1\mu\text{s}$  је могуће остварити тек од скора, развојем FPGA технологије [21]-[23].

Тако је у научној грађи [24] истакнуто да електроенергетски системи могу бити симулирани са великом тачношћу са кораком од  $50\mu\text{s}$  до  $100\mu\text{s}$ . Такође је предочено да би  $25\mu\text{s}$  могло бити довољно и за симулацију нелинеарних система све док они не садрже прекидачке склопове. У [25] је истакнуто да би  $25\mu\text{s}$  био довољан корак симулације и за мање захтјевне електромоторне погоне, али за вјеродостојан модел заснован на прекидачким склоповима неопходно је постићи укупно кашњење реда  $1\mu\text{s}$ . На сл. 1.5. дат је преглед временских оквира кој се односе на разне функције енергетске електронике.



Слика 1.5: Временски оквири разних функција енергетске електронике

Са слике се закључује да су најзахтјевније брзе заштитне функције и за њихову вјерну симулацију потребан је корак значајно мањи од  $1\mu\text{s}$ .

У [11] је уочен проблем који је везан за симулацију прекидачких склопова када сигнали који долазе са управљачког склопа нису у синхронизму са са кораком симулације. Тај проблем је означен као *intersimulation time-step switching*. Усљед ове грешке, могу се појавити несвојствени хармоници, погрешни токови снаге и погрешке у прекидању. Грешка се увећава са бројем прекидача. Такође, што је већи корак симулације, веће су и грешке. Развијени су поступци за ублажавање овог проблема, а заснивају се на интерполацији или екстраполацији [26]-[29]. Међутим, ако је корак симулације око један до два реда величине [17] пута мањи од периоде прекидања, нема потребе за синхронизацијом пошто је грешка занемарљива. У [30] је истакнуто да корак симулације, односно учестаност корака мора бити већа од ових величина: 20-струке највеће учестаности прелазних појава или највиших мјеродавних хармоника и најмање 50-100 пута већа од учестаности PWM-а. У [25] је утврђено да корак симулације треба бити у опсегу 0.25% до 0.5% периоде PWM-а да би се избјегле грешке (glitch-еви) у струји претварача. Из тога слиједи да се корак симулације испод  $4\mu\text{s}$  се може користити за тачну представу погона са учестаношћу PWM-а од 1260Hz, док се са кораком симулације од  $1\mu\text{s}$  могу вјерно представити електромоторни погони већих брзина. Овако мали корак симулације је недостижан за емулаторе који се заснивају на тржишно доступним процесорима због кашњења сигнала између процесора и улазно/излазне јединице. Процесор који омогућава довољно мали корак симулације заснован је на FPGA технологији, док улазно излазни подсклоп (I/O) мора имати већу разлучивост (resolution) од корака симулације да би се уважило нпр. мртво вријеме прекидача и да би емулатор могао уважити догађаје који се дешавају између два корака симулације.

#### 1.4.1.1 Сложеност система.

Чинилац који одлучујуће утиче на корак симулације поред динамике самог система јесте и сложеност склопа који се симулира [31]-[33]. По дефиницији,

уколико је вријеме које је потребно за рачунање сваке радне тачке мање од корака симулације, каже се да се симулација извршава у стварном времену [13], односно у питању је емулација. То значи, да се једначине које описују модел система, без обзира на његову сложеност морају строго извршити у унапријед одређеном времену. Осим тога, корак симулације мора бити непромјењљив [33], [35] да би се омогућило међудејство управљачког склопа и емулятора који замјењује енергетски склоп. Из овога је јасна чврста међузависност између сложености склопа који се емулира, захтјеване динамике и корака симулације (Сл. 1.6.).



Слика 1.6: Зависност корака емулације, сложености система и динамике

Ако је постављен захтјев да се симулира значајно сложен систем са високом динамиком, то би значило рјешавање великог броја диференцијалних једначина у веома кратком времену – ограниченом малим кораком емулације. Овај проблем би се могао ријешити тако што се извршење модела распрегне између неколико процесорских јединица. Тешкоћа која се овдје појављује јесте кашњење од једног корака симулације између два распрегнута подмодела. Препоручљиво је зато да се модел распреже код елемената са малом динамиком, нпр. код једносмјерног међукола. У противном, овакав приступ лако доводи до нестабилности читавог система. Обично модел не може бити распрегнут на велик број подмодела јер то доводи до додатних рачунања услед размјене сигнала што може постати значајан дио корака симулације.

Коначно, да би се постигла дјелотворна емулација, потребно је примијенити посебан начин моделовања, односно посебне алгоритме који су прилагођени за извршење у стварном времену. При свему томе, модели морају бити веома тачни да би се постигла вјеродостојност и захтјевани степен појединости. Из тога је јасно да моделовање представља једну од кључних ставки симулација у стварном времену, односно читавог Склопа у петљи, па ће у наредном одјелу бити

приказана начела моделовања за извршење у стварном времену која владају у мјеродавној научној грађи.

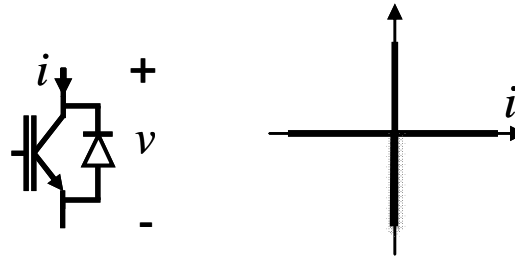
### **1.4.2 Моделовање прилагођено за извршење у стварном времену**

Овдје је дат приказ ставова који владају у научној грађи, а тичу се начина моделовања склопова енергетске електронике, са нагласком на моделовање прилагођено за извршење у стварном времену. Објашњења везана за моделе који се користе при раду конкретног предложеног Склопа у петљи ће бити представљена у глави 2.

Уопштено говорећи, електрична кола која садрже склопове енергетске електронике се могу описати [36] као мрежа електричних компоненти сврстане у сљедеће три скупине: савршени напонски и струјни извори, линеарни (пасивни) елементи (отпорности, индуктивности и капацитивности, трансформатори), и нелинеарни елементи који се понашају као прекидачи. На овој разини размишљања, понашање прекидача се представља преко два идеална стања: отворена веза и кратак спој. У колу са  $k$  прекидача постоји  $2^k$  могућих дискретних стања. Примјењујући Kirchoff-ове законе на свако од стања [37], тј. насталих кола могле би се у теорији ријешити диференцијалне једначине које описују дато стање. Услови преласка из једног у друго стање одређени су познавањем понашања претварача. На тај начин, претварач је описан скупом посебних (дискретних) стања са придруженом непрекидном (континуалном) динамиком. У стварности међутим, није могућ прелазак у свако од  $2^k$  могућих стања. Нека од њих нису изводљива због физичких својстава прекидача, док су друга забрањена од стране пројектанта из безбједносних разлога.

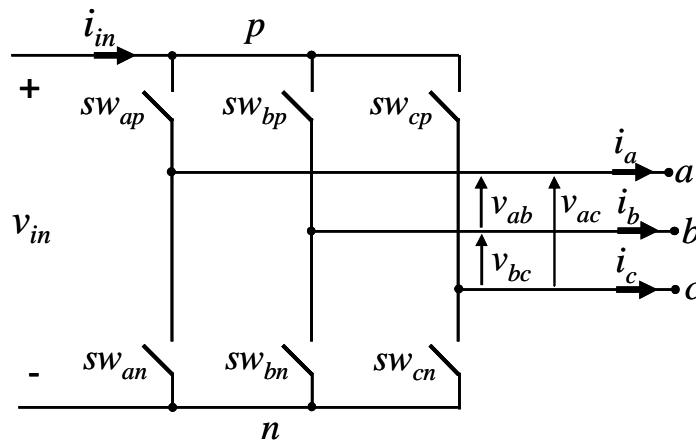
Имајући то у виду, у научној грађи [38]-[40], симулације у стварном времену се дијеле на симулације са појединошћима (detailed-mode simulation) и симулације понашања (behavior mode simulation). У симулацијама са појединошћима користе се подробни модели склопова. Симулирано коло са свим потанкостима подсјећа на стварно коло колико је то могуће. Овакве симулације омогућавају тачну слику прекидачких својстава и губитака. Наравно, због сложености моделовања, ове симулације су рачунски, односно временски веома захтјевне и углавном не одговарају потребама кола са брзом динамиком, каква су кола енергетске електронике. С друге стране, симулације понашања користе поједностављене или

савршене прекидаче (Сл. 1.7) зато што је њихова сврха тачно симулирање свеукупног понашања склопа, а не појединачних прекидача.



Слика 1.7: Стварни прекидач и његов идеализован модел

Управо овакав поступак је веома погодно примијенити за моделовање и симулацију енергетског склопа у сврху развоја и испитивања управљачког дијела. Постоје три приступа у симулацијама понашања: Модел заснован на прекидачкој функцији (Switching function model), Усредњени модел (Averaged model) и Модел са идеалним прекидачима (The ideal switch-mode model) [41]. У сврху лакшег представљања ова три поступка, они ће бити приказани кроз трофазни инвертор - 6 прекидача:  $SW_{ap}$ ,  $SW_{an}$ ,  $SW_{bp}$ ,  $SW_{bn}$ ,  $SW_{cp}$ ,  $SW_{cn}$  (Сл. 1.8).



Слика 1.8: Инвертор моделован идеалним прекидачима

У табели 1.1. су дата сва могућа стања посматраног инвертора.

Tabela 1.1: Могућа стања трофазног инвертора са идеалним прекидачима

|          | <i>a</i> | <i>b</i> | <i>c</i> |
|----------|----------|----------|----------|
| <b>0</b> | p        | p        | p        |
| <b>1</b> | p        | p        | n        |
| <b>2</b> | p        | n        | p        |
| <b>3</b> | p        | n        | n        |
| <b>4</b> | n        | p        | p        |

|   |  |   |   |   |
|---|--|---|---|---|
| 5 |  | n | p | n |
| 6 |  | n | n | p |
| 7 |  | n | n | n |

При попуњавању табеле усвојено је правило означавања по којем слово p означава да проводи горњи прекидач у датој фази, а слово n да проводи доњи прекидач.

#### 1.4.2.1 Модел заснован на прекидачкој функцији

Модели у простору стања развијени за прекидачке склопове (претвараче) уопштено су изведени спајањем модела у простору стања за разна прекидачка стања (топологије). Од кључног је значаја да је модел у простору стања добро дефинисан за свако прекидачко стање.

Главна предност [42]-[45] модела заснованог на прекидачкој функцији произилази из чињенице да се управљачки улази изведеног модела могу једноставно придружити сигнаlima који управљају прекидачима. Прекидачка функција  $s_{jk}$  прекидача  $sw_{jk}$  (Сл. 1.8.) се дефинише као:

$$s_{jk} = \begin{cases} 1, & sw_{jk} \text{ је затворен} \\ 0, & sw_{jk} \text{ је отворен} \end{cases}, \quad j \in \{a, b, c\}, \quad k \in \{p, n\} \quad (1.1)$$

Треба напоменути да се прекидање које је дато горњим изразом односи на прекидач као цјелину (транзистор и диоду, сл. 1.7), а не само на транзистор. То значи да је прекидачка функција једнака јединици чак и када не постоји сигнал за паљење транзистора ако при том проводи његова противоточна диода (antiparalel diode). Провођење диоде је наравно одређено остатком кола, односно стањем струје кроз њу, па из овога слиједи да прекидачку функцију не треба поистовјећивати са сигналом паљења транзистора.

Главни задатак је опис рада прекидачке мреже. То значи да треба успоставити везу између напона и струје једносмјерног кола, као и фазних струја и напона (Сл. 1.8) преко прекидачких функција. Прекидачке функције при том требају задовољити сљедеће зависности:

$$S_{ap} + S_{an} = 1, \quad S_{bp} + S_{bn} = 1, \quad S_{cp} + S_{cn} = 1 \quad (1.2)$$

док је зависност између  $v_{in}$ ,  $i_{in}$  и излазних величина  $v_{ab}$ ,  $v_{bc}$ ,  $v_{ac}$ ,  $i_a$ ,  $i_b$  и  $i_c$  дата као:

$$\underline{\tilde{i}}_{in} = \underline{S}^T \cdot \underline{\tilde{i}} \quad \text{и} \quad \underline{v} = \underline{S} \cdot \underline{v}_{in} \quad (1.3)$$

гдје је:



$$\underline{\dot{i}} = \frac{1}{3} \begin{bmatrix} i_a - i_b \\ i_b - i_c \\ i_c - i_a \end{bmatrix} = \begin{bmatrix} i_{ab} \\ i_{bc} \\ i_{ca} \end{bmatrix}, \quad \underline{S}^T = \begin{bmatrix} s_{ap} - s_{bp} \\ s_{bp} - s_{cp} \\ s_{cp} - s_{ap} \end{bmatrix} = \begin{bmatrix} s_{ab} \\ s_{bc} \\ s_{ca} \end{bmatrix} \quad \text{и} \quad \underline{v} = \begin{bmatrix} v_a - v_b \\ v_b - v_c \\ v_c - v_a \end{bmatrix} = \begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \end{bmatrix} \quad (1.4)$$

Модел који се заснива на горњим једнакостима може се представити као мрежа са управљаним напонским изворима ( $v_{ab}$ ,  $v_{bc}$ ,  $v_{ca}$ ) и управљаним струјним извором  $i_{in}$ . Из овога се одмах сагледава да је главни недостатак датог модела немогућност моделовања случаја када су оба прекидача у истој грани инвертора отворена зато што би напон одговарајућег напонског извора био неодређен.

Последњи корак у извођењу прекидачког модела је да се споје горње једначине са Kirchoff – овим законима који описују остале дијелове кола. Тако сједињен модел који спаја простор стања за различите прекидачке случајеве је дат изразом (1.5):

$$\dot{x}(s) = \sum_{n=1}^{N_s} s_n \cdot (A_n \cdot x(s) + B_n \cdot u(s)) \quad (1.5)$$

гдје су  $A$  и  $B$  матрице стања и управљања, а  $x$  и  $u$  вектори стања и улаза редом. Уписник  $n$  означава дато прекидачко стање кола.

#### 1.4.2.2 Усредњени модел

Усредњени модел претварача енергетске електронике су развијени [48], [50], [51], да би се олакшало коришћење добро уходаних поступака пројектовања управљања за временски непрекидне (континуалне) системе. У овом случају, умјесто прекидачке функције  $s_{jk}$  кључну улогу има сачинилац испуне  $d_{jk}$  који заправо представља средњу вриједност прекидачке функције у току једне периоде прекидања. Ако је  $d_{jk}$  модулисан на учестаности значајно нижој од прекидачке, приближно је једнак нискофреквентној компоненти сигнала  $s_{jk}$ . Са становишта пројектовања управљања и надзора, сачинилац испуне је управљачка промјењљива PWM претварача (излаз регулатора). Са стране моделовања,  $d_{jk}$  је извор нискофреквентних компоненти претварача. У циљу добијања усредњеног модела, све промјењљиве из (1.6) морају бити усредњене користећи сљедећи израз:

$$\bar{v}(t) = \frac{1}{T} \int_{t-T}^t v(\tau) d\tau, \quad \text{гдје је: } v \in \{s, x, u\} \quad (1.6)$$

Прекидачка једнакост (4) постаје сада непрекидна:

$$\dot{x}(t) = \sum_{n=1}^{N_s} d_n \cdot (A_n \cdot x(t) + B_n \cdot u(t)) \quad (1.7)$$

Главни недостатак усредњеног модела је што он даје само нискофреквентне резултате, потпуно изостављајући нпр. прекидачки шум који је битан при пројектовању филтара у стварним погонима. Усредњени модел у том смислу даје „уљепшану стварност“ која у неким посебним случајевима развоја управљачких склопова може бити довољна.

### 1.4.2.3 Модел са идеалним прекидачима

У моделу са идеалним прекидачима, сваки прекидач је представљен као отпорност која може имати двије вриједности, једну за укључено, а другу за искључено стање. Зато промјена стања прекидача доводи до промјене топологије кола што с друге стране захтјева промјену матрица стања. То је у рачунском смислу доста захтјевно. Стога, за симулације у стварном времену, бољи приступ је прорачунати и сачувати све могуће матрице (све могуће топологије) за претвараче са прекидачима. На тај начин се улаже више рачунарске меморије по цијену мање рачунања, што не представља никакву тешкоћу за данашњу FPGA технологију.

Код овог начина моделовања треба водити рачуна да се мора обезбиједити путања струјама индуктивности у сваком прекидачком стању како би се избјегли велики напонски скокови. Јасно је да ће ово бити задовољено ако је у било ком тренутку један и само прекидач (пар транзистор – диода) по грани затворен.

У суштини тако одређен претварач са идеалним прекидачима представља различите топологије [49] из табеле 1.1. Примјењујући Kirchoff – ове законе на сваку насталу топологију, израчунава се одговарајућа матрица стања. Да би се омогућио прелаз из једне топологије у другу, потребно је искористити познавање рада претварача. Пошто се овдје говори о симулацији која спада у симулације понашања, то значи да се на основу знања рада претварача могу искључити многа немогућа стања од укупног броја ( $2^k$ ). Из разматрања се такође могу одстранити она прекидачка стања која се исто „понашају“.

Као посљедица оваквог приступа, претварач је описан најмањим могућим скупом прекидачких стања (топологија) са одговарајућом матрицом за свако стање. То даје дио по дио линеарну мрежу описану стандардним системским матричним једначинама за сваку топологију:

$$\dot{x}(s) = A(s) \cdot \underline{x}(s) + B(s) \cdot \underline{u}(s) \quad (1.8)$$

$$\underline{y}(s) = C(s) \cdot \underline{x}(s) + D(s) \cdot \underline{u}(s) \quad (1.9)$$

$$s \in \{s_1, s_2, \dots, s_m\}, m \leq 2^n$$

гдје је  $n$  број прекидача разматраног претварача, док су  $s_1, s_2, \dots, s_m$  различита прекидачка стања.

Овакви системи се понекад називају хибридним [50], [51] јер спајају прекидну и непрекидну природу. Треба такође нагласити да су диоде иако идеалне главни „кривац“ прекидности кола енергетске електронике из тог разлога што је за њихово стање одговоран остатак кола, а не само сигнал паљења прекидача. О овоме ће бити више ријечи у другој глави.

Модел са идеалним прекидачима је од посебног значаја за овај рад јер је за остварење предложеног симулатора као дијела Склопа у петљи управо коришћена једна подврста оваквог начина моделовања. Пошто ће у овом раду као један од два главна доприноса бити предложен алгоритам повезивања синхроне машине на електричну мрежу, потребно је на овом мјесту укратко објаснити утицај на моделовање једног суштински нелинеарног склопа какав је модел машине.

#### 1.4.2.4 Моделовање нелинеарних не-прекидачких склопова

Поред претварача енергетске електронике постоји одређен број суштински нелинеарних елемената у електричним колима, као што су нелинеарне индуктивности, капацитивности и оно што је овдје од највећег значаја – електромагнетске спреге какве постоје у електричним машинама. Треба нагласити да је модел машине нелинеаран, чак и ако нису моделована засићења магнетског кола и то због електромоторне силе (ЕМС) која је производ двије промјењливе стања: магнетног флуksа и електричне брзине. Осим тога, механички дио модела електричне машине такође је нелинеаран. Електромагнетни момент представља начелно производ струје и флуksа. Дакле иако се рад кола које садржи претварач може разбити на више линеарних кола, тешкоћа се јавља када треба спојити [52] модел машине са тим појединим линеарним колом, односно укључити нелинеарну електромоторну силу и момент у линеаран простор стања. Да би се ово ријешило, очигледан приступ јесте да се ЕМС и момент рачунају ван матрица стања, дио по дио (за сваку топологију насталу због рада претварача). Наравно, резултат тог „спољњег“ прорачуна треба на крају спојити са линеарним дијелом. Ово се може постићи размјеном неопходних величина између линеарног и нелинеарног дијела [53], [54]. Машина нпр. може бити моделована као напонски контролисан струјни

извор гдје претварач прорачунава напон на машини, а машина на основу тих напона „заузврат“ одређује своје (фазне) струје и просљеђује их претварачу. Претварач затим на основу струја може одредити наредно стање. Узимајући у обзир простор стања (1.8), (1.9), најпогодније мјесто за укључење нелинеарности у дио по дио линеаран простор стања је кроз вектор улаза  $\underline{u}$ , па је:

$$\dot{x}(s) = A(s) \cdot x(s) + B(s) \cdot \begin{bmatrix} \underline{u}_p(s) & \underline{u}_n(s) \end{bmatrix} = A(s) \cdot x(s) + B_p(s) \cdot \underline{u}_p(s) + B_n(s) \cdot \underline{u}_n(s) \quad (1.10)$$

$$\underline{y}(s) = C(s) \cdot x(s) + D(s) \cdot \begin{bmatrix} \underline{u}_p(s) & \underline{u}_n(s) \end{bmatrix} = C(s) \cdot x(s) + D_p(s) \cdot \underline{u}_p(s) + D_n(s) \cdot \underline{u}_n(s) \quad (1.11)$$

гдје је:

$$B(s) = \begin{bmatrix} B_p(s) & 0 \\ 0 & B_n(s) \end{bmatrix}, \quad D(s) = \begin{bmatrix} D_p(s) & 0 \\ 0 & D_n(s) \end{bmatrix} \quad (1.12)$$

при чему су уписником  $p$  означени чланови који иду уз линеарни дио система, а са  $n$  они чланови који су посљедица нелинеарног дијела. Тако  $\underline{u}_p$  представља изворне улазе, док је  $\underline{u}_n$  посљедица нелинеарности представљених улазима (ЕМС у овом случају).

### 1.4.3 Предности примјене Склопа у петљи

Уз претпоставку да су модели којима се представља дати систем довољно тачни и детаљни за дату примјену, тј. за развој посматраног управљачког склопа (погледати поглавље 1.4.1 и 1.4.2), да је при том корак симулације правилно одабран, као и да је свеукупно кашњење мање од дозвољеног, предности [55] примјене Склопа петљи су:

1. Убрзан поступак развоја и испитивања (Rapid prototyping). Пошто склоп у петљи замјењује енергетски дио који је захтјеван за израду, пројектанти се могу посветити изради управљачког склопа и управљачког алгоритма који онда може бити веома брзо оцијењен.
2. Битно је и смањено потребно вријеме у високонапонској лабораторији. Склоп у петљи захтјева значајно мање опреме од физичког прототипа, односно аналогног модела, па је и цијена знатно мања.
3. Могућност испитивања свих радних тачака које би било веома тешко, скупо или немогуће постићи у лабораторији
4. Поновљивост тестова.
5. Могућност емулирања најразличитијих врста кварова

6. Приступ свим сигнаlima, укључујући и оне које је тешко мјерити у стварном систему
7. Безбиједност.
8. Паралелан развој. Склоп у петљи омогућава различитим скупинама инжењера да паралелно развијају разне дијелове система и да при том сачувају увид у понашање целокупног система.

Предности Сколпа у петљи у односу на симулације ван тока стварног времена, није потребно овдје посебно наглашавати. Треба дати само напомену, да симулације ван тока могу бити значајно детаљније у опису моделованог система, прије свега самих прекидача, али то иде уз много дуже вријеме рачунања. Осим тога, са становишта развоја и испитивања управљачког склопа, оваква разина појединости везана за прекидача, веома често није нити потребна.

#### **1.4.4 Преглед тржишно доступних склопова у петљи**

У зависности од величине корака симулације, односно колико износи вријеме доступно за извођење рачунарских операција, издвојиле су се двије технологије које се најчешће користе код остварења дигиталних емулятора: стандардни процесори - CPU (central processor unit) и намјенски процесори - FPGA.

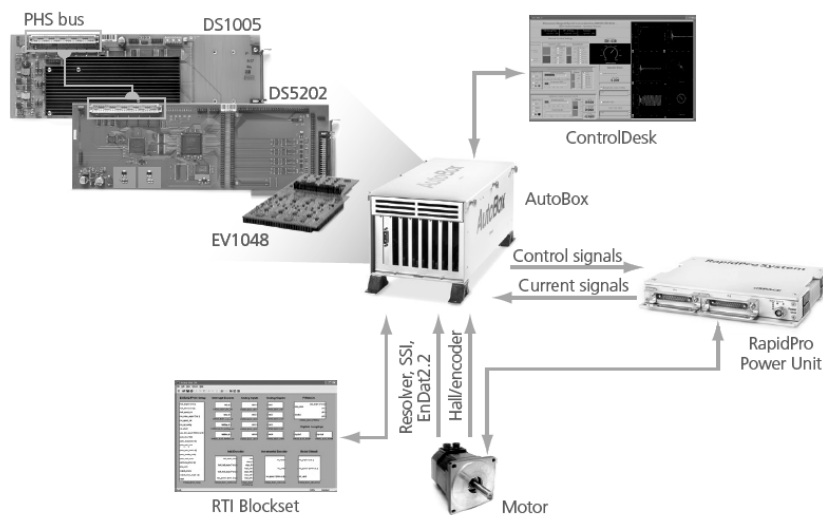
Стандардни процесори се углавном користе код система гдје вријеме одабирања није критично. Уколико је систем сложенији могуће је користити више процесорских јединица, како би се изашло у сусрет захтјевима за повећаном процесорском снагом [18].

Са друге стране, код примјена које захтјевају веома кратко вријеме рачунања, неопходно је користити FPGA технологију која омогућава врло мало кашњење (ULL –ultra low latency). Осим тога, ова технологија омогућава и повезивање више развојних плоча у циљу представљања сложенијих система. Главни проблем у коришћењу FPGA технологије је у томе што захтјева детаљно познавање архитектуре рачунара, као и техника програмирања FPGA кола, све то уз одлично познавање и разумијевање моделовања претварача енергетске електронике за извршење у стварном времену.

У данашње вријеме постоји неколико тржишно доступних дигиталних емулятора. Најпознатији произвођачи јесу *Opal-RT Technologies*, *dSPACE*, *Mathwork (xPC Target)*, *RTDS Technology*, као и емулятор предложен у овом раду о којем ће бити више ријечи у наредним главама. Сваки емулятор има своју архитектуру и одређене особине везане за саму примјену.

### 1.4.4.1 dSpace

dSPACE је представља платформу погодну за убрзани развој и испитивање механичких и електричних склопова. Ови симулатори налазе превасходно примјену у аутомобилској (Сл. 1.9) и ваздухопловној индустрији.



Слика 1.9: Примјер примјене *dSPACE*-а у аутомобилској индустрији

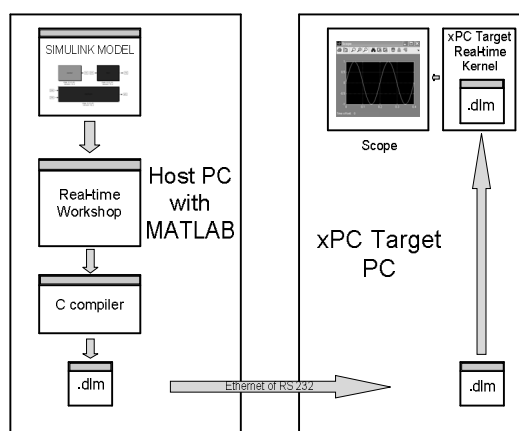
Главни дијелови једног таквог симулатора јесу снажни процесори који служе за извршавање у стварном времену, затим веома тачна и брза улазно/излазна јединица, управљачка јединица, библиотека елемената која је повезана са *Simulink*-ом. Са становишта једноставности и прилагодљивости, веза са *Simulink*-ом је значајна предност јер инжењери могу уз сразмјерно мале измјене и прераде користити исте моделе за симулације у стварном времену као што су их користили корак уназад, током симулација ван тока стварног времена. Са економског становишта, везаност за *Matlab*, односно лиценце *Matlab*-а представља недостатак што у знатној мјери поскупљује овакво рјешење.

У послједње вријеме постоје покушаји да се произведу симулатори који би били усмјерени за симулацију кола енергетске електронике [56], [57], међутим још увијек нису доступне намјенске платформе посвећене само за емулацију кола енергетске електронике која би задовољавала строге услове о кораку симулације и укупном кашњењу. У овом тренутку, *dSPACE* платформе су много погодније за емулацију електромеханичких процеса који се одвијају са временским константама реда ms него за изузетно брзе појаве енергетске електронике на разини  $\mu$ s. Међутим, *dSPACE* је изузетно погодан када је у питању замјена управљачког склопа. Веома је дјелотворан спој *dSPACE* платформе као управљачког склопа и стварног погона или спој *dSPACE*-а и неког другог довољно брзог емулатора који замјењује

енергетски дио. Управо ће тај приступ бити кориштен у овом раду, о чему ће посебно бити говора у поглављу 4.3 и глави 5.

#### 1.4.4.2 Mathwork (xPC Target)

*xPC Target* је software-ско окружење које омогућава извршење *Simulink*-ових модела у стварном времену на засебном рачунару (*Target PC*). Прво се развије жељени модел користећи стандардне *Simulink*-ове библиотеке. Уз помоћ *Real Time Workshop*-а произведе се код у програмском језику C који се преводи (compile) и затим путем Ethernet или RS232 везе пренесе на рачунар на коме се извршава (Сл.1.10).

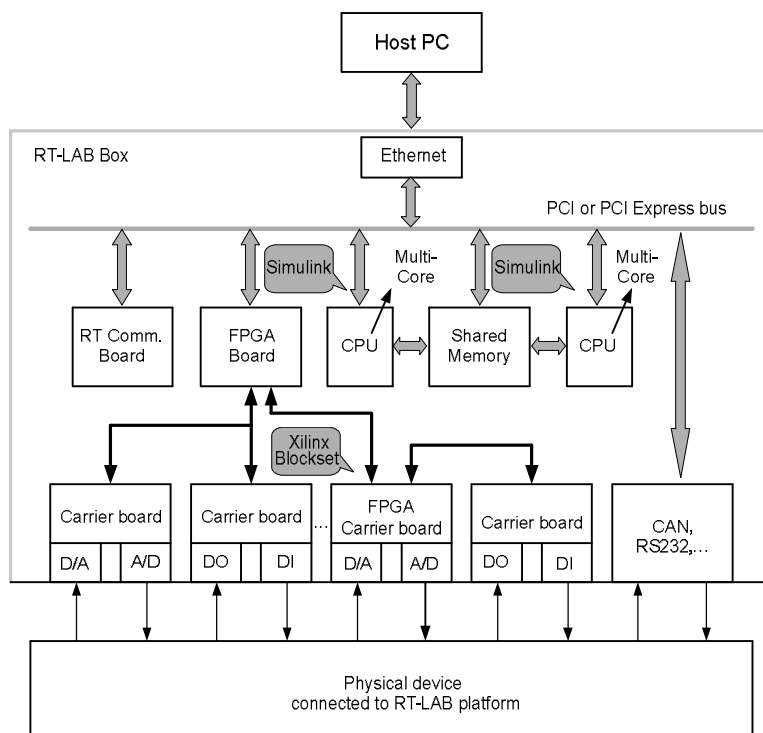


Слика 1.10: xPC Target

Недостатак *xPC Target*-а је немогућност симулирања брзих појава (брже динамике од 25  $\mu$ s). Међутим, у послједње вријеме се појављују нове платформе које служе као убрзавачи за *xPC Target* тако да се могу представити и брже појаве. Међутим, суштински остаје чињеница да систем заснован на *PC*-у не може постићи једнако, па чак ни приближно успјешне особине као процесор заснован на *FPGA* технологији када је ријеч о раду у стварном времену.

#### 1.4.4.3 Opal-RT

*RT-LAB* произвођача *Opal* представља снажну модуларну платформу која омогућава корисницима да уз помоћ *Simulink*-а, на брз и једноставан начин развију параметаризовани динамички модел система [58]. Главни дијелови платформе јесу снажни процесори, веома прецизни и брзи улазно/излазни међустепен, управљачка јединица, библиотека елемената и методе за рјешавање кола која садрже нелинеарне елементе. Архитектура једног таквог система приказана је на слици 1.11.

Слика 1.11: *Opalov RT-LAB* емулатор

Сама платформа има стандардну рачунарску архитектуру са једним или више процесора који су посвећени извршавању *Simulink*-ових модела. *PCI* или *PCI Express* комуникација повезује процесоре са остатком система, као и са улазно/излазном јединицом преко *FPGA* управљачке плоче. Улазно/излазне јединице су модуларне и њихов број се одређује на основу саме примјене симулатора. Поред овога, уколико је потребно, могуће је повезати више оваквих платформи у један систем, добијајући на тај начин снажнију платформу која се може користити за симулације сложених система, као што су електроенергетски системи, фарме вјетроелектрана, расподјелени системи итд.

*Opal* је развио посебне намјенске алате у оквиру *Simulink*-а који, између осталог, служе за моделовање система енергетске електронике у стварном времену. Најзначајнији од тих алата су: *RT-Events*, *RTeDRIVE* и *ARTEMIS*.

Један од најуспјешнијих *Opal*-ових симулатора јесте *eMEGAsim* [18]. Он је превасходно намијењен за симулације прелазних појава у електроенергетским системима који садрже уређаје енергетске електронике, али није ограничен само на ту примјену. Архитектура овог симулатора у потпуности одговара архитектури са слике 1.11 што омогућава симулације прелазних појава реда десетине  $\mu\text{s}$ .

Главни недостатак *Opal*-ових симулатора јесте што не постоји једноставна платформа која би била довољно брза за примјене енергетске електронике.



Снажнији и брзи *Open*-ови системи садрже бројне подсклопове, што чини систем веома скупим и сложеним за употребу и одржавање.

#### 1.4.4.4 RTDS Technology

*RTDS* симулатор (слика 1.12.) је посебно намијењен симулацији прелазних појава које се дешавају у великим електроенергетским системима и испитивању опреме, као што су управљачки и заштитни склопови у електроенергетским системима [59].



Слика 1.12: Симулатор *RTDS Technology* -ја

Модуларна израда омогућава прилагођење за намјенске потребе, а ипак оставља прилагодљивост за будућа проширења [60].

Уколико је потребно симулирати велике системе могуће је по принципу модуларности спојити више оваквих система у један. Тада се операције извршавају паралелно, тако да се не губи много на брзини.

*RTDS* емулятори су погодни за емулацију великих система, као што су дијелови електроенергетских мрежа, па чак и читаве мреже, међутим нису уже намијењене емулацијама енергетске електронике јер је у начелу економски неоправдано користити веома сложен систем широке намјене за само једну могућност – емулацију са веома малим кораком симулације каква је неопходна за развој и испитивање кола енергетске електронике.

## 1.5 ГЛАВНИ ДОПРИНОСИ РАДА

Два су главна циља, односно доприноса овог рада који се могу условно назвати „индустријски“ и „научни“.

Полазећи од недостатака уобичајених поступака развоја управљачких склопова енергетске електронике као и могућности које доноси примјена Склопа у петљи - HIL (изнијетих у поглављима 1.3 и 1.4.3 редом), први, индустријски циљ овог рада јесте разматрање и опис новог поступка за развој и испитивање управљачких склопова заснованог на HIL технологији. Предложени поступак заправо обједињује уобичајене методе симулације ван тока стварног времена и аналогни лабораторијски модел са предложеним склопом у петљи искључиво намијењеним за развој управљачких склопова енергетске електронике. Овакав приступ значајно проширује могућности развоја, скраћујући само потребно вријеме, што су иначе противрјечне претпоставке код традиционалног начина заснованог само на лабораторији. Поред тога, отвара се могућност за једноставан поступак аутоматског тестирања у свим радним тачкама, а то је претпоставка за процес предосвједочења погона (pre-certification) о чему ће бити говора у глави 6.

Научни допринос је дат у глави 5 кроз развој управљачког алгорита за повезивање синхроног генератора са сталним магнетима на електричну мрежу уз помоћ редног претварача. Овај дио се наставља на [77]. За развој и испитивање теоријског дијела биће наравно примијењен предложени поступак развоја управљачких склопова уз помоћ HIL технологије, гдје ће тај поступак и проћи своју опсежну провјеру. Као други научни допринос, у глави 2 је представљен приступ моделовања примијењен у предложеном Склопу у петљи.

## 1.6 ПРЕГЛЕД РАДА

Рад се састоји од шест поглавља, прилога и списка коришћене научне грађе.

У уводној глави је истакнут значај развоја управљачких склопова енергетске електронике, као и изазови који се постављају у том процесу. Наведени су ставови који владају у мјеродавној научној грађи о улози коју би технологија Склопа у петљи (Hardware – In – the – Loop - HIL) могла имати уколико испуњава одређене услове који се тичу вјеродостојности и подробности модела, као и укупног временског кашњења.

Будући да је питање моделовања од великог значаја за употребљивост емуляција, у другој глави су приказане све битне појединости везане за

моделовање, као што су рјешавање дискретне природе кола енергетске електронике ( која настаје усљед дејства прекидача) на начелу коначних аутомата, укључење суштински нелинеарних елемената у модел, као и дискретизација и рјешавање дате топологије у простору стања.

У трећој глави су приказани кључни елементи предложеног Склопа у петљи са становишта развоја управљачких склопова (контролера енергетске електронике). Сама структура склопа емулатора и архитектура процесора нису подробније разматране јер нису овдје од већег значаја, а осим тога биле су предмет других радова.

Вјеродостојност емулација извршених на *HIL*-у су од кључног значаја за његову употребу у поступку развоја и овјере управљачких склопова. У четвртој глави је зато извршено поређење резултата емулације са симулационим резултатима *Simulink*-а у циљу провјере функционалности модела. Даље су извршена поређења са резултатима огледа три стварна погона да би се свеобухватно провјерила вјеродостојност. Овдје је и кратко описан погон синхроног генератора са сталним магнетима (СГСМ) и редним претварачем у звјездишту као увод за алгоритам синхронизације.

Главни теоријски (научни) допринос је описан у петој глави. Овдје се заправо сједињују практични "индустријски" и теоријски циљ. Наиме, предложени поступак развоја управљачких склопова, као практичан допринос је примијењен за развој алгоритма синхронизације СГСМ на круту мрежу (теоријски допринос). Разматрања и претпоставке су поткрепљене резултатима огледа.

У шестој глави су разматрани разни сценарији који се могу примијенити у поступку развоја управљачких склопова на темељу главних корака представљених у петој глави. Овдје је посебан нагласак стављен на аутоматизацију испитивања и увођење поступка предосвједочења (pre-certification) у испитивање software-а енергетске електронике. Управо та чињеница представља суштински нов приједлог у предложеном поступке развоја управљачких склопова.

Кратак осврт и закључци су дати у седмој глави, док су прилози сврстани у осмој глави. Списак мјеродавне научне грађе је дат у деветој глави.

## 2 МОДЕЛОВАЊЕ ПРИМИЈЕЊЕНО У ПРЕДЛОЖЕНОМ СКЛОПУ У ПЕТЉИ

У поглављу 1.4.2 дат је преглед ставова који владају у научној грађи о моделовању прилагођеног за извршење у стварном времену. Овдје ће бити дато више појединости о моделовању које је примијењено у предложеном Скопу у петљи. Већ је истакнуто да је за развој управљачких склопова енергетске електронике, од три главне гране моделовања - Модел заснован на прекидачкој функцији, Усредњени модел и Модел са идеалним прекидачима, најпогоднији овај последијњи јер даје основу за веома брзо извршење, односно извршење у стварном времену уз одговарајућу разину појединости.

У поглављу 1.4.2 је истакнуто да се електрична кола која садрже претвараче енергетске електронике, односно прекидаче могу разбити на више топологија у зависности од стања прекидача. То значи да се свака топологија може описати линеарним диференцијалним једначинама у простору стања. Да би се остварио овакав једноставан приступ, потребно је још одредити услове преласка из једне топологије у другу, односно услове останка у датој топологији. У том смислу, рјешавање прекидачких кола се заснива на начелу коначних аутомата (state machine) гдје аутомат прелази из једног прекидачког стања (топологије) у друго у зависности од јасно одређених услова. Једном када се нађе у датом стању, рјешавање топологије се своди на уобичајено рјешавање система у простору стања.

Треба још напоменути да дата топологија у којој се коначни аутомат нађе не мора бити линеарна јер може садржати суштински нелинеарне елементе који нису посљедица прекидача, а такве су нпр. електричне машине.

Задатак овог поглавља је да укратко прикаже моделовање дате топологије у простору стања, затим да опише начин на који се прекидачко коло уз помоћ коначног аутомата разбија на те појединачне топологије, и коначно да пружи осврт на питање дискретизације како би читав систем био спреман за извршење на процесору предложеног емулятора, односно Склопу у петљи.

## 2.1 МОДЕЛОВАЊЕ ДАТЕ ТОПОЛОГИЈЕ У ПРОСТОРУ СТАЊА

За моделовање система у стварном времену потребно је развити довољно тачан динамички математички модел који ће вјерно представити стваран склоп. Посматрани систем се обично може преставити преко скупа или више скупова диференцијалних једначина првог реда. Диференцијалне једначине које описују динамичко понашање система се могу представити односно извести на више начина у зависности од тога које су промјењљиве од значаја. При моделовању електричних мрежа могуће је добити диференцијалне једначине мреже примјеном неког од поступака за рјешавање кола, нпр. првог и другог Kirchoff-овог закона, методом контурних струја, методом независних напона итд [61]. При томе, сваки од поменутих поступака доводи до различитих система диференцијалних једначина, односно модела, који се односе на исту мрежу.

Вид записивања диференцијалних једначина динамичког система који је веома погодан за извршење коришћењем рачунара је тзв. нормална форма система диференцијалних једначина првог реда:

$$\begin{aligned} \dot{x}_1 &= f_1(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t) \\ \dot{x}_2 &= f_2(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t) \\ &\cdot \\ &\cdot \\ \dot{x}_n &= f_n(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t), \end{aligned} \tag{2.1}$$

гдје су  $u_1 = u_1(t)$ ,  $u_2 = u_2(t)$ , ...,  $u_r = u_r(t)$  улази система, док су  $x_1 = x_1(t)$ ,  $x_2 = x_2(t)$ , ...,  $x_n = x_n(t)$  неке помоћне динамичке променљиве које се називају промјењљивим стања;  $f_1$ ,  $f_2$ , ...,  $f_n$  су изведене функције, од  $(n+r+1)$  аргумената. Модел исказан на овакав начин у потпуности описује динамичко понашање

посматраног система. Излази система  $y_1(t), y_2(t), \dots, y_m(t)$  су дати као функције променљивих стања и улаза:

$$\begin{aligned} y_1 &= g_1(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t) \\ y_2 &= g_2(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t) \\ &\cdot \\ &\cdot \\ y_m &= g_m(x_1, x_2, \dots, x_n, u_1, u_2, \dots, u_r, t). \end{aligned} \quad (2.2)$$

Системи једначина (2.1) и (2.2) се могу написати и у векторском облику као:

$$\dot{\bar{x}} = \bar{f}(\bar{x}, \bar{u}, t) \quad (2.3)$$

$$\dot{\bar{y}} = \bar{g}(\bar{x}, \bar{u}, t), \quad (2.4)$$

гдје су  $\bar{x}$   $n$ - димензионални вектор стања система,  $\bar{u}$  је  $r$  - димензионални вектор улаза система,  $\bar{f}$  и  $\bar{g}$  су, редом  $n$  – димензионалне и  $m$  – димензионалне векторске функције. У зависности од тога да ли је посматрани динамички систем линеаран или нелинеаран и координате  $f_1, f_2, \dots, f_n$  вектора  $f$  ће бити линеарне или нелинеарне функције координата вектора стања и/или вектора улаза. Систем који је приказан у оваквом облику је сразмјерно је једноставно симулирати на рачунару, било аналогном, било дигиталном.

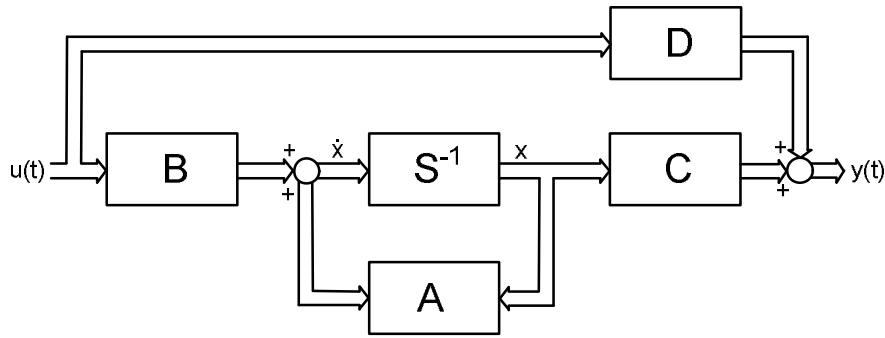
У случају када је посматрани систем линеаран, векторске функције  $\bar{f}$  и  $\bar{g}$  постају линеарне по  $\bar{x}(t)$  и  $\bar{u}(t)$  :

$$\bar{f}(\bar{x}, \bar{u}, t) = \bar{A}(t)\bar{x}(t) + \bar{B}(t)\bar{u}(t) \quad (2.5)$$

$$\bar{g}(\bar{x}, \bar{u}, t) = \bar{C}(t)\bar{x}(t) + \bar{D}(t)\bar{u}(t) \quad (2.6)$$

па модел система поприма линеарну форму дату једначинама (1.7) и (1.8) у поглављу 1.4.2. У зависности од природе матричног модела разликују се двије врсте линеарних система: устаљени и неустаљени. Код устаљених су матрице  $A, B, C$  и  $D$  непромјењљиве, тј. њихови чланови не зависе од времена. Уколико се моделује систем као што је електрична машина, тада неки чланови матрице неће бити стални, већ се мијењати у времену (1.9)-(1.11), а код претварача енергетске електронике као што је то већ наглашено, приликом сваког прекидања се добијају нове матрице система.

Графички приказ система који је изведен на основу једначина (1.7) и (1.8) је приказан на Сл. 2.1.



Слика 2.1. Рјешавање система једначина у простору стања

Да би се добијени непрекинути (континуални) модел у простору стања могао извршавати у симулацији или емулацији, потребно је извршити дискретизацију.

## 2.2 ДИСКРЕТИЗАЦИЈА

Интеграљење система диференцијалних једначина [62] је могуће извршити промјењљивим или сталним кораком интеграције. Код симулација у стварном времену потребно је користити сталан корак интеграције како би се сигурно све задате операције извршиле у оквиру једне, унапријед задате периоде одабирања (дефиниција емулације, односно симулације у стварном времену). Постоји више начина дискретизације од којих ће овдје бити поменути: *Forward Euler*, *Backward Euler*, *Trapezoidal* и *Exact method*. Прва три поступка дискретизације се обично користе за нумеричко рјешавање диференцијалних једначина са познатим почетним условима. Нека је дата диференцијална једначина:

$$\begin{aligned} \dot{x}(t) &= f(t, x), \quad a \leq t \leq b, \\ x(a) &= \alpha \end{aligned} \quad (2.7)$$

гдје су  $a$  и  $b$  границе временског интервала, док је  $x(a) = \alpha$  почетни услов. Умјесто тражења аналитичког решења за  $x(t)$ , једноставније је наћи приближно рјешење  $w_i$  при чему је  $i = 1 \dots n$ , а  $w_i$  је апроксимација за  $x(a + ih)$  где је  $h$  периода одабирања.

Ако се (2.7) развије у Тајлог-ов ред и занемаре други и сви виши чланови, долази се до поступка интеграције *Forward Euler*.

$$w_{i+1} = w_i + hf(t_i, w_i) \quad (2.8)$$

На сличан начин се долази до израза за поступак дискретизације заснованом на *Backward Euler*-у:

$$w_{i+1} = w_i + hf(t_{i+1}, w_{i+1}) \quad (2.9)$$

Одавде слиједи да је метод *Forward Euler* непосредан (експлицитан), а то значи да се вриједност текућег одбирка функције рачуна на основу вриједности претходног одбирка. *Backward Euler* представља посредну (имплицитну) методу и рачунање новог одбирка је сложеније јер се  $w_{i+1}$  појављује са обе стране знака једнакости. То значи да се рјешење код система са више улаза и излаза своди на тражење инверзне матрице. Међутим, прорачун инверзне матрице се не ради у стварном времену тако да то не оптерећује процесор у погледу рачунања јер се све матрице могу одредити прије почетка емулације.

Коначно, трапезоидална (Tustin-ова) интеграција је дата изразом:

$$w_{i+1} = w_i + \frac{h}{2}(f(t_i, w_i) + f(t_{i+1}, w_{i+1})) \quad (2.10)$$

Дискретизоване матричне једначине у простору стања су дате са [61]:

$$x(n) \approx \begin{cases} (I + T_s A)x(n-1) + T_s Bu(n-1); & \textit{Forward} \\ (I - T_s A)^{-1}x(n-1) + T_s Bu(n); & \textit{Backward} \\ (I - \frac{T_s}{2}A)^{-1}(\frac{T_s}{2}Ax(n-1) + T_s Bu(n)); & \textit{Trapezoidal} \end{cases} \quad (2.11)$$

гдје је  $T_s$  периода одабирања, односно корак интеграције а  $n$  представља редни број одбирка. Одавде је јасно да је једино *Forward Euler* непосредан поступак, док су друге двије методе посредне, тј. користе вриједност улаза у кораку  $n$  како би израчунали стање у истом,  $n$ -том кораку.

Ова три поступка дискретизације биће показана на једноставном примјеру пражњења кондензатора. Једначина која описује процес је:

$$u_C(n) = u_C^0 \cdot e^{-\frac{nT_s}{RC}},$$

гдје је  $n$  редни број одбирка. Након дискретизације добијају се следећи изрази за *Forward Euler*, *Backward Euler* и *Trapezoidal*-ни начин интеграције:

$$u_C(n) = \left(1 - \frac{T_s}{RC}\right) u_C(n-1) \quad (2.12)$$

$$u_C(n) = \left(1 + \frac{T_s}{RC}\right)^{-1} u_C(n-1) \quad (2.13)$$

$$u_C(n) = \frac{1 - 2T_s RC}{1 + 2T_s RC} u_C(n-1) \quad (2.14)$$

На основу овог математичког модела извршена је рачунарска симулација чији резултати показују разлику између три поменута метода интеграције (Сл. 2.2).

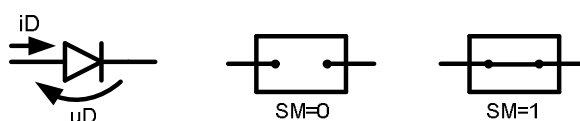




У зависности од стања прекидача у овом једноставном уопштеном приказу постоје три могуће топологије  $a$ ,  $b$  и  $c$  од којих је свака топологија описана својим једначинама у простору стања. Прелази између одговарајућих топологија су одређени изразима  $a$ ,  $b$ ,  $c$ ,  $d$  и  $f$  [64], [65].

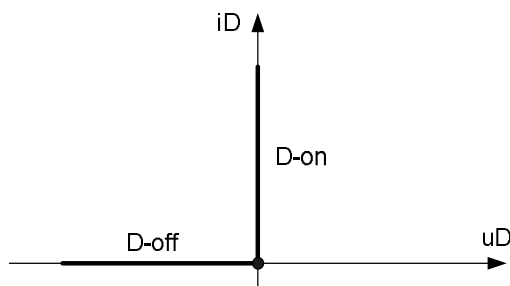
### 2.3.1 Модел идеалне диоде

Поступак рјешавања заснован на коначном аутомату најлакше се може схватити ако се крене од модела идеалне диоде. Треба напоменути да је диода управо главни „кривац“ за нелинеарност кола енергетске електронике пошто је по природи неуправљива. Из тих разлога диода, уколико није пажљиво моделована, може лако постати извор нумеричке нестабилности. На слици 2.4. је представљен симбол диоде и два могућа стања у којима се она може наћи, док је на слици 2.5. дата карактеристика идеалне диоде.



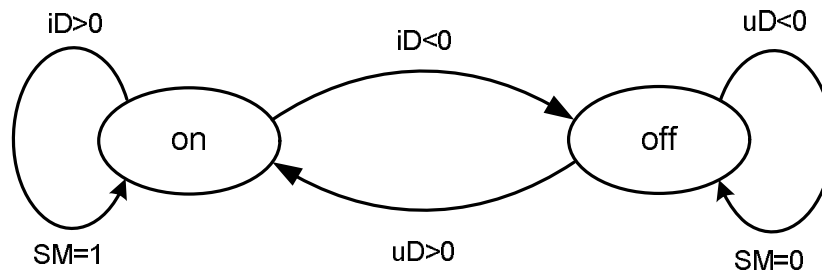
Слика 2.4: Диода као идеалан прекидач

Како је диода идеална, занемарује се пад напона у стању вођења, као и струја цурења када је диода искључена.



Слика 2.5: Карактеристика идеалне диоде

На основу карактеристике диоде на сл. 2.5 представљен је дијаграм стања у облику коначног аутомата. У анализи треба поћи од двије једноставне чињенице, а то је су да се диода укључује када је напон на њој позитиван, а искључује када струја која кроз њу тече падне на нулу.



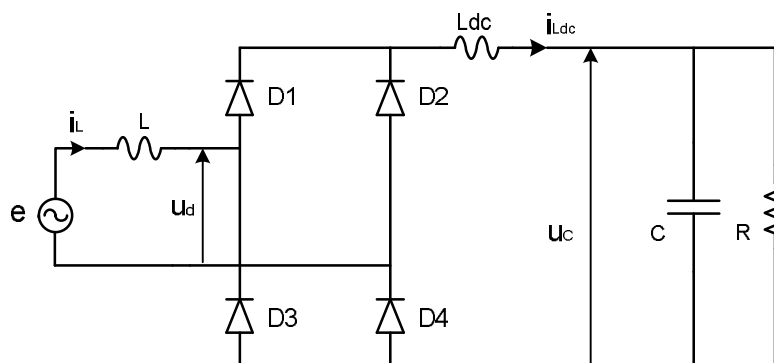
Слика 2.6: Стања идеалне диоде у облику коначног аутомата

Када се диода налази у искљученом стању ( $SM=0$ ), струја кроз диоду је нула  $i_D=0$ , док је напон одређен остатком кола и мора бити мањи од нуле,  $u_D<0$ . Када напон на диоди постане већи од нуле,  $u_D>0$  диода ће провести ( $SM=1$ ). Може се примијетити да услов  $i_D>0$  не може бити коришћен као критеријум за укључивање диоде. Када је диода укључена, напон на њој је  $u_D=0$ . Струја је одређена остатком кола али мора бити  $i_D>0$  да би диода остала укључења. Када струја постане мања од нуле,  $i_D<0$  диода се искључује.

У наставку ће бити дати модели неколико сложенијих склопова да би се на стварним, непосредним примјерима стекао свеобухватан увид у све мјерадавне појединости моделовања (коначан аутомат, простор стања и дискретизацију).

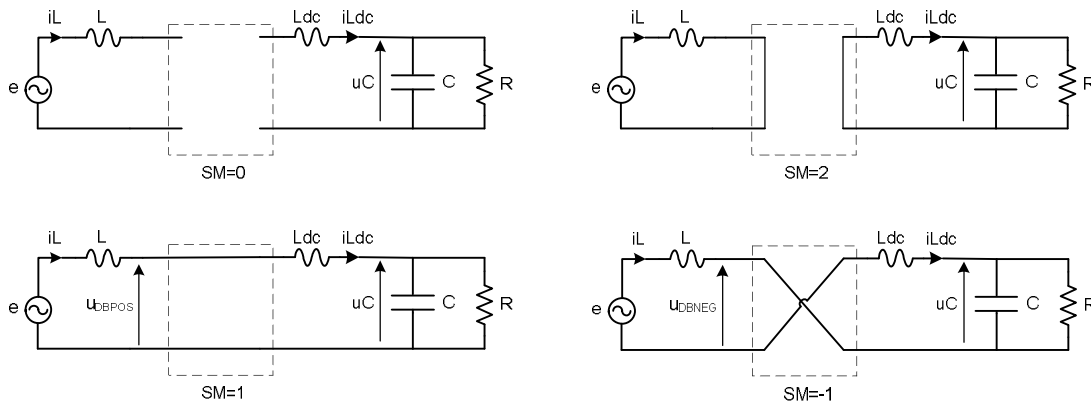
### 2.3.2 Модел диодног исправљача

На Слици 2.7. дато је електрично коло са једнофазним диодним исправљачем и  $LCR$  теретом. С обзиром да исправљач има четири диоде, теоријски постоји укупно  $2^4=16$  стања у којима се тај исправљач може наћи. Дакле, број могућих топологија овог кола је шеснаест. Међутим, током рада исправљача појављују се само четири могуће и различите топологије. Остале се неће појавити због особина самих прекидача.



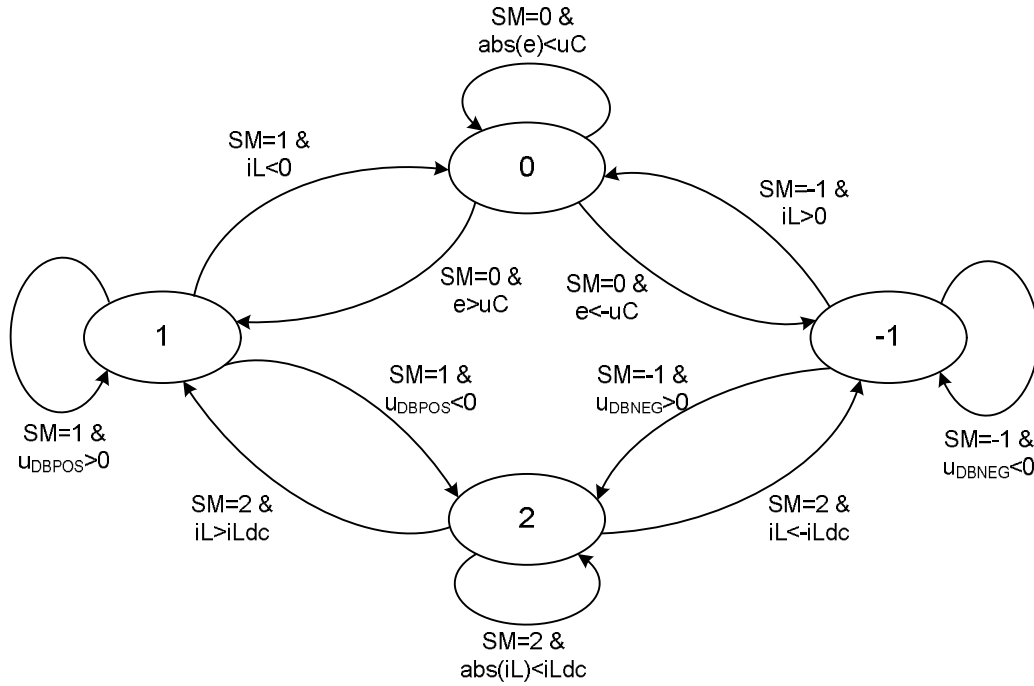
Слика 2.7: Електрично коло са једнофазним диодним исправљачем

Узимајући дакле у обзир чињеницу да су диоде представљене као идеалне и да су унапријед потпуно позната стања у којима се посматрано коло са диодним исправљачем може наћи, довољно је посматрати само ограничен скуп стања, и на основу тога одредити услове пријелаза из једног стања у друго. На слици 2.7 излазна индуктивност  $L_{dc}$  повезана је на излаз моста. У зависности од вриједности поменуте индуктивности, разликују се два гранична случаја. Први настапа када је излазна индуктивност велика због чега је струја  $i_{Ldc}$  непрекидна, а други када је поменута индуктивност мала, због чега је струја прекидна. Ипак, без обзира на вриједност индуктивности, могуће је утврдити јединствене услове преласка кола из једног стања у друго за сва могућа посебна стања која се током рада појављују. Слика 2.7. приказује четири различите топологије кола у зависности од стања у коме се коло налази.



Слика 2.8: Могућа посебна стања посматраног претварача

Стање  $SM=0$  одговара случају када је тјемена вриједност напона на улазу мања од напона на једносмјерном колу (диодни мост је „закочен“ у том случају). Стања  $SM=1$  и  $SM=-1$  су симетрична. Прво одговара провођењу током позитивне полупериоде, а друго током негативне, тј. у случајевима када је тјемена вриједност улазног напона већа од напона једносмјерног кола. Стање  $SM=2$  представља прекидно стање када је индуктивност на излазу довољно мања од индуктивности на улазу. Може се уочити да постоји симетрија и између стања  $SM=2$  и  $SM=0$ . У првом случају одговарајући напон на самом излазу претварача је раван нули, док у другом случају то важи за струју. Својство симетрије је од изузетног значаја за одређивање могућих стања сложенијх кола. Сва могућа стања овог кола са својим условима прелаза из једног стања у друго у облику коначног аутомата дата су на Сл. 2.9.



Слика 2.9: Коначни аутомат за коло са слике 2.8.

Када су јасно и недвосмислено утврђени услови преласка из једног стања у друго, потребно је написати матрице простора стања за сваку од 4 могуће топологије.

Вектор стања је одређен као:  $\dot{\bar{x}} = [i_L \ u_C \ i_{L_{dc}}]^T$ , док је вектор улаза:  $\bar{u} = [e]$ . У стању  $SM = 0$  када ниједна од четири диоде не проводи, коло је могуће описати следећим једначинама:

$$i_L = 0 \tag{2.15}$$

$$i_{L_{dc}} = 0 \tag{2.16}$$

$$C \frac{du_C}{dt} + \frac{u_C}{R} = 0 \tag{2.17}$$

У матричном облику ови изрази постају:

$$\frac{d}{dt} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -1/RC & 0 \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ 0 \end{bmatrix} [e] \Leftrightarrow \dot{\bar{x}} = A_0 \bar{x} + B_0 \bar{u} \tag{2.18}$$

Након дискретизације, користећи поступак *Forward Euler*, добија се:

$$\bar{x}(n) = K_0 \bar{x}(n-1) + T_s B_0 \bar{u}(n-1) \tag{2.19}$$

при чему је:

$$K_0 = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} + T_s A_0 \quad (2.20)$$

Једначине (2.19) и (2.20) представљају дискретизовани математички модел једнофазног диодног исправљача за стање  $SM=0$ .

У стању  $SM=1$ , када воде горња диода у првој грани моста и доња диода у другој грани моста, диодни исправљач се описује сљедећим диференцијалним и алгебарским једначинама:

$$\frac{di_L}{dt} = \frac{1}{L + L_{dc}}(e - u_C) \quad (2.21)$$

$$i_L = i_{Ldc} \quad (2.22)$$

$$\frac{du_C}{dt} = \frac{1}{C}i_L - \frac{1}{RC}u_C \quad (2.23)$$

односно у матричном облику:

$$\frac{d}{dt} \begin{bmatrix} i_L \\ u_C \\ i_{Ldc} \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L + L_{dc}} & 0 \\ \frac{1}{C} & -\frac{1}{RC} & 0 \\ 0 & -\frac{1}{L + L_{dc}} & 0 \end{bmatrix} \begin{bmatrix} i_L \\ u_C \\ i_{Ldc} \end{bmatrix} + \begin{bmatrix} \frac{1}{L + L_{dc}} \\ 0 \\ \frac{1}{L + L_{dc}} \end{bmatrix} [e] \quad (2.24)$$

$$\Leftrightarrow \dot{\bar{x}} = A_1 \bar{x} + B_1 \bar{u}$$

Након дискретизације добија се:

$$\bar{x}(n) = K_1 \bar{x}(n-1) + T_s B_1 \bar{u}(n-1) \quad (2.25)$$

гдје је:

$$K_1 = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 1 & 0 & 0 \end{bmatrix} + T_s A_1 \quad (2.26)$$

Може се уочити да су у матрици стања за дату топологију прва и трећа врста истовјетне, што значи да је матрица линеарно зависна. Из тог разлога потребно је унијети измјене у примијењени поступак интеграције. Због тога се умјесто јединичне матрице примјењује матрица са одређеним преправкама.

Поред промјењљивих стања и излаза датог система, потребно је одредити и помоћну промјењљиву  $u_d$  на основу које се одређује прелазак из једног стања у друго (Сл. 2.8).

$$u_d = e - \frac{L}{L + L_{dc}} \cdot (u_C - e) \quad (2.27)$$

На сличан начин се долази и до одговарајућих матрица за стање SM = -1, у којем воде доња диода из прве и горња диода из друге гране:

$$\frac{d}{dt} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L+L_{dc}} & 0 \\ -\frac{1}{C} & -\frac{1}{RC} & 0 \\ 0 & -\frac{1}{L+L_{dc}} & 0 \end{bmatrix} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} + \begin{bmatrix} \frac{1}{L+L_{dc}} \\ 0 \\ -\frac{1}{L+L_{dc}} \end{bmatrix} [e] \quad (2.28)$$

$$\Leftrightarrow \dot{\bar{x}} = A_{m1}\bar{x} + B_{m1}\bar{u}$$

Одговарајућа помоћна промјењљива  $u_d$  у овом случају је:

$$u_d = e - \frac{L}{L+L_{dc}} \cdot (u_C + e) \quad (2.29)$$

Конечно, за посљедње разматрано стање SM=2, када воде све четири диоде, матрице које описују дату топологију су:

$$\frac{d}{dt} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\frac{1}{RC} & \frac{1}{C} \\ 0 & -\frac{1}{L_{DC}} & 0 \end{bmatrix} \begin{bmatrix} i_L \\ u_C \\ i_{L_{dc}} \end{bmatrix} + \begin{bmatrix} \frac{1}{L} \\ 0 \\ 0 \end{bmatrix} [e] \quad (2.30)$$

$$\Leftrightarrow \dot{\bar{x}} = A_2\bar{x} + B_2\bar{u}$$

За дискретизацију се и овдје примјењује *Forward Euler*, па је:

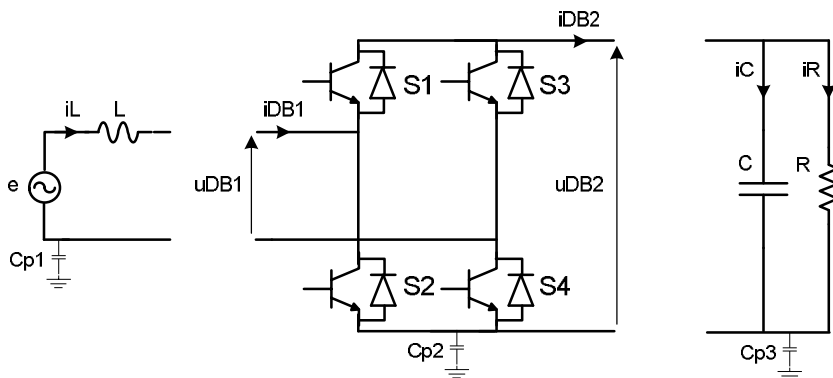
$$\bar{x}(n) = K_2\bar{x}(n-1) + T_s B_2\bar{u}(n-1) \quad (2.31)$$

$$\text{при чему је: } K_2 = I + T_s A_2 \quad (2.32)$$

### 2.3.3 Модел једнофазног инвертора

Да би се заокружила основна начела моделовања претварача енергетске електронике за извршење у стварном времену, потребно је приказати модел претварача који садржи и управљиве прекидаче, тј. транзисторе. У овом раду, као један од циљева истакнут је и развој новог управљачког алгорита за повезивање синхроне машине на електричну мрежу уз помоћ тзв. редног (серијског) претварача. Тај претварач је заправо један трофазни инвертор. Неће се изгубити на општости ако умјесто трофазног, овдје буде приказан једнофазни инвертор, пошто је циљ да се покажу начела моделовања. С друге стране, излагање ће бити јасније ако се приступи претварачу с мање прекидача.

На слици 2.10. приказан је примјер једнофазног инвертора. Сваки транзистор и свака диода може бити укључена или искључена, што теоријски води ка томе да постоји  $2^8$  могућих стања у којем се коло може наћи. Међутим, пошто су транзистори моделовани као идеални управљиви прекидачи, пар диода – транзистор се могу посматрати као идеалан двосмјерни прекидач. Полазећи од тога, пажљивим разматрањем свим дозвољених стања четири двосмјерна прекидача (S1, S2, S3, S4) и одбацујући топологије које се понављају, долази се до свега пет могућих различитих стања, што знатно поједностављује даљу анализу.



Слика 2.10: Електрично коло са једнофазним инвертором

У табели 2.1 је приказано пет могућих топологија кола на основу којих се добијају матрице система за свако одређено стање. На тај начин ће се добити најједноставнија дефиниција услова прелаза са једне топологије на другу.

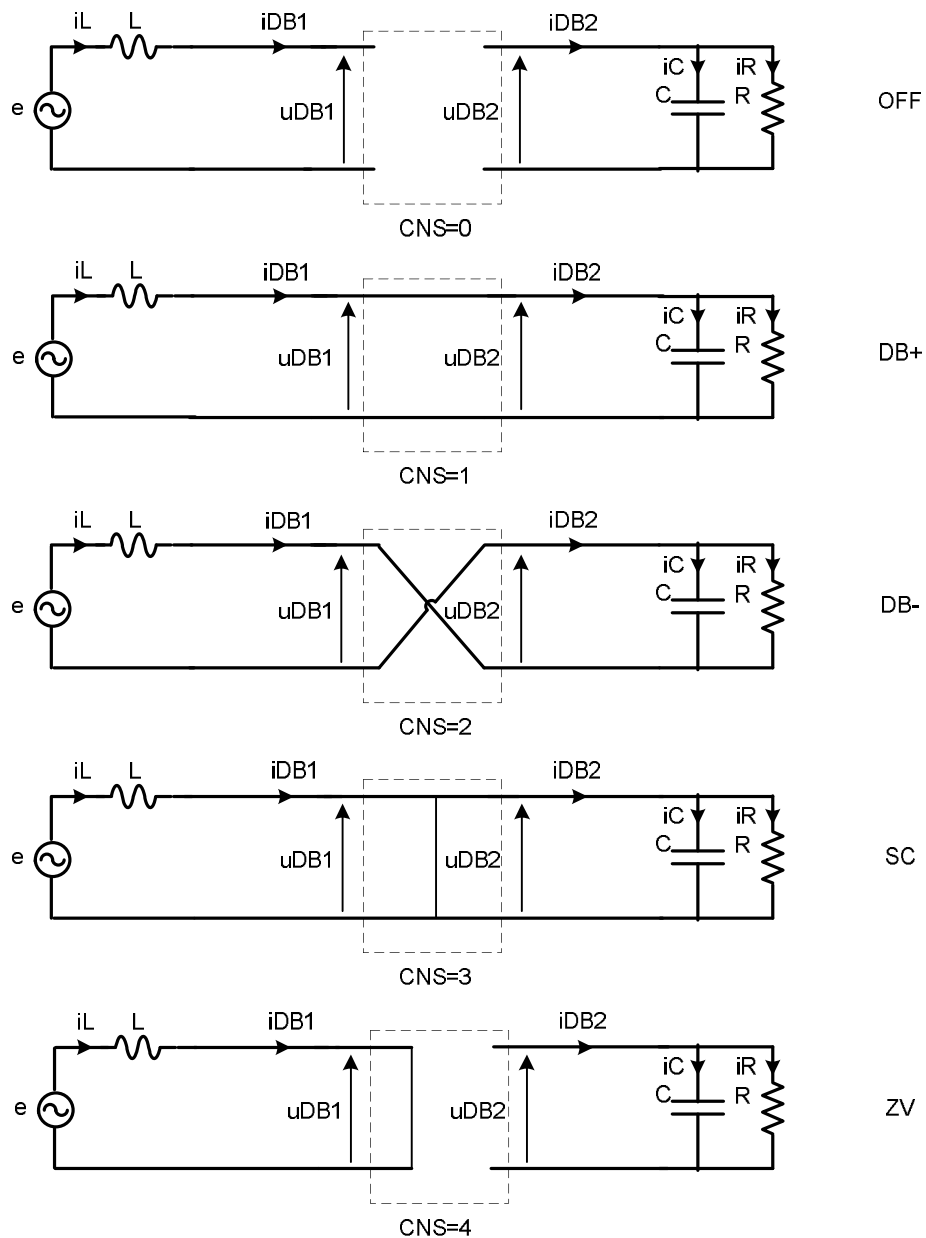
Табела 2.1: Стања једнофазног инвертора

| Стање | Опис                       |
|-------|----------------------------|
| OFF   | сви прекидачи су искључени |
| DB +  | S1 и S4 проводе            |
| DB -  | S2 и S3 проводе            |
| SC    | кратак спој                |
| ZV    | нулти вектор               |

Претварач мијења стање према табели 2.1 у зависности од комбинације импулса на gate-овима транзистора, као и од напона и струја на прикључцима претварача који су одређени остатком кола. Постоји 16 могућих комбинација импулса на gate-овима транзистора од којих свака комбинација омогућава једно или више стања претварача. Настале могуће топологије дате су на Сл. 2.11. За сваку од тих топологија испишују се матрице стања, а затим врши њихова дискретизација како је то показано у претходном поглављу о моделовању диодног једнофазног исправљача. Треба овдје нагласити да сигнали за паљење транзистора (gate-drive-



signals) „окидају“ промјену у колу, тј. стварају потребан, али не и довољан услов да се пређе у друго стање. До промјене стања ће доћи само ако друге промјењљиве то допуштају (услови провођења диода). Тако на примјер комбинација сигнала за паљење: 0 1 0 0 (само S2 је добио сигнал за паљење) и комбинација 0 0 1 0 (само S3 добио сигнал за паљење) имају једнак утицај на остатак кола, тј. на исти начин „окидају“ могуће догађаје.



Слика 2.11: Могуће топологије једнофазног прекидача у складу са ознакама из табеле 2.1.

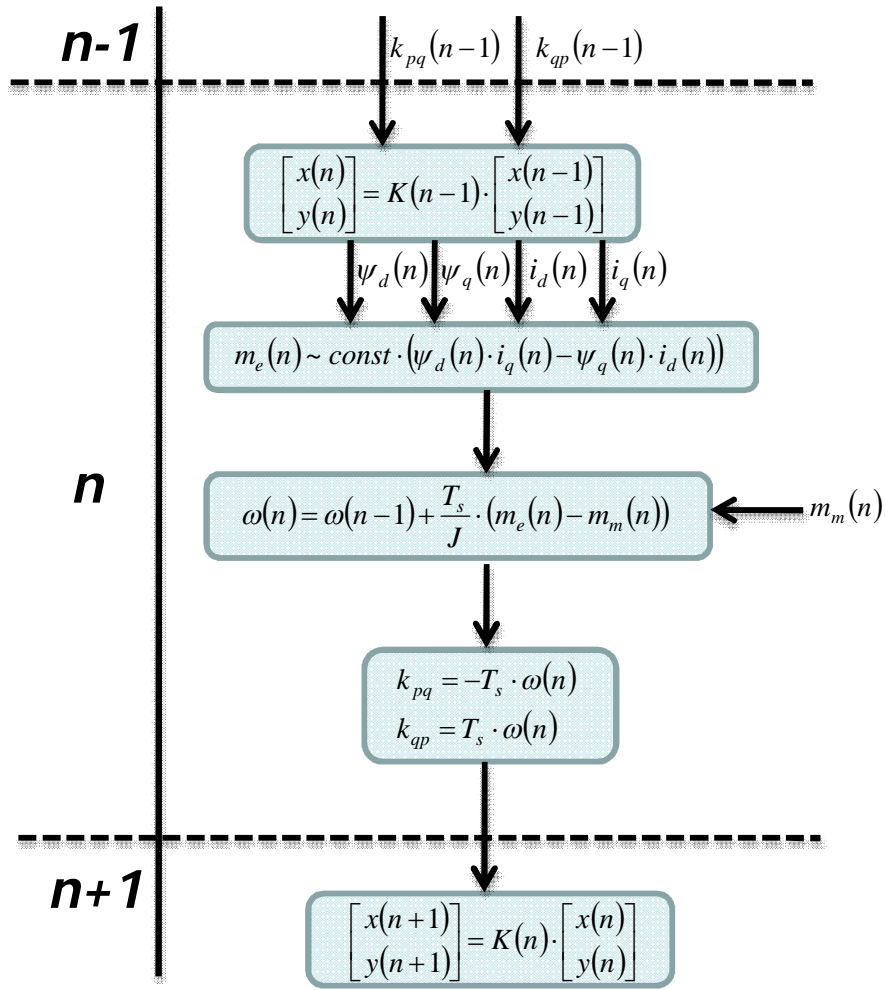
Даље се провјеравају вриједности напона и струја прекидача у датом тренутку да би се одредило стварно ново стање (једно од датих пет са слике 2.11).

Велику помоћ у анализи рада прекидача и одређивању рада коначног аутомата представља чињеница да постоји значајан степен симетрије између разних услова прелаза и одговарајућих стања, као што су OFF / SC (тј. отворена веза / кратак спој) или DB+/ DB- (провођење једне дијагонале / провођење друге дијагонале претварача). Симетрија представља потпуно неопходан приступ при анализи сложенијих кола. Одговарајући рачунарски код је дат у Прилогу 8.1.

## 2.4 МОДЕЛОВАЊЕ ОСТАЛИХ КОМПОНЕНТИ КОЛА

Модели осталих компоненти као што су електричне машине, трансформатори, батерије, филтри и сл. нису овдје од већег значаја, пошто се ради о добро познатим моделима из научне грађе [66], [67]. У Прилогу 8.3 је дат модел синхроне машине са сталним магнетима који ће бити коришћен у наставку за емулацију синхронизације на електричну мрежу.

Овдје ће укратко бити објашњен начин повезивања модела машине (у општем случају) који је суштински нелинеаран (поглавље 1.4.2) са линеарним остатком кола, односно топологијом за дато прекидачко стање. Ослањајући се на једначине (1.9)-(1.11) и полазећи од претпоставке да је машина моделована координатном систему који се обрће синхронном брзином ( $dq$  област), ток извршења емулације је дат на слици 2.11.



Слика 2.12: Извршење емулације када је присутна машина у моделу

На слици је дат ток емулације у три сусједна корака: (n-1)-ви, n-ти и (n+1)-ви. Матрична једначина читавог система (склопа, укључујући и машину) је дата изразом:

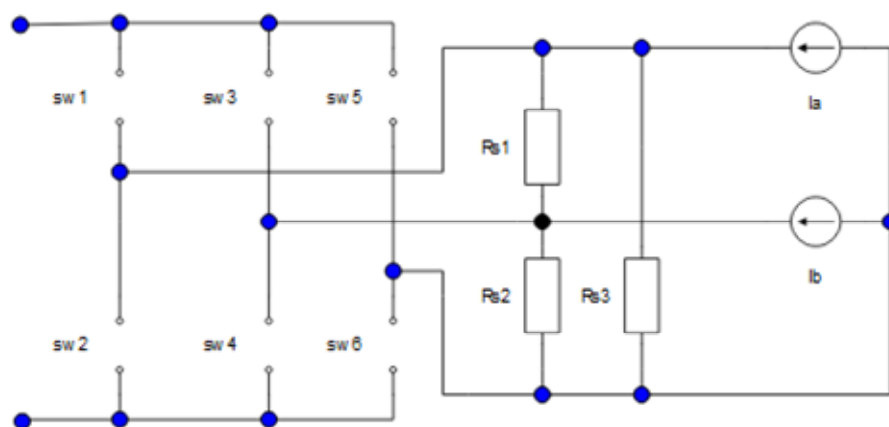
$$\begin{bmatrix} x(n) \\ y(n) \end{bmatrix} = K(n-1) \cdot \begin{bmatrix} x(n-1) \\ y(n-1) \end{bmatrix} \tag{2.33}$$

Модел машине уноси два члана која се мијењају с временом у матрицу  $K$  и зато она није константна. Та два члана зависе од брзине машине која се мијења и у научној грађи се често називају распрежући чланови пошто се при пројектовању регулатора распрежу. Они су симетрично постављени у матрици што је последица моделовања у  $dq$  области, па су означени као  $k_{pq}$  и  $k_{qp}$ . На почетку текућег,  $n$ -тог циклуса потребно је учитати ове чланове из претходног циклуса у матрицу  $K(n-1)$ . Затим се из (2.33) рачунају промјењљиве стања  $x(n)$  и излази  $y(n)$  за дати  $n$ -ти циклус, а међу њима струје и магнетни флуксеви машине:  $i_d(n), i_q(n), \psi_d(n), \psi_q(n)$ . На основу ових величина и константе која зависи од броја пари полова и

примијењене трансформације (по снази или тјеменој вриједности), прорачунава се електрични момент  $m_e(n)$ . Сада се из механичке једначине налази брзина, а на основу ње се израчунавају распрежући чланови  $k_{pq}(n)$  и  $k_{qp}(n)$  за дати циклус. Ови чланови су тако спремни за наредни,  $(n+1)$ -ви корак и емулација се наставља.

Овакав приступ је могуће примијенити и за друге нелинеарне дијелове кола. Суштина поступка јесте да се нелинеарни чланови матрице рачунају посебно и на почетку сваког циклуса освјежавају како би се добиле ваљане промјењљиве читавог склопа.

На крају треба још напоменути да се линеарни дио машине понаша према остатку (линеарног) кола као струјни извор, односно струјни извори (Слика 2.12).



Слика 2.13: Машина представљена струјним изворима повезана на инвертор

Наиме, да би се ријешило модел машине, он прима податке о напону на свом улазу од остатка система, а "заузврат" саопштава струје, односно терети тај остатак система. На овом начелу "размјене" напона и одговарајућих струја или у општем случају величина темељи се повезивање било која два подсклопа у један већи склоп.

### 3 ПРЕДЛОЖЕНИ СКЛОП У ПЕТЉИ

Један од два главна циља овог рада је да предложи поступак развоја и испитивања управљачких склопова енергетске електронике. Кључну, стожерну улогу у овом поступку има склоп у петљи, односно емулатор који ће бити овдје описан.

У прошлој глави било је више ријечи о моделовању на којем се заснива рад предложеног емулатора, односно склопа у петљи. Примијењени начин моделовања је од изузетног значаја за извршење емулације у стварном времену, што је такође један од доприноса овог рада.

У овој глави ће бити описани најважнији елементи предложеног склопа у петљи, почев од саме опреме (hardware) који укључује својствен процесор и улазно/излазни склоп, па до software-а који омогућава израду различитих кола енергетске електронике, њихов развој и испитивање. Појединости које се тичу самог процесора неће бити подробно разматране, пошто су биле предмет истраживања у [68]. Овдје ће зато бити представљене само чињенице неопходне да се заокружи опис датог склопа у петљи.

Емулатор предложен у овом раду, Turhoon HIL400 (Сл. 3.1.) се заснива на својственом процесору са изузетно малим укупним кашњењем (погледати поглавље 1.4.1).



Слика 3.1: Предложени емулатор - Typhoon HIL400

Процесор је остварен на FPGA (Field Programmable Gate Array) платформи и посебно скројен за рјешавање, односно емулацију кола енергетске електронике гдје су прекидачи идеални а прелазак из једног стања, односно једне топологије у другу се заснива на коначном аутомату, како је то објашњено у прошлој глави. Оно по чему се предложени емулатор разликује од емулатора доступних на тржишту (поглавље 1.4.4) је веома мало свеукупно кашњење (*Ultra Low Latency - ULL*) за разлику од других рјешења гдје се тежи ка што већој рачунарској снази. Овакав приступ омогућава да корак симулације и кашњење буду око  $1\mu\text{s}$  за уобичајене претвараче са два или три нивоа (инвертор са 2 или три нивоа). Овако мало кашњење значи да ће прекидачи дејствовати као у правом претварачу гдје је вријеме одзива, тј. искључења и укључења за 1200V и 1700V IGBT је око  $1\mu\text{s}$ , и  $2\mu\text{s}$  редом. То значи да је кашњење од  $1\mu\text{s}$  у сагласности са условима за веома брзе емулаторе постављеним у научној грађи и образложеним у поглављу 1.4.4., а који се тичу корака симулације, учестаности PWM-а и кашњења улазно/излазне јединице.

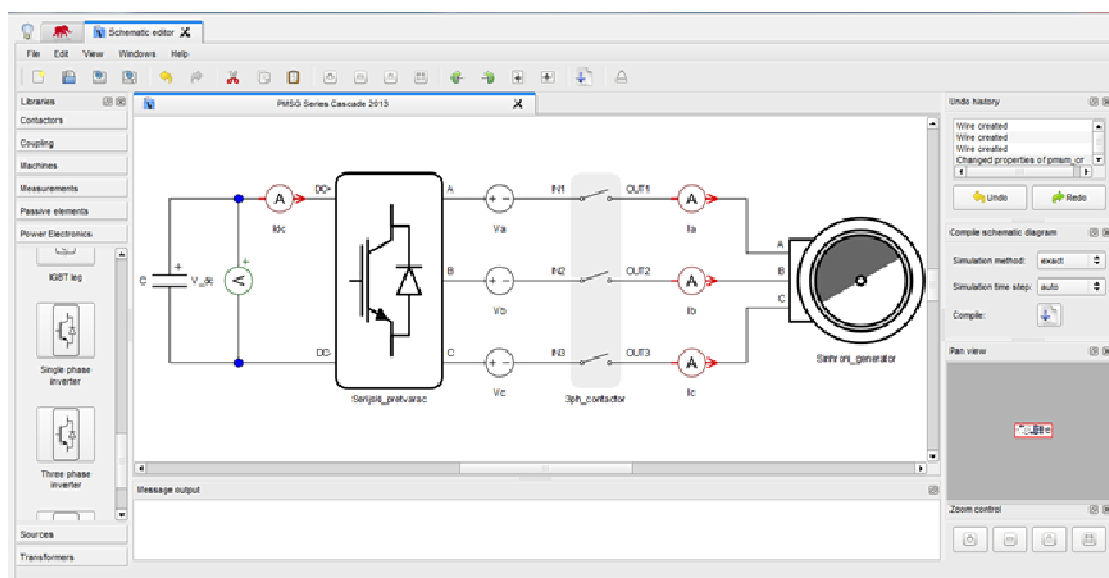
Предложени емулатор је довољно свеобухватан и прилагодљив да покрије већи обим склопова енергетске електронике и на тај начин буде окосница дјелотворног развоја и испитивања одговарајућих управљачких подсклопова. Томе доприносе Библиотека компоненти и веома опажајно окружење за израду електричних шема. За разлику од других рјешења, која могу мијењати корак емулације у зависности од сложености модела, предложени емулатор је посвећен превасходно емулацији склопова енергетске електронике са веома малим и непромјењљивим кораком емулације.

### 3.1 ЛАНАЦ SOFTWARE-A

Ланац Software-a (Software Toolchain) се састоји од Уређивача шеме (Schematic Editor), Библиотеке компонената (Library of Elements), Преводиоца (Circuit Compiler) и Управљача емулације (Emulator Control Panel). Овај ланац омогућава прилагодљивост и флексибилност у току израде модела, његовог уређивања и управљања емулацијом при чему се могу наметнути разни испитни услови као што је појава поремећаја, кварова, промјена параметара итд.

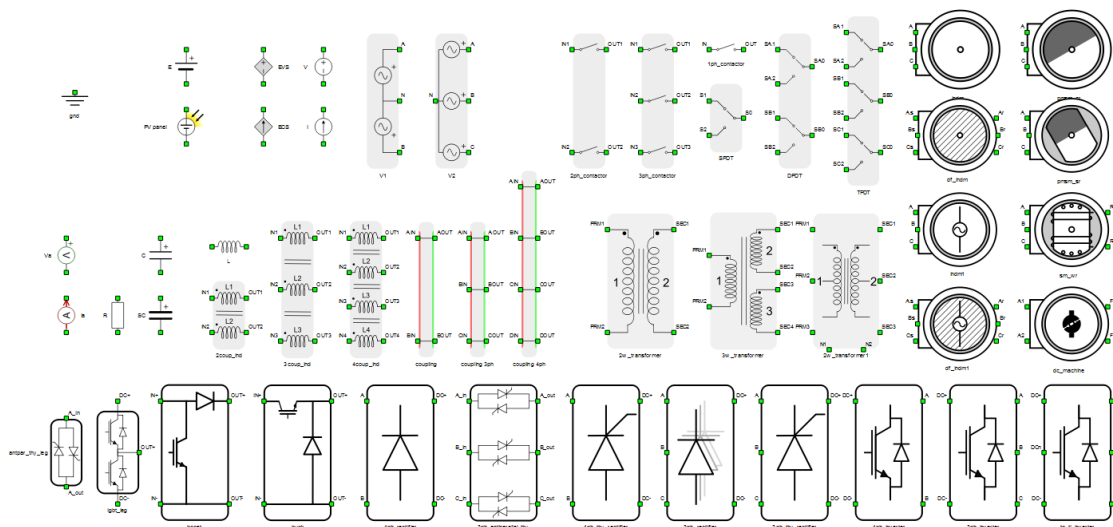
#### 3.1.1 Уређивач шеме и преводилац

Уређивач шеме (Сл. 3.2.) омогућава израду разних топологија, каква је нпр. погон синхроног генератора са сталним магнетима и редним претварачем (инвертором повезаним у развезано звјездиште). Ова топологија ће бити касније од значаја у циљу развоја управљачког алгоритма за повезивање генератора на електричну мрежу.



Слика 3.2: Уређивач шеме (Schematic Editor)

За израду жељене топологије, на располагању је Библиотека компоненти (Сл. 3.3) чији се склопови и елементи повезују у Уређивачу шеме.



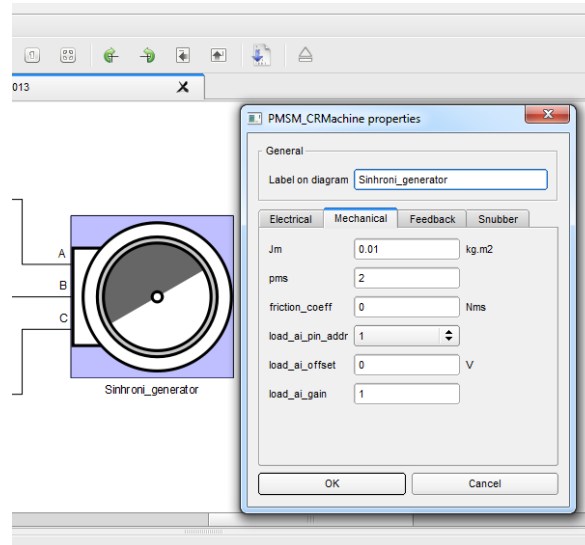
Слика 3.3: Библиотека компоненти

Библиотека садржи следеће склопове и елементе:

- пасивне линеарне елементе
- независне изворе: напонске, струјне, батерије, фотонапонске
- мјерне елементе: волтметре и амперметре
- претвараче енергетске електронике: инвертори (2 и 3 нивоа), диодни исправљачи, тиристорски исправљачи, противпаралелни тиристор, подизач и спуштач напона и грана са два прекидача
- електричне машине (асинхрона кавезна, асинхрона клизноколутна, синхрона, синхрона са сталним магнетима и једносмјерна машина)
- трансформаторе (једнофазни двонамотајни, једнофазни тронамотајни, трофазни).
- контакторе

Моделовање кључних компоненти као што су претварачи енергетске електронике и електричне машине је објашњено у прошлој глави. Модели компоненти су параметризовани, што значи да је могућ произвољан унос параметара (Сл. 3.4) као што су отпорност намотаја машине, момент инерције, капацитивност филтра итд.





Слика 3.4: Механички параметри синхроне машине

Овдје треба напоменути да су претварачи енергетске електронике моделовани као затворене цјелине, тј. немогуће их је измијенити, нпр. додајући нове диоде или транзисторе. Ово постаје јасно ако се има у виду начин моделовања приказан у поглављу 2.3. Наиме, рад претварача се заснива на унапријед задатом скупу могућих топологија једног прекидачког кола, као и на условима прелаза коначног аутомата. Такав приступ омогућава извршење у изузетно кратком временском кораку и оно што је још битније, укупно вријеме извршења је потпуно предвидљиво па се може јамчити висока разлучивост у стварном времену. Накнадно, произвољно додавање прекидачких елемената од стране корисника нарушило би начело моделовања по којем се унапријед знају могуће топологије и услови пријелаза и самим тим не би се могла зајамчити  $1\mu\text{s}$  у стварном времену.

Описани приступ моделовања повлачи још једно битно ограничење, а то је број претварача енергетске електронике који се истовремено може превести (compile) и учитати у процесор. Наиме, иако је број могућих топологија ограничен са теоретских  $2^n$  на број стварно изводљивих, ако се у истој шеми нађе више претварача, овај број значајно расте. Да би се одговорило на тај изазов, процесор има више засебних процесорских језгара (separate processing core – SPC). Предложени емулатор Turhoon HIL400 има 2 таква језгра. Свако језгро има способност извршења одређене укупне „тежине“ прекидачких склопова. Тежина коју носи једно језгро је 3, при чему је тежина подизача напона (један транзистор и једна диода) равно јединици, док је тежина трофазног инвертора једнака 3.

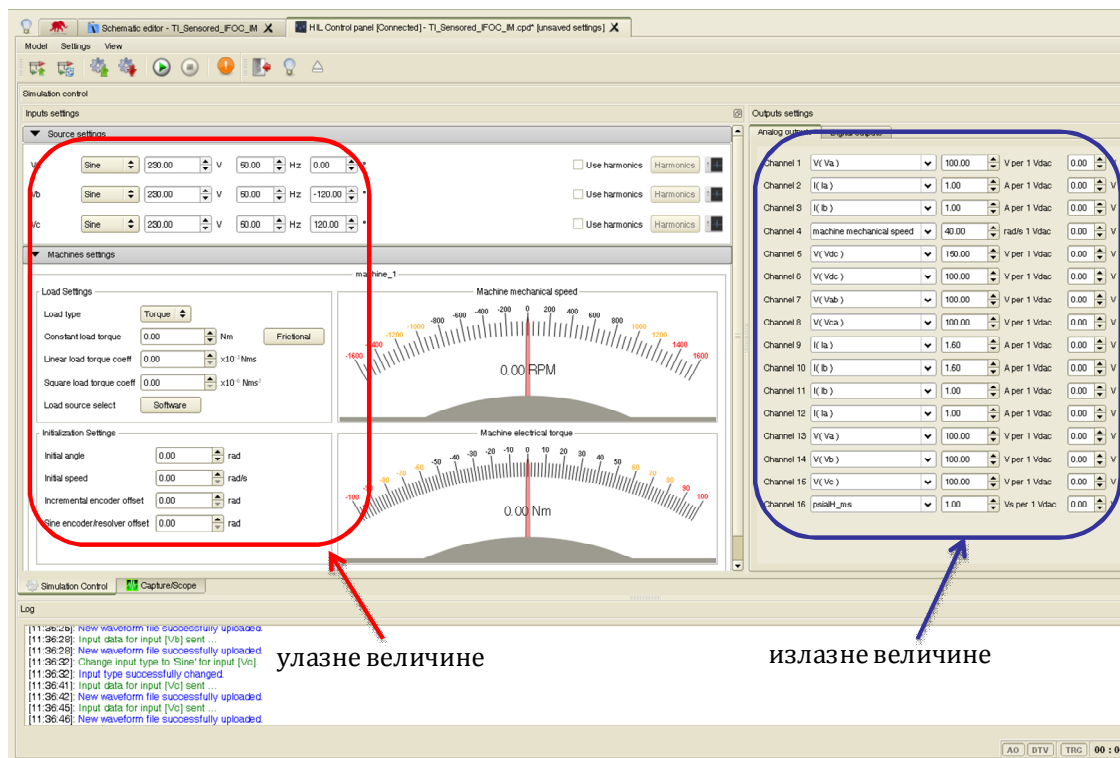
На крају треба додати да дијелови кола, која извршавају два језгра морају бити повезана, тј. морају међусобно „разговарати“, односно размјењивати

величине. То може бити проблем, јер дата величина (нпр. струја) из једног језгра мора каснити у односу на ту исту величину која је присутна и у другом језгру. Ово може довести до нестабилности емулације ако се подјела кола на језгра не изврши на одговарајући начин. Зато је подјелу потребно извршити на дијелу кола са спором динамиком, на примјер код једносмјерног међукола гдје 1 корак симулације на  $1\mu\text{s}$  не може довести до примијетних разлика између двије половине кола. У моделу са Сл. 3.2. који је употребљен за развој алгоритма синхронизације на мрежу, ова ограничења неће бити од већег значаја, пошто постоји само један претварач у датој шеми.

### 3.1.2 Управљач емулације

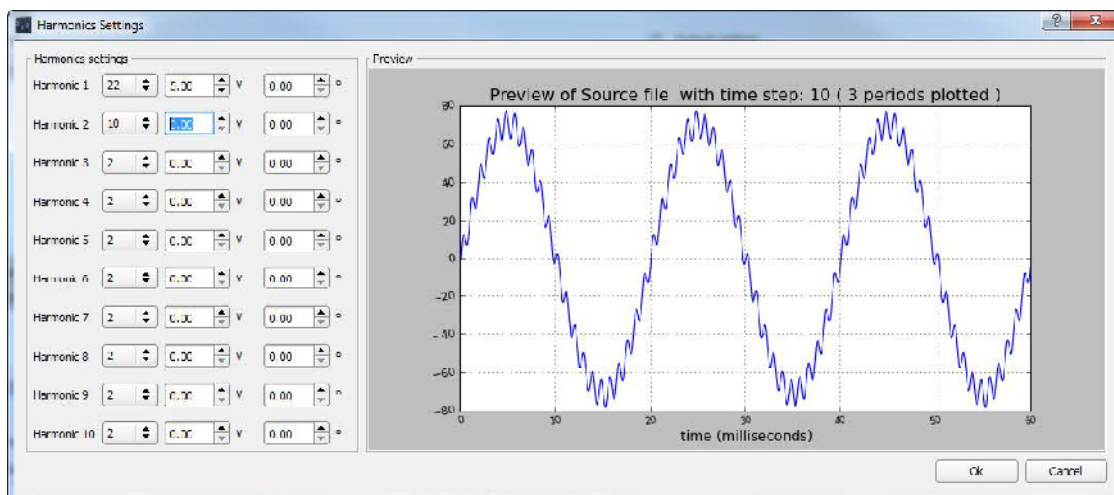
Након што је шема утврђена, преведена и учитана у процесор, потребно је подесити параметре емулације као што су улазне величине (напонски и струјни извори, механички момент машине), затим улазно / излазну јединицу (подесити распоред, појачања и offset физичких величина које се мјере у циљу повратне спреге или једноставно у сврху посматрања). Све ове функције се врше из прозора Управљача емулације (Сл. 3.5.). Са лијеве стране (црвени оквир) се начелно одређују улазне величине, док се на десној (плави оквир) дефинишу излази, појачања (gain) појединих аналогних сигнала, одступања (offset) итд. Истовремено се може приказати 16 аналогних сигнала, пошто HIL400 има 16 аналогних излаза. На сваком аналогном излазу може се мјерити било који жељени сигнал, укључујући и оне који би у стварности били тешко мјерљиви, као нпр. електромагнетни флуксеви.

Веома је погодна и корисна функција за задавање валних облика улазних величина, напона и струје. Могуће је задати жељени облик напона са разним поремећајима, нпр. вишим хармоницима. Ова функција представља једну од кључних предности примјене Склопа у петљи у односу на аналогне огледне моделе.



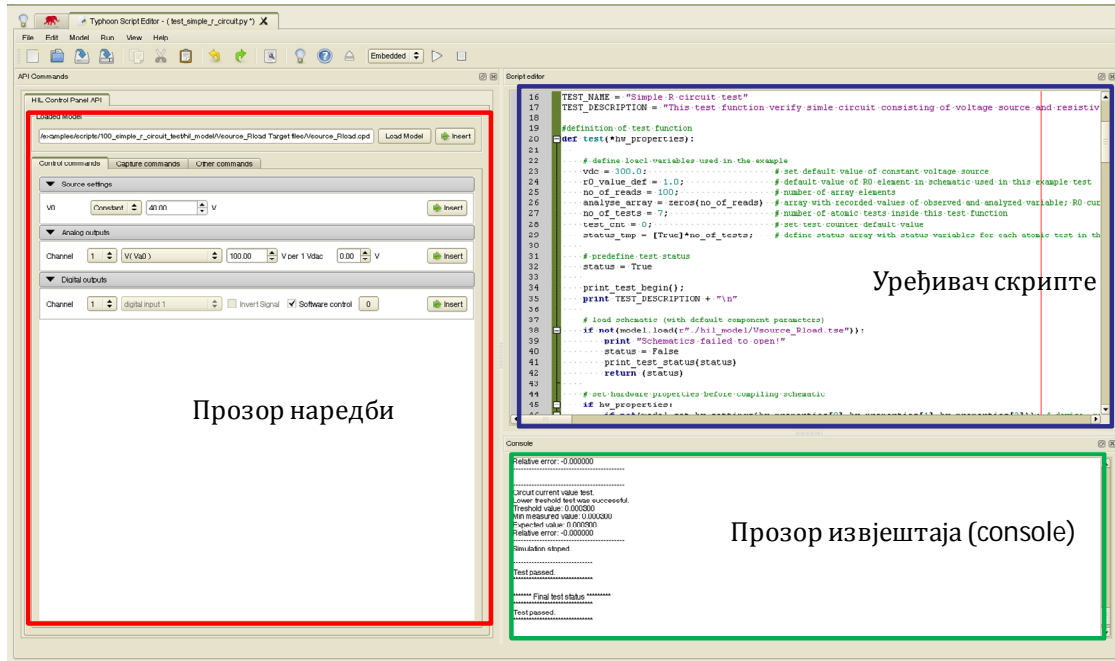
Слика 3.5: Управљач емулације

Наиме, опрема за производњу хармоника чак и на нижим снагама је веома скупа и захтјевна, док се примјеном Склопа у петљи врло једноставно задају (Сл. 3.6) најсложенији жељени облици чиме се рад датог склопа енергетске електронике може исцрпно испитати у свим радним тачкама.



Слика 3.6: Функција за задавање виших хармоника

Поред овог „ручног“ задавања улаза, излаза, хармоника, момента машине, и подешавања параметара емулације, постоји могућност да се читав поступак аутоматизује. Ово се постиже уз помоћ Уређивача скрипти (Script Editor), приказаног на Сл. 3.7.



Слика 3.7: Окружење уређивача скрипти

Уређивач скрипти је изузетно корисно оруђе зато што се коришћењем програмског језика *Python* могу задавати скрипте са наредбама (плави оквир) које аутоматизују читаву емулацију – од превођења и учитавања у процесор, до подешавања улазно / излазног подскопа и задавања произвољних улазних величина (црвени оквир). Могуће је аутоматски емулирати разне сценарије, мијењати системске параметре и добити резултате у виду извјештаја (зелени оквир). Један јако погодан приступ је да се зада низ тестова који се аутоматски извршавају један за другим, без присуства испитивача. На крају се прегледају резултати и утврди да ли се испитивани склоп понаша у заданим оквирима или не. Ово је можда и највећа предност Склопа у петљи у односу на уобичајен приступ гдје је испитивање споро, скупо и не може се ни говорити о оваквом степену аутоматизације.

Аутоматизација коју доноси предложени склоп у петљи отвара могућност дјелотворног и исцрпног испитивања, а то онда повлачи за собом поступак предосвједочења (pre-certification) који је био до сада могућ једино у индустрији software-а. О овоме ће бити више говора у глави 6, гдје је дато неколико сценарија, односно алгоритама развоја који се заснивају на предложеном Склопу у петљи.

### 3.2 РАЧУНСКИ ЦИКЛУС

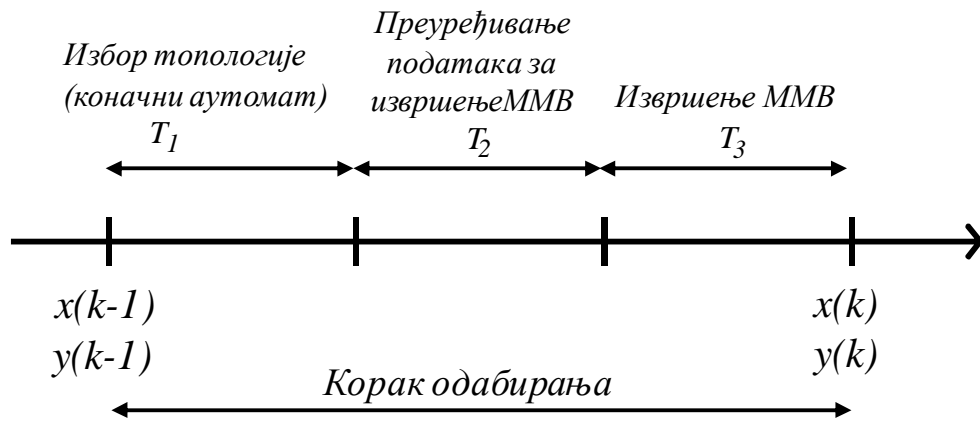
Преводилац прво произведе матричне једначине простора стања у облику датом једначинама (2.5) и (2.6) за све могуће топологије коначног аутомата. Те једначине након дискретизације са сталним кораком постају:

$$\begin{bmatrix} x((k+1)T) \\ y(kT) \end{bmatrix} = \begin{bmatrix} G_d(T) & H_d(T) \\ C & D \end{bmatrix} \cdot \begin{bmatrix} x(kT) \\ u(kT) \end{bmatrix} \quad (3.1)$$

гдје  $x$  представља вектор промјењљивих стања,  $y$  је вектор излаза, док је  $u$  вектор улаза. Подматрице  $G_d$ ,  $H_d$ ,  $C$  и  $D$  су матрица стања, матрица управљања, матрица излаза и матрица улаза / излаза редом. Док су матрице  $G_d$  и  $H_d$  дискретизоване са кораком од  $1\mu s$ ,  $C$  и  $D$  остају исте као и у континуалној области зато што оне по природи представљају скаларни скуп једначина.

Рјешавање (3.1) се своди на једноставно множење коефицијената матрице са вектором промјењљивих стања и улаза. То се извршава на посебно скројеном множачу матрице и вектора (ММВ) унутар процесора у временском трајању мањем од  $1\mu s$ .

На слици 3.8. је приказан рачунски циклус који се одиграва у једном кораку емулације.



Слика 3.8: Цјелине рачунског циклуса

На почетку циклуса, коначни аутомат утврђује нову топологију на основу вриједности излаза из претходног циклуса  $y((k-1)T)$ , тренутних улаза  $u(k)$  и PWM сигнала. Сљедећи задатак који се одвија у времену  $T_2$  подразумијева приступ одговарајућој матрици дате топологије из процесорске меморије и њено преуређење за извршење на ММВ. Преуређење начелно подразумијева избегавање нултих елемената да би се избјегла беспотребна множења и тако уштедјело

значајно процесорско вријеме у току емулације. У времену  $T_3$  коначно се рачуна нови вектор стања  $x((k+1)T)$  као и нови излазни вектор  $y(kT)$ .

Ток читавог рачунског циклуса дат је сликом 3.9.



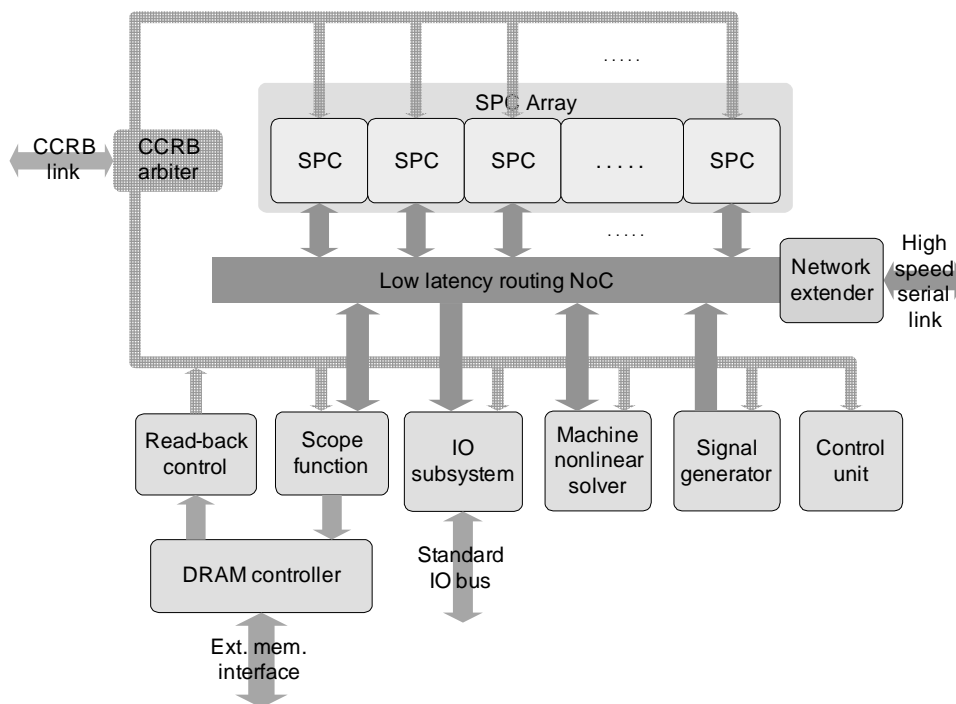
Слика 3.9: Дијаграм тока рачунског циклуса

Треба напоменути да иако процесор емулатора има значајне меморијске залихе и стога је у стању складиштити матрице значајних величина, ограничење корака емулације долази од укупног оптерећења ММВ-а. То оптерећење је одређено највећим могућим бројем не-нултих елемената за све могуће топологије и представља самим тим ограничавајући чинилац за унапријед задати и непромјењљиви корак емулације.

С друге стране, трајање сваког задатка унутар корака одабирања,  $T_1$ ,  $T_2$  и  $T_3$  се мијења из циклуса у циклус. Избор нове топологије ( $T_1$ ) зависи од указивача нове топологије са списка свих могућих топологија, док преуређење матрице за извршење ( $T_2$ ), као и само извршење ( $T_3$ ) зависе од величине матрице. Корак одабирања  $T$  мора наравно бити већи од највећег могућег збира  $T_1$ ,  $T_2$  и  $T_3$ . Ако је услов:  $T > \max(T_1) + \max(T_2) + \max(T_3)$  испуњен, дато електрично коло може бити емулирано на предложеном емулатору. Тај услов се провјерава прије саме емулације у току превођења (compilation).

### 3.3 АРХИТЕКТУРА ПРОЦЕСОРА

Архитектура процесора је била предмет [69] са свим појединостима и објашњењима, па ће овдје бити само дати неки кључни подаци који произилазе из начела моделовања датих у глави 2. Како је већ речено, процесор је посебно пројектован или „скројен“ тако да подржава описано извршење модела у стварном времену са кораком емулације од  $1\mu\text{s}$ . Главни склопови архитектуре су приказани на Сл. 3.10.



Слика 3.10: Дијаграм тока рачунског циклуса

Кључни чинилац у постизању изузетно малог кашњења, односно високе разлучивости је разбијање кола енергетске електронике на мање цјелине. Сваку од тих цјелина онда даље рјешава по једно засебно језгро (*SPC*, поглавље 3.1.1). Та језгра врше одговарајуће намјенске прорачуне. Свако језгро је потпуно програмабилно и рјешава одговарајуће линеарне дијелове модела. Поред овога, сваки *SPC* има и своју меморију којој се приступа локално. Сва језгра су синхронизована и раде паралелно, што води ка знатној уштеди процесорског времена.

Комуникационе линије између *SPC* јединица су постигнуте већим бројем магистрала у циљу малог кашњења и временске предвидљивости процеса размјене података. Сличан приступ је усвојен и код повезивања свих осталих јединица на критичној путањи. Комуникација се одвија коришћењем намјенских магистрала и, на за то погодним мјестима (гдје ова реализација не утиче на општост), статички рутираним линијама.

Комуникација са програмском подршком која се извршава на пратећем рачунару обухвата програмирање система, управљање системом и читавање снимљених података. За овај вид комуникације је предвиђена намјенска CCRB магистрала (енгл. Control, configuration and readback bus).

Поред овога, у архитектури процесора предвиђен је дио који је задужен за нелинеарне прорачуне, који су посебно битни када је потребно моделовати

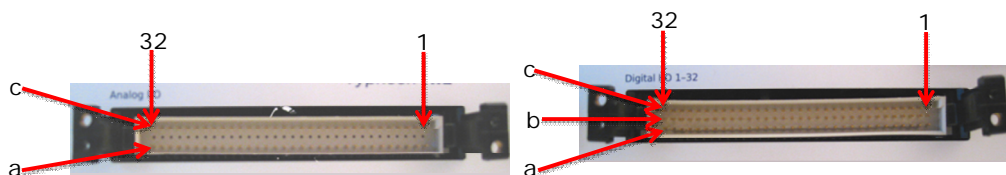
електричне машине. Рјешавање нелинеарности које уноси електрична машина приказано је дијаграмом 2.11.

На крају треба напоменути да модели кола енергетске електронике углавном укључују веома широк распон промјењљивих и коефицијената што намеће примјену аритметике са покретним зарезом. Да би се постигло задато изузетно мало укупно кашњење, односно корак емулације, рачунске операције су посебно скројене за извршавање множења матрице и вектора (ММВ).

### 3.4 УЛАЗНО / ИЗЛАЗНИ ПОДСКЛОП

Предложени емулатор (Сл. 3.1.) замјењује енергетски дио склопа енергетске електронике. Његова основна намјена је да омогући дјелотворан и брз развој и испитивање управљачких склопова. Да би то било могуће, испитивани управљачки склоп не смије „примијетити“ да ли управља, односно да ли је повезан на стварни енергетски склоп или емулатор. Ово је у hardware-ском смислу могуће само ако емулатор има аналогне и дигиталне улазе / излазе, баш као и прави енергетски склоп.

На слици 3.11. су дати аналогни и дигитални прикључци (connector). Ради се о



Слика 3.11: Аналогни и дигитални прикључци емулатора

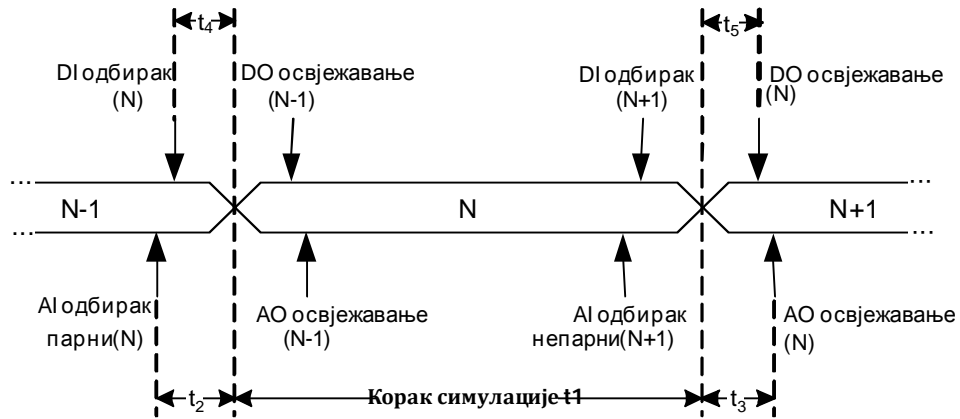
DIN41612, мушким прикључцима типа С. Аналогни прикључак је 64-пински (двје врсте, а и с са по 32 ножице), док је дигитални прикључак 96-пински (три врсте са по 32 ножице, а, b и с). Предложени емулатор има 8 аналогних улаза, 16 аналогних излаза, као и по 32 дигитална улаза и излаза. Распоред ножица (пинова), као и напонски нивои су дати у Прилогу 8.4. Овдје треба још напоменути да су горњи и доњи напонски ниво за дигиталне улазе / излазе 5V, односно 0V редом, док се аналогни сигнали крећу у опсегу -5V до 5V.

Заштита је остварена уз помоћ ограничавајућих отпорника и Schottky-јевих диода тако да дигитални и аналогни улази и излази могу поднијети напоне од -15V до 15V.



**Вријеме освјежавања и кашњења**

На слици 3.12. дат је преглед тока улазних и излазних сигнала у оквиру једног корака симулације. Кориштене су уобичајене енглеске ознаке за аналогне и дигиталне улазе и излазе (AI, DI, AO, DO редом).



Слика 3.12: Временски дијаграм улазно-излазних кашњења

У текућем N-том кораку се врши одабир топологије и прорачун матрица система на основу одбирака аналогних и дигиталних сигнала из претходног корака, (N-1)-вог (ознака N са слике у именима DI, одбирак (N) и AI одбирак (N) које се налазе у (N-1)-вом кораку управо указују да се те величине користе за извршење у N-том кораку). Из тога слиједи да је укупно кашњење које протекне од промјене неког дигиталног сигнала на улазу (нпр. PWM) сигнала, па до тренутка када се појави аналогни сигнал на излазу једнако:  $t_4+t_1+t_3$ . У табели 3.1. се могу прочитати тражена времена.

Табела 3.1: Кашњења улазно / излазног склопа

| Ознака | Величина                           | Вриједност |
|--------|------------------------------------|------------|
| $t_1$  | Корак симулације                   | 1 $\mu$ s  |
| $t_2$  | Кашњење аналогног улазног одбирка  | неодређено |
| $t_3$  | Кашњење аналогног излаза           | 547 ns     |
| $t_4$  | Кашњење дигиталног улазног одбирка | 47 ns      |
| $t_5$  | Кашњење дигиталног излаза          | 54 ns      |

**Повезивање управљачког склопа**

За повезивање неког управљачког склопа, чији се напонски нивои нужно не морају поклапати са напонским нивоима емулатора, у начелу је потребно израдити одговарајућу прилагодну плочу (interface board). На слици 3.13. приказане су два

примјера таквих плоча: за повезивање са DIMM100 серијом *Texas Instruments DSP* картица *320F28xxx* (Сл. 3.13.а) и друга плоча за повезивање са *dSpace* картицом *dS1104*.



а) за повезивање емулатора са DIMM100 *Texas Instruments DSP 320F28xxx*



б) за повезивање емулатора са *dS1104*

Слика 3.13: Примјери прилагодних плоча

У овом раду ће се користити управо прилагодна плоча за повезивање емулатора са *dS1104*, о чему ће бити више говора у главама 4 и 5. Одговарајући распоред ножица је дат у Прилогу 8.5.

## 4 ВЈЕРОДОСТОЈНОСТ ПРЕДЛОЖЕНОГ СКЛОПА У ПЕТЉИ

У поглављу 1.4.3 су наведене предности које пружа примјена склопа у петљи, односно емулација. Међутим да би се Склоп у петљи корисито као поуздан начин развоја и испитивања управљачких система (контролера) енергетске електронике, потребно је потврдити његову вјеродостојност. Један од очигледних начина да се то постигне је поређење одговарајућих резултата емулације са резултатима добијеним мјерењем у стварном погону. Зато, прије него што у следећој глави буде описан предложен поступак за развој управљачких склопова енергетске електронике, потребно је овдје позабавити се вјеродостојношћу емулације која је стожер тог поступка.

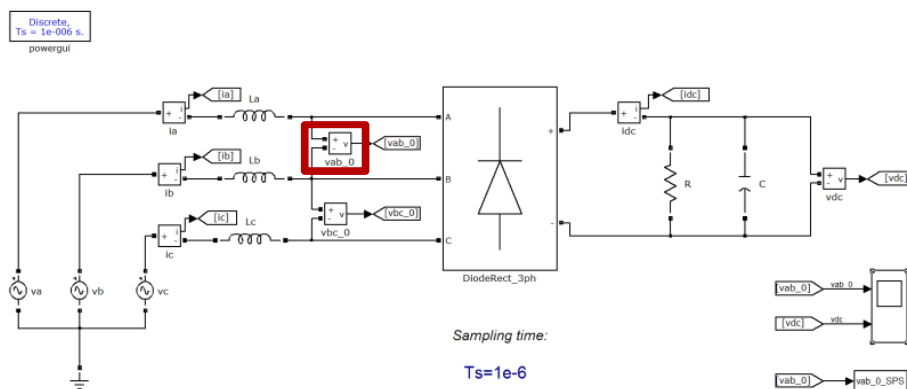
Треба имати у виду да је апсолутна потврда вјеродостојности готово немогућа, јер би то значило поређење резултата стварних склопова са емулацијом у свим радним тачкама. Такав поступак био би прескуп или неизводив, па се поређење врши у одређеном, ограниченом броју случајева од значаја.

Прије него што буде дато поређење резултата стварних погона и њихових емулација, овдје би било згодно дати осврт на неколико кључних разлика између симулације (ван тока стварног времена) и емулације коришћењем предложеног Склопа у петљи.

## 4.1 ПОРЕЂЕЊЕ СА *MATLAB – SIMULINK*-ОМ

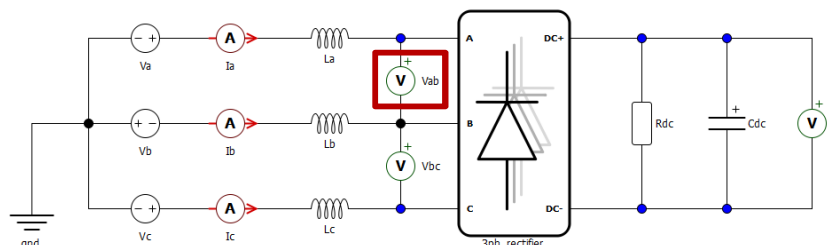
Кључна разлика између симулације и емулације произлази из самих њихових дефиниција. Као што је већ наглашено у поглављу 1.3. испитивање и овјера управљачког склопа симулацијом је немогућа јер се симулације извршавају ван тока стварног времена и трају онолико дуго колико је потребно да се изврше све рачунске радње, а то може бити значајно дужи од трајања стварног симулираног догађаја. Самим тим је немогуће испитати међудејство стварног управљачког склопа и заштите с једне и енергетског дијела с друге стране.

Предност симулација међутим произилази из већег степена појединости који се моделују, а то може бити значајно у почетним корацима пројекта када се разматрају изводљивост пројекта, оквири и ограничења. Са искључивог становишта моделовања, симулације су флексибилније од емулација. У конкретном примјеру предложеног емулятора, пројектанту није дозвољено да изради произвољну шему претварача користећи појединачне прекидаче као што су транзистори и диоде, док је то у *Matlab Simulink*-у могуће. Ово је сасвим јасно ако се има у виду да се симулације приближавају (конвергирају) свом рјешењу ван тока стварног времена при чему се по потреби мијења корак симулације, па је поступак итеративан, док емулација мора извршити све прорачуне у једном, унапријед задатом и непромјењљивом кораку. Међутим, управо ова предност у разини појединости коју је могуће постићи усљед итерација, понекад као нежељену посљедицу има извјесне не-физичке појаве у резултатима. Да би се то показало, размотриће се модел трофазног исправљача повезаног на електричну мрежу који је симулиран у *Simulink*-у (слика 4.1) и тај исти модел емулиран на предложеном емулятору (слика 4.2)



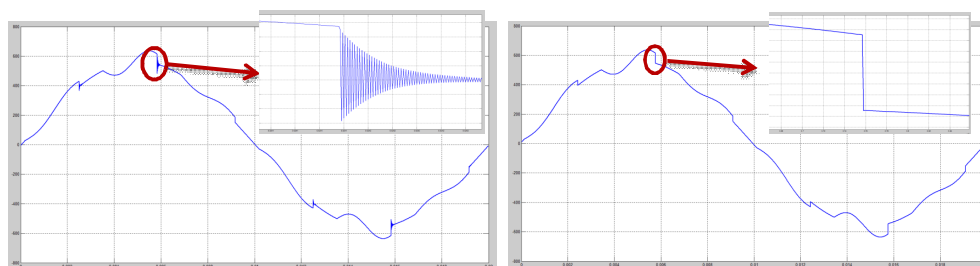
Слика 4.1: Трофазни исправљач повезан на мрежу симулиран у *Simulink*-у

У оба случаја се мјери међуфазни напон на улазу исправљача уоквирен црвеним правоугаоником. Треба нагласити да је модел у *Simulink*-у симулиран са дискретним рјешавачем (Discrete solver) и непромјењљивим кораком (Fixed step), тако да се може извршити ваљано и равноправно поређење са емулацијом.



Слика 4.2: Трофазни исправљач повезан на мрежу емулиран на NI400

Резултати симулације су дати на слици 4.3.а), а резултати емулације на слици 4.3.б).



а) Резултати симулације

б) Резултати емулације

Слика 4.3: Поређење резултата симулације и емулације

Са слике 4.3. се види да је слагање резултата изузетно добро, осим у случајевима прекидања диода (комутације) када симулација рјешење тражи итеративно, па се као последица тога јављају нумеричке осцилације које у стварности не постоје. У случају емулације (сл. 4.3.б) нема осцилација и комутација се одвија као у стварном, физичком процесу.

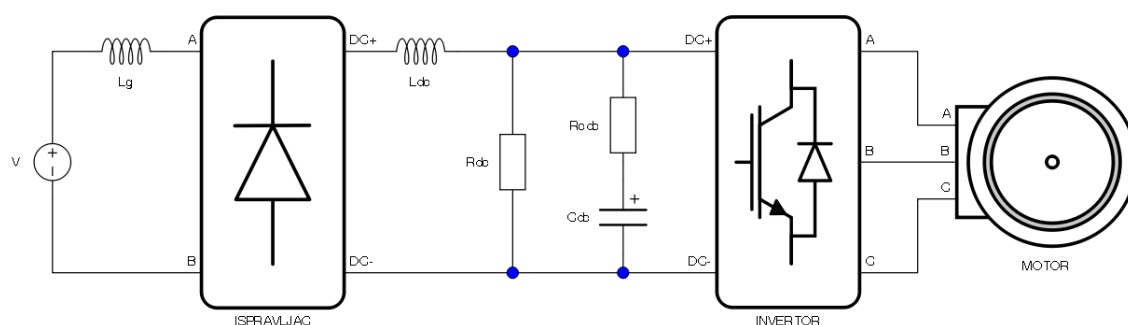
## 4.2 ПОРЕЂЕЊЕ СА РЕЗУЛТАТИМА СТВАРНИХ ПОГОНА

### 4.2.1 Погон заснован на претварачу *ABB ACS150*

Прво поређење резултата у сврху провјере вјеродостојности емулације, биће извршено на електромоторном погону мале снаге заснованом на фреквентном претварачу *ACS150*, предузећа *ABB*. Претварач *ACS150* ради у отвореној повратној спрези на основу  $U/f$  управљања. Треба нагласити да је провјера у отвореној повратној спрези знатно строжија него у случају када постоји повратна спрега по

нпр. струји или брзини мотора. Зато ће резултати и закључци који се из тих поређења изведу имати значајну тежину.

Замисао ове провјере је врло једноставна. Претварач *ACS150* је растављен (физички) на свој управљачки и енергетски дио. Енергетски дио непосредно је повезан на двополни асинхрони мотор *Sever ZK71-A4*, снаге 250W. Енергетски дио претварача *ACS150* се састоји од једнофазног диодног исправљача, једносмјерног међукола и трофазног инвертора. Заштита и транзистор за предпуњење кондензатора нису овдје од значаја. Шематски приказ *ACS150* са мотором дат је на Сл. 4.4.



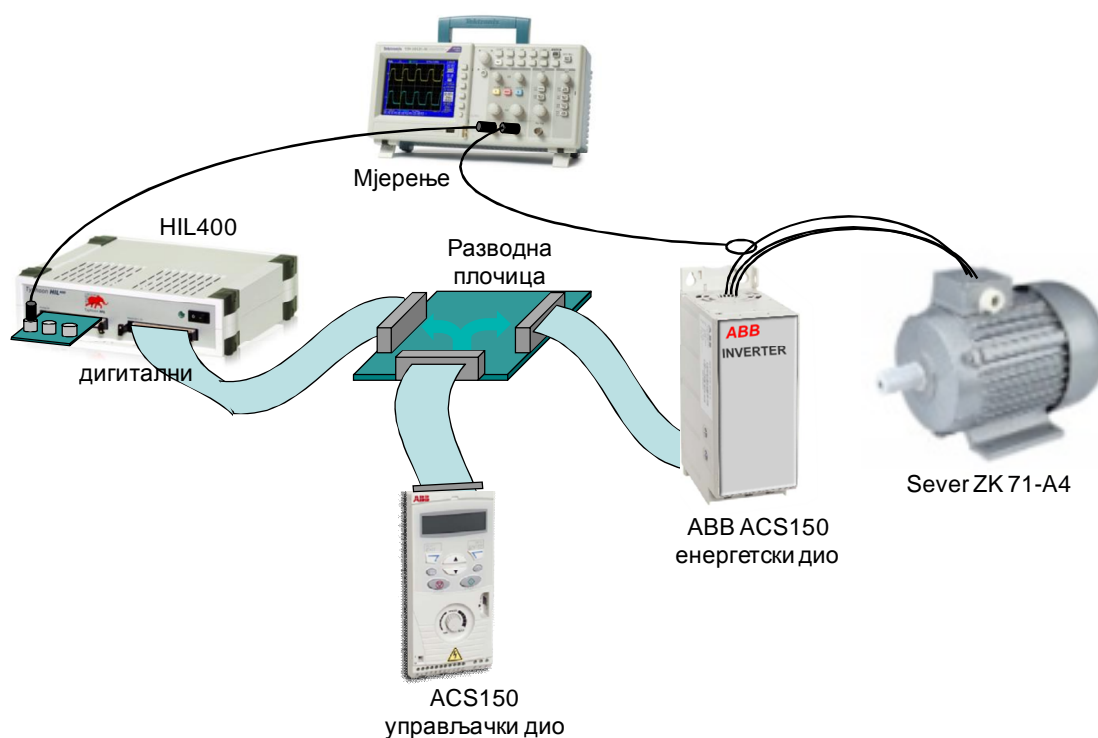
Слика 4.4: Шематски приказ погона *ACS150*

Параметри погона дати су у табели 4.1.

Табела 4.1: Параметри погона *ACS150*

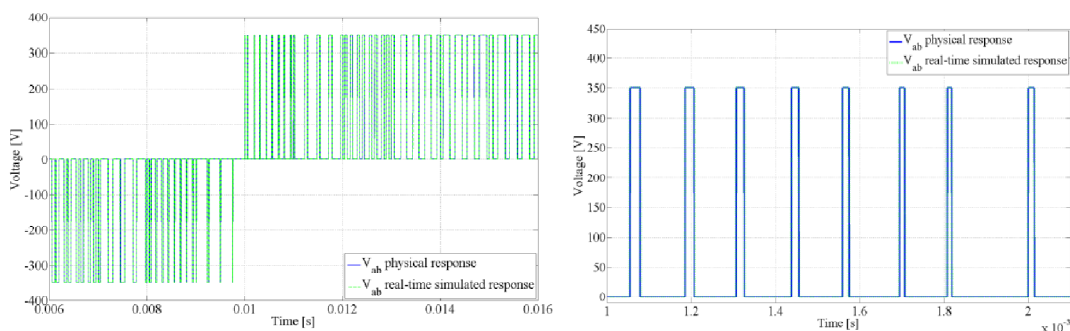
| Мотор Sever ZK71-A4 – параметри (по фази) |            |
|---|------------|
| Отпорност статора                         | 59,575Ω    |
| Отпорност ротора                          | 31,578 Ω   |
| Индуктивност расипања статора             | 0,07847H   |
| Индуктивност расипања ротора              | 0,04379H   |
| Међусобна индуктивност                    | 0,775H     |
| Момент инерције                           | 0.00072Nms |
| Број пари полова                          | 2          |
| <i>ACS150</i> – једносмјерно међуколо     |            |
| Капацитивност кондензатора ( $C_{dc}$ )   | 5 x 270μF  |
| Редна индуктивност ( $L_{dc}$ )           | 1mH        |
| Паралелна отпорност ( $R_{dc}$ )          | 90k Ω      |
| Редна отпорност ( $R_{cdc}$ )             | 0.01 Ω     |

Док је енергетски дио претварача непосредно повезан на мотор, управљачки дио је растављен од енергетског са циљем да истовремено шаље сигнале за паљење транзистора на стварни, физички погон и емулатор HIL400. То се постиже преко одговарајуће разводне плочице. Прегледни приказ читавог огледног склопа за провјеру вјеродостојности дат је на слици 4.5.



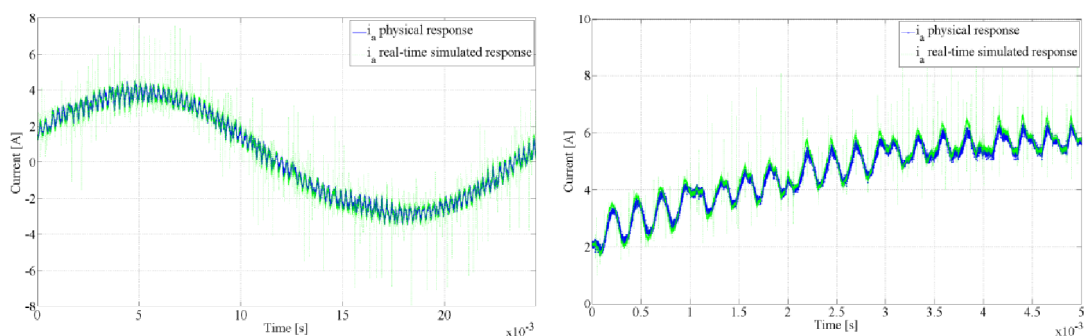
Слика 4.5: Прегледни приказ огледног склопа заснованог на ACS150

Са слике се види да емулатор *HIL400* представља енергетски дио *ACS150* и мотор *ZK71-A4*. На осцилоскопу се истовремено мјере добијени сигнали који су дати сликама 4.6 и 4.7.



Слика 4.6: Поређење међуфазних напона мотора

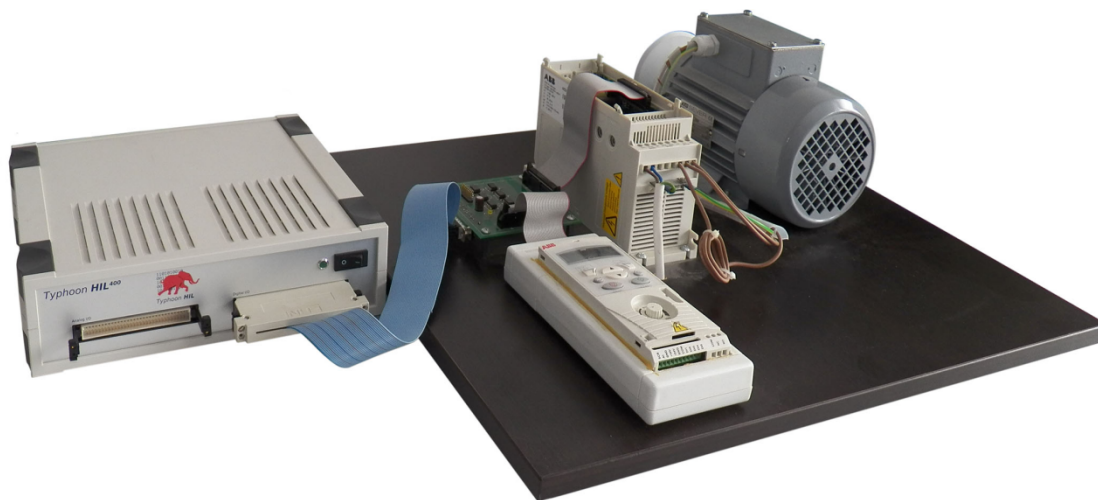
На горњој слици плавом бојом је исцртан измјерени сигнал правог погона, док је зеленом бојом дат резултат емулације. С десне стране је дат исти сигнал с већом разлучивошћу. Посматрајући слику 4.6. може се закључити да је поклапање посматраних сигнала готово потпуно. На крају ће бити упоређене и одговарајуће фазне струје мотора. Поређења су дата сликом 4.7.



Слика 4.7: Поређење струја мотора

Одступање стварне и емулиране струје мотора је овдје уочљивије него на примјеру напона са слике 4.6 и то из два разлога. Први, очигледан разлог је шум мјерења при коришћењу струјних кљешта. Други разлог се очитује у нешто мањој валовитости стварне струје, пошто су прекидачи у емулатору моделовани као идеални, тј. немају никакве паразитне величине (отпорност, индуктивност, капацитивност), па самим тим нема одговарајућег пада напона. Осим тога, постоје још и одређени чиниоци који нису узети у обзир, као што је тачна вриједност индуктивности мреже, затим вални облик улазног мрежног напона који је у емулацији сматран чистим  $\sin$ -ним обликом итд. Узимајући те околности у обзир, можемо закључити да је подударане сигнала и у случају фазне струје мотора скоро потпуно.

Слика стварног огледног склопа дата је на слици 4.8.



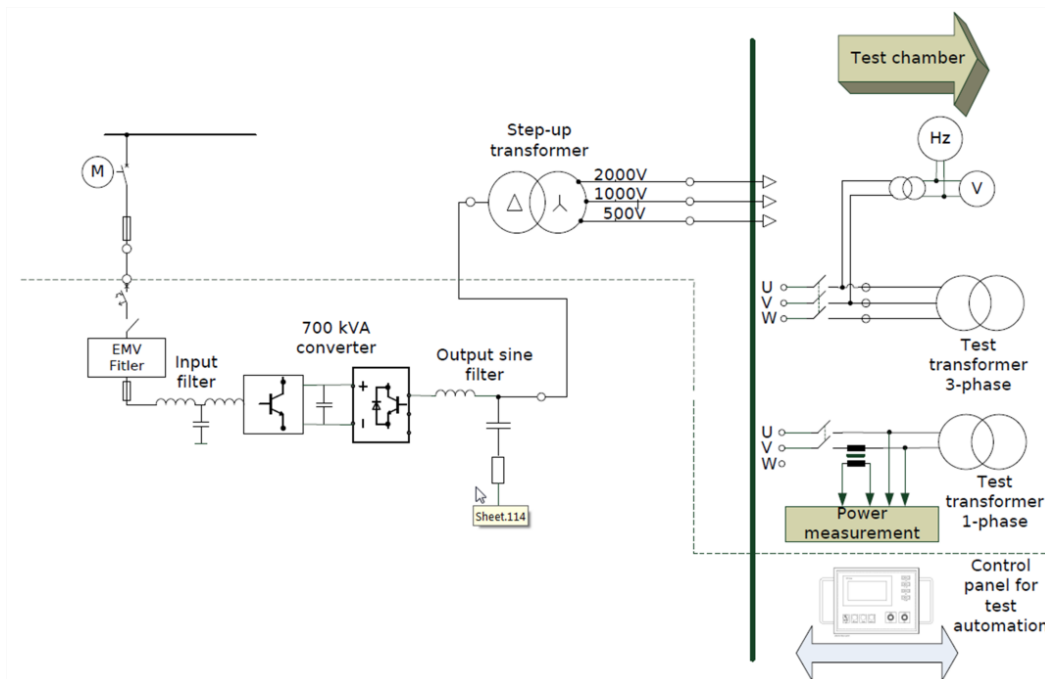
Слика 4.8: Стварни огледни погон у заснован на ACS150

#### 4.2.2 Прекидачки извор напајања

У циљу испитивања дистрибутивних трансформатора у скорије вријеме користе се прекидачки извори напајања умјесто групе мотор – генератор.

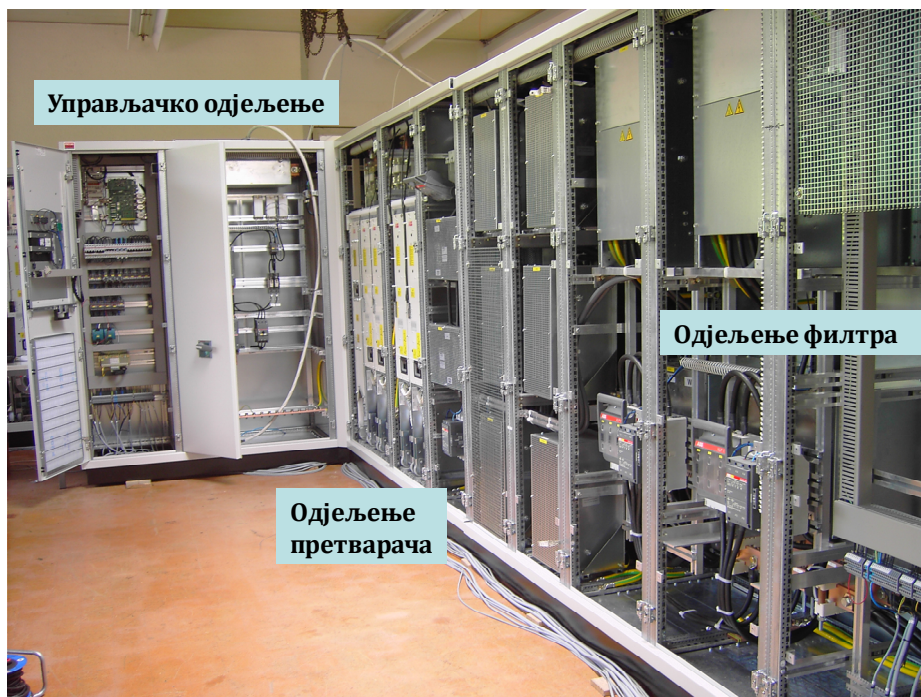


Прекидачки извори напајања (ПИН) у суштини подразумевају склоп енергетске електронике који даје напајање жељених особина (учестаности, хармонијског састава, висине напона). На слици 4.9. је дат нацрт једног ПИН-а и испитиваних дистрибутивних трансформатора.



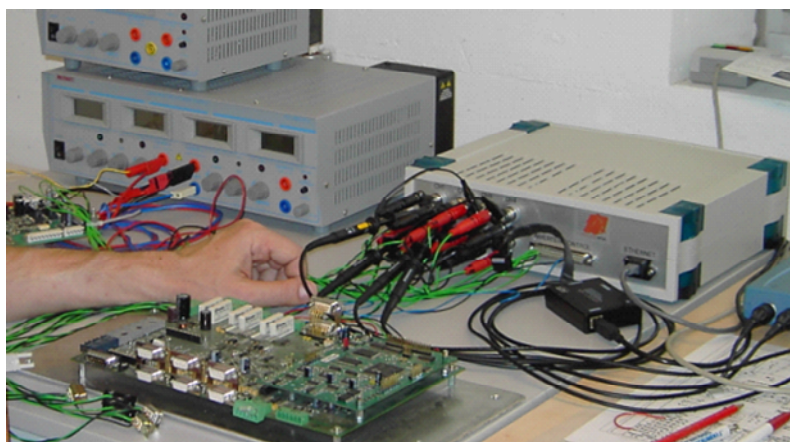
Слика 4.9: Испитивани трансформатори повезани на ПИН

Највећи изазов при пројектовању ПИН-а који се користи за испитивање дистрибутивних трансформатора су захтјеви за изузетно ниским шумом при мјерењима дјеломичног пражњења, а то захтјева посебне поступке филтрирања и модулације. На слици 4.10. дат је приказ једног постројења ПИН-а са 700kVA инвертором, улазним и излазним филтром и управљачким одјељењем.



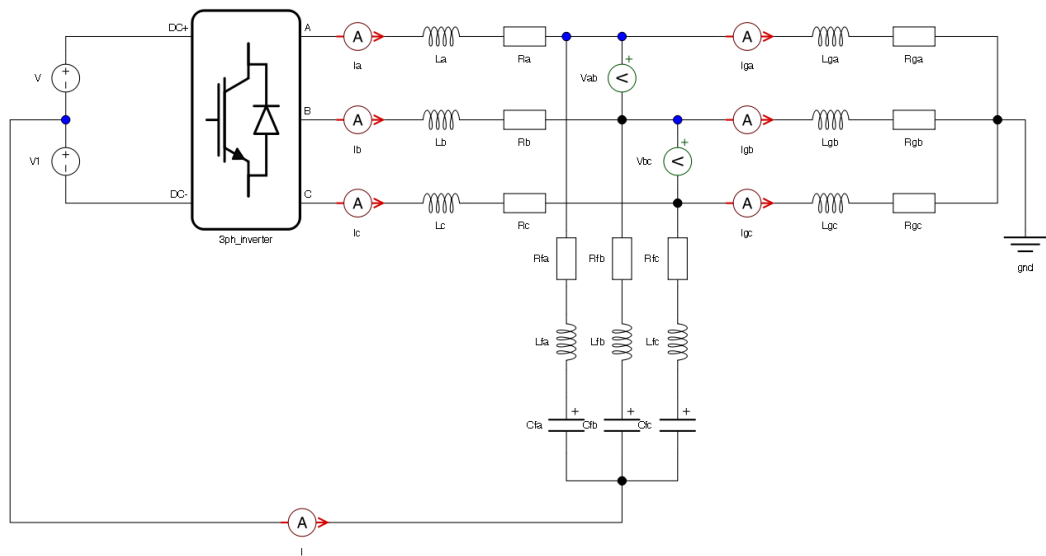
Слика 4.10: Постројење ПИН-а

Средишњи дио управљачког одјељења представља управљачки склоп чији рад треба испитати. Пошто је у овом пројекту циљ био да се одреди филтар и управљачки алгоритам инвертора, један дио енергетског дијела - инвертор и филтар су замијењени емулатором. На слици 4.11. је дат огледни склоп са емулатором и испитиваним управљачким склопом.



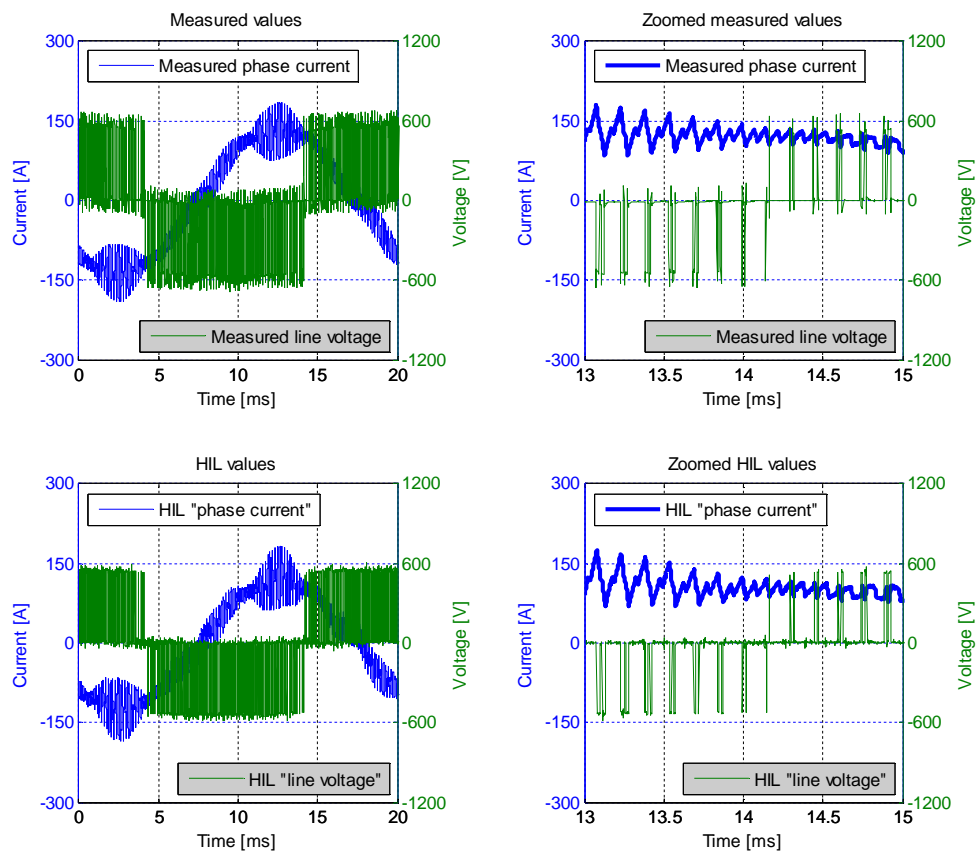
Слика 4.11: Испитивање уз помоћ емулатора

Одговарајућа шема која је емулирана је дата на слици 4.12.



Слика 4.12: Емулирани дио ПИН-а

Коначно, упоређени су резултати мјерења у стварном постројењу са слике 4.10 са резултатима добијеним емулацијом (Сл. 4.11) која се односи на дио енергетског склопа са посматране шеме (Сл. 4.12). Упоређени су међуфазни напон и струја прије филтрирања (Сл 4.13).



Слика 4.13: Поређење резултата мјерења и емулације за посматрани ПИН

Као и у прошлом случају (поглавље 4.1.1), може се уочити изузетна сличност добијених резултата. Одређено одступање може се примијетити између стварног и емулираног међуфазног напона усљед шума мјерења. Представљени резултати, као и свеукупни резултати пројекта [70], потврђују вјеродостојност примијењених емулација.

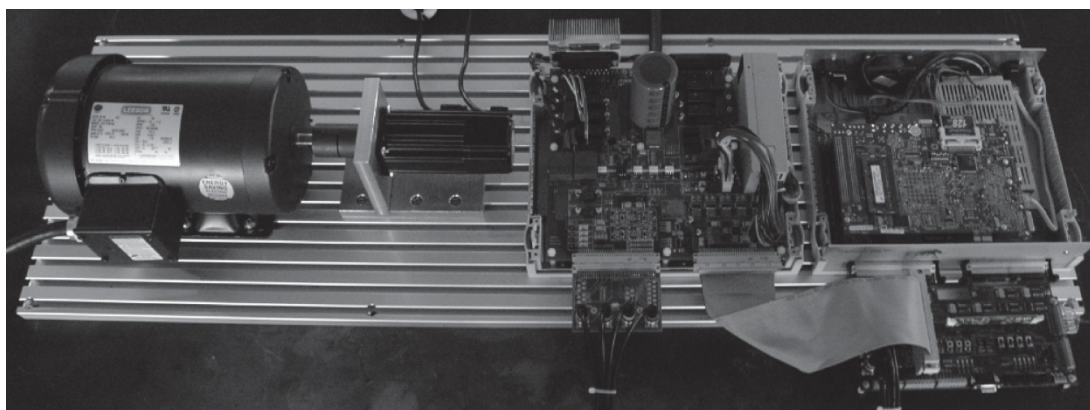
### 4.2.3 Огледни погон синхроне машине са сталним магнетима

Као трећи и послједњи примјер у овом поглављу, дат је огледни погон синхроне машине. Овај случај је од ширег значаја, пошто ће у глави 5 бити предложен алгоритам повезивања на мрежу управо синхроне машине са сталним магнетима.

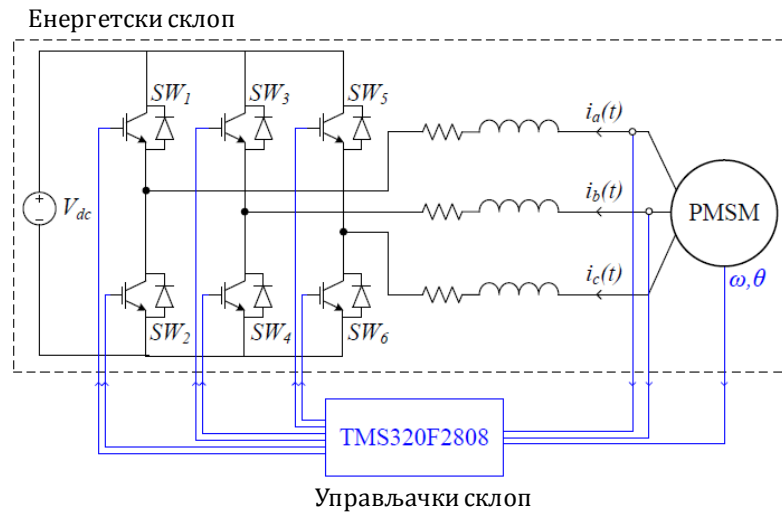
Огледни погон је дат на слици 4.14. Замисао је слична као у случају погона *ACS150* из поглавља 4.2.1. Кључна разлика је што је овај погон у затвореној повратној спрези.

Управљачки склоп, у овом случају *Texas Instruments TMS320F2808* истовремено управља стварним погоном и емулатором који представља тај погон. Сам погон се састоји од синхроне машине са сталним магнетима *Anaheim Automation EMI-04APB* [71] која је повезана на радну машину (представља управљиви терет).

Радна машина је управљана од *ABB*-овог фреквентног претварача *ACS800-U11* који ради по начелу непосредне регулације момента (*direct torque control - DTC*).

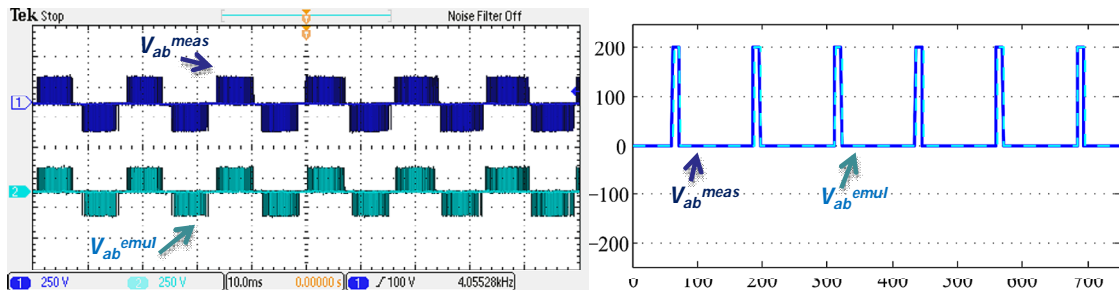


Слика 4.14: Огледни погон синхроне машине са сталним магнетима  
Струја мотора и положај ротора стварног погона су кориштени као сигнали повратне спреге (слика 4.15)



Слика 4.15: Шематски приказ погона

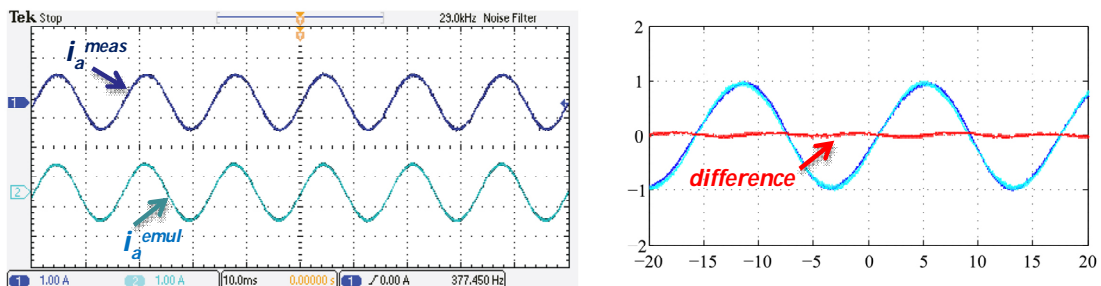
Циљ огледа је да се упореде резултати мјерења и емулације у устаљеном стању, као и у случају прелазних појава. У првом огледу, референца брзине ротора је постављена на 0,2 [p.j.], док је референца струје мотора постављена такође на 0,2 [p.j.]. Погон је у празном ходу. На слици 4.16. дато је поређење мјереног и емулираног међуфазног напона, док је поређење одговарајућих струја дато на слици 4.17.



а) Поређење међуфазних напона

б) Увећани детаљ

Слика 4.16: поређење мјерења и емулације напона у устаљеном стању



а) Поређење струја

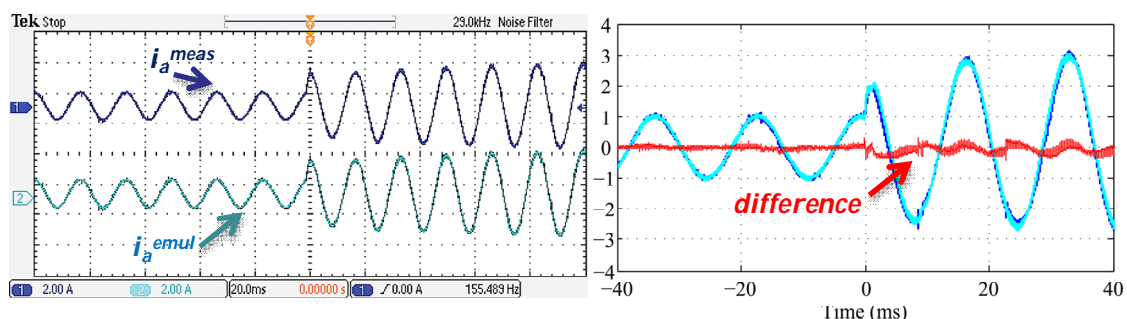
б) Увећани детаљ и разлика

Слика 4.17: поређење мјерења и емулације струје у устаљеном стању



Као што се види на обе слике устаљеног стања, емулација веома вјерно представља резултате стварног погона. Са слике 4.12.б) се уочава да је емулација веома блиска стварном мјерењу међуфазног напона, чак и на разлучивости прекидачке учестаности. Што се тиче струје, одступање је око 4% (Сл. 4.17.), а до те разлике долази зато што модел синхроне машине предложеног емулатора не уважава магнетно засићење кола као и промјену отпорности с температуром.

У другом огледу, радна машина се користи да изврши скоковиту промјену улазног момента синхроној машини од 0 на 2Nm. Истовремено је извршена промјена момента у емулацији. Промијена је извршена при референци брзине ротора од 0,3 [р.ј.] док је погон био у устаљеном стању. На слици 4.18. је дато поређење одговарајућих фазних струја мотора при скоковитој промјени.



а) Поређење струја

б) Увећани детаљ и разлика

Слика 4.18: поређење мјерења и емулације струје у прелазном процесу

Са горње слике се види да се мјерени и емулирани резултати веома добро слажу, али се може примијетити да је одступање након скоковите промјене момента око 5%. Ово се објашњава већ поменутиим узроцима који се тичу немоделованх појединости.

Даља поређења резултата добијених емулацијом са резултатима стварних погона се могу наћи у [72]-[75].

## 4.3 СИНХРОНИ ГЕНЕРАТОР СА СТАЛНИМ МАГНЕТИМА И

### РЕДНИМ ПРЕТВАРАЧЕМ У ОТВОРЕНОМ НАМОТАЈУ СТАТОРА

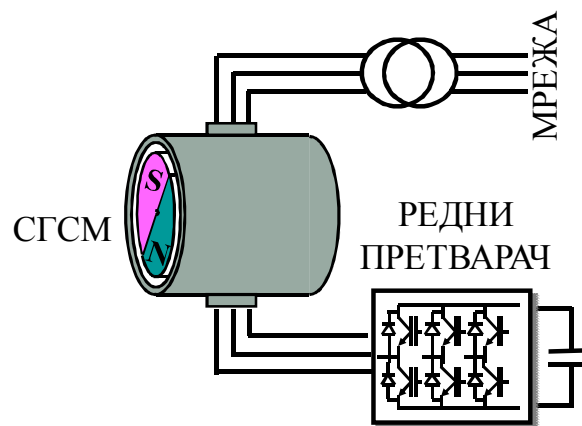
Овај погон је од већег значаја из два разлога:

- као добар примјер једног сложеног склопа енергетске електронике на којем се може провјерити вјеродостојност предложеног склопа у петљи.
- као основа за развој алгоритма прикључења синхроне машине са сталним магнетима на електричну мрежу, што је други главни допринос овог рада.

Зато ће на почетку овог поглавља бити дат кратак осврт на основне теоријске претпоставке синхроног генератора са сталним магнетима (СГСМ) управљаног редним претварачем (РП). Овај погон је подробно објашњен у [76], па ће у наредном поглављу бити дат само кратак преглед битних појединости, неопходних за праћење даљег излагања.

### 4.3.1 Кратак теоријски осврт

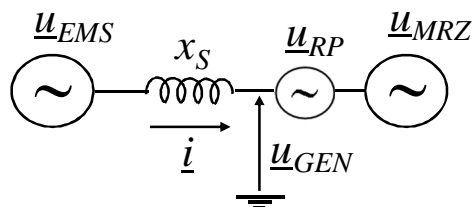
Главни дијелови СГСМ управљаног РП (Сл. 4.19.) су: СГСМ повезан непосредно на електричну мрежу, мали редни претварач (20% називне снаге генератора) повезан у развезано звјездиште генератора.



Слика 4.19: СГСМ са редним претварачем

#### Радно пригушење

Замисао иза радног пригушења описаног у [77] је да се побољша стабилност вјетроелектрана са СГСМ у прелазном процесу, на примјер при појавама изазваним ударима вјетра које проузрокују треперење снаге. Редни претварач (Сл. 4.19.) обезбјеђује стабилност. Приступ је веома сличан ономе који се примјењује код FACTS уређаја [78]-[82]. То је јасно ако се погледа поједностављени модел СГСМ са РП (Сл. 4.20.)

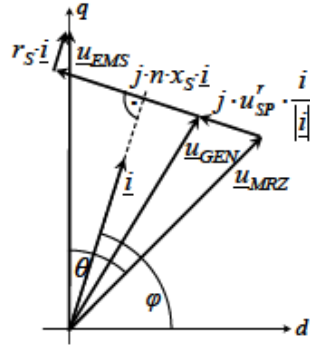


Слика 4.20: Поједностављен модел СГСМ са РП

Са горње слике се види да је синхрони генератор моделован као (трофазни) напонски извор  $u_{EMS}$  повезан на ред са синхроним реактансом  $x_S$ , док су мрежа и

редни претварач представљени са два додатна трофазна напонска извора,  $U_{MRZ}$  и  $U_{RP}$  редом.

Ток снаге кроз систем се управља утискивањем реактивног дијела напона  $U_{RP}^r$  који је фазно помјерен за  $90^\circ$  у односу на вектор струје  $i$  [83]-[86]. При том се претпоставља да је електрична мрежа идеална (бесконачне снаге). Овако поједностављен систем са наведеним претпоставкама се може представити фазорским дијаграмом (Сл. 4.21.).



Слика 4.21: Фазорски дијаграм СГСМ са РП

На основу дијаграма, уз занемарење статорске отпорности и имајући у виду да је у питању СГСМ са магнетима постављеним у унутрашњости ротора (подужна и попречна индуктивност су једнаке), слиједи једначине система.

$$m_{el} = \frac{\sin \theta}{x_s} \left( 1 - \frac{u_{RP}^r}{\sqrt{2 \cdot (1 - \cos \theta)}} \right) \quad (4.1)$$

$$m_{mec} = \frac{v_{VET}^3}{n} \quad (4.2)$$

$$\tau_{mec} \frac{dn}{dt} = m_{mec} - m_{el} \quad (4.3)$$

$$\frac{1}{\omega_{MRZ}} \frac{d\theta}{dt} = n - 1 \quad (4.4)$$

Основна улога редног претварача је да обезбиједи радно пригушење овом склопу. Из (4.1.) је јасно да напон  $U_{RP}^r$  уноси додатан степен слободе у одређивању електричног облика, па се „обликовањем“ напона може утицати на „обликовање“ одзива момента одакле слиједи способност за радно пригушење.

Сам закон пригушења је изведен користећи електромеханичку аналогију [87]. Дејство пригушења је засновано на закону опруге:



$$m_{PRG} = k'_{PRG} \cdot \cos\left(\frac{\theta}{2}\right) \cdot \frac{d\theta}{dt} \quad (4.5)$$

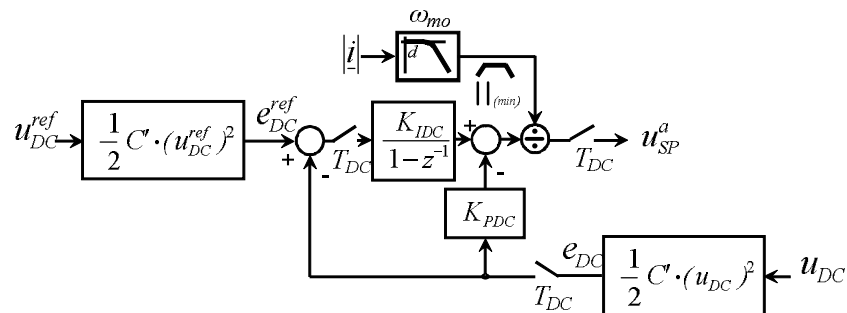
примијењеном на спрегу која постоји између електромоторне силе СГСМ  $u_{EMS}$  и вектора напона круте мреже  $u_{MRZ}$ , при чему  $m_{PRG}$  представља момент пригушења, а  $k'_{PRG}$  је количник који одређује разину пригушења. Изједначавајући дио момента настао услед  $u'_{RP}$  из (4.1) са законом пригушења (4.5), добија се износ реактивног дијела напона  $u'_{RP}$  неопходног за остварење жељеног пригушења:

$$u'_{RP} = -k_{PRG} \cdot \frac{d\theta}{dt} \cdot \text{sgn}(\theta) = -k_{PRG} \cdot \omega_{MRZ} \cdot (n-1) \cdot \text{sgn}(\theta) \quad (4.6)$$

### Регулација напона једносмјерног кола

Иако је пригушење склопа остварено само уз помоћ реактивне снаге, претварач ипак треба и одређен износ активне снаге да би покрио губитке, односно да би регулисао напон једносмјерног кола утискујући дио напона који је у фази са струјом мреже.

Регулациона петља напона једносмјерног кола је дата на Сл. 4.22. Да би се постигла линеарна преносна функција [76], за контролисану величину је изабрана енергија једносмјерног  $e_{DC}$  кола умјесто напона  $u_{DC}$ .

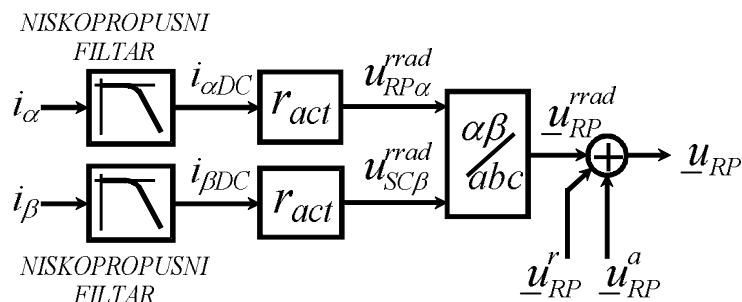


Слика 4.22: Регулација напона једносмјерног кола

Изабрани регулатор је  $PI$  регулатор са пропорционалним дејством  $K_{PDC}$  убаченим у повратну спрегу.

### Питање стабилности

Систем постаје нестабилан када је количник пригушења  $k_{PRG}$  већи од 0,1. У [77] предложено је рјешење на начелу радног отпорног компензатора (Сл 4.23).



Слика 4.23: Радни отпорни компензатор

Компензатор са слике 4.23. помјера својствене половине система у лијеву полураван.

### 4.3.2 Ограничења аналогног огледног модела

Треба нагласити да радни отпорни компензатор није начелно потребан у случају машина малих снага гдје је отпорност статора сасвим довољна да одржи половине система у лијевој полуравни. Из овога слиједи једна далекосежна посљедица, а то је да се дејство радног отпорног компензатора не може испитати користећи малу огледну машину која „замјењује“ машину велике снаге. Осим тога, момент инерције, ако је довољно велик, побољшава стабилност система, што није случај код малих огледних машина. СГСМ која се користи у стварним погонима вјетроелектрана има велику тромост која стабилизује читав систем. Ово су два веома јака аргумента која показују да се аналогни огледни модели малих снага не могу користити за оптимизацију управљачких алгоритама код стварних погона великих снага што се добро уочава на примјеру датог СГСМ са редним претварачем. Машина као нелинеарни склоп има неколико параметара који веома тешко могу бити истовремено сразмјерно „скалирани“. Због тих разлога, посматрани систем који је нелинеаран и сложен, представља веома погодан случај да би се показале предности предложеног Склопа у петљи у поступку развоја и овјере управљачких склопова.

У првом кораку ће бити упоређени резултати мјерења малог огледног погона (Сл. 1.2.) са резултатима добијеним на Склопу у петљи у циљу потврде вјеродостојности емулације. Затим, у другом кораку у емулатор ће бити учитани параметри стварног погона вјетроелектране од 2MW да би се провјерио алгоритам радног пригушења који је подробно објашњен у [77]. Као управљачки склоп употребљена је платформа dSpace 1104 у оба случаја, како за управљање огледним погоном, тако и за управљање емулатором који замјењује тај погон. О самој опреми

која је кориштена, биће више ријечи у глави 5 када буде објашњен развој новог алгоритма за синхронизацију СГСМ и РП на електричну мрежу.

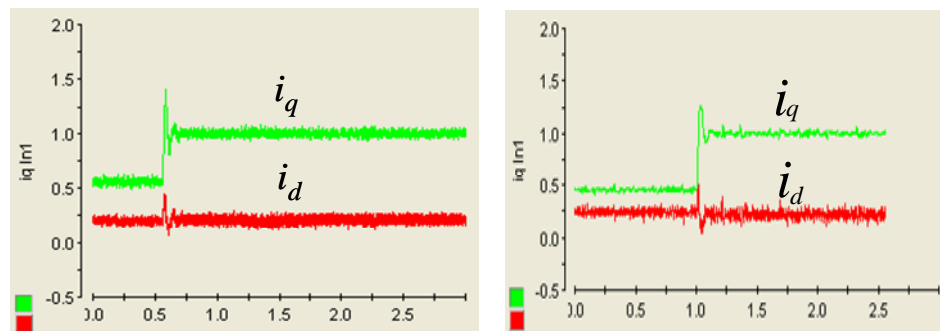
### 4.3.3 Провјера вјеродостојности емулације

У првом кораку, дакле дато је поређење резултата малог огледног погона и емулације тог погона. Параметри погона су дати у табели 4.2:

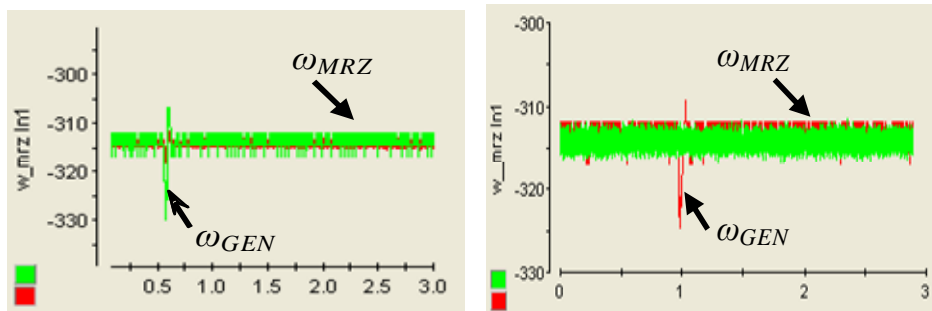
Табела 4.2: Параметри огледног погона СГСМ са редним претварачем

| Синхрона машина: Siemens 1FK7083-5AF71-1EBO |               |
|---|---------------|
| Отпорност статора                           | 0,75 $\Omega$ |
| Индуктивност статор по $d$ оси $L_d$        | 8,8 mH        |
| Индуктивност статор по $q$ оси $L_q$        | 9,7 mH        |
| Стални магнетни ток ротора $\Psi_{PM}$      | 0,22 Wb       |
| Момент инерције                             | 10,7 Nms      |
| Број пари полова                            | 4             |
| Једносмјерно међуколо                       |               |
| Капацитивност кондензатора (C)              | 2000 $\mu$ F  |
| Базне вриједности                           |               |
| Напон $U_B$                                 | 75,3 V        |
| Струја $I_B$                                | 11,6 A        |
| Брзина $\omega_B = \omega_{GRID}$           | 314 rad/s     |

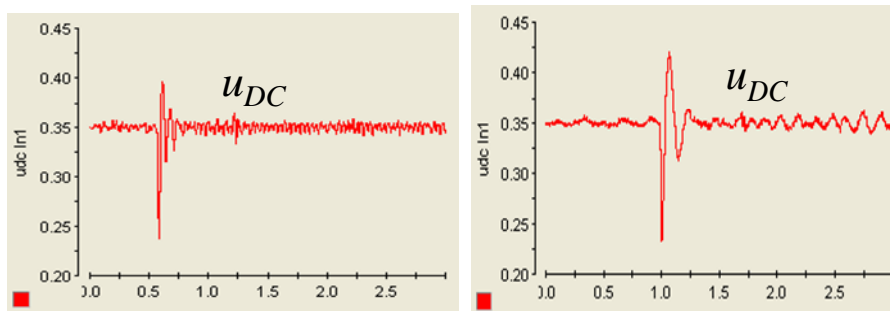
У сврху поређења, извршени су огледи са два различита нивоа пригушења, односно задана су два различита количника пригушења  $k_{PRG}$ . На Сл. 4.24 дато је поређење одзива струја по  $d$  и  $q$  оси, као и одзив брзине ротора  $\omega_{GEN}$  при скоковитој промјени механичког момента са 0,5 [р.ј.] на 1,0 [р.ј.] када је  $k_{PRG}$  постављен на вриједност 0,01. Треба напоменути да је референтни координатни систем постављен тако да је компонента струје  $i_q$  сразмјерна моменту, док је компонента  $i_d$  сразмјерна току реактивне снаге.



а) Статорске струје СГСМ по  $d$  и  $q$  оси огледног погона и емулације



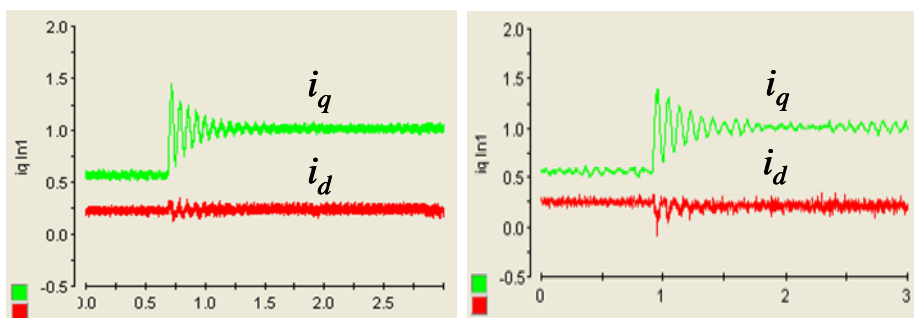
б) Електрична брзина ротора СГСМ огледног погона и емулације



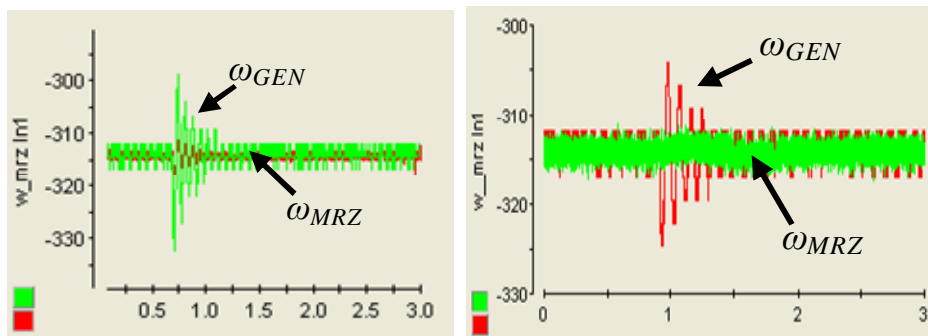
в) Напон једносмјерног кола огледног погона и емулације

Слика 4.24: Одзиви стварног огледног погона (лијева страна) и емулације (десна страна) при  $K_{PRG}=0,01$

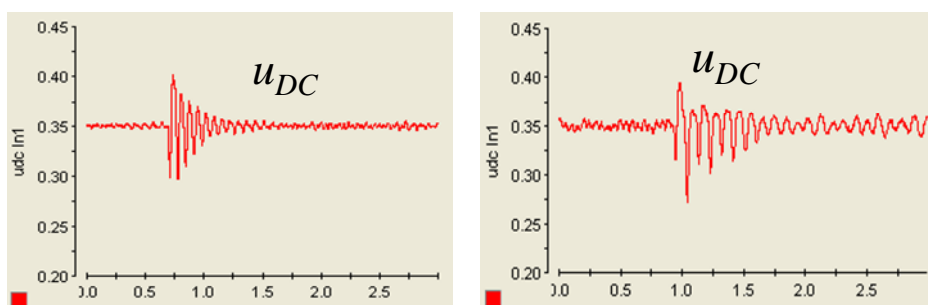
Да би се описало понашање система када је ниво пригушења смањен, количник пригушења је постављен навриједност 0,004. На Сл. 4.25 су дати упоредо резултати мјерења огледног погона и емулације за овај случај, при чему је механички поремећај остао исти (скоковита промјена механичког момента са 0,5 [р.ј.] на 1,0 [р.ј.]).



а) Статорске струје СГСМ по  $d$  и  $q$  оси огледног погона и емулације



б) Електрична брзина ротора СГСМ огледног погона и емулације



в) Напон једносмјерног кола огледног погона и емулације

Слика 4.25: Одзиви стварног огледног погона (лијева страна) и емулације (десна страна) при  $k_{PRG}=0,004$

Резултати са обје слике (4.24 и 4.25) показују веома добро слагање, осим малог одступања у прелазном процесу напона једносмјерног кола (Сл.4.24.в и Сл.4.25.в).

### 4.3.4 Провјера радног пригушења на погону од 2 MVA

Након што је потврђена вјеродостојност предложеног склопа у петљи за случај СГСМ са редним претварачем, може се прећи на провјеру алгоритма за радно пригушење погона вјетроелектране од 2MVA чији су параметри дати табелом 4.3.

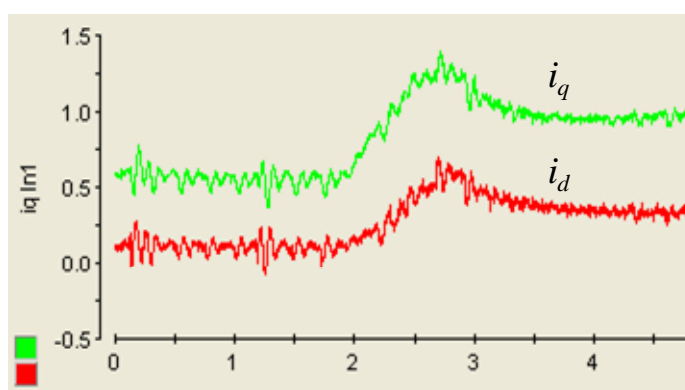
Табела 4.3: Параметри погона вјетроелектране снаге 2MVA

| Синхрона машина са сталним магнетима                 |            |
|--|------------|
| Отпорност статора                                    | 27 mΩ      |
| Индуктивност статора $L_{\sigma} = L_{\sigma} = L_s$ | 55,8 mH    |
| Стални магнетни ток ротора $\Psi_{PM}$               | 49,7 Wb    |
| Момент инерције                                      | 4318,8 Nms |
| Број пари полова                                     | 30         |
| Једносмјерно међуколо                                |            |
| Капацитивност кондензатора (C)                       | 120 mF     |
| Базне вриједности                                    |            |
| Напон $U_B$  | 4000 V     |
| Струја $I_B$   | 566,03 A   |

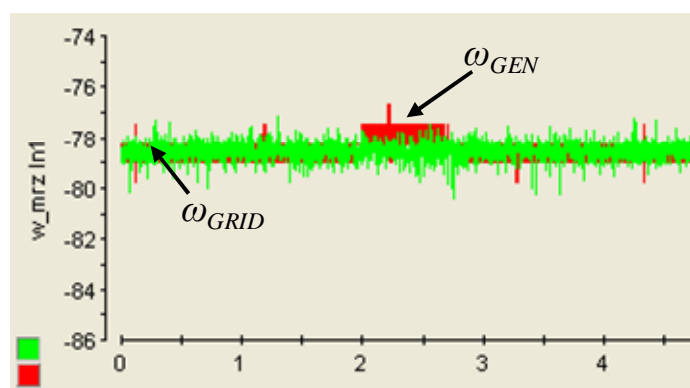
|                   |             |
|-------------------|-------------|
| Брзина $\omega_B$ | 77,54 rad/s |
|-------------------|-------------|

Пошто је отпорност статора веома мала, од кључног значаја је дејство радног отпорног компензатора. Осим тога, тромост машине је овдје веома велика и игра битну улогу тиме што значајно доприноси стабилности током прелазних процеса. Зато ће бити представљена два случаја да би се нагласила улога радног отпорног компензатора. У првом случају вриједност радног отпорног компензатора ће бити сразмјерно велика, док ће у другом огледу бити десет пута мања.

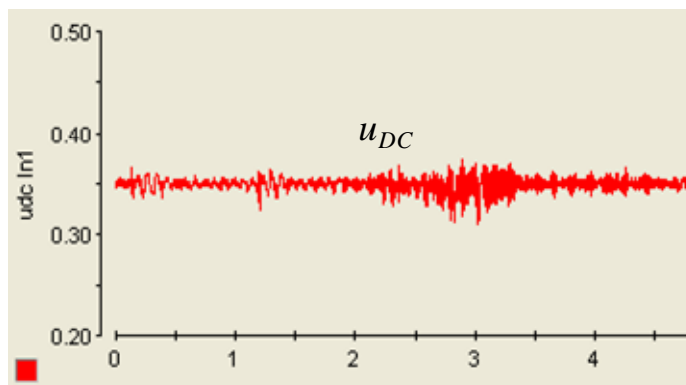
Слика 4.26. приказује одзиве емулације за случај скоковите промјене механичког момента са 0,5 [р.ј.] на 1,0 [р.ј.], при чему је количник пригушења  $k_{PRG}=0,004$  постављен на вриједност 0.2 [р.ј.], а радна отпорност  $r_a$  на 0.2 [р.ј.].



а) Статорске струје СГСМ по  $d$  и  $q$  осима



б) Електрична брзина ротора СГСМ

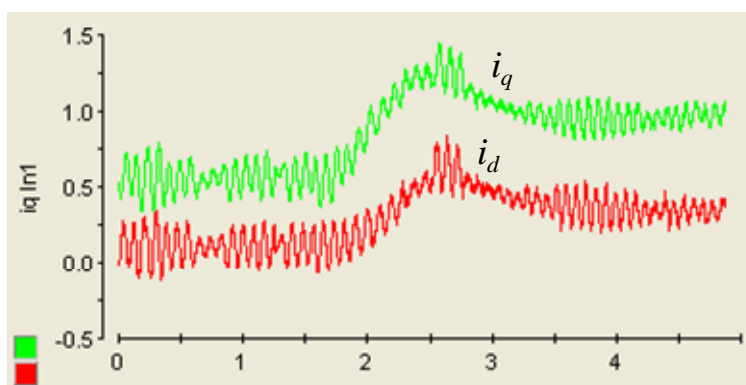


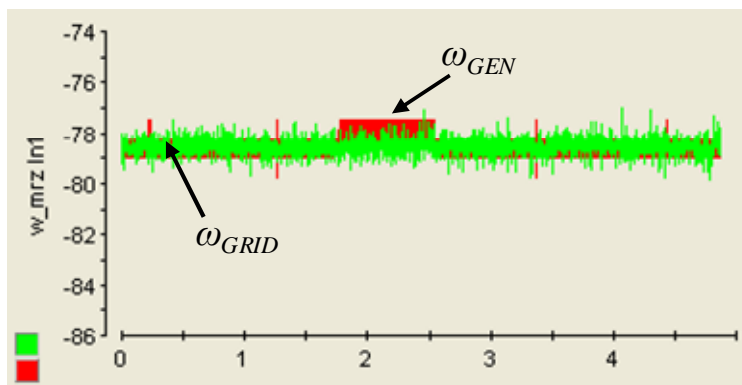
в) Напон једносмјерног кола

Слика 4.26: Резултати емулираног погона вјетроелектране снаге 2MVA при  $r_a=0.2$  [p.u.],  $k_{PRG}=0,004$

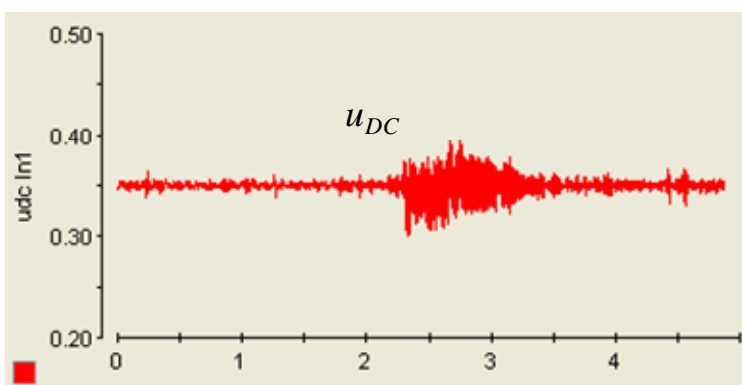
Добијени резултати потврђују да примијењени алгоритам постиже жељени ниво пригушења. Одступање брзине СГСМ (Сл. 4.26.б) је мање од 1% због великог момента инерције, док регулатор напона једносмјерног кола одржава вриједност напона на задатој референтној вриједности од 0.35 [p.u.] (Сл. 4.26.в). Ако се упореде резултати са Сл. 4.26 са симулацијом из [80] може се закључити да попречна компонента струје  $i_q$  показује добро поклапање када је у питању релативни ниво пригушења, као и да је поклапање резултата у погледу валовитости напона једносмјерног кола такође веома добро.

На слици 4.27. дати су одзиви емулације за случај када је радна отпорност 10 пута мања.

а) Статорске струје СГСМ по  $d$  и  $q$  оси



б) Електрична брзина ротора СГСМ



в) Напон једносмјерног кола

Слика 4.27: Резултати емулираног погона вјетроелектране снаге 2MVA при  $r_a=0.02$  [p.j.],  $k_{PRG}=0,004$

Мала радна отпорност не утиче на одзив брзине СГСМ  $\omega_{GEN}$  (Сл.4.27.б) због велике тромости генератора. Међутим, даље емулације потврђују да рад СГСМ постаје нестабилан када се радна отпорност  $r_a$  постави на нулту вриједност.

Битно је истакнути да се ови важни резултати, односно закључци који се тичу великог момента инерције и радног отпорног компензатора могу испитати и провјерити једино уз помоћ склопа у петљи. Осим тога, они се у потпуности слажу са теоретским претпоставкама и симулацијама оствареним у *Matlab*-у.

## 4.4 ЗАКЉУЧЦИ О ВЈЕРОДОСТОЈНОСТИ И ПРИМЈЕЊЉИВОСТИ ПРЕДЛОЖЕНОГ СКЛОПА У ПЕТЉИ

Будући да је питање вјеродостојности кључно за примјену емулација, овдје ће бити сажети закључци поглавља. Изнијете су три главне поставке које су имале за циљ да подробно испитају вјеродостојност и примјењљивост предложеног склопа у петљи:



- Поређење резултата емулације са симулацијом (*Matlab, Simulink*)
- Поређење мјерења четири стварна погона са одговарајућим резултатима емулације
- Примјена емулација у случају гдје огледни погон не може дати мјеродавне одговоре и резултате

Када се пореде симулације са емулацијама, поређење се никако не може вршити у погледу испитивања рада самог посматраног склопа енергетске електронике из простог разлога што у симулацијама није могуће испитати међудејство управљачког и енергетског дијела. Поређење се може вршити само на основу детаљности модела. У том смислу, симулације често имају обимније библиотеке са детаљнијим елементима, али за њихову симулацију користе нумеричке поступке који уносе појаве какве не постоје у стварности (сл.4.3.а). С друге стране, предложени емулатор због природе моделовања и рјешавања кола енергетске електронике (глава 3 и глава 4), представља само физичку стварност која је моделована. Са становишта управљачког склопа често није ни потребно укључити у модел све појединости, као што су паразитне појаве итд.

У наставку су дата поређења мјерења извршена у четири различита стварна погона са резултатима њихових емулација. У свим случајевима потврђено је веома велико слагање добијених резултата. Мала одступања су била присутна једино због немоделованих појединости. Овим је вјеродостојност предложеног Склопа у петљи потврђена. Наравно, апсолутна потврда би била немогућа, јер би то значило мјерење у свим радним тачкама на мноштву различитих стварних погона велике снаге.

У циљу потврде вјеродостојности, посебан нагласак је стављен на погон синхроне машине са сталним магнетима и редним претварачем, пошто ће такав склоп бити кориштен у овом раду за развој алгорита синхронизације на круту мрежу. И у овом случају потврђено је слагање резултата. Осим тога, овдје се јасно видјела једна од кључних предности кориштења Склопа у петљи у односу на распрострањене мале огледне (аналогне) моделе. Наиме, унутрашње особине система као што су мало пригушење (услед мале статорске отпорности) и велик момент инерције не могу бити истовремено скалирани на малом огледном погону, док у случају емулатора то не представља никакав проблем. Зато је управо употребом предложеног склопа у петљи било могуће заиста провјерити и потврдити закон управљања за случај погона вјетроелектране велике снаге.

## **5 РАЗВОЈ И ИСПИТИВАЊЕ УПРАВЉАЊА ЗА ПРИКЉУЧЕЊЕ СИНХРОНОГ ГЕНЕРАТОРА НА МРЕЖУ УЗ ПОМОЋ РЕДНОГ ПРЕТВАРАЧА**

Развој, а посебно испитивање управљачког алгоритма за прикључење генератора на електричну мрежу представља изазов, поготово ако се има у виду да је генератор већих снага, реда 1MW или више. Управо зато на оваквом примјеру ће бити приказан поступак развоја управљачког склопа енергетске електронике заснован на начелу склопа у петљи, што је условно речено "индустријски" односно практичан допринос овог рада. С друге стране, сам развој управљања при поступку повезивања СГСМ на електричну мрежу представља теоријски, односно други значајан допринос.

Теоријски задатак овог поглавља:

- предложити управљање којим би се омогућило повезивање синхроног генератора на електричну мрежу уз помоћ редног претварача називне снаге од 0.2 [р.ј]. При том је синхрони генератор погоњен вјетротурбином или неким другим механичким дотоком момента у опсегу од 0.1 до 1 [р.ј] и то у току залета, у току синхронизације и након синхронизације када генератор наставља испоручивати мрежи снагу одређену улазним моментом. Као основа управљачког алгоритма,

преузет је закон пригушења [87] чије ће границе примјене у смислу прикључења на мрежу бити испитане рачунски и симулацијама.

Практични задатак овог поглавља:

- провјерити теоријске претпоставке и закључке уз помоћ склопа у петљи и представити основне кораке на којима се заснива поступак испитивања датог управљачког склопа

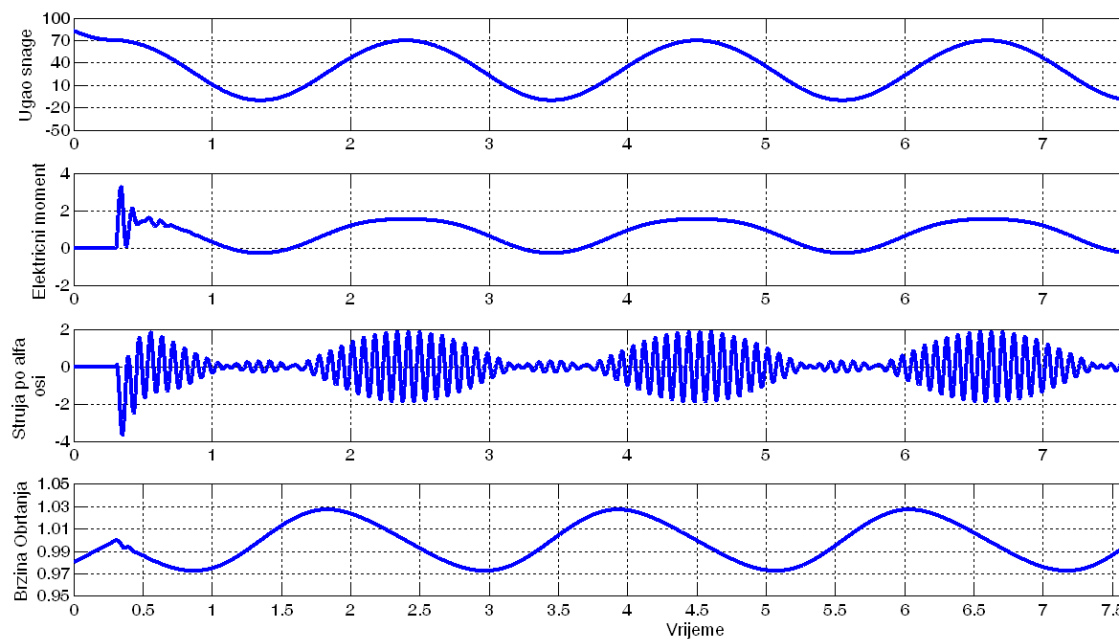
## 5.1 ПИТАЊЕ СИНХРОНИЗАЦИЈЕ

Добро је познато [88]-[90] да је прикључење синхроне машине на круту мрежу, тзв. синхронизација сложенији поступак од прикључења асинхроне машине. Један од начина синхронизације је залијетање генератора уз помоћ погонске или залетне машине. Генератор се при том залијеће до називне брзине, након чега се залетна машина одспаја од генератора, да не би дошло до даљег раста тјемене вриједности и учестаности електромоторне силе генератора. Само прикључење на мрежу се врши у тренутку када се изједначе одговарајући фазори: фазор напона мреже и фазор индуковане електромоторне силе генератора. На овај начин се избјегавају струјни удари.

Задатак овог поглавља је да пронађе начин да се машина залијеће усљед произвољног дотока механичког момента који може бити и до називне вриједности и да се при том моменту успјешно синхронисе и настави да испоручује у мрежу пуну снагу коју прима на улазу (нпр. снагу вјетротурбине).

У случају да се синхронизација врши при називној брзини, али произвољном међусобном положају фазора, тј. при произвољном почетном углу снаге, долази до тзв. њихања које се испољава у титрању угла снаге, односно момента и брзине око својих равнотежних, устаљених положаја. Титрање је слабо пригушено, поготово ако је у питању генератор веће снаге са малом статорском отпорношћу [88].

На слици 5.1 дати су резултати симулације у случају када синхронизација наступи при називној брзини и почетном углу снаге од  $70^\circ$ . Све величине су дате у релативним јединицама, док је симулација урађена на основу параметара из табеле 4.3.



Слика 5.1: Прикључење синхроне машине на мрежу при називној брзини, улазном механичком моменту од 0,7 и почетној разлици угла фазора од  $70^\circ$

Са слике се јасно види да су осцилације момента велике и готово непригушене.

Ова појава је у суштини слична већ синхронизованом генератору који претрпи наглу промјену механичког улазног момента. У том случају заправо долази до нагле промјене угла снаге, као и код прикључења при називној брзини. Ова појава се може веома једноставно објаснити имајући у виду механичку једначину (једначину кретања) система:

$$J \frac{d\omega_g}{dt} = m_m - m_{el} \quad (5.1)$$

при чему је  $\omega_g$  угаона учестаност ротора генератора. Механички момент  $m_m$  је претпостављен сталним, док је електрични момент  $m_{el}$  сразмјеран синусу угла, односно самом углу ако је он размјерно мали, што је најчешће случај:

$$m_{el} = k \cdot \sin(\theta) \approx k \cdot \theta \quad (5.2)$$

Узимајући у обзир да је угао снаге  $\theta$  једнак разлици угла фазора електромоторне силе генератора и напона мреже (Сл.4.21):

$$\theta = \theta_g - \theta_m \quad (5.3)$$

слиједи:

$$\frac{d^2\theta}{dt^2} = \frac{d\omega_g}{dt} \quad (5.4)$$

пошто се учестаност круте мреже  $\omega_m$  сматра непромјењљивом, па је први извод раван нули.

Из (5.1), (5.2) и (5.4), добија се:

$$\frac{d^2\theta}{dt^2} = m_m - k \cdot \theta \quad (5.5)$$

што је једначина непригушеног осцилатора. Пошто осцилује угао снаге, из (5.2) је јасно да осцилује и електрични момент. Треба напоменути да у поједностављеном изразу за момент није узета у обзир отпорност статора, па је зато добијен израз непригушеног осцилатора. Међутим, у случају посматраног генератора отпор статора је сразмјерно мали, па је горња претпоставка оправдана, што потврђују и резултати детаљне симулације (Сл.5.1) гдје је та отпорност уважена.

У наставку ће бити дат приједлог прикључења синхроног генератора са сталним магнетима на електричну мрежу уз помоћ редног претварача. Основна идеја за пригушење које је неопходно унијети при синхронизацији, заснива се на начелу радног пригушења описаног у поглављу 4.3.1.

Развој и испитивање управљачког алгоритма ће бити извршен у корацима који одговарају новом поступку испитивања управљачких склопова заснованог на склопу у петљи.

## 5.2 КОРАК 1: РАЧУНСКА АНАЛИЗА

Да би се одредио пригушни члан момента, слично као у изразу 4.1. потребно је још уважити чињеницу да се при синхронизацији мијења и брзина обртања генератора. У изразу 4.1. претпостављено је да је брзина једнака називној ( $n = 1$  [р.ј.]), пошто је машина већ била у раду на крутој мрежи. Овдје та претпоставка наравно не важи, па израз 4.1 постаје:

$$m_{el} = \frac{U_m \cdot U_{ems}}{n^2 \cdot x_s} \cdot \sin \theta - \frac{U_m \cdot U_{ems}}{n^2 \cdot x_s} \cdot \sin \theta \cdot \frac{U_{RP}^r}{\sqrt{U_{ems}^2 + U_m^2 - 2 \cdot U_{ems} \cdot U_m \cdot \cos \theta}} \quad (5.6)$$

Пошто је у питању крута мрежа, може се сматрати да је  $U_m = 1$ , док је израз за електромоторну силу:

$$U_{ems} = n \cdot \psi \quad (5.7)$$

Сада израз (5.6) постаје:

$$m_{el} = \frac{\psi}{n \cdot x_s} \cdot \sin \theta - \frac{\psi}{n \cdot x_s} \cdot \sin \theta \cdot \frac{U_{RP}^r}{\sqrt{1 + n^2 \cdot \psi^2 - 2 \cdot n \cdot \psi \cdot \cos \theta}} \quad (5.8)$$

Први члан горње једнакости представља заправо израз за момент синхроне машине гдје су попречна и подужна компонента индуктивности једнаке (машина са цилиндричним ротором). У суштини то истовјетан израз као и (5.2). Други члан једнакости (5.8) је пригушни члан који треба обезбиједити пригушен прелазни процес у току прикључења генератора на круту мрежу. Јасно је да се као управљачка промјењљива појављује напон редног претварача,  $U_{RP}^r$ . Задатак је да се утврди закон по којем се мијења  $U_{RP}^r$ .

Пошто је за основ управљања усвојено пригушно дејство засновано на начелу опруге дато изразом (4.5), слиједи да пригушни члан момента из (5.8) мора бити једнак са (4.5), т.ј:

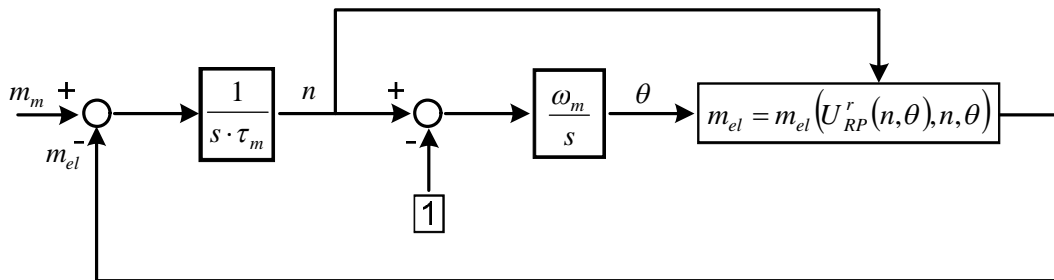
$$-\frac{\psi}{n \cdot x_s} \cdot \sin \theta \cdot \frac{U_{RP}^r}{\sqrt{1 + n^2 \cdot \psi^2 - 2 \cdot n \cdot \psi \cdot \cos \theta}} = k'_{PRG} \cdot \cos\left(\frac{\theta}{2}\right) \cdot \frac{d\theta}{dt} \quad (5.9)$$

Одакле се добија израз за  $U_{RP}^r$ :

$$U_{RP}^r = -\frac{a}{2} \cdot n \cdot (n-1) \cdot \frac{\sqrt{1 + n^2 \cdot \psi^2 - 2 \cdot n \cdot \psi \cdot \cos \theta}}{\sin \frac{\theta}{2}} \quad (5.10)$$

гдје је :  $a = \frac{k'_{PRG} \cdot \omega_m \cdot x_s}{\psi}$  (5.11)

Упрошћена представа погона заснована на једначинама (4.3), (4.4) и (5.8) је дата на слици 5.2.



Слика 5.2: Упрошћена представа погона

Јасно је из једначине (5.10) да параметар  $a$  одређује одзив напона редног претварача  $U_{RP}^r$ , односно пригушни члан електричног момента. Зато је сљедећи задатак извршити анализу упрошћеног погона са слике 5.2 с обзиром на параметар  $a$ . Анализа се не може извршити непосредно, пошто је систем нелинеаран. Зато ће

бити извршена линеаризација [91] у радној тачки од значаја. Та тачка заправо представља устаљено стање, након завршене синхронизације. Тада је вриједност брзине синхроног генератора  $n = 1$  [р.ј], док је вриједност угла снаге одређена улазним механичким моментом  $m_m$ .

Наиме, у устаљеном стању важи:  $m_{el} = m_m$ , а из (5.8) слиједи да је:

$$m_{el} = \frac{\psi}{x_s} \cdot \sin \theta \quad (5.12)$$

пошто је  $U_{RP}^r = 0$ . Одатле се добија:

$$\theta = \arcsin\left(\frac{x_s}{\psi} \cdot m_m\right) \quad (5.13)$$

Да би се провела анализа, потребно је линеаризовати упрошћену представу погона са слике 5.2. При томе се израз за електрични момент линеаризује на следећи начин:

$$m_{el}(\theta, n) = m_{el}(\theta_0 + \Delta\theta, n_0 + \Delta n) \approx m_{el}(\theta_0, n_0) + \frac{\partial m_{el}}{\partial \theta}_{\theta_0, n_0} \Delta\theta + \frac{\partial m_{el}}{\partial n}_{\theta_0, n_0} \Delta n \quad (5.14)$$

тј. због једноставнијег писања:

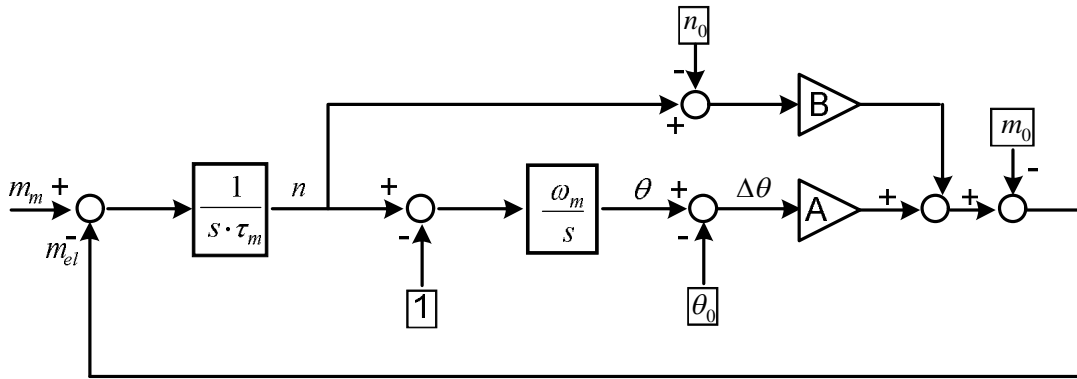
$$m_{el}(\theta, n) \approx m_0 + A \cdot \Delta\theta + B \cdot \Delta n \quad (5.15)$$

гдје је:

$$m_0 = m_{el}(\theta_0, n_0), \quad A = \frac{\partial m_{el}}{\partial \theta}_{\theta_0, n_0}, \quad B = \frac{\partial m_{el}}{\partial n}_{\theta_0, n_0} \quad (5.16)$$

У горњим изразима је претпостављено да је електрични момент функција само угла снаге  $\theta$  и брзине  $n$ , а не и напона редног претварача  $U_{RP}^r$  зато што и сам тај напон зависи од истих величина (израз 5.10). Међутим, напон редног претварача је ограничен на 0.2 [р.ј], тако да би било исправно сматрати ову величину независном у прорачуну електричног момента. Будући да се овдје тражи линеаризована представа погона, ипак ће се сматрати да израз (5.10) важи на цијелом опсегу, односно да нема ограничења напона  $U_{RP}^r$ . Ова претпоставка има важне посљедице што је интуитивно јасно, а о тим посљедицама ће бити ријечи у наставку.

Линеаризована представа погона дата је дакле сликом 5.3.



Слика 5.3: Линеаризована представа погона

Примјеном Mason-овог правила добија се својствена једначина склопа:

$$f(s) = s^2 + s \cdot \frac{B}{\tau_m} + \frac{A \cdot \omega_m}{\tau_m} \quad (5.17)$$

Што је очекивано једначина другог реда, па се могу примијенити изрази за пргушење  $\xi$  и природну учестаност  $\omega_n$ :

$$2 \cdot \xi \cdot \omega_n = \frac{B}{\tau_m} \text{ и } \omega_n^2 = \frac{A \cdot \omega_m}{\tau_m} \quad (5.18)$$

одакле је:

$$\xi = \frac{B}{2 \cdot \sqrt{A \cdot \tau_m \cdot \omega_m}} \quad (5.19)$$

Потребно је још пронаћи чланове  $A$  и  $B$  на основу (5.16). У том циљу, спајањем једнакости (5.8) и (5.10) добија се израз за електрични момент када нема ограничења напона редног претварача:

$$m_{el} = \frac{\psi}{x_s} \cdot \frac{\sin(\theta)}{n} + a \cdot \frac{\psi}{x_s} \cdot (n-1) \cdot \cos\left(\frac{\theta}{2}\right)$$

Сада је:

$$A = \frac{\psi}{x_s} \cdot \frac{\cos(\theta_0)}{n_0} - \frac{1}{2} \cdot a \cdot \frac{\psi}{x_s} \cdot (n_0 - 1) \cdot \sin\left(\frac{\theta_0}{2}\right) \quad (5.20)$$

$$B = -\frac{\psi}{x_s} \cdot \frac{\sin(\theta_0)}{n_0^2} + a \cdot \frac{\psi}{x_s} \cdot \cos\left(\frac{\theta_0}{2}\right) \quad (5.21)$$

Уврштавањем (5.20) и (5.21) у (5.19), коначно се добија израз за жељени параметар  $a$  као:

$$a = \frac{2 \cdot c \cdot d - \xi^2 \cdot h \pm \sqrt{(2 \cdot c \cdot d - \xi^2 \cdot h)^2 - 4 \cdot c^2 \cdot (d^2 - \xi^2 \cdot g)}}{2 \cdot c^2} \quad (5.22)$$

гдје су:

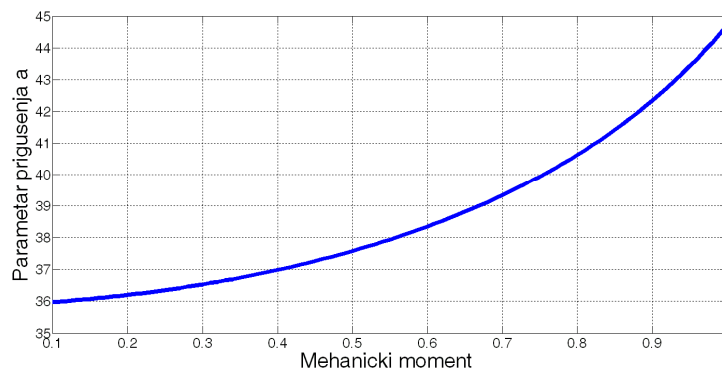


$$c = \frac{\psi}{2 \cdot x_s} \cdot \cos(\theta_0), \quad d = \frac{\psi}{2 \cdot x_s} \cdot \frac{\sin(\theta_0)}{n_0^2}, \quad g = \frac{\omega_m \cdot \tau_m \cdot \psi}{x_s} \cdot \frac{\cos(\theta_0)}{n_0} \quad \text{и}$$

$$h = \frac{\omega_m \cdot \tau_m \cdot \psi}{x_s} \cdot \frac{n_0 - 1}{2} \cdot \sin(\theta_0) \quad (5.23)$$

Из једнакости (5.22) и (5.23) се уочава да тражени параметар  $a$  зависи од радне тачке (угла снаге  $\theta_0$  и брзине  $n_0$ ) као и од задатог количника пригушења  $\xi$ . Пригушење се може поставити на критичноапериодичну вриједност од  $1/\sqrt{2}$ , док је брзина радне тачке називна, тј.  $n_0 = 1$ . Међутим, угао снаге  $\theta_0$  није унапријед познат јер зависи од улазног механичког момента (једнакост 5.12).

Ако се узме у обзир да погонски механички момент може бити било која вриједност у опсегу 0 до 1 [р.ј], то значи да се вриједност угла снаге у устаљеном стању такође мијења у зависности од улазног момента. Наравно, није оправдано претпоставити да је погонски механички момент 0 или сразмјерно мали до нпр. 0,1 [р.ј]. Имајући све ово на уму, могу се једноставно прорачунати вриједности параметра  $a$  за жељено пригушење, називну брзину и механички момент у опсегу од 0.1 до 1 [р.ј]. График који представља ту зависност дат је на слици 5.4.

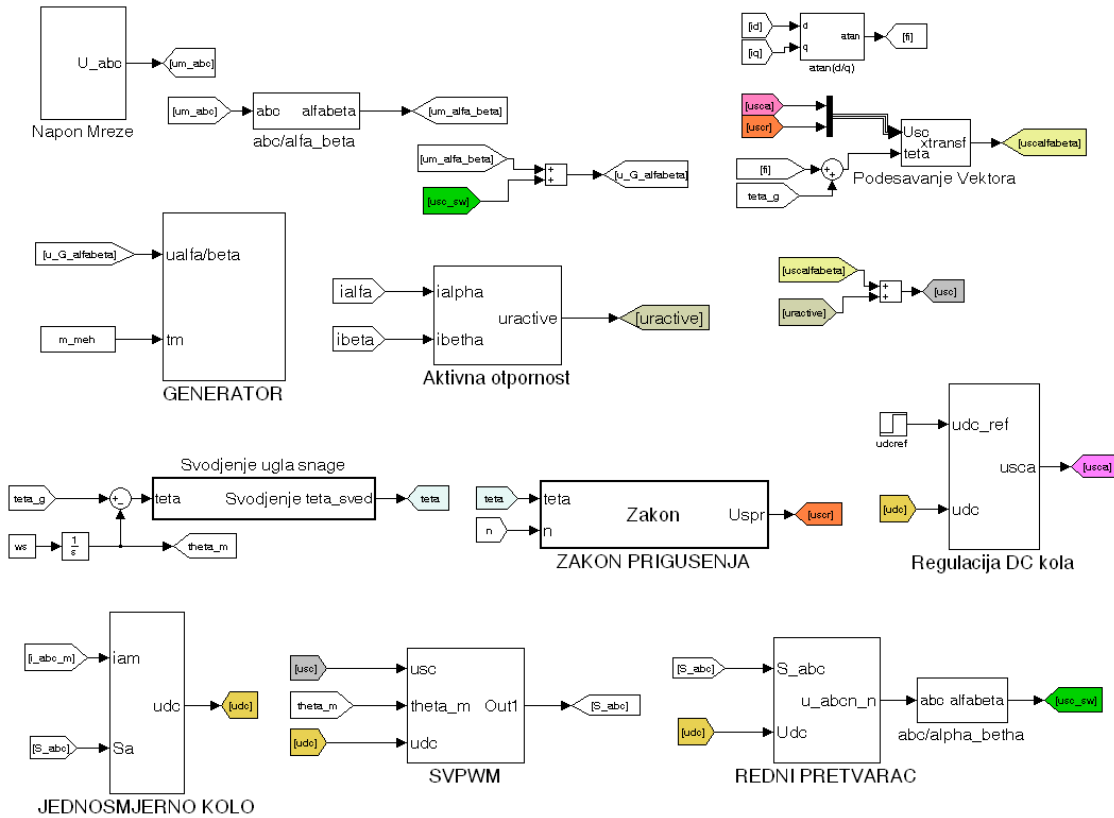


Слика 5.4: Зависност параметра пригушења  $a$  од улазног механичког момента. Вриједност параметра  $a$  се креће у опсегу од 35,98 до 44,71. Средња вриједност на овом опсегу износи 38,7 и ова вриједност ће на даље бити усвојена као параметар пригушења датог управљачког склопа. Касније ће се видјети колико је оправдано усвајање ове средње вриједности за све улазне механичке моменте.

## 5.3 КОРАК 2: РАЗМАТРАЊЕ ИЗВОДЉИВОСТИ

### 5.3.1 Симулациони модел

Након почетне рачунске анализе (“оловка и папир”), потребно је рачунарским симулацијама утврдити оквирне границе примјене, односно изводљивост предложеног управљачког алгоритма. У ту сврху развијен је детаљан симулациони модел (слика 5.5).



Слика 5.5: Детаљан симулациони модел

Модел са горње слике се заснива на једначинама (5.24)-(5.28). Сви изрази су дати у релативним јединицама. Одговарајуће базне вриједности и поступак нормализације величина система су дати у Прилогу 8.2.

$$\tau_{el} \frac{di_d}{dt} = -r_s \cdot i_d + x_s \cdot n \cdot i_q - U_d^G \quad (5.24)$$

$$\tau_{el} \frac{di_q}{dt} = -r_s \cdot i_q - x_s \cdot n \cdot i_d + n \cdot \psi - U_q^G \quad (5.25)$$

$$m_{el} = \psi \cdot i_q \quad (5.26)$$

$$\tau_m \frac{dn}{dt} = m_m - m_{el} \quad (5.27)$$

$$\frac{d\theta}{dt} = \omega_m \cdot (n-1)$$

(5.28)

при чему је:

$$U_d^G = U_d^m + U_d^{RP}, \quad U_q^G = U_q^m + U_q^{RP}$$

(5.29)

Гдје је  $U^G$  напон генератора,  $U^m$  напон мреже, а  $U^{RP}$  напон редног претварача.Ознаке  $d$  и  $q$  у уписнику представљају уздужну и попречну осу.

Са слике 4.16. се могу успоставити сљедеће зависности:

$$U_d^m = U^m \cdot \sin(\theta), \quad U_q^m = U^m \cdot \cos(\theta) \quad (5.30)$$

Будући да је тјемена вриједност напона мреже једнака 1 [p.j], тј.  $U^m = 1$  [p.j], важи:

$$U_d^m = \sin(\theta), \quad U_q^m = \cos(\theta) \quad (5.31)$$

За попречну и подужну компоненту напона редног претварача, са слике 4.16. може се написати:

$$U_d^{RP} = -U_{RP}^r \cdot \sin(\varphi), \quad U_q^{RP} = U_{RP}^r \cdot \cos(\varphi) \quad (5.32)$$

гдје  $U_{RP}^r$  представља тјемену вриједност реактивне компоненте напона редног претварача која је одређена изразом (5.10). Треба напоменути да је ознака "r" за реактивно изостављена када је било ријечи о напону редног претварача у изразу (5.29) због једноставности.

Угао струје  $\varphi$  се може одредити из подужне и попречне компоненте струје:

$$\varphi = \arctg\left(\frac{i_q}{i_d}\right) \quad (5.33)$$

Имајући у виду да важи:

$$\sin(\varphi) = \sin\left(\arctg\left(\frac{i_q}{i_d}\right)\right) = \frac{i_q}{\sqrt{i_d^2 + i_q^2}} \quad \text{и} \quad \cos(\varphi) = \frac{i_d}{\sqrt{i_d^2 + i_q^2}} \quad (5.34)$$

и уважавајући (5.30) – (5.32), те уврштавајући их у (5.24)-(5.28), добија се:

$$\tau_{el} \frac{di_d}{dt} = -r_s \cdot i_d + x_s \cdot n \cdot i_q - \sin(\theta) - U_r^{RP} \cdot \frac{i_q}{\sqrt{i_d^2 + i_q^2}} \quad (5.35)$$

$$\tau_{el} \frac{di_q}{dt} = -r_s \cdot i_q - x_s \cdot n \cdot i_d + n \cdot \psi - \cos(\theta) + U_r^{RP} \cdot \frac{i_d}{\sqrt{i_d^2 + i_q^2}} \quad (5.36)$$

$$\tau_m \frac{dn}{dt} = m_m - \psi \cdot i_q \quad (5.37)$$

$$\frac{d\theta}{dt} = \omega_m \cdot (n - 1)$$

(5.38)

При чему је  $U_{RP}^r$  одређен са (5.10) и вриједи ограничење:

$$\max(|U_{RP}^r|) \leq 0,2 \quad \text{тј: } -0,2 \leq U_{RP}^r \leq 0,2 \quad (5.39)$$

Овим изразима треба придружити још једначине које описују једносмјерно коло редног претварача:

$$\tau_c \frac{du_{DC}}{dt} = d_d \cdot i_d + d_q \cdot i_q \quad (5.40)$$

Количници испуне по подужној и попречној оси  $d_d$  и  $d_q$  су равни:

$$d_d = \frac{U_d^{RPa}}{U_{DC}}, \quad d_q = \frac{U_q^{RPa}}{U_{DC}} \quad (5.41)$$

гдје је  $U^{RPa}$  тјемева вриједност активне компоненте напона редног претварача. Активна компонента напона представља онај дио снаге претварача који је неопходан да би се покрили губици (Слика 4.17). Пошто активна компонента мора бити у фази са струјом, важе изрази:

$$U_d^{RPa} = U^{RPa} \cdot \cos(\varphi), \quad U_q^{RPa} = U^{RPa} \cdot \sin(\varphi) \quad (5.42)$$

Уврштавајући (5.41) и (5.42) у (5.40), добија се:

$$\tau_c \frac{du_{DC}}{dt} = \frac{U^{RPa}}{U_{DC}} \cdot \sqrt{i_d^2 + i_q^2} = \frac{U^{RPa}}{U_{DC}} \cdot i \quad (5.43)$$

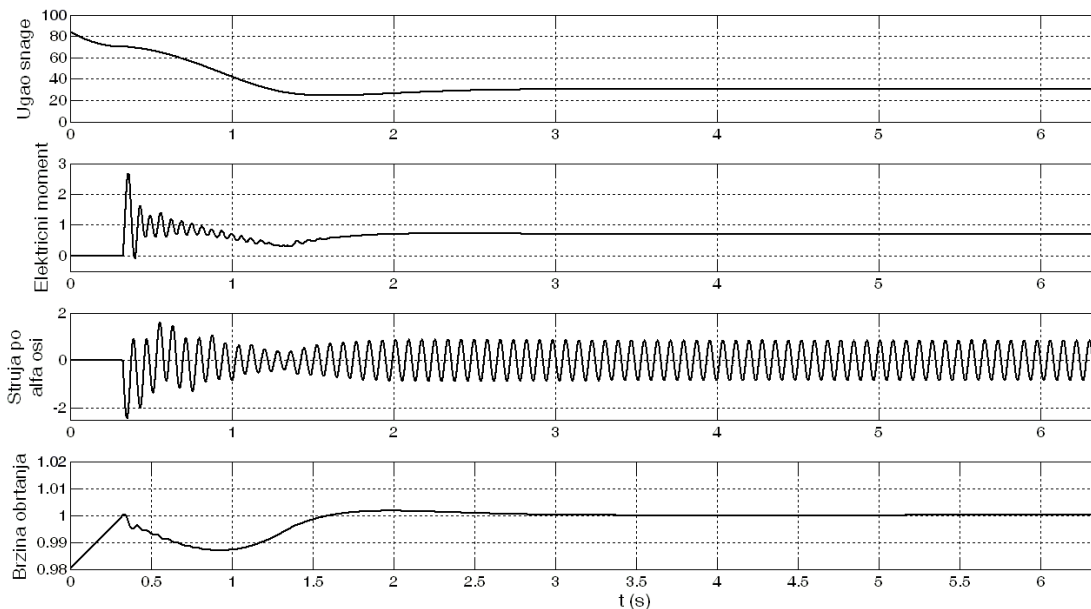
При чему је  $i = \sqrt{i_d^2 + i_q^2}$ , а  $U^{RPa}$  се добије као излаз регулатора једносмјерног кола (Слика 4.17).

Систем једначина (5.35)-(5.39) и (5.43) описују симулациони модел у потпуности. За анализу изводљивости прикључења на мрежу (синхронизације) генератора засноване на раду редног претварача од највећег су значаја изрази (5.35)-(5.39).

### 5.3.2 Резултати симулација

Након што је развијен симулациони модел, потребно је провјерити ваљаност и границе у којима важи закон пригушења дат изразом (5.10). Симулације ван тока времена дају веома добре могућности да би се стекла слика о изводљивости управљачког закона која је претходно изведен на папиру.

Зато ће овдје бити прво поновљена симулација под истим условима као на Сл. 5.1., али овај пут уз коришћење редног претварача. Замисао је наравно упоредити поступак синхронизације без редног претварача, као и са редним претварачем уз коришћење предложеног закона управљања уз исте претпоставке, тј. исти улазни механички момент и почетни угао снаге (Сл. 5.6).

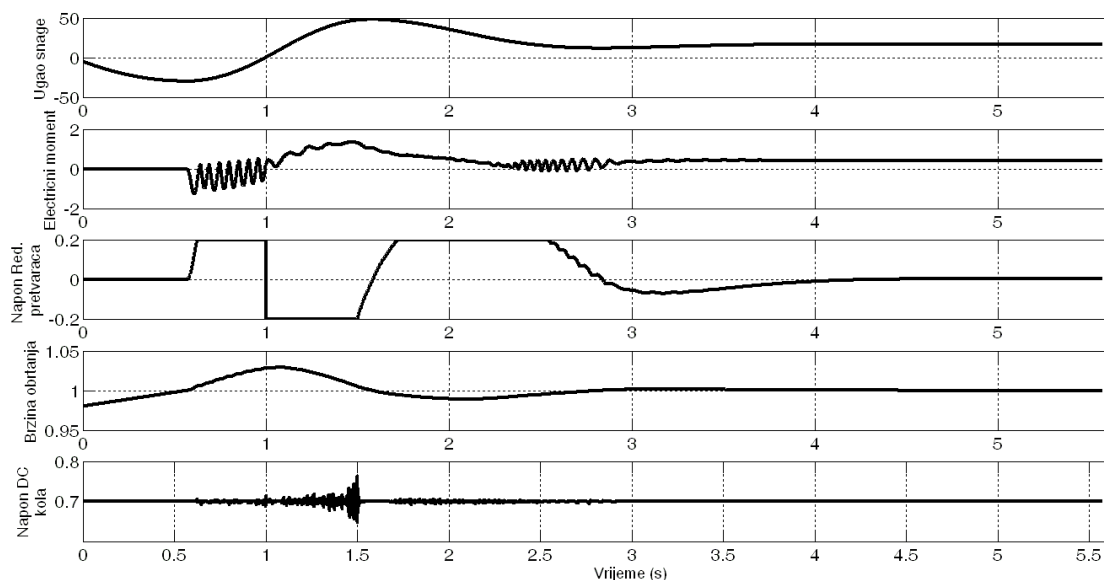


Слика 5.6: Синхронизација при називној брзини, улазном механичком моменту од 0,7 [p.j] и почетном углу снаге од  $70^\circ$  уз учешће редног претварача

Са горње слике се види да се синхронизација успјешно извршила и да прелазне појаве ишчезавају након треће секунде, за разлику од стања са слике 5.1. гдје су присутне веома слабо пригушене осцилације. Из овога се закључује да би предложени закон управљања (5.10) заиста могао кључно утицати на поступак успјешног прикључења синхроног генератора са сталним магнетима на круту електричну мрежу..

На слици 5.7 су дати резултати симулације када је почетни угао снаге једнак  $-30^\circ$ , а улазни механички момент 0.4 [p.j]. Осим величина које су дате на слици 5.1. приказани су још и напон редног претварача и напон једносмјерног кола.

Примјећује се да смирење прелазних појава наступа након 4 секунде, док је валовитост напона већа него у претходном случају. Напон редног претварача је достигао горњу границу, али је успио пригушити прелазне појаве у току синхронизације.

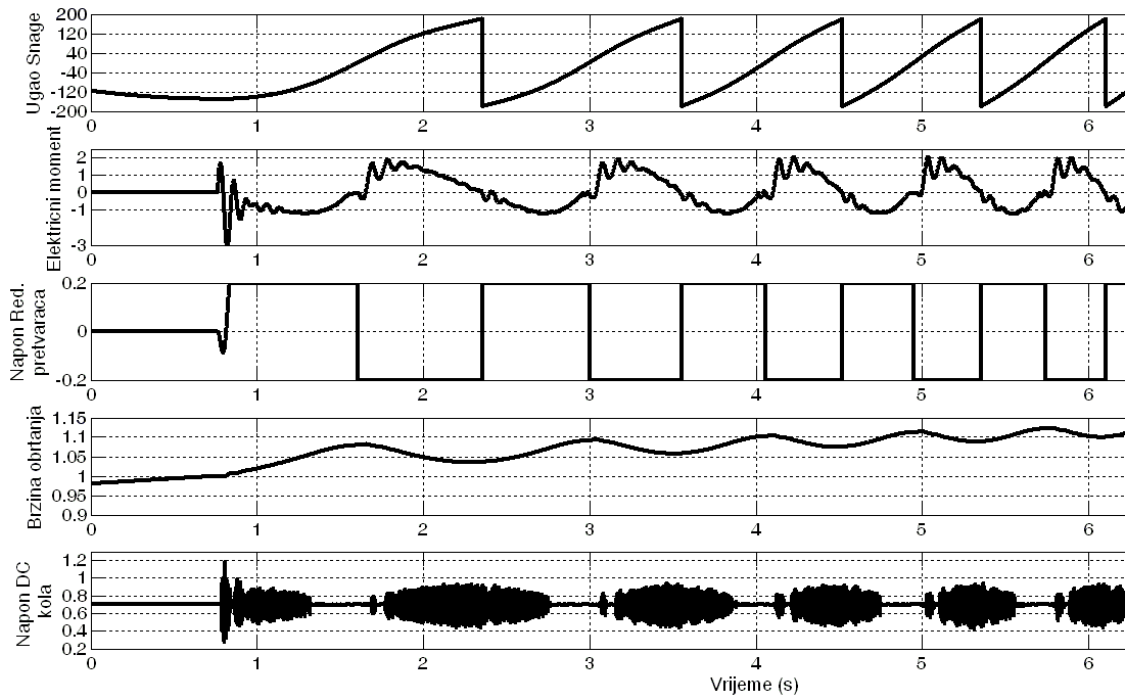


Слика 5.7: Синхронизација при називној брзини, улазном механичком моменту од 0,4 [р.ј.] и почетном углу снаге од  $-30^\circ$  уз учешће редног претварача

Иако горњи резултати иду у прилог претпоставци да предложени закон пригушења испуњава своју улогу, ипак је спознајно јасно да редни претварач који у циљу пригушења саопштава само реактивну компоненту напона која је још ограничена на 0,2 [р.ј.] тешко може пригушити осцилације у свим случајевима, тј. произвољном улазном механичком моменту, почетном углу снаге и почетној брзини која може бити већа или мања од називне.

Заиста, на слици 5.8. се види да се синхронизација неће успјети извршити у случају када је почетни угао снаге  $-150^\circ$ , а улазни механички момент 0,3 [р.ј.]. Напон редног претварача осцилује између доње и горње границе, док брзина ротора расте, а електрични момент такође осцилује.

Из овога слиједи да је потребно одредити границе у којима је могуће извршити синхронизацију. Рачунска анализа и симулације потврђују да успјешност синхронизације зависи од улазног механичког момента, почетног угла снаге и брзине у тренутку синхронизације.



Слика 5.8: Синхронизација при називној брзини, улазном механичком моменту од 0,3 [р.ј.] и почетном углу снаге од  $-150^\circ$  уз учешће редног претварача

### 5.3.3 Изводљивост синхронизације

Да би се одредиле границе почетног угла снаге, брзине и улазног момента у којима је могуће извршити синхронизацију потребно је одредити мјерило које једнозначно указује да је синхронизација могућа. Један такав показатељ би могао бити угао снаге. Ако се нпр. утврди да угао снаге најкасније након одређеног, сразмјерно кратког времена достиже своју устаљену вриједност, односно вриједност која се незнатно разликује од устаљене, може се рећи да су прелазне појаве успјешно завршене, а самим тим и синхронизација. Зато је потребно провјерити конвергенцију угла снаге за произвољан механички улазни момент,  $m_m=[0, 1]$ , произвољан почетни услов угла  $\theta_0=[-180^\circ, 180^\circ]$  као и брзине  $n_0=[0.9-1.1]$ . Јасно је да почетна брзина мора бити блиска називној, с обзиром на ограничење напона редног претварача. У том смислу, прво ће бити извршен увид у могућности синхронизације када је почетна брзина равна називној,  $n_0=1$ , док су почетни угао и механички момент произвољни. Овакав приступ ће и поједноставити анализу. Осим тога, јасно је да ако се смирење угла снаге узме као критеријум за успјешно завршену синхронизацију, то нам ништа не говори о начину смирења, тј. колико је овај процес "буран", односно прихватљив. Ипак, саме границе ће дати полазну

основу, док ће исцрпно испитивање примјеном емулација дати коначни суд, а то је управо у складу са постављеним циљевима овог рада.

Задатак се сада своди на одређивање конвергенције угла снаге на интервалу од 5-10 s од тренутка укључења за разне вриједности  $m_m$  и  $\theta_0$ . У ту сврху могао би се рјешавати систем једначина (5.35)-(5.39). Аналитичко рјешење, под условом и да постоји било би сложено и не би дало жељени увид. Зато је једноставније пронаћи бројно (нумеричко) рјешење. У таквом алгоритму, унутрашња петља рјешава систем једначина на задатом интервалу, док се у двије спољне петље мијењају механички момент и почетни угао. Резултат: конвергенција је испробана за све моменте и почетне углове на датом интервалу.

Осим тога, задати поступак се може додатно упростити. Наиме, једначине (5.35)-(5.39) могу бити поједностављене ако се занемари статорска отпорност. То је оправдана претпоставка која иде на страну сигурности, пошто статорска отпорност, иако сразмјерно мала подупире пригушење. Занемарењем отпорности, добијене оквирне границе би требале заправо бити строжије од стварних. Дакле, ако се претпостави да је  $r_s=0$  и изврши прелазак из обртног ( $dq$ ) координатног система у мирујући ( $\alpha\beta$ ) из једначина (5.35)-(5.39) се добија израз за момент (5.12), па у суштини треба ријешити сљедећи скуп једнакости и неједнакости на задатом интервалу да би се утврдила путања, односно конвергенција угла снаге:

$$U_{RP}^r = -\frac{a}{2} \cdot n \cdot (n-1) \cdot \frac{\sqrt{1+n^2 \cdot \psi^2 - 2 \cdot n \cdot \psi \cdot \cos \theta}}{\sin \frac{\theta}{2}}$$

$$-0,2 \leq U_{RP}^r \leq 0,2$$

$$m_{el} = \frac{\psi}{n \cdot x_s} \cdot \sin \theta - \frac{\psi}{n \cdot x_s} \cdot \sin \theta \cdot \frac{U_{RP}^r}{\sqrt{1+n^2 \cdot \psi^2 - 2 \cdot n \cdot \psi \cdot \cos \theta}}$$

$$\tau_m \frac{dn}{dt} = m_m - m_{el}$$

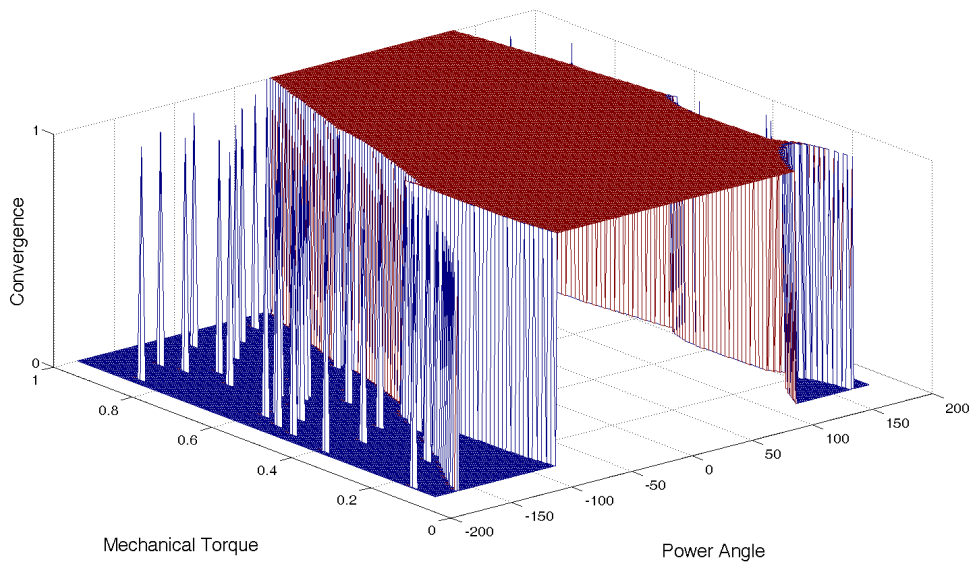
$$\frac{d\theta}{dt} = \omega_m \cdot (n-1)$$

$$-\pi \leq \theta \leq \pi$$

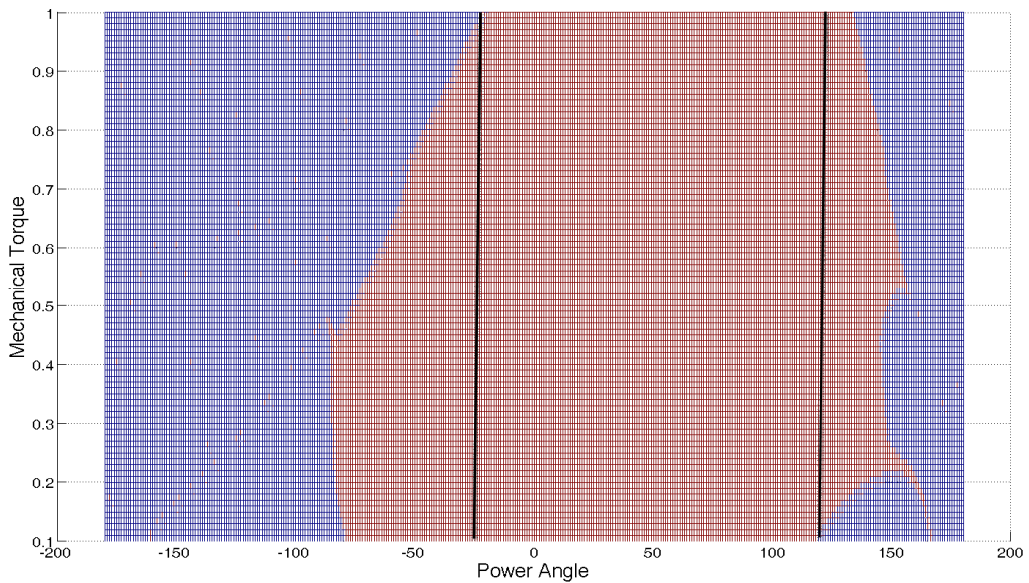
Рачунарски испис коришћен за рјешавање горњих једначина и одређивање путање угла снаге дат је у Прилогу 8.6. При прорачунима, опсег механичког момента је био од 0,1 до 1 са кораком од 0,01, док је опсег ула био од  $-180^\circ$  до  $180^\circ$  са кораком од  $1^\circ$ . Резултат нумеричког рјешавања дат је на слици 5.9.а) Ово је



заправо тродимензионални дијаграм, који представља функцију двије независне промјенљиве, улазног механичког момента и почетног угла снаге. Функција има двије могуће вриједности: 1 – ако угао снаге конвергира својој устаљеној вриједности (5.13) након 6 s за дате вриједности аргумената и 0 – ако не конвергира. На слици се уочава једна сразмјерно велика (црвена) област конвергенције која је опкољена “шиљцима” или “острвима”, гдје је синхронизација такође могућа. Да би се стекао јаснији увид у жељене границе, на слици 5.9.б), дат је попречни пресјек дијаграма са слике 5.9.а).



а) Приказ функције

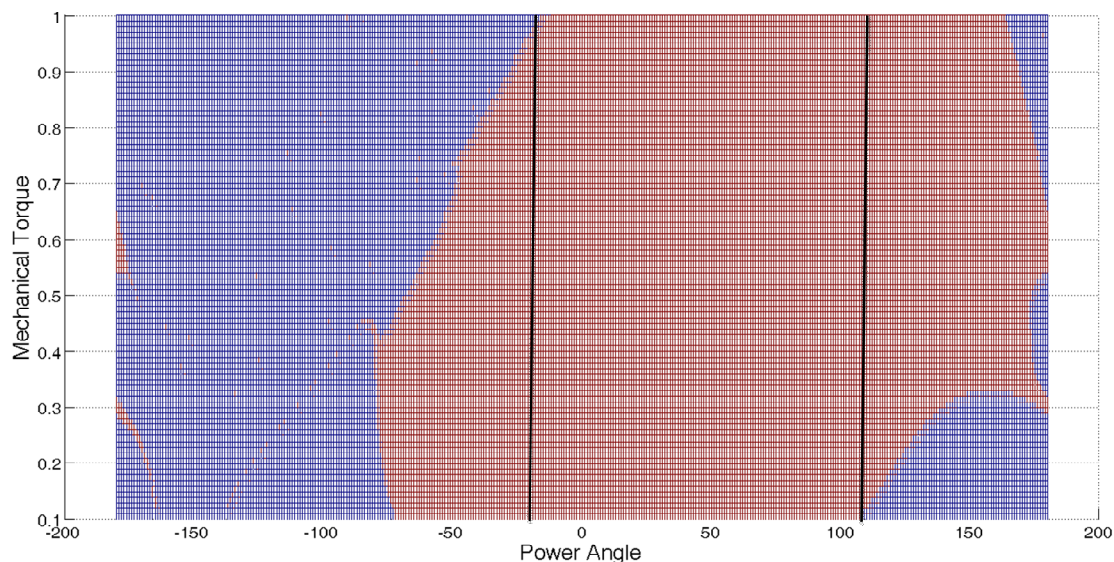


б) Водоравни пресјек

Слика 5.9: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента

Горња слика даје приказе граница у случају да се прикључење генератора, односно синхронизација одвија у тренутку када се изједначе кружна учестаност генератора и кружна учестаност мреже. Овакав услов би наравно ограничио могућност успјешне синхронизације. Зато је потребно поставити границе око називне брзине у оквиру којих је могуће прикључење за дати опсег почетног угла снаге.

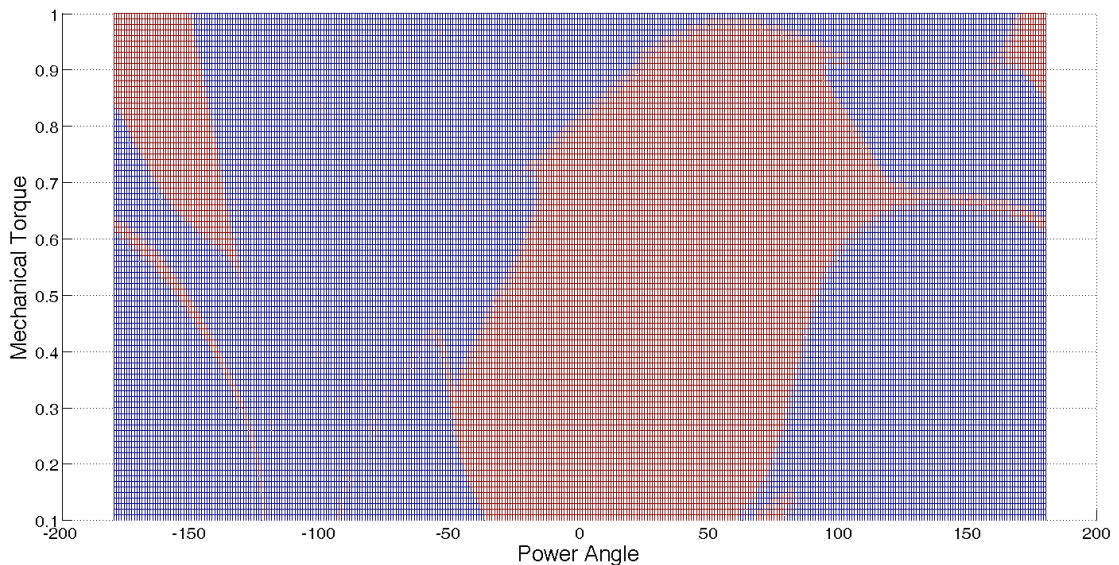
На слици 5.10. је дат дијаграм са границама угла снаге и улазног механичког момента у случају када је дозвољено да синхронизација крене при брзини 0,98 називне брзине, односно кружне учестаности мреже.



Слика 5.10: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента при почетној брзини од 0.98 називне вриједности

Са горње слике се види да је област конвергенције (ограничена окомитим црним линијама) нешто ужа него у прошлом случају и креће се у опсегу од око  $-25^\circ$  до  $110^\circ$ , иако је синхронизација постала могућа у неким случајевима гдје то није био случај на слици 5.9.

Занимљиво је погледати границе при почетној брзини 0.95 од називне брзине које су дате на слици 5.11.



Слика 5.11: Приказ конвергенције угла снаге за називну брзину синхронизације и произвољне вриједности почетног угла снаге и улазног механичког момента при почетној брзини од 0.95 називне вриједности

У овом случају синхронизација није нити могућа за све улазне моменте, а границе почетног угла снаге су знатно сужене. Овај проблем би се могао ублажити повећањем називног напона редног претварача са 0,2 [p.u.] на већу вриједност. Заиста даље симулације потврђују ту претпоставку.

Са дијаграма 5.11. закључујемо да за успјешну синхронизацију разлика кружних учестаности напона мреже и генератора треба бити мања од 2%, док разлика углова мора бити у опсегу од око  $-25^\circ$  до  $110^\circ$ . Услов синхронизације је дакле:

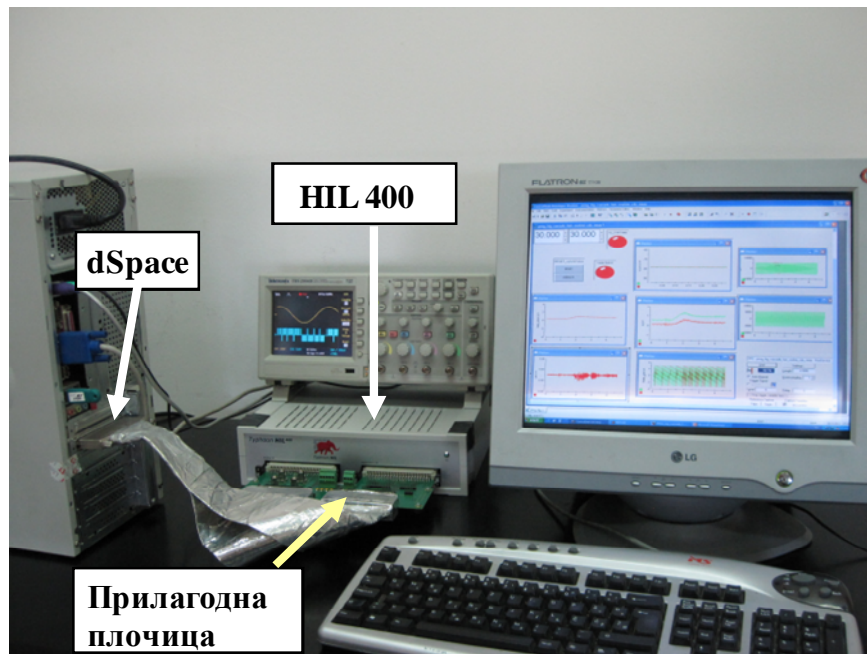
$$76,5 \text{ rad/s} \leq \omega_{GEN} \leq 80,5 \text{ rad/s} \text{ и } -25^\circ \leq \theta \leq 110^\circ \quad (5.44)$$

Гдје је  $\omega_{GEN}$  електрична брзина генератора, а  $\theta$  разлика угла мреже и генератора, у ком својству је и дефинисана једначином 5.38. Називна кружна учестаност мреже у овом раду износи 78.54 rad/s, па се одатле добијају границе услова (5.44).

### 5.4 КОРАК 3: ИСПИТИВАЊЕ И ПРОВЈЕРА

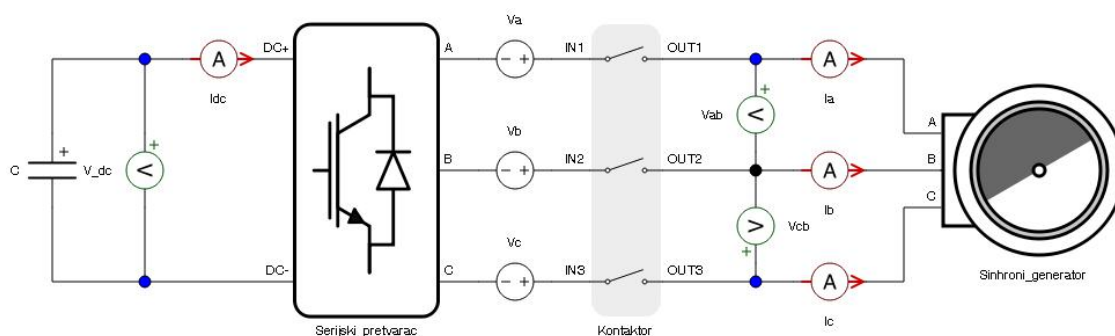
У прошла два поглавља су постављене теоријске основе које се односе на управљачки алгоритам за ко-ришћење редног претварача у сврху синхронизације. Извршене су симулације које дају увид у изводљивост предложеног рјешења и постављене су границе примјене добијене симулацијама. Сада је неопходно прећи на кључни корак који обухвата испитивање и коначну провјеру теоријских претпоставки уз помоћ симулације.

На слици 5.12. је дат приказ употребљене опреме. Емулатор HIL400 замјењује **енергетски дио** погона, тј. синхрони генератор, редни претварач, електричну мрежу, једносмјерно коло и контактор (слика 5.13.).

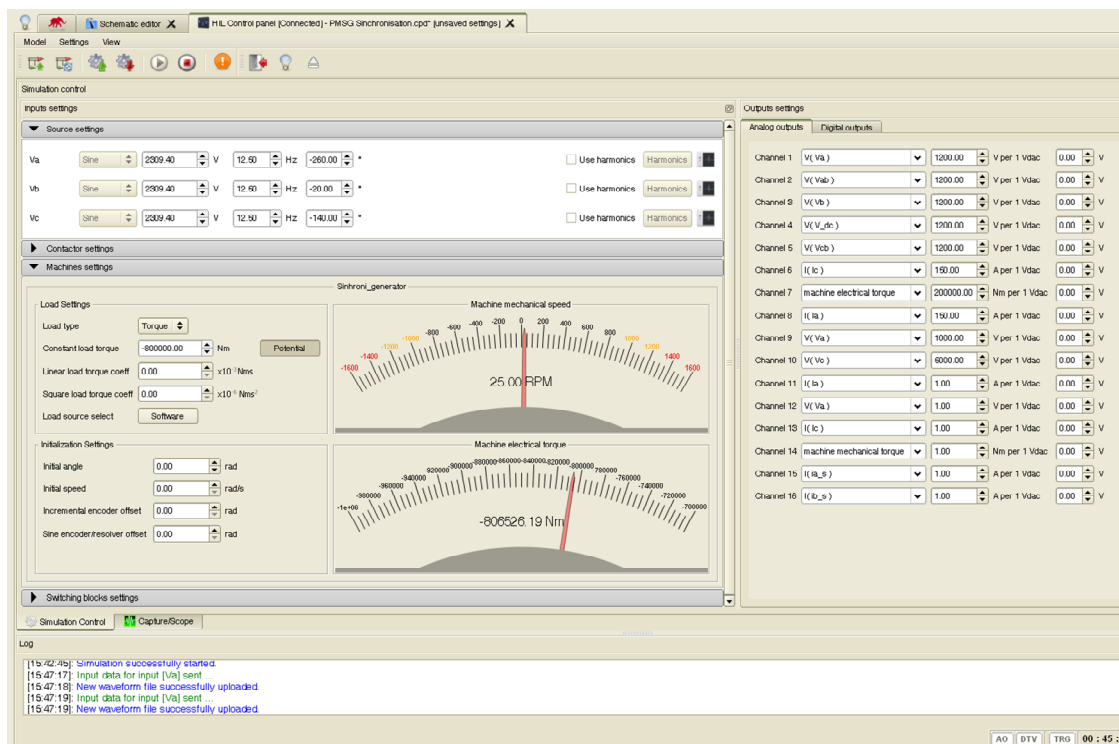


Слика 5.12: Коришћена опрема

Шема са слике 5.12. је урађена у Turphoon HIL Schematic Editor – у, док су поједини склопови преузети из одговарајуће збирке елемената (Library of Elements).



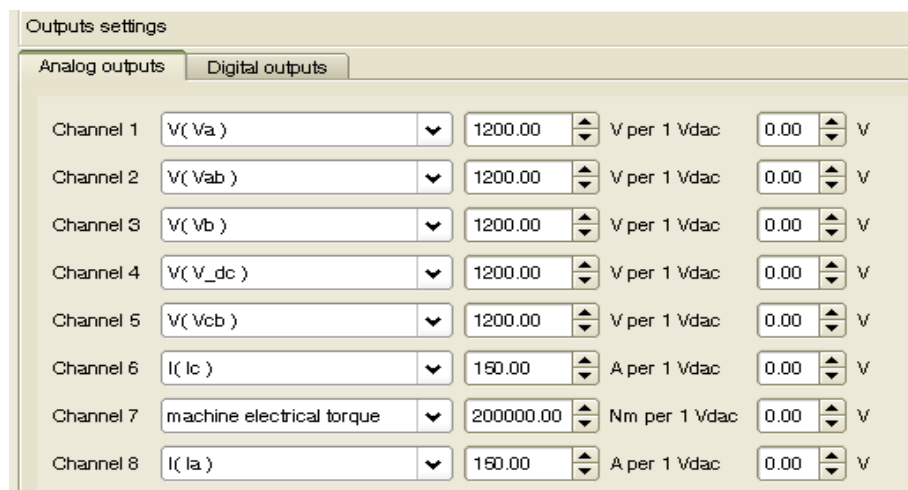
Слика 5.13: Шематски приказ погона СГСМ у Turphoon HIL Schematic Editor – у  
Надзор над емулацијом енергетског дијела се врши из Управљача емулације (Сл. 5.14), као што је подрбније описано у поглављу 3.1.2.



Слика 5.14: Turphoon HiL Control Centre – Управљач емулације

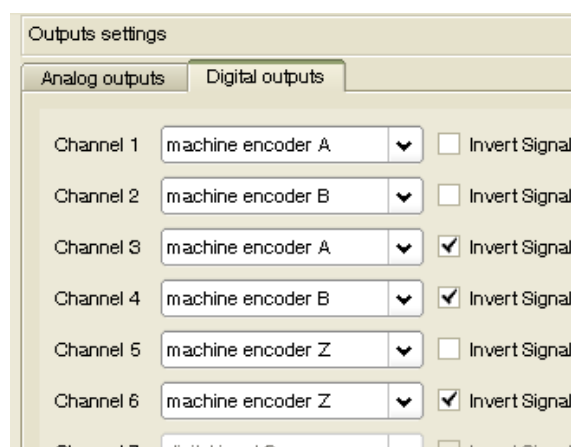
Овдје су као улазне величине задати фазни напони мреже и улазни механички момент којим се машина залијеће и синхронизује. Осим тога, у овом прозору се одређују сигнали који ће бити прослијеђени на одговарајуће аналогне и дигиталне излазе у сврху управљања (затварања повратне спреге) или посматрања. Будући да алгоритам који ће бити испитан зависи од угаоне учестаности мреже, потребно је измјерити фазне напоне мреже (канални 1 и 3), Сл. 5.15. да би се уз помоћ PLL-а одредио угао и учестаност. Такође се мјере међуфазни напони генератора (канални 2 и 5). Овај податак је био важан у току израде и испитивања PLL-а када је вршено поређење одговарајућих међуфазних напона мреже и генератора у тренутку када генератор достиже мрежну учестаност. На каналу 4 се мјери напон једносмјерног кола у сврху надзора (регулације) и посматрања самог напона. Да би се одредио угао напона редног претварача мјере се фазне струје. На основу њихове слике у обртном координатном систему израчунава се угао који се затим закреће за  $90^\circ$  како би добијени напон био реактиван (Сл. 4.16). Други дио напона, неопходан за покривање губитака, односно регулацију једносмјерног кола је у фази са углом струје.





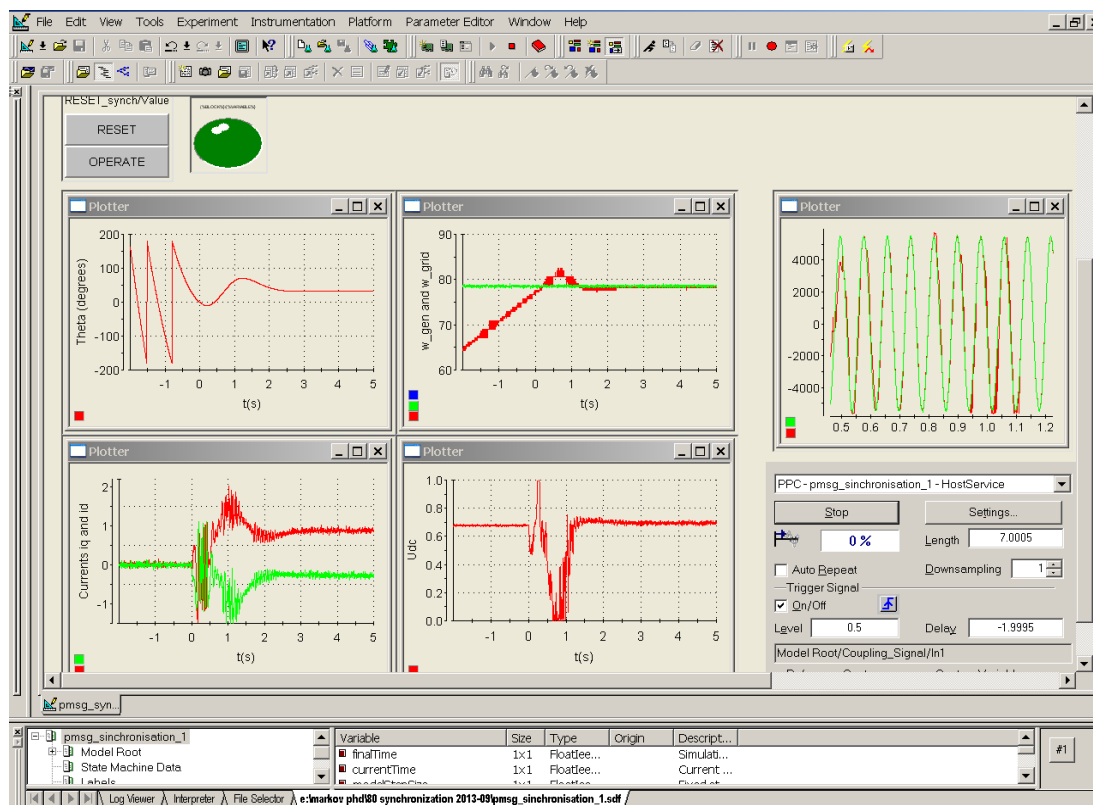
Слика 5.15: Одређивање аналогних излаза

Мјерење брзине обртања генератора врши се енкодерском функцијом емулатора HIL400 на основу сигнала који се постављају на дигиталне излазе емулатора (слика 5.16).



Слика 5.16: Одређивање дигиталних излаза

**Управљачки склоп** је остварен на платформи *dSpace dS1104*. Одговарајућа контролна шема која је дефинисана у *Matlab Simulink*-у, а извршава се на *dSpace*-у дата је у Прилогу 8.7. Сигнали са горе дефинисаних дигиталних и аналогних излаза емулатора се доводе на *dS1104* у циљу обраде и регулације уз помоћ одговарајуће прилагодне плоче (Сл. 3.11.6). На слици 5.17 је дат *dSpace*-ов Control Desk у којем се врши надзор управљачког алгоритма који је остварен на *dSpace* платформи.



Слика 5.17: dSpace Control Desk

**Пуштање у погон** се врши тако што се у прозору Управљача емулације (Сл. 5.14) задаје механички момент. Синхрони генератор почиње залијетање у генераторском празном ходу. Пошто је у питању генератор са сталним магнетима, побуђен је и постоји индукована електромоторна сила сразмјерна тренутној брзини ротора. Пораст брзине се може пратити из Control Desk-а или из Управљача емулације. Такође се прате напони мреже и напони генератора (тј. индукована ЕМС), угао напона мреже и угао генератора, као и њихова разлика. У тренутку када је испуњен услов (5.44), успоставља се сигнал за затварање контактора (Сл. 5.13) и генератор се прикључује на мрежу. Истовремено покреће се алгоритам синхронизације описан у поглављу 5.1. и редни претварач саопштава напон дат изразима (5.10) и (5.39). Наступају прелазне појаве које су пригушене од стране редног претварача. Након смирења, редни претварач по датом алгоритму престаје са утискивањем напона и генератор електричној мрежи саопштава снагу одређену улазним механичким моментом и учестаношћу мреже. Разлика између овако описаног поступка и уобичајеног начина синхронизације је у погонском механичком моменту. У описаном поступку, механички момент се може кретати од 10% називне вриједности до пуне називне вриједности. Примјена овог алгоритма би била погодна код вјетроелектрана гдје се прикључење турбине на мрежу врши

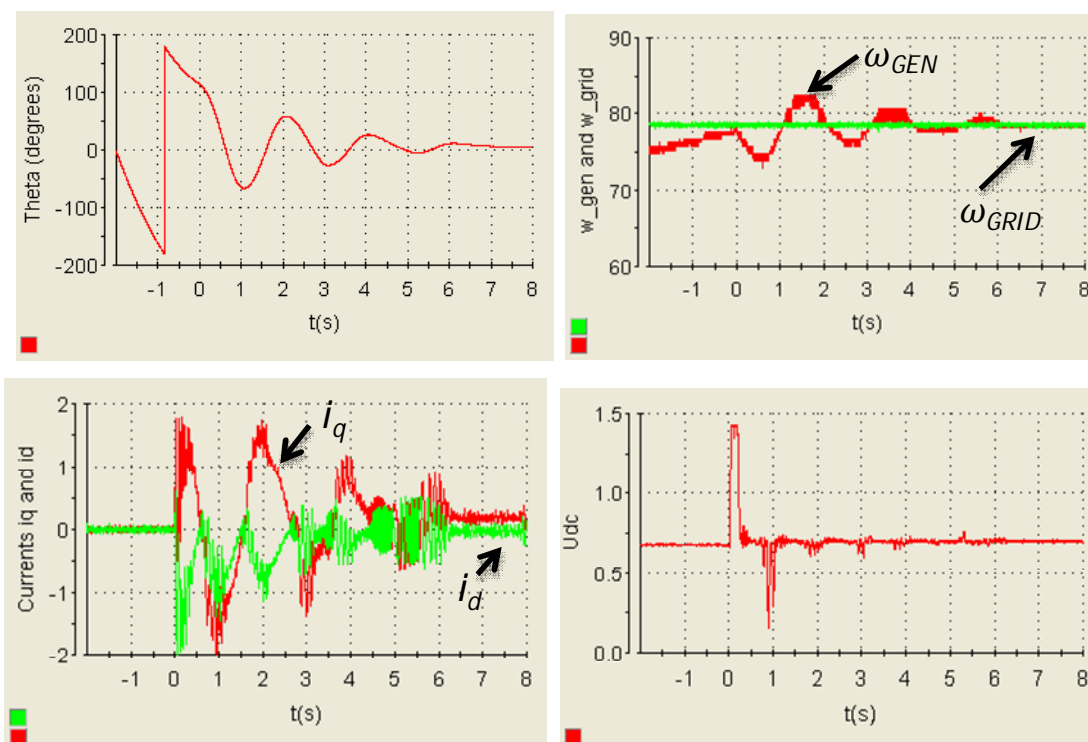
са датом произвољном брзином вјетра. Наравно, минимална брзина вјетра за коју је исплативо прикључење на мрежу је дата стандардом [92], као и највећа брзина у складу са сигурносним мјерама.

### 5.4.1 Резултати огледа

Да би се испитао примијењени поступак прикључења СГСМ на електричну мрежу, извршено је исцрпно испитивање. Изабрани су случајеви за 9 улазних механичких момената  $m_m=(0,2\ 0,3\ 0,4\ 0,5\ 0,6\ 0,7\ 0,8\ 0,9\ 1,0)$  р.ј. За сваки од случајева одабране су три радне тачке које се тичу почетног угла снаге: доња граница, горња граница и угао између њих. За доњу границу изабран је угао  $\theta$  од  $-50^\circ$ , а за горњу  $120^\circ$ . Разлог зашто је опсег шири од граница добијених симулацијом (слика 5.9) је тај што симулација није уважавала отпорност статора која иде на страну сигурности. Границе синхронизације у погледу почетне брзине генератора су постављене у опсегу  $76\text{ rad/s}$  до  $81\text{ rad/s}$ .

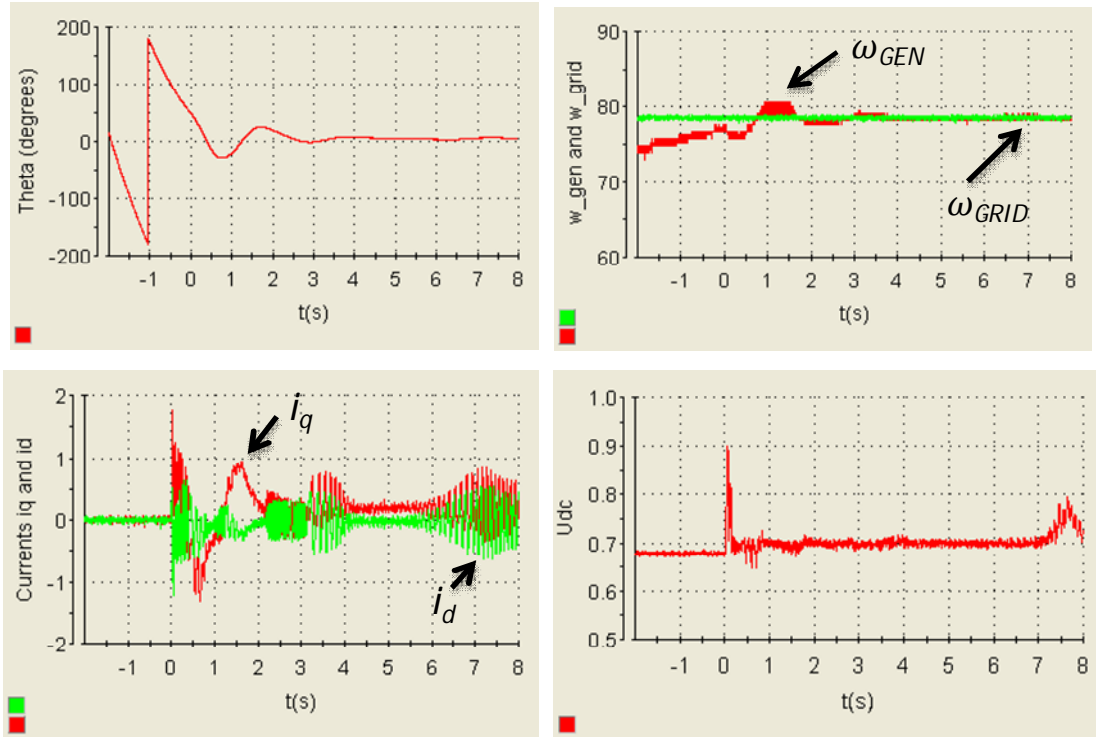
На приложеним сликама,  $\omega_{GEN}$  означава угаону учестаност генератора,  $\omega_{GRID}$  угаону учестаност електричне мреже, док струја  $i_d$  представља компоненту струје по  $d$  оси, а  $i_q$  компоненту по  $q$  оси која је сразмјерна с електричним моментом (једначина 5.26).

#### Случај 1: $m_m=0.2$

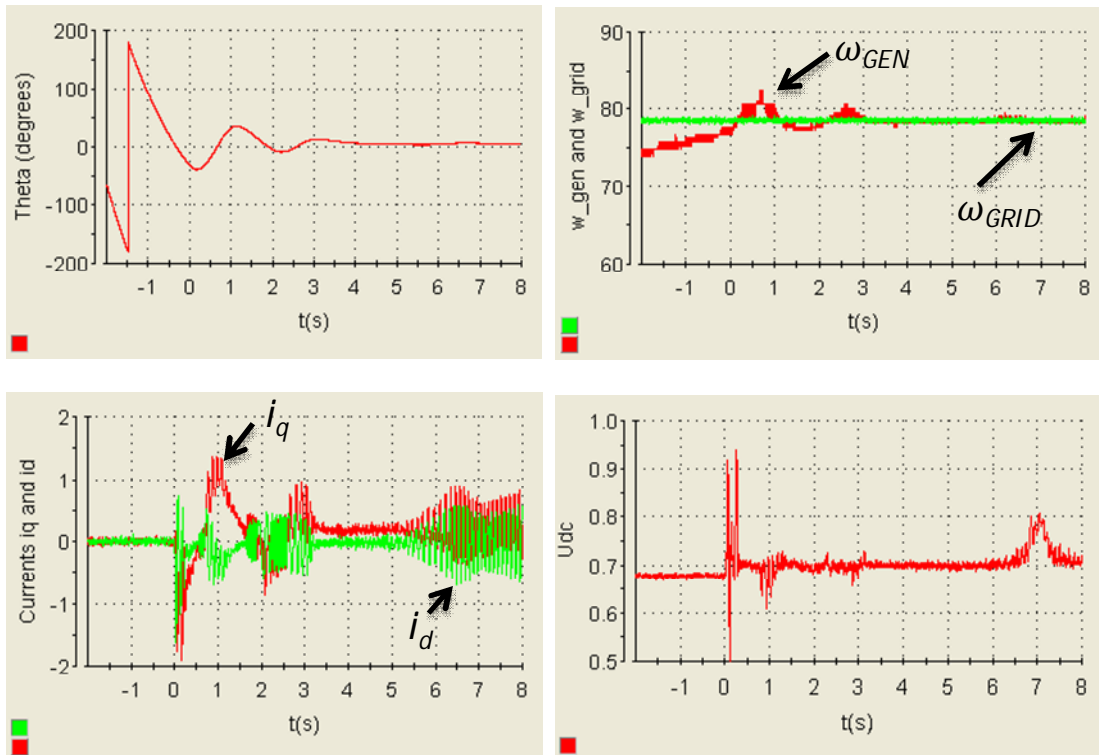


Слика 5.18: Синхронизација при  $m_m=0.2$  и  $\theta=115^\circ$



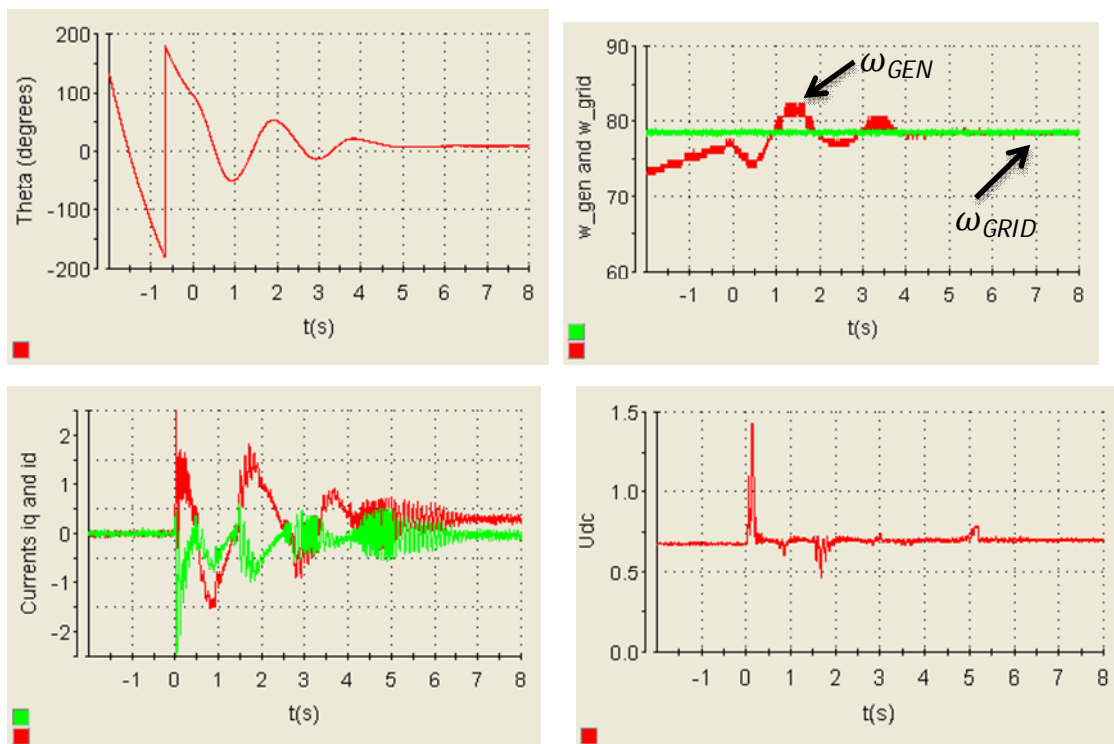


Слика 5.19: Синхронизација при  $m_m=0.2$  и  $\theta=55^\circ$

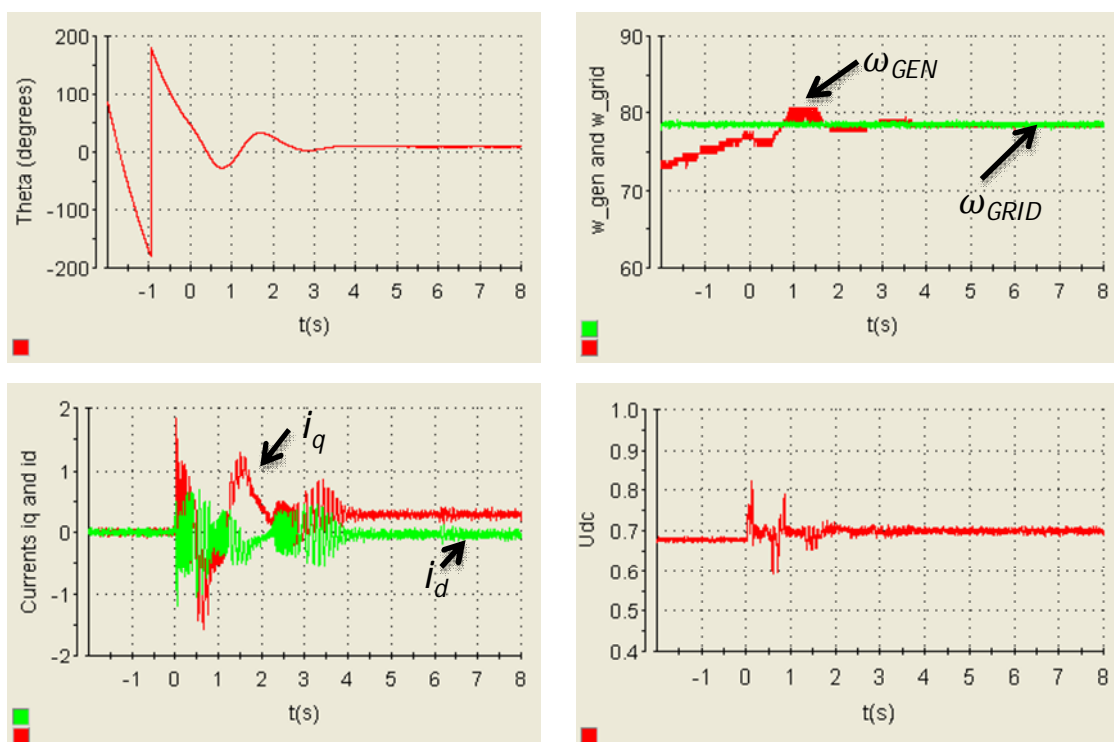


Слика 5.20: Синхронизација при  $m_m=0.2$  и  $\theta=-35^\circ$

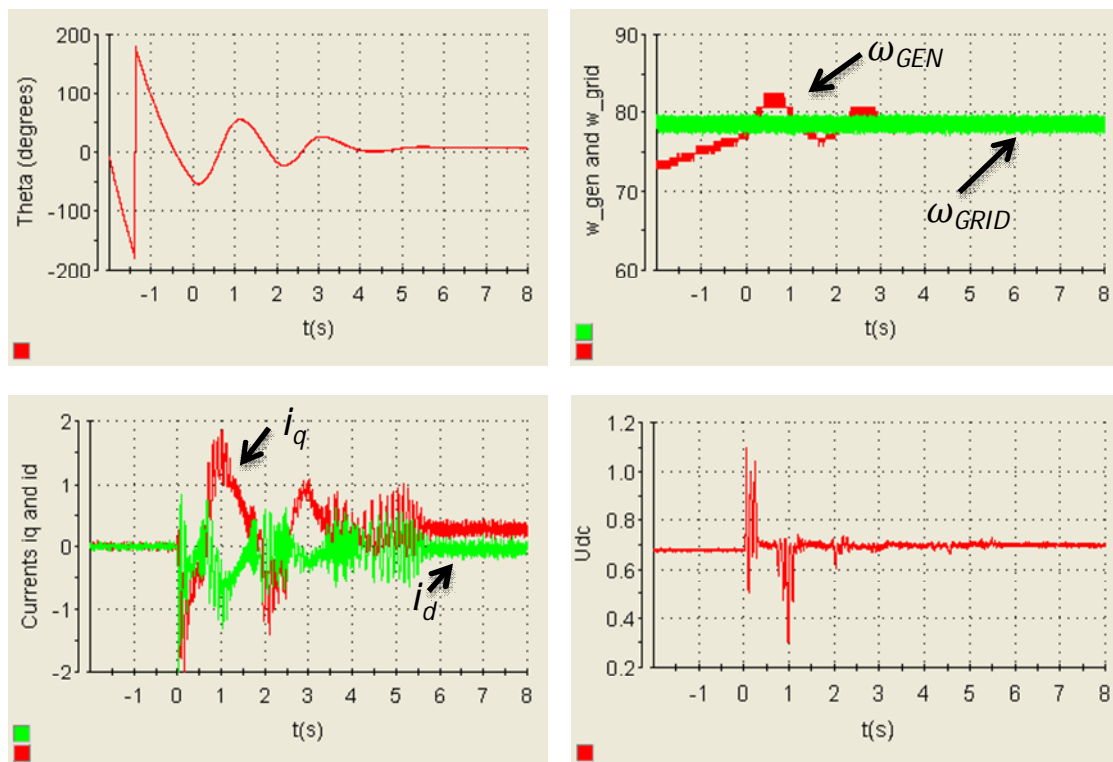
Случај 2:  $m_m=0.3$



Слика 5.21: Синхронизација при  $m_m=0.3$  [p.j.] и  $\theta = 100^\circ$

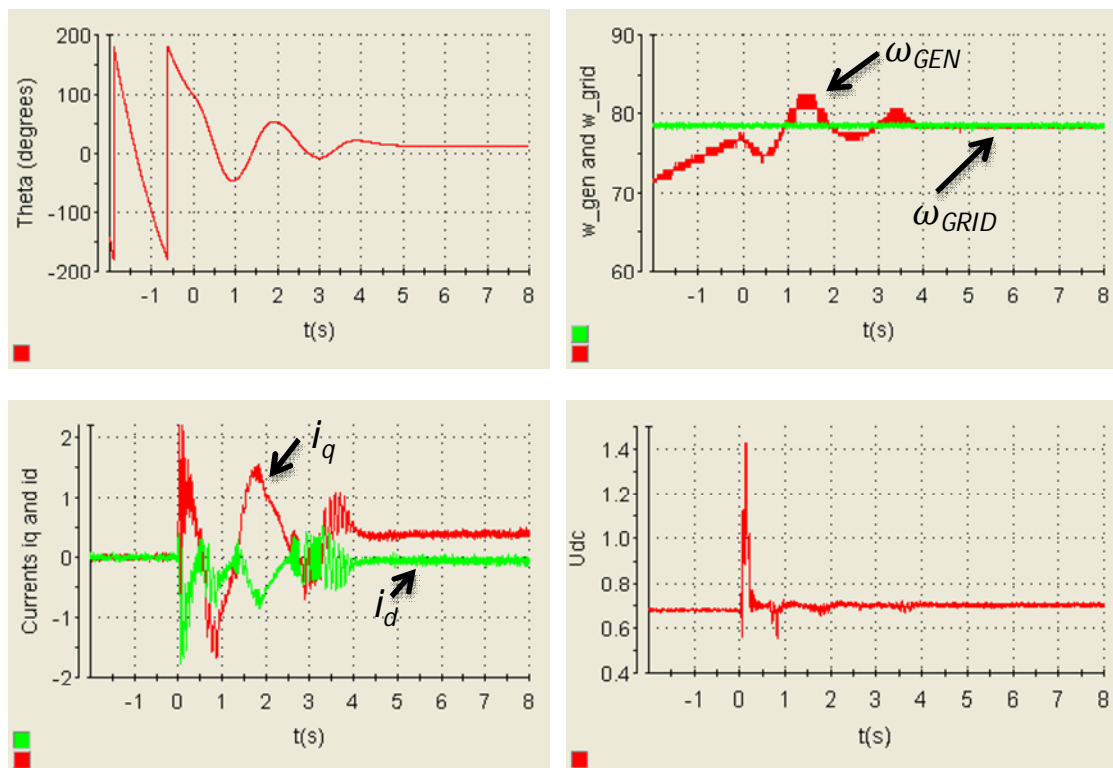


Слика 5.22: Синхронизација при  $m_m=0.3$  [p.j.] и  $\theta = 45^\circ$

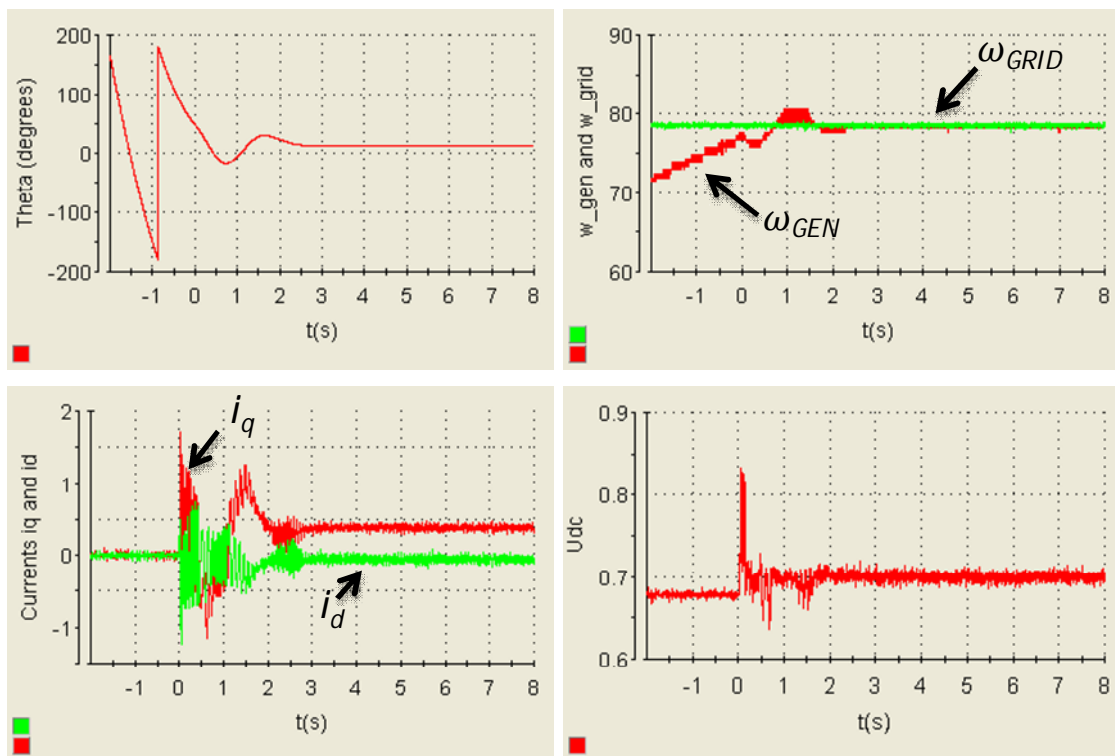


Слика 5.23: Синхронизација при  $m_m=0.3$  [р.ј.] и  $\theta = -40^\circ$

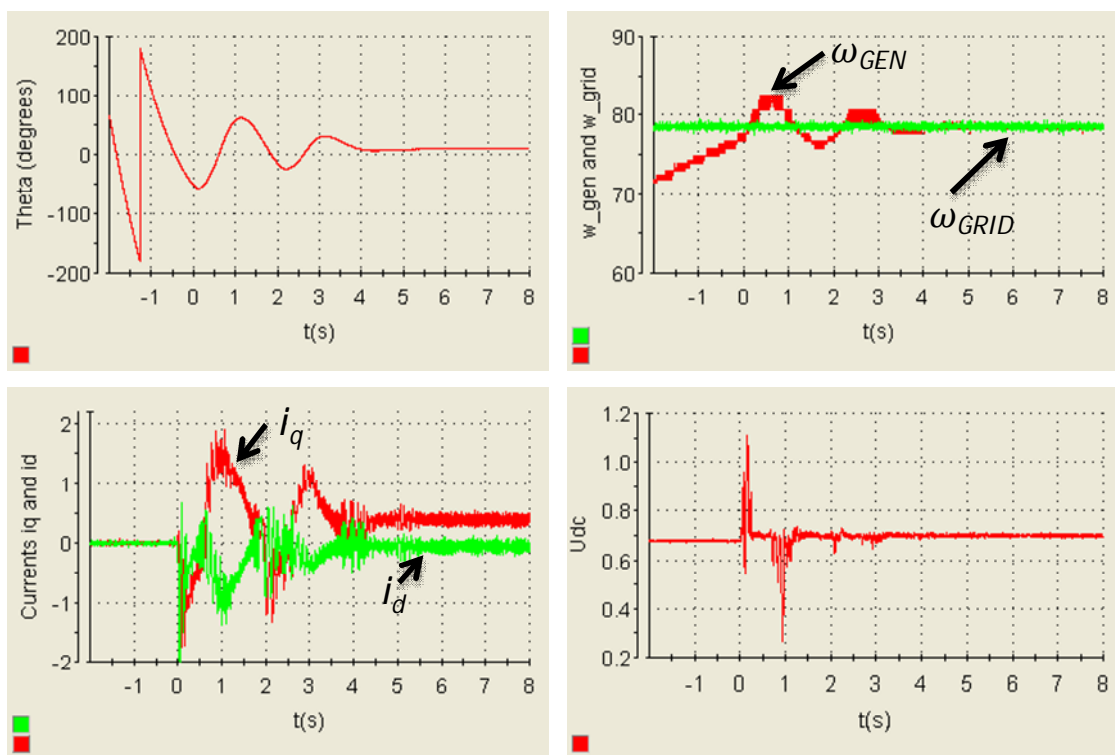
**Случај 3:  $m_m=0.4$**



Слика 5.24: Синхронизација при  $m_m=0.4$  [р.ј.] и  $\theta = 100^\circ$

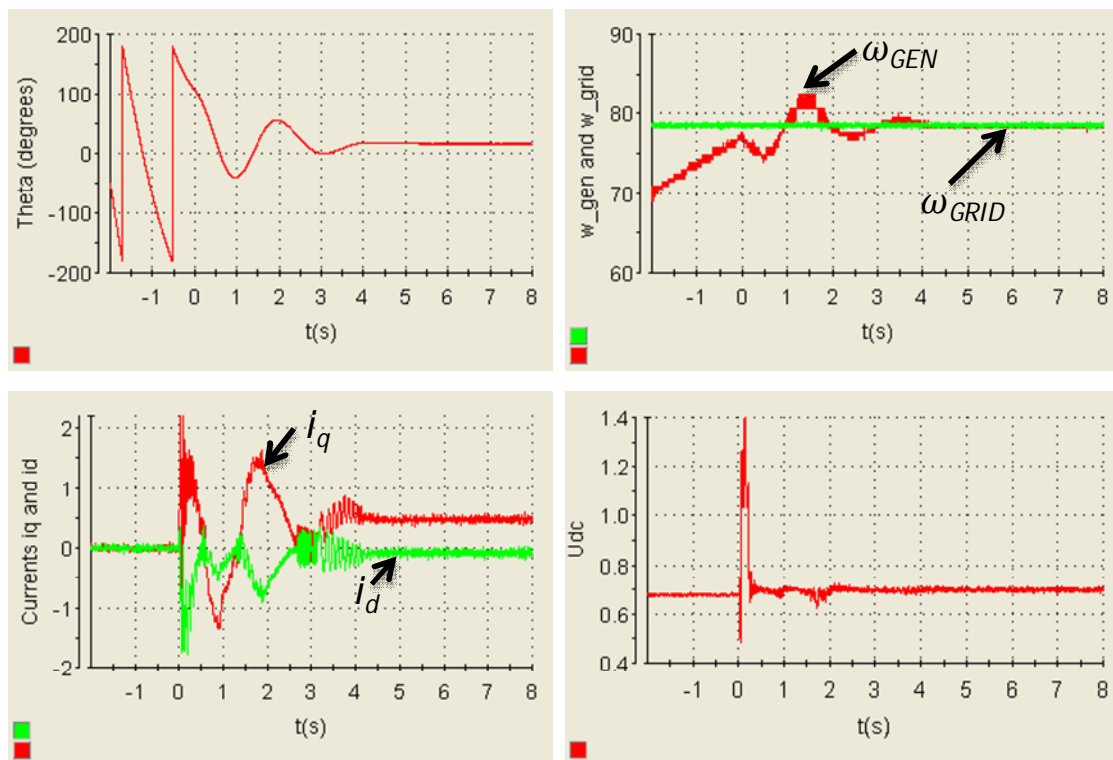


Слика 5.25: Синхронизација при  $m_m=0.4$  [p.j.] и  $\theta = 50^\circ$

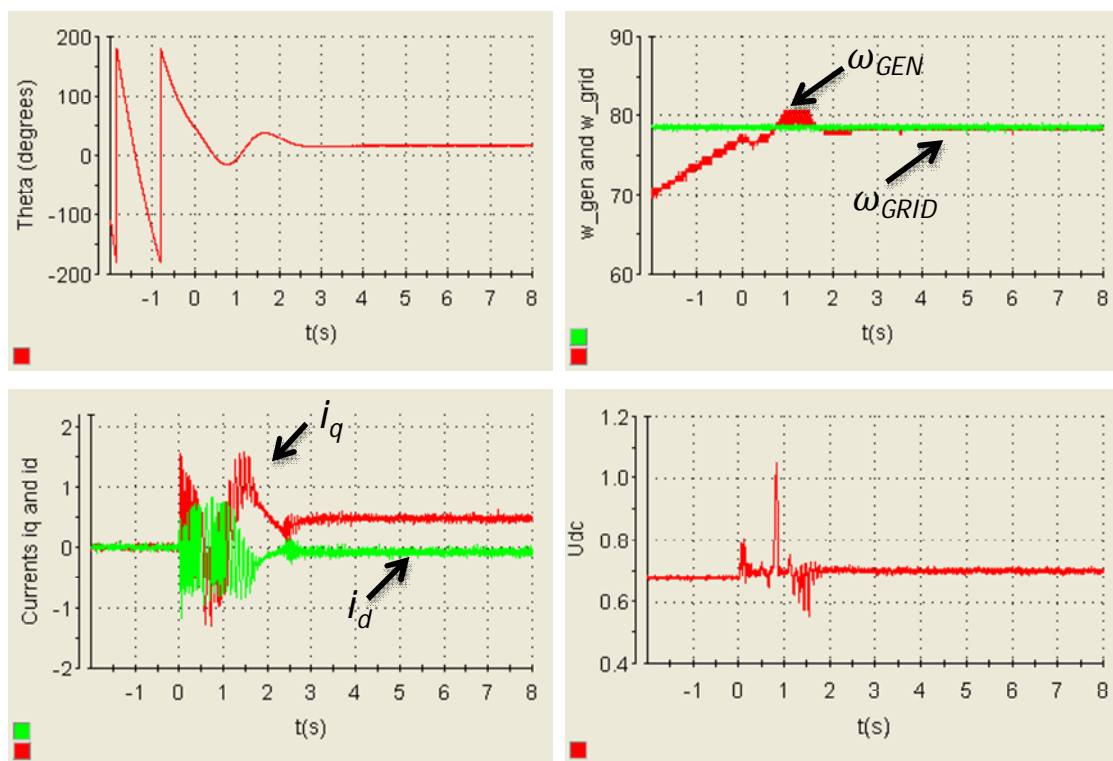


Слика 5.26: Синхронизација при  $m_m=0.4$  [p.j.] и  $\theta = -50^\circ$

Случај 4:  $m_m=0.5$

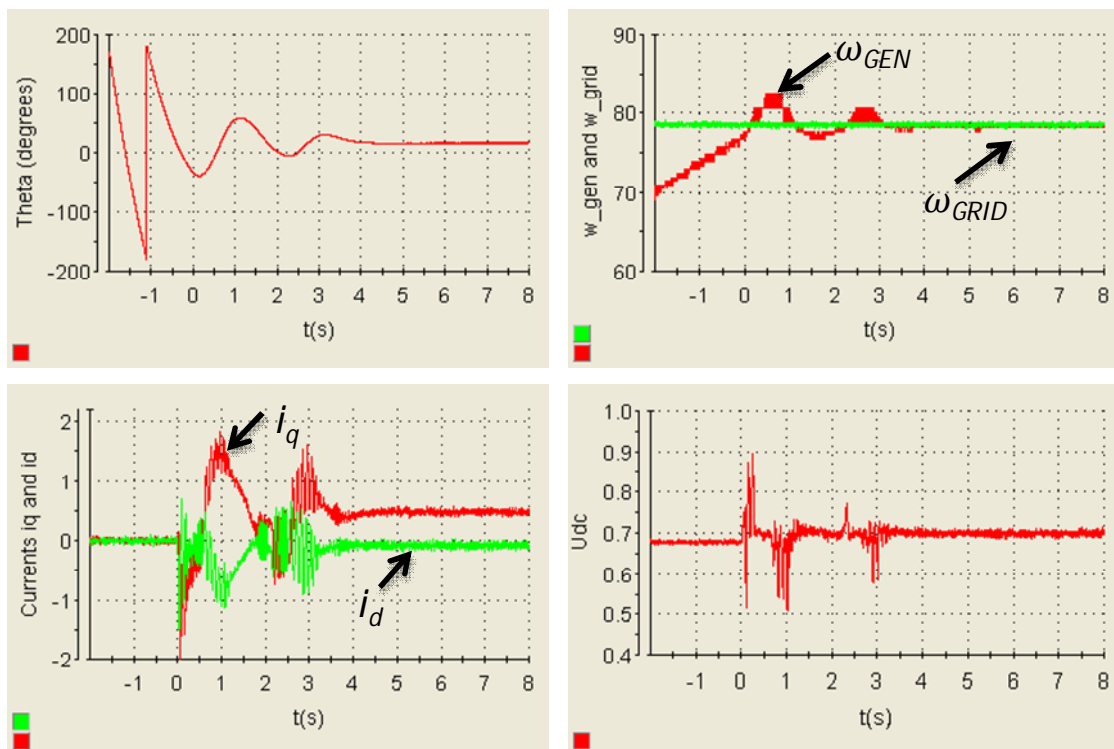


Слика 5.27: Синхронизација при  $m_m=0.5$  [p.j.] и  $\theta = 115^\circ$



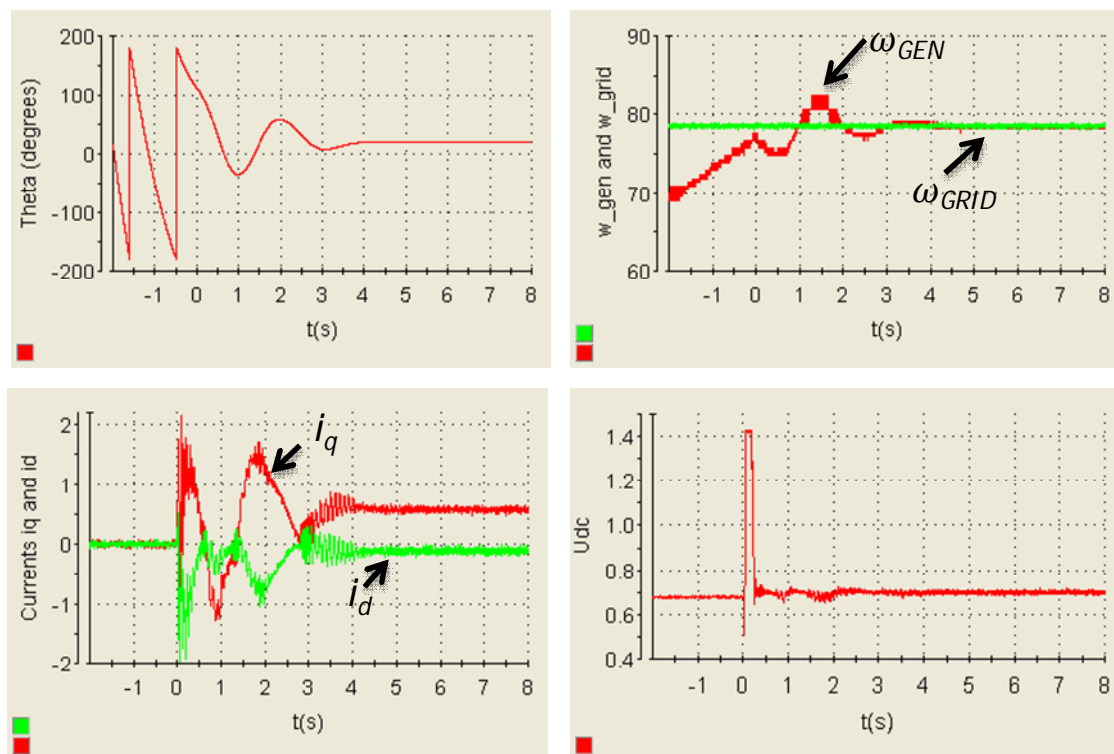
Слика 5.28: Синхронизација при  $m_m=0.5$  [p.j.] и  $\theta = 50^\circ$



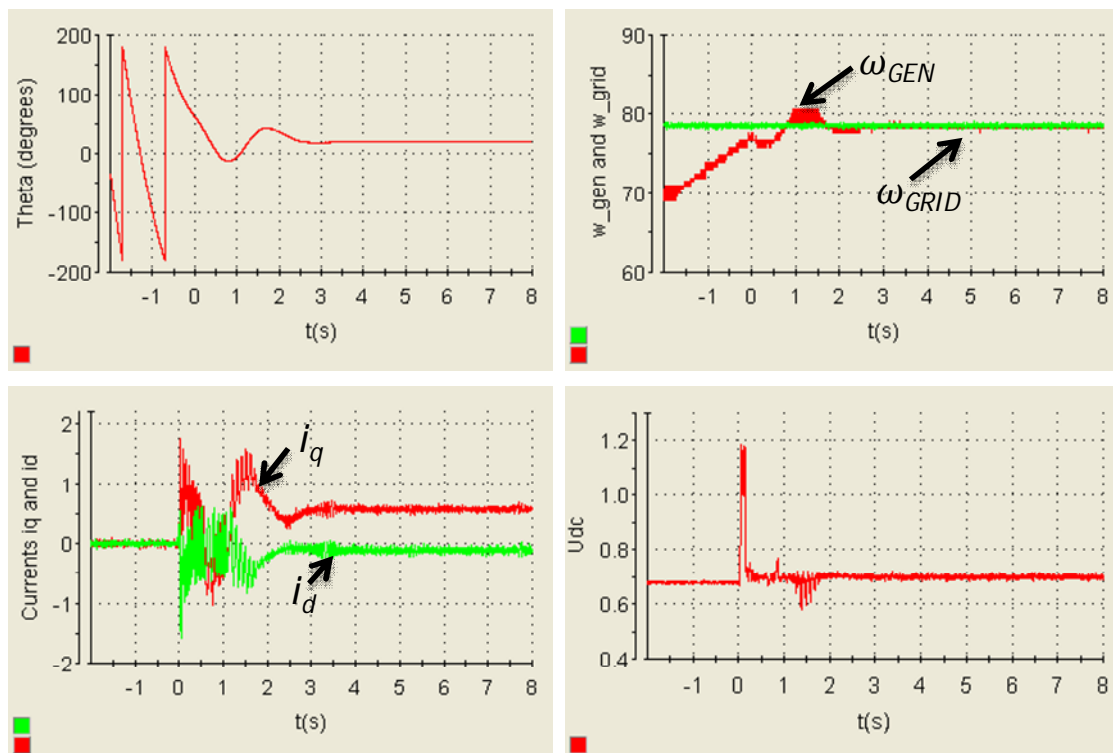


Слика 5.29: Синхронизација при  $m_m=0.5$  [p.j.] и  $\theta = -40^\circ$

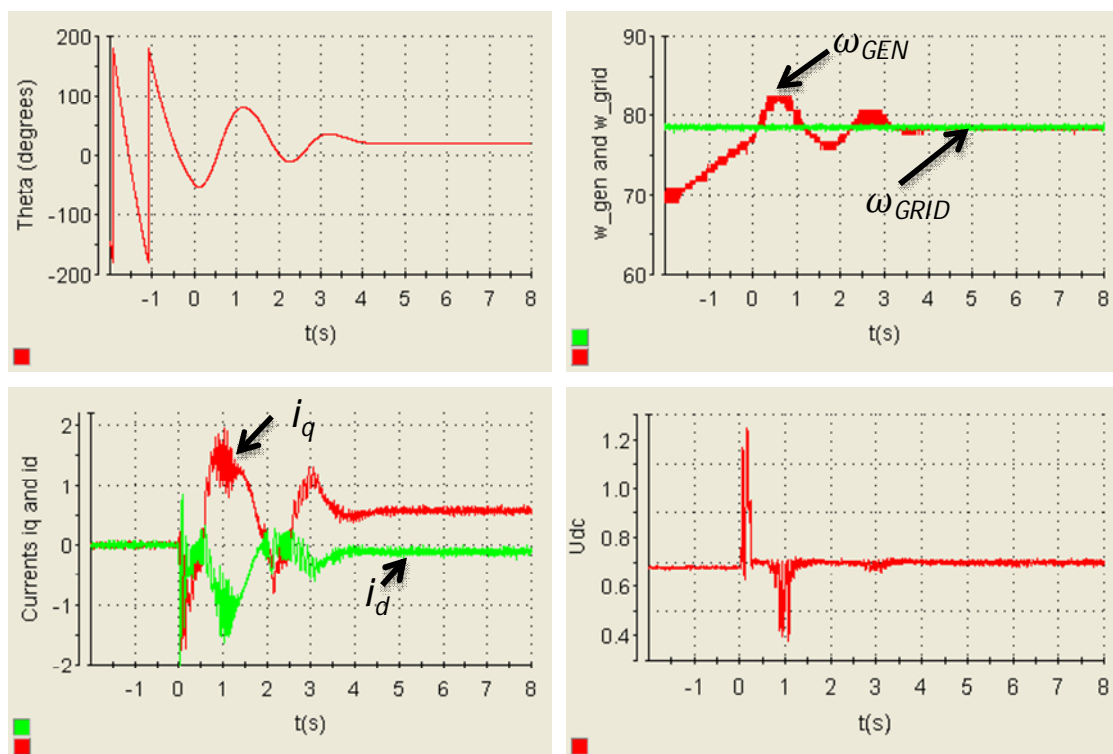
**Случај 5:  $m_m=0.6$**



Слика 5.30: Синхронизација при  $m_m=0.6$  [p.j.] и  $\theta = 120^\circ$

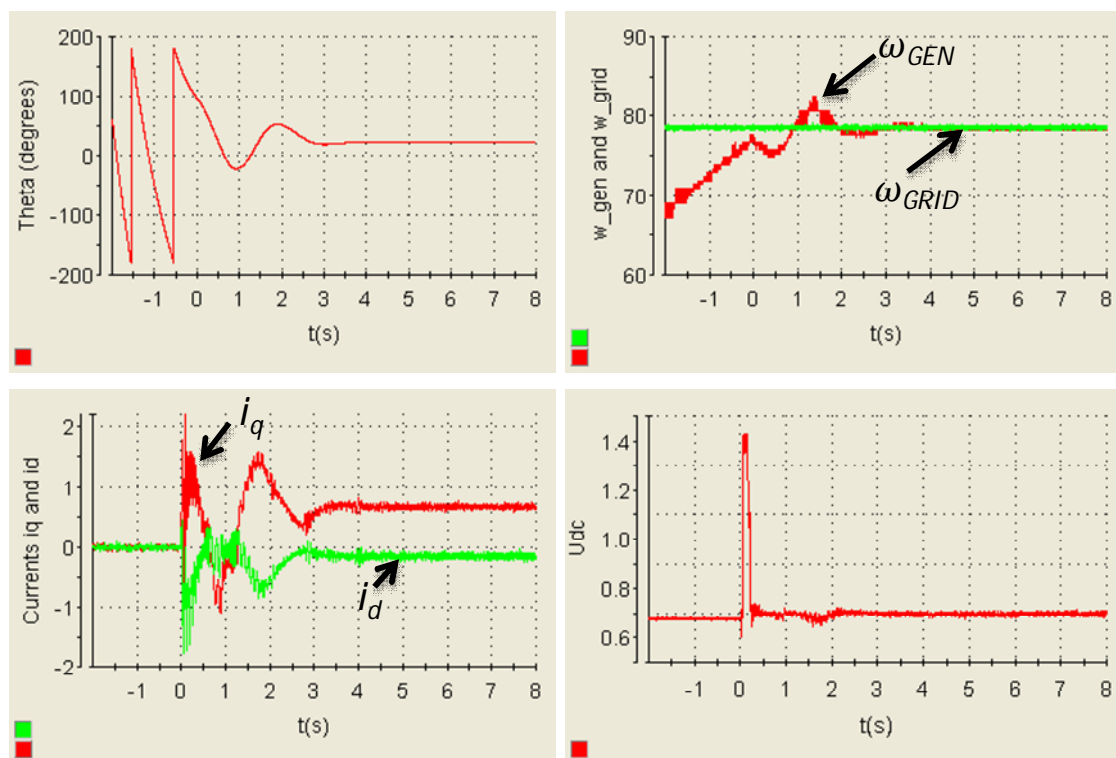


Слика 5.31: Синхронизација при  $m_m=0.6$  [p.j.] и  $\theta = 60^\circ$

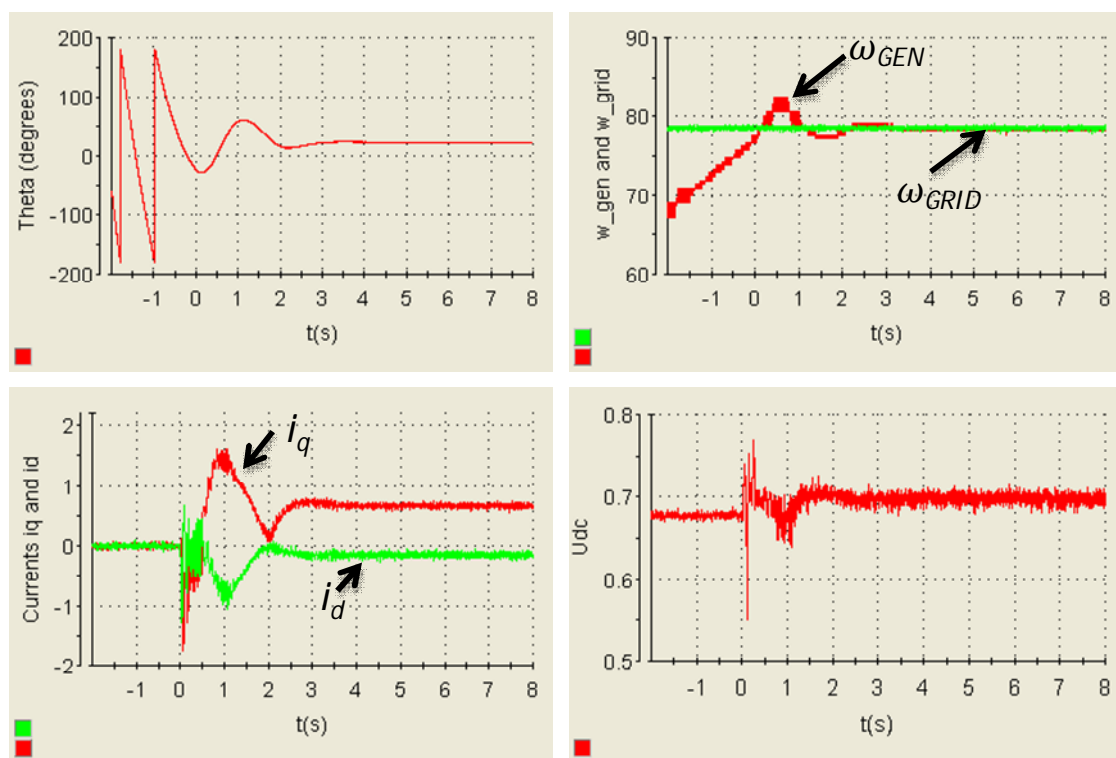


Слика 5.32: Синхронизација при  $m_m=0.6$  [p.j.] и  $\theta = -45^\circ$

Случај 6:  $m_m=0.7$

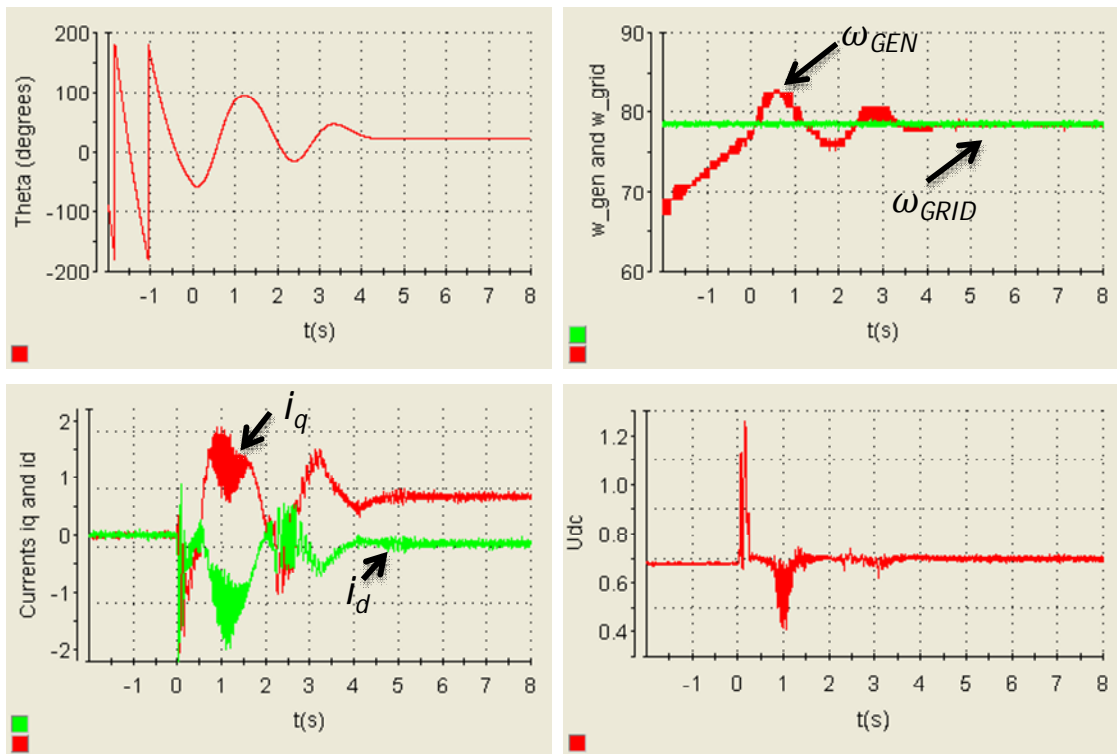


Слика 5.33: Синхронизација при  $m_m=0.7$  [р.ј.] и  $\theta = 100^\circ$



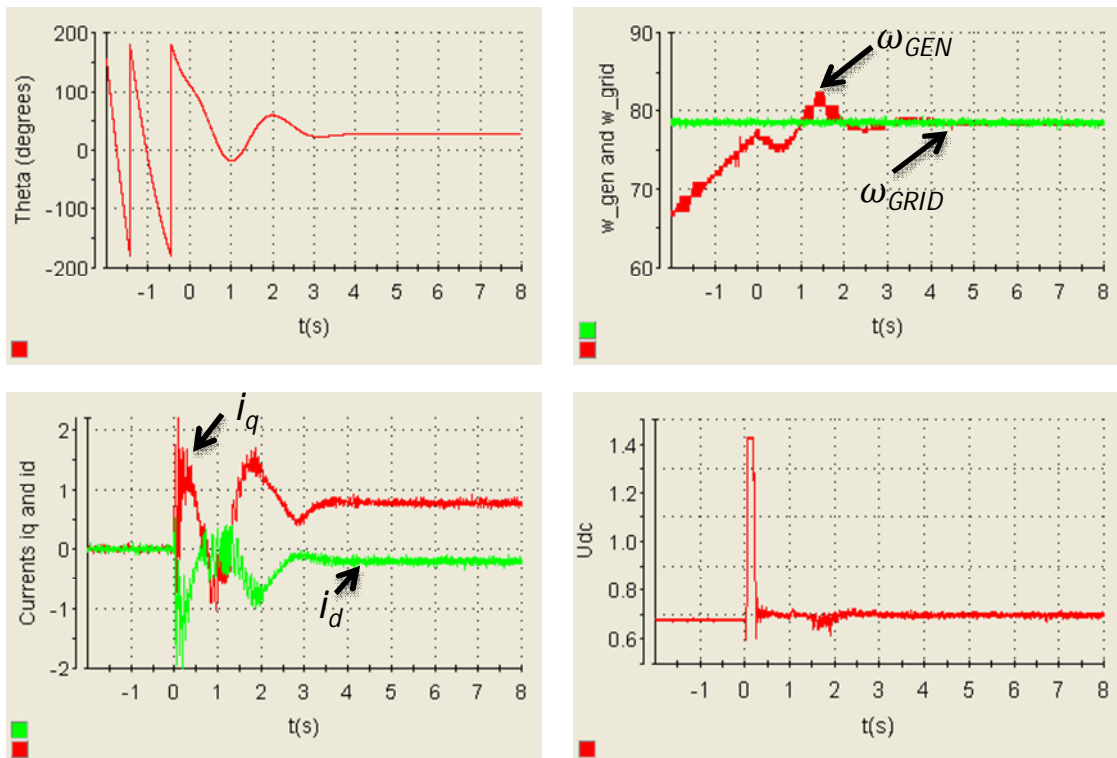
Слика 5.34: Синхронизација при  $m_m=0.7$  [р.ј.] и  $\theta = -20^\circ$



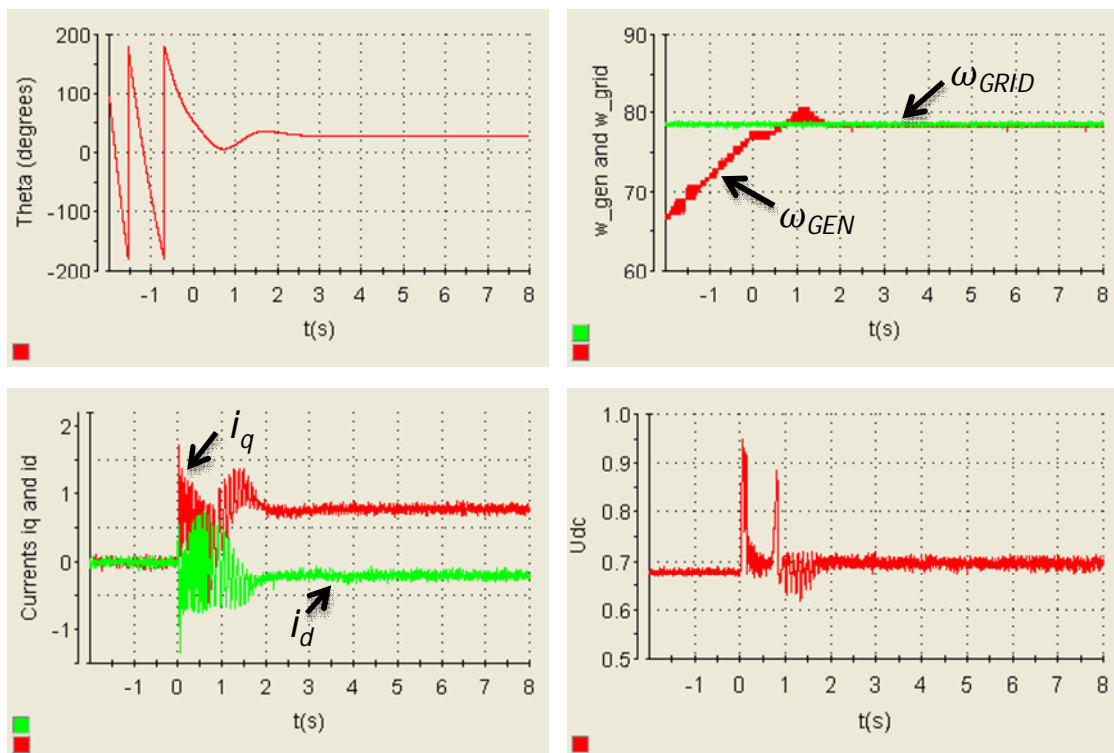


Слика 5.35: Синхронизација при  $m_m=0.7$  [p.j.] и  $\theta = -50^\circ$

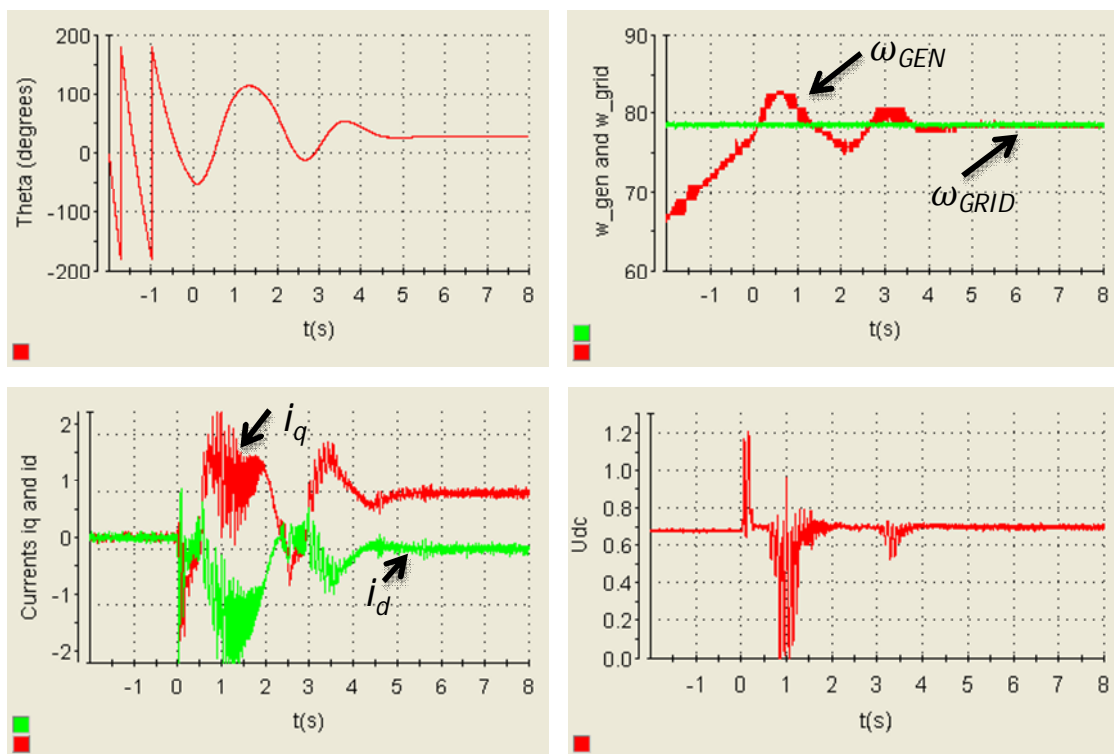
Случај 7:  $m_m=0.8$  [p.j.]



Слика 5.36: Синхронизација при  $m_m=0.8$  [p.j.] и  $\theta = 120^\circ$

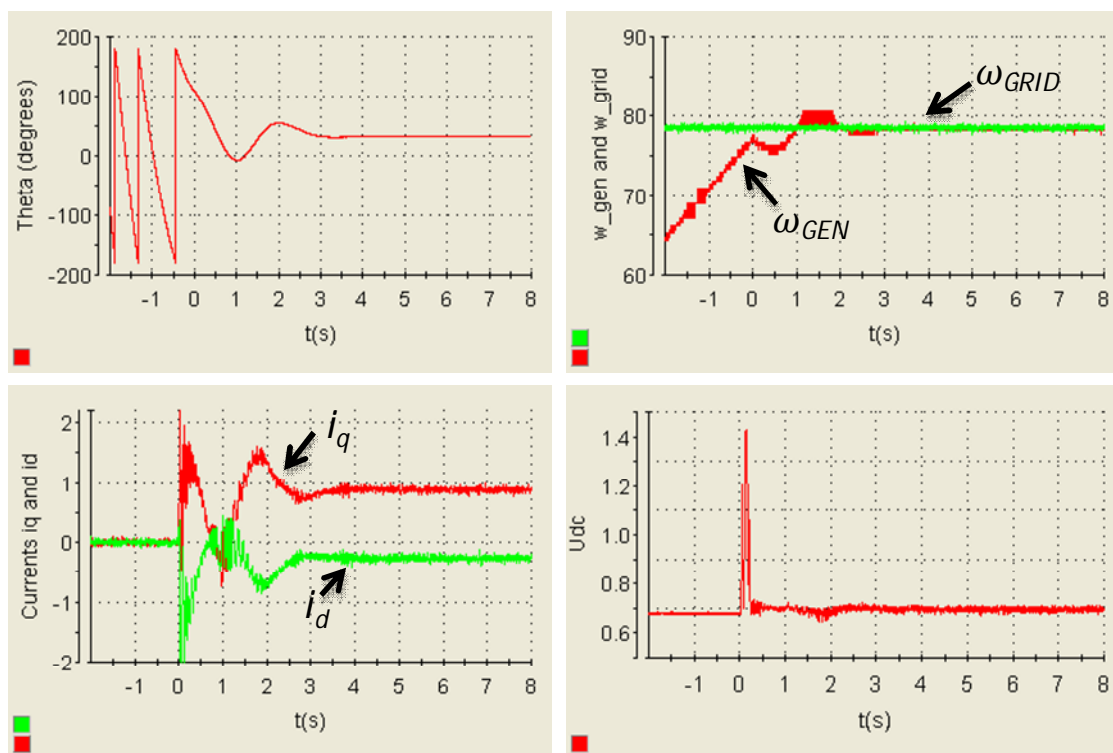


Слика 5.37: Синхронизација при  $m_m=0.8$  [р.ј.] и  $\theta = 60^\circ$

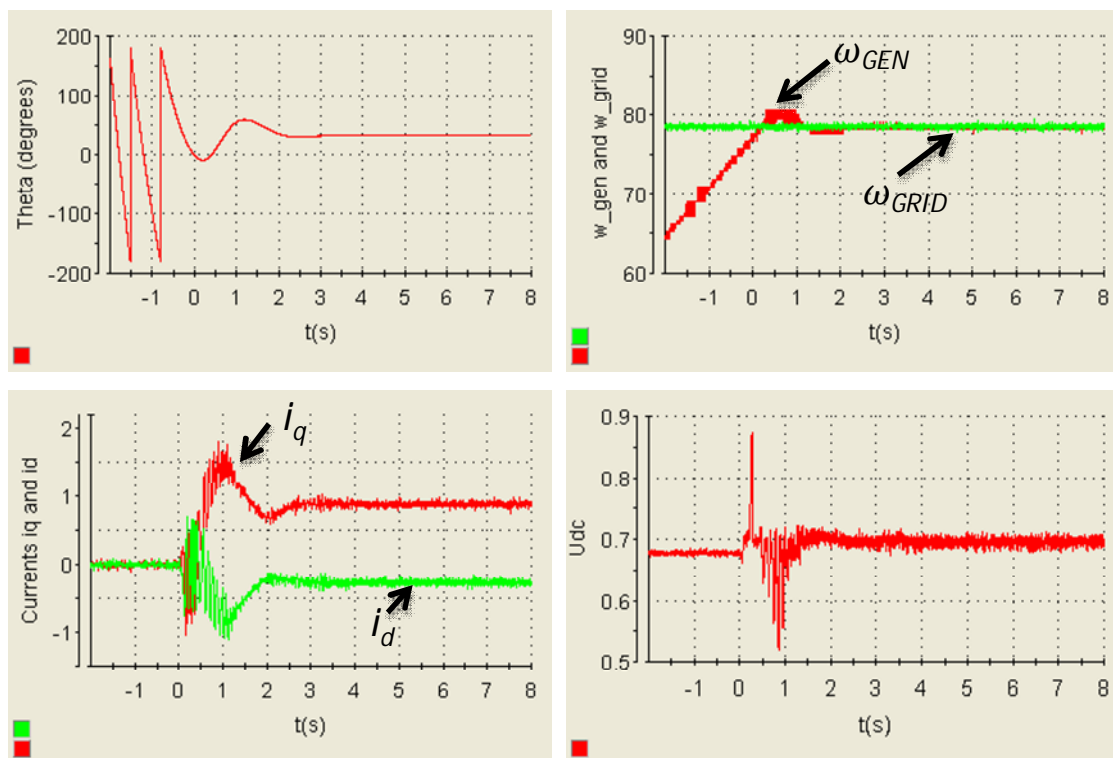


Слика 5.38: Синхронизација при  $m_m=0.8$  [р.ј.] и  $\theta = -50^\circ$

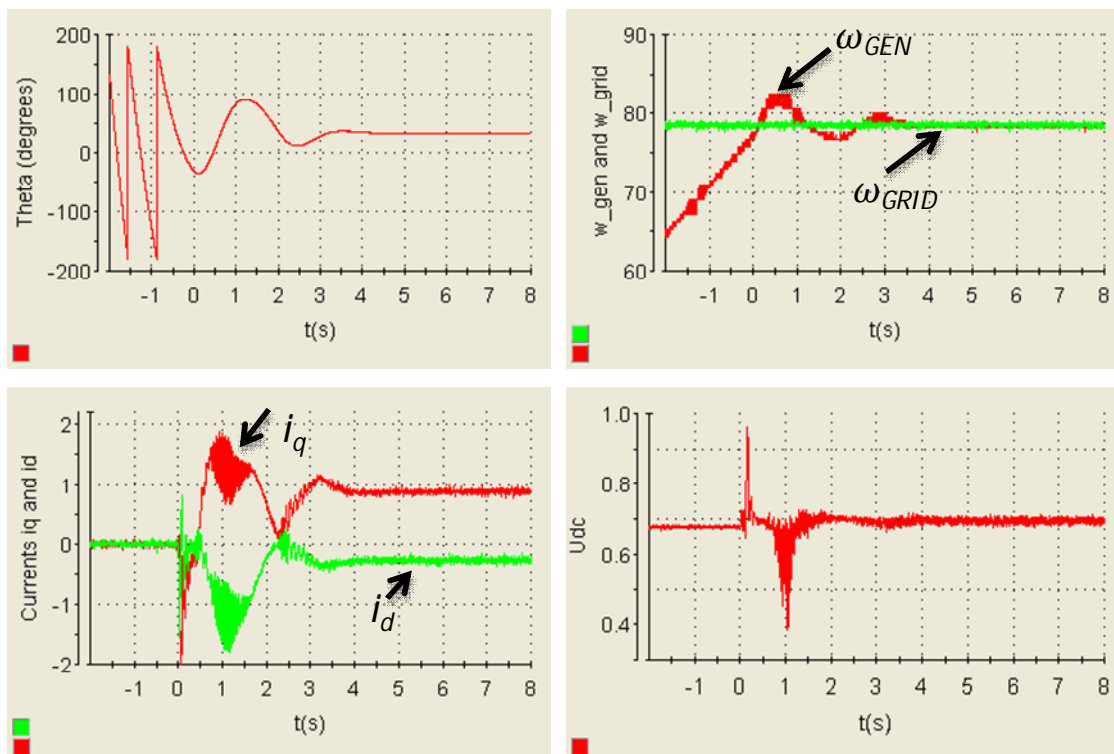
Случај 8:  $m_m=0.9$  [р.ј.]



Слика 5.39: Синхронизација при  $m_m=0.9$  [р.ј.] и  $\theta = 120^\circ$

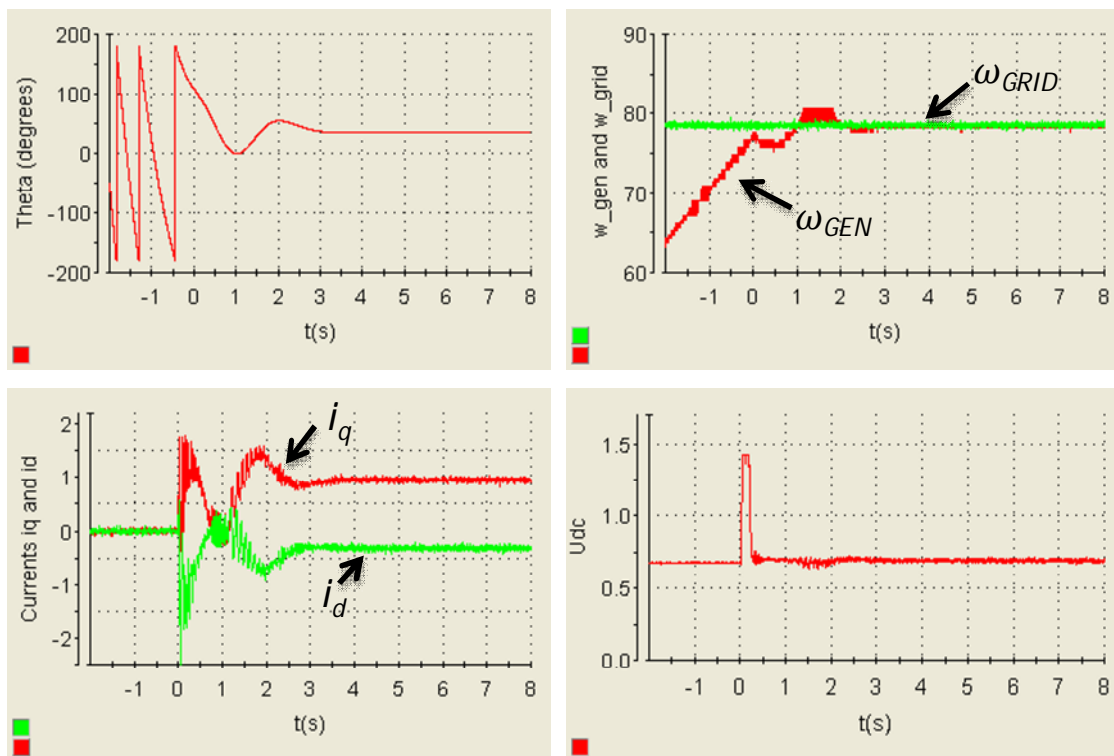


Слика 5.40: Синхронизација при  $m_m=0.9$  [р.ј.] и  $\theta = 0^\circ$

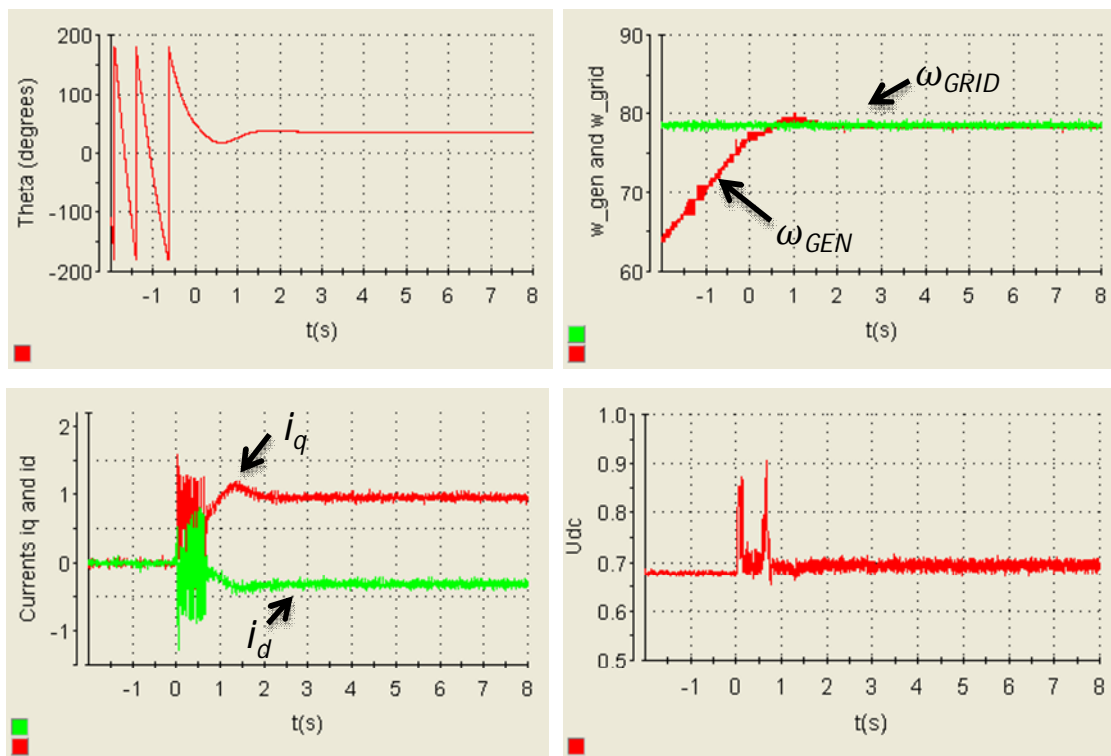


Слика 5.41: Синхронизација при  $m_m=0.9$  [p.j.] и  $\theta = -35^\circ$

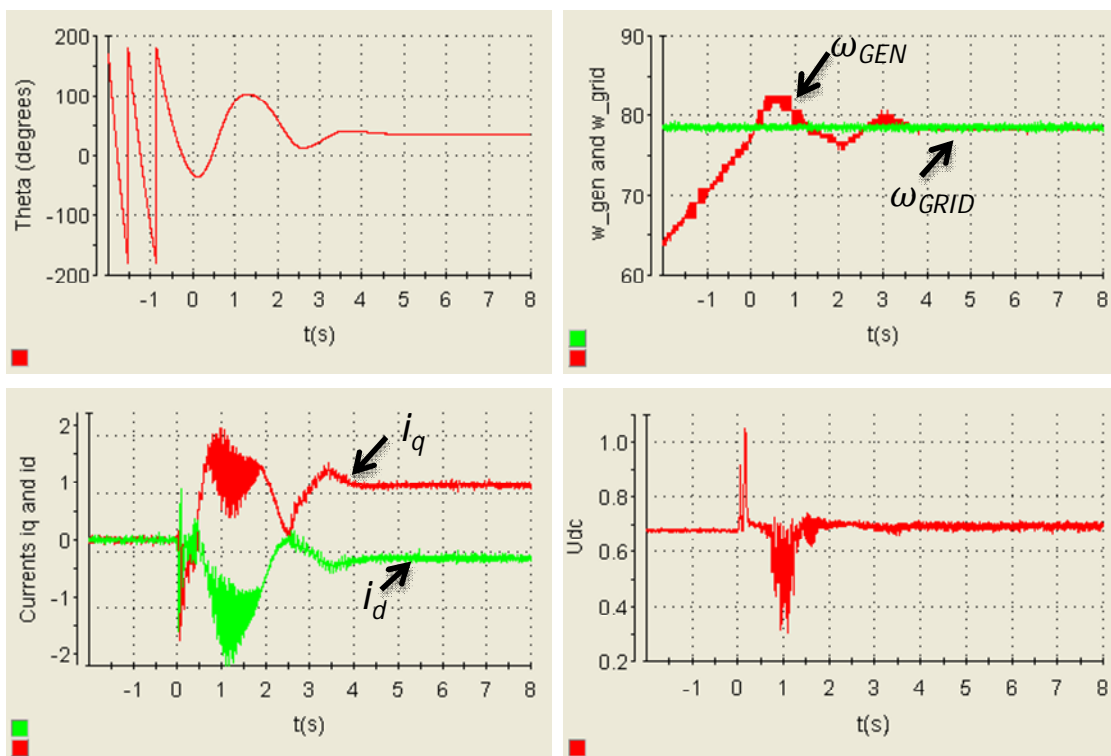
**Случај 9:  $m_m=1$  [p.j.]**



Слика 5.42: Синхронизација при  $m_m=0.9$  [p.j.] и  $\theta = 115^\circ$



Слика 5.43: Синхронизација при  $m_m=1$  [p.j.] и  $\theta = 45^\circ$



Слика 5.44: Синхронизација при  $m_m=1$  [p.j.] и  $\theta = -30^\circ$

### 5.4.2 Анализа резултата

Добијени резултати у свим радним тачкама потврђују изводљивост синхронизације засноване на предложеном алгоритму у унапријед одређеним границама почетног угла снаге  $\theta$  и брзине генератора. Синхронизација је успјешно извршена и у случајевима када је  $\theta$  превазилазио границе добијене симулацијом ( $\theta > 110^\circ$  и  $\theta < -25^\circ$ ). Наравно, у тим радним тачкама примјећује се значајнији прескок струја и напона једносмјерног кола, као и дуже вријеме смирења. Може се такође уочити да се у случају мањих улазних момената синхронизација успјешно одвија при угловима мањим од  $-25^\circ$ , као и да је прелазни процес доста добар. Квалитет одзива опада при горњој граници за мање улазне моменте, док за веће моменте опада при доњој граници. Закључује се да су границе успјешне синхронизације помјерене улијево тј. у негативну страну за мање улазне моменте, док су за веће помјерене удесно, тј. у позитивну страну. Исцрпни резултати огледа на тај начин у потпуности потврђују оквире добијене симулацијом (Слика 5.8 и 5.9), с том напоменом да је стварни опсег нешто шири.

У случају када је улазни момент  $m_m=0.2$  [р.ј.] , синхронизација се успјешно изврши, али се примијећују значајне осцилације струја (Сл. 5.19 и Сл. 5.20) и у устаљеном стању. Разлог ове појаве је што је струја  $i_q$  сразмјерна с електричним моментом. Мали момент, односно мала струја узрокују да се угао струје не може тачно одредити по (5.33), па самим тим се не може одредити угао вектора напона редног претварача. Зато је овдје присутна једна занимљива појава, а то је да је одзив бољи када је почетни угао на горњој граници (Сл. 5.18) него када се налази дубље унутар одређене области за успјешно прикључење генератора (слика 5.19).

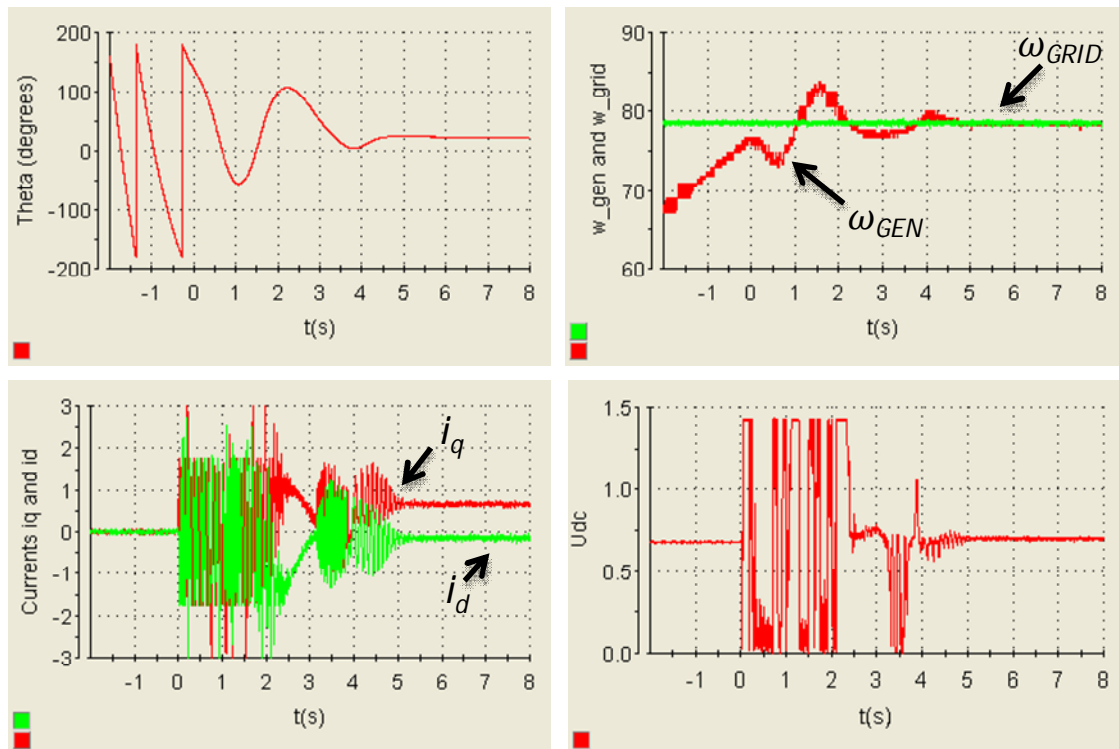
Када је улазни механички момент већи од 0,2 [р.ј.], у случајевима када се почетни угао снаге налази унутар назначених граница, резултати огледа показују бржи одзив са мањим прескоком посматраних величина (слике 5.22. 5.28. 5.37. 5.39, 5.42).

Са слика 5.38 5.39 и 5.40 се уочава да је синхронизација успјешна и у случају када је одступање почетне вриједности брзине генератора  $2,5 \text{ rad/s}$  што је такође гранични случај.

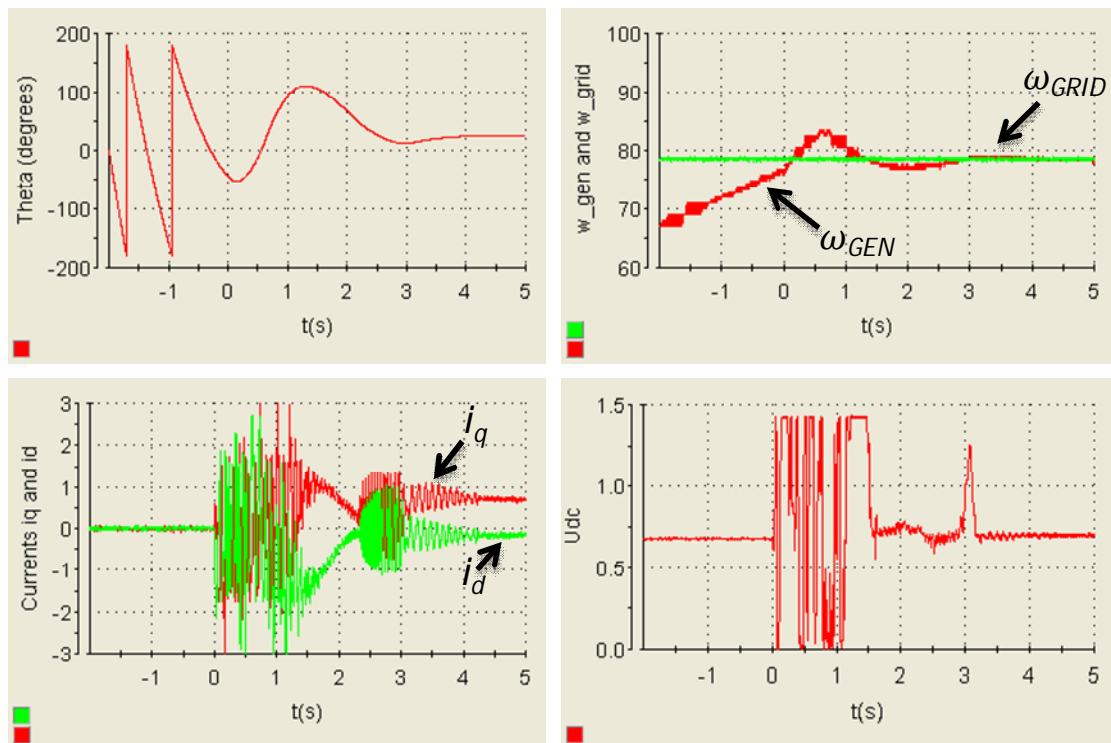
Поред приложених резултата извршена су даља испитивања ван назначених граница почетног угла снаге и брзине обртања генератора. У радним тачкама које су близу дозвољене области синхронизација се такође може извршити, али



прелазни процеси имају велике прескоке (слике 5.45 и 5.46) што би било недопустиво.

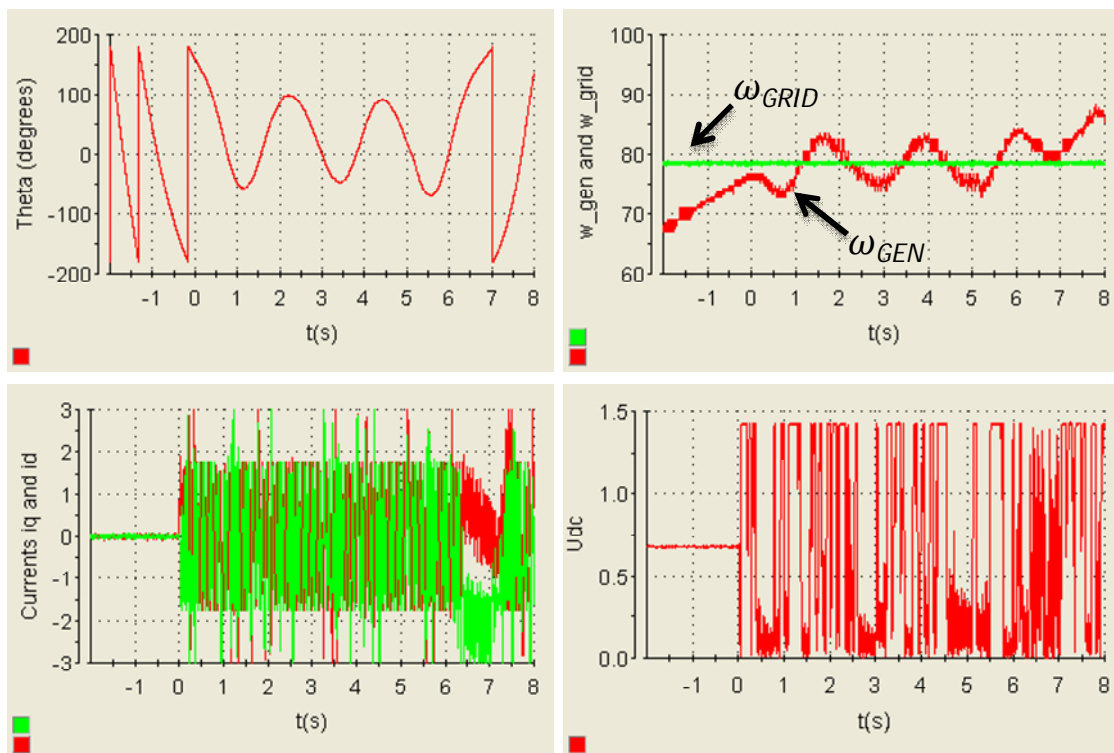


Слика 5.45: Синхронизација при  $m_m=0.7$  [p.j.] и  $\theta = 140^\circ$

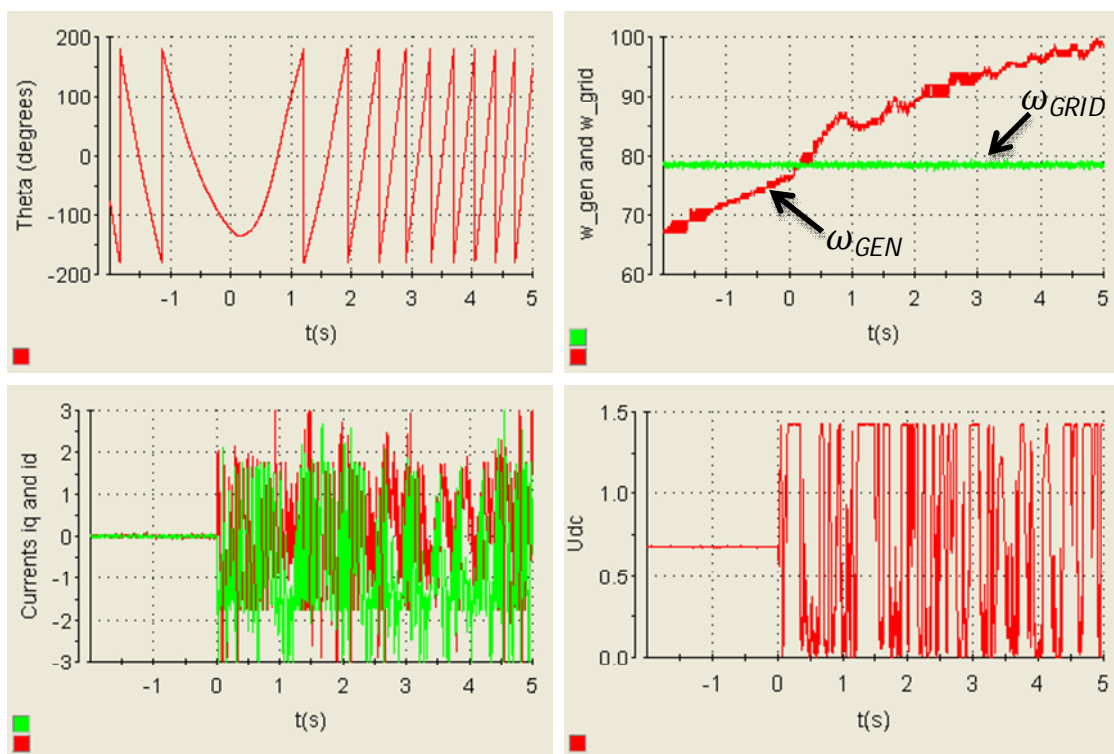


Слика 5.46: Синхронизација при  $m_m=0.4$  [p.j.] и  $\theta = -45^\circ$

У случајевима који су даље од дозвољене области, синхронизација се не може извршити коришћењем предложеног управљачког алгорита (слике 5.47. и 5.48.)



Слика 5.47: Покушај синхронизације при  $m_m=0.6$  [p.j.] и  $\theta = 160^\circ$



Слика 5.48: Покушај синхронизације при  $m_m=0.5$  [p.j.] и  $\theta = -125^\circ$



На основу добијених исцрпних резултата у свим радним тачкама од значаја закључује се да се предложени управљачки алгоритам може користити за прикључење синхроног генератора са сталним магнетима и редним претварачем у звјездишту на електричну мрежу у границама које су нешто шире од оних одређених симулацијом. У погледу почетног угла снаге те границе се крећу у опсегу  $-30^\circ$  до  $110^\circ$ , а у погледу електричне брзине генератора:  $-76 \text{ rad/s}$  до  $81 \text{ rad/s}$ . Осим тога, предложени алгоритам даје најбоље резултате за улазни механички (погонски) момент већи од  $0,2 \text{ [p.j.]}$ , тј. у опсегу од  $0,3 \text{ [p.j.]}$  до  $1 \text{ [p.j.]}$ .

Улога Склопа у петљи је била кључна у поступку испитивања и овјеравања предложеног управљачког алгоритма. С једне стране, могуће је извршити веома велик број огледа и покрити читаву испитивану област, односно границе, а с друге стране испитивање је могуће у самој граничној области (слика 5.45 и 5.46.), као и ван дозвољених граница (слике 5.47. и 5.48.), што би било веома скупо или готово немогуће на стварном погону снаге  $2 \text{ MW}$ , па чак и на одговарајућем огледном погону мање снаге.

## **6 ПОСТУПЦИ РАЗВОЈА И ИСПИТИВАЊА УПРАВЉАЧКИХ СКЛОПОВА ЗАСНОВАНИХ НА *HIL*-У**

Технологија Склопа у петљи (HIL) даје значајну флексибилност која омогућава неколико могућих поступака, односно сценарија за развој, испитивање и коначну овјеру управљачких склопова енергетске електронике. Кључни кораци који се налазе у основи свих поступака су подробно приказани у глави 5, а то су: 1) рачунска анализа, 2) студија изводљивости и 3) развој, испитивање и овјера. У овако успостављеном сценарију недостаје још завршно испитивање на стварном прототипу.

Примјена емулације отвара још једну значајну могућност, а то је аутоматско испитивање. Аутоматизација тестирања омогућава дефинисање произвољног броја радних тачака у којима се врши испитивање, укључујући ту и радне тачке које би било изузетно тешко или готово немогуће постићи у стварном погону. При том се читав поступак одвија без активног учешћа испитивача. Унапријед се дефинишу радне тачке и услови прелаза у програмском коду који се затим извршава.

Конкретно, на примјеру из претходне главе то би значило: 1) дефинисање параметара (отпорности, индуктивности, момента инерције...), задавање улазних величина (напона мреже, почетног напона једносмјерног међукола, улазног механичког момента), задавање излазних величина (напона, струја, оствареног

електричног момента, брзине генератора..., 2) покретање емулације, мјерење величина при синхронизацији 3) упоређивање измјерених величина са дозвољеним границама, 4) повратак на корак 1), тј. аутоматски прелазак на следећу радну тачку. Резултат овако замишљеног аутоматског испитивања је извјештај који указује да ли је испитивани управљачки склоп задовољио унапријед постављене захтјеве.

Описани приступ отвара још једну изузетно корисну и важну могућност, а то је процес предосвједочења (pre-certification). Наиме, чињеница да се унапријед могу задати критеријуми које испитивани склоп треба испунити даје могућност за покретање веома исцрпног, готово неограниченог броја најразличитијих аутоматских тестова који покривају огроман број радних тачака. Исход овог процеса је одговор да ли испитивани управљачки склоп испуњава постављене критеријуме. Ако се за критеријуме узму прописани стандарди, онда је овако описан процес, заправо поступак предосвједочења.

Поступак Pre-certification-a је до сада био могућ једино у индустрији software-a [93]. Уз коришћење предложеног склопа у петљи овај изузетно користан и моћан процес се уводи и у област енергетске електронике, односно енергетског software-a.

Измјене управљачког software-a обично су много чешће него измјене у опреми (hardware-y). Те промјене је потребно сваки пут исцрпно тестирати. Уколико постоји развијено окружење за аутоматско испитивање прилагођено постављеним критеријумима, односно прописаним стандардима, то значи да не треба поново улагати вријеме и средства, већ се користи постојеће окружење и тестови (reusability). Ово је једна од најбитнијих предности коришћења *HIL*-a са далекосежним посљедицама у смислу квалитета развијеног склопа енергетске електронике и изласка на тржиште.

Може се закључити да су за развој, испитивање и овјеру на располагању следећи алати, односно поступци:

- Рачунска анализа, односно “папир и оловка”. Ово је наравно сам почетак пројекта или боље речено припрема, када се од теоријске замисли прелази на разматрање и оквирне процјене изводљивости
- Рачунарске симулације. Након што су постале јасне главне замисли, потребно је размотрити колико су изводљиве. Прву опсежну процјену дају рачунарске симулације. Коришћењем симулација стиче се увид у значајну разину појединости, односно у сложеност предстојећег пројекта. Зато

рачунарске симулације поред разматрања изводљивости дају и извршну спецификацију (executable specification), дефинишући оквире и резултате који се очекују.

- Склоп у петљи. Када је у питању управљачки склоп односно контролер, емулације омогућавају развој у пуном смислу за разлику од рачунарских симулација. Пошто у себи сједињују једноставност software-а са функционалношћу hardware-а, веома једноставно и брзо се врше испитивања и потребне измјене. Унутрашње петље развоја (измјена – тест – измјена) су веома кратке за разлику од стварних погона, што сам развој чини дјелотворнијим (поред тога што *HIL* пружа безбиједно окружење).

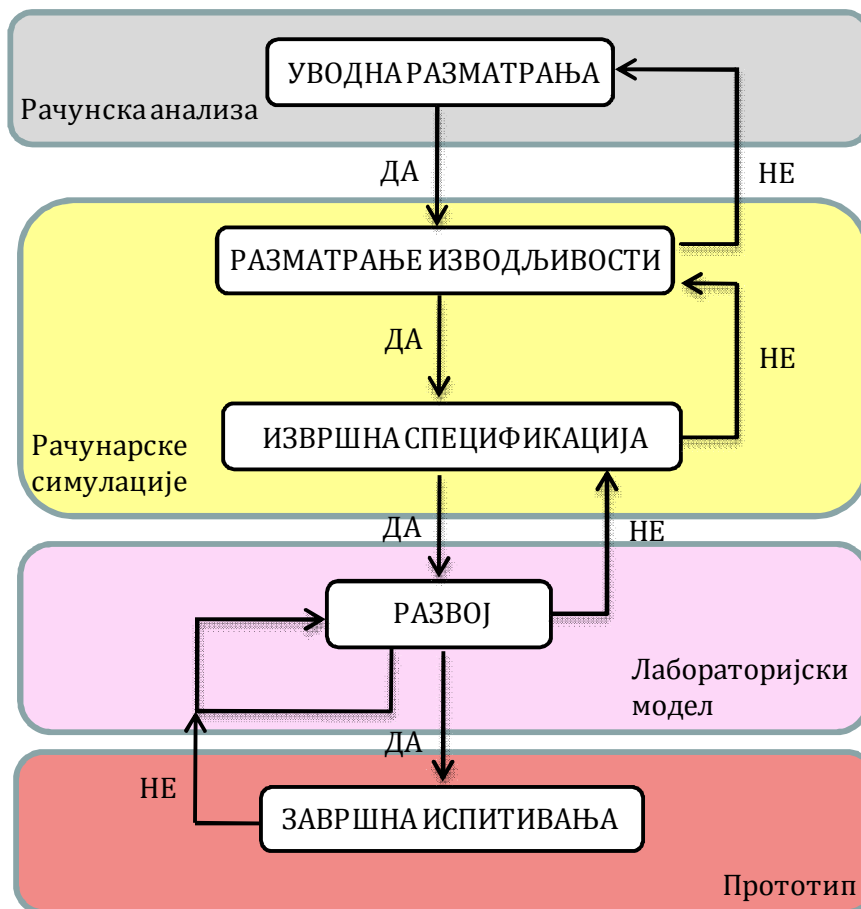
Осим развоја, емулације омогућавају исцрпно испитивање, односно аутоматизацију тог процеса и предосвједочење у складу са задатим стандардима, како је то већ наведено. Управо је ово можда и најмјерљивија добит примјене Склопа у петљи.

- Прототип. Завршна испитивања је потребно извршити на прототипу. У тој фази постојаће јасна слика о проблемима које се очекују, као и о критичним радним тачкама.

На основу предочених алата, може се утврдити неколико сценарија, односно алгоритама развоја, испитивања и овјере управљачких склопова енергетске електронике.

## 6.1 АЛГОРИТМИ РАЗВОЈА

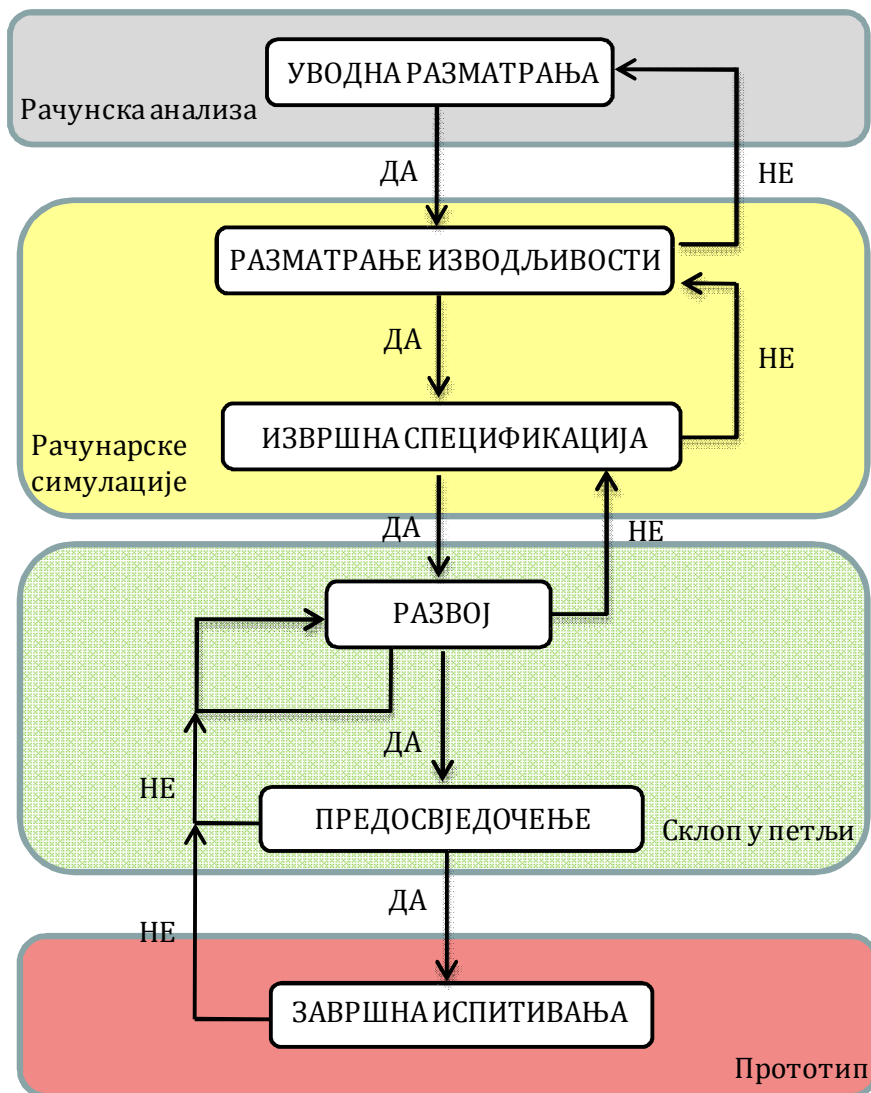
На слици 6.1. дат је алгоритам уобичајеног развоја и овјере једног управљачког склопа енергетске електронике.



Слика 6.1: Алгоритам уобичајеног развоја (без Склопа у петљи)

Кључну улогу у извршењу овог алгоритма има корак развоја који се одвија на лабораторијском моделу (поглавље 1.3.). Главни недостаци примјене таквог приступа су веома ограничен број испитаних радних тачака и дуге временске константе унутрашње петље развоја.

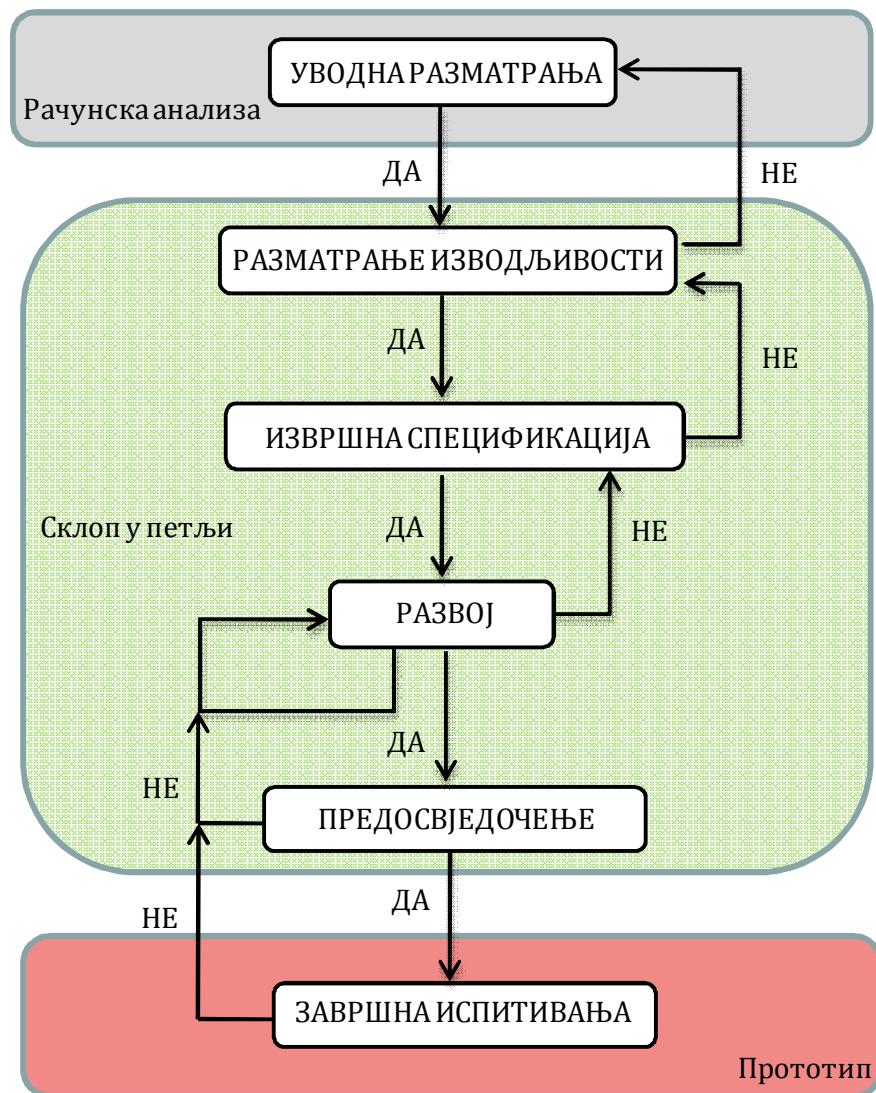
Употреба предложеног Склопа у петљи омогућава алгоритам са Сл. 6.2. Овдје се корак развоја, испитивања и предосвједочења развијају у оквиру истог окружења – Склопа у петљи.



Слика 6.2: Алгоритам развоја заснован на Склопу у петљи

Временске константе су веома кратке, док је покривање радних тачака од значаја готово потпуно. Зато је овај алгоритам много дјелотворнији од претходног.

Уколико није потрбан додатан напор да би се испитивани управљачки склоп (контролер) повезао са емулатором, тј. ако су окружења (interface-и) подобни један другом (compatible), алгоритам са слике 6.2 се може измијенити на веома занимљив начин (Слика 6.3).



Слика 6.3: Варијација алгорита заснованог на Склопу у петљи

Овај алгоритам користи једноставну чињеницу да емулатор обједињује једноставност software-а са функционалношћу hardware-а, па се студија изводљивости и извршна спецификација могу урадити непосредно уз помоћ Склопа у петљи, изостављајући тако корак симулација. Предност оваквог приступа је што нема јасног разграничења са кораком развоја, односно што се највећи дио пројекта одвија у истом окружењу.

Могуће је успоставити још много разних сценарија прилагођених околностима и потребама датог пројекта. Сви алгоритми се заснивају на кључним корацима подробно описаним у глави 5 узимајући предности и недостатке појединих поступака који су овдје објашњени.

## 7 ЗАКЉУЧЦИ

При развоју управљачких склопова (регулатора) енергетске електронике јављају се два опречна захтјева: с једне стране захтјев за исцрпним испитивањем, идеално у свим мјеродавним радним тачкама, а с друге стране се поставља ограничено трајање развоја које намећу строги рокови и излазак на тржиште. Задатак да се помире ови опречни захтјеви је веома тешко, а врло често и немогуће испунити уобичајеним поступцима, тј. развојем који се искључиво ослања на испитивања у високонапонској лабораторији.

Примјена технологије Склопа у петљи (Hardware – In – the – Loop), значајно повећава могућности развоја управљачких склопова енергетске електронике. Зато је први циљ овога рада био опис развоја који се заснива на примјени HIL-а. Да би се постигла вјеродостојна и дјелотворна емулација датог енергетског склопа, потребно је примијенити посебан начин моделовања, односно посебне алгоритме који су прилагођени за извршење у стварном времену. У том смислу дат је преглед најзначајнијих приступа који владају у научној грађи. Имајући у виду да је за испитивање склопова енергетске електронике потребно постићи веома високу разлучивост емулације, односно мало свеукупно кашњење реда  $1\mu\text{s}$  или мање, у предложеном Склопу у петљи је изабрано моделовање засновано на понашању емулираног система (behavior mode simulation). Рјешавање нелинеарности које проистичу из дискретног рада прекидача се врши уз помоћ тзв, коначног аутомата гдје се унапријед одреде могућа стања (топологије) датог кола, као и једнозначни



услови прелаза, а затим се свака настала топологија рјешава у простору стања (state space). Само извршење емулације се одвија на посебно скројеном процесору.

Једно од најважнијих питања које се поставља јесте вјеродостојност предложеног емулатора. Наиме, да би се уопште могло говорити о примјени Склопа у петљи као окоснице развоја управљачких склопова енергетске електронике, мора се утврдити поузданост емулација. У том циљу, извршено је поређење са резултатима симулација (ван тока стварног времена) – Matlab (Simulink)-а, као и са резултатима три различита стварна погона. При поређењу резултата са *Simulink*-ом, показано је изузетно слагање с резултатима добијеним емулацијом, при чему је уочено да *Simulink* у циљу детаљног рјешавања симулације у неким случајевима уноси нумеричке осцилације које не постоје у стварности. Предложени Склоп у петљи с друге стране вјерно одсликава физичку стварност оног дијела система који је моделован. Резултати добијени у стварним погонима такође показују висок степен слагања са резултатима емулација. Могу се примијетити веома мала одступања која су посљедица паразитних ефеката прекидача, а нису укључена у моделе предложеног Склопа у петљи. Одступања настају и због шума при мјерењу резултата.

У циљу потврде вјеродостојности, посебан нагласак је стављен на погон синхроне машине са сталним магнетима и редним претварачем повезаним у звјездиште, пошто је такав склоп кориштен и за развој алгоритма повезивања синхроне машине на круту мрежу. И у овом случају потврђено је слагање резултата са резултатима малог огледног погона. Осим тога, овдје се јасно видјела једна од кључних предности кориштења HIL-а у односу на распрострањене мале огледне (аналогне) моделе. Наиме, унутрашње особине система као што су мало пригушење (услед мале статорске отпорности) и велик момент инерције не могу бити истовремено скалирани на малом огледном погону, док у случају емулатора то не представља никакав проблем. Зато је управо употребом предложеног склопа у петљи било заиста могуће провјерити и потврдити закон управљања за случај погона вјетроелектране велике снаге.

Други значајан, условно речено теоријски допринос овог рада како је већ наглашено, био је развој алгоритма за повезивање синхроног генератора са сталним магнетима на круту мрежу. Пошто се ради о сложену погону велике снаге, ово је била одлична прилика да се опишу и прикажу главни кораци предложеног поступка развоја и испитивања управљачких склопова, односно да се на конкретном примјеру представе индустријски и теоријски допринос. Развој

управљачког алгорита за повезивање генератора на електричну мрежу је проведени кроз три главна корака која чине окосницу развоја заснованог на предложеном склопу у петљи: Рачунска анализа, Разматрање изводљивости, Развој - испитивање и провјера. У првом кораку изведене су теоријске поставке засноване на закону пригушења прилагођеном за процес синхронизације. У другом кораку су извршене симулације у *Matlab*-у да би се утврдиле могућности примјене и оквири. Пошто је напон редног претварача ограничен на 0,2 [p.j.], јасно су одређене границе почетног угла снаге и почетне брзине генератора у којима је синхронизација могућа. У трећем кораку су извршене исцрпне емулације за улазне механичке моменте у опсегу [0,2 - 1] [p.j.]. Провјерен је одзив у граничним случајевима, као и унутар дозвољених граница. Резултати су потврдили могућност синхронизације. Осим тога, границе утврђене симулацијама у *Matlab*-у су на основу резултата емулација нешто проширене. У циљу стварања свеобухватне слике, извршени су даљи огледи у близини граничне области, као и дубоко ван граница. У првом случају је уочено да би синхронизација била могућа уз веома бурани прелазни процес (велике осцилације напона једносмјерног кола и струја), што би било недопустиво. У другом случају јасно је показано да ван предвиђених граница синхронизација није могућа.

Коначно, дато је неколико сценарија, односно алгоритама развоја и овјере управљачких склопова енергетске електронике који се заснивају на примјени предложеног склопа у петљи. Описана три корака са *HIL*-ом као стожером представљају основ свих наведених алгоритама. Примјена емулација отвара још једну изузетно корисну и значајну могућност, а то је аутоматско испитивање.

Аутоматизација тестирања омогућава дефинисање произвољног броја радних тачака у којима се врши испитивање, укључујући ту и радне тачке које би било изузетно тешко или готово немогуће постићи у стварном погону. При том се читав поступак одвија без активног учешћа испитивача. Унапријед се дефинишу радне тачке и услови прелаза у програмском коду који се затим извршава.

Описана аутоматизација испитивања даље води ка процесу предосвједочења (*pre-certification*). Наиме, чињеница да се унапријед могу задати критеријуми које испитивани склоп треба испунити даје могућност за покретање веома исцрпног, готово неограниченог броја најразличитијих аутоматских тестова који покривају огроман број радних тачака. Исход овог процеса даје одговор да ли испитивани управљачки склоп испуњава постављене критеријуме. Ако се за критеријуме узму прописани стандарди, онда је овако описан процес, заправо поступак

предосвједочења који је до сада било могуће вршити само у software-ској индустрији. Захваљујући предложеној HiL технологији, pre-certification по први пут налази примјену у развоју и испитивању software-а енергетске електронике.

Када се говори даљим побољшањима предложеног поступка развоја, ту би прије свега требало обратити пажњу на потпун поступак аутоматизације, тј. заокружен поступак предосвједочења У погледу даљег развоја теоријског дијела, тј. побољшања закона управљања за прикључење СГСМ, могао би се примијенити другачији алгоритам синхронизације и упоредити са законом пригушења. Овај развој би се даље вршио кроз унапријеђен поступак испитивања заснованог на Склопу у петљи.

## 8 ПРИЛОЗИ

### Прилог 8.1: дио програмског исписа који описује аутомат стања (state machine) једнофазног инвертора

Ознаком GDS означено је стање окидачких сигнала (Gate Drive Signals) које управљачка јединица (контролер) шаље на прекидаче. Ово дакле могу бити произвољне вриједности. У зависности од GDS-а, али и одговарајућих струја и напона, одређује се нова топологија, односно ново стање (ознака: CNS) једнофазног инвертора.

```

Gate drive input
GDS=8*S1+4*S2+2*S3+S4; % GDS input from the modulator
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
% The state machine
switch GDS
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case 0 % GDS

switch y_mem.CNS
case 0 % OFF
    if y_mem.uDB1>y_mem.uDB2
        CNS=1; A=A_CNS1;
    elseif y_mem.uDB1<-y_mem.uDB2
        CNS=2; A=A_CNS2;
    else
        CNS=0; A=A_CNS0;
    end
case 1 % DB+
    if y_mem.iDB1<0 && y_mem.GDS==GDS
        CNS=0; A=A_CNS0;
    elseif y_mem.iDB1<0 && y_mem.GDS~=GDS
        CNS=2; A=A_CNS2;
    elseif y_mem.uDB2<0
        CNS=3; A=A_CNS3;
    else
        CNS=1; A=A_CNS1;
    end
case {2,4} % DB-

    if y_mem.iDB1>0 && y_mem.GDS==GDS
        CNS=0; A=A_CNS0;
    elseif y_mem.iDB1>0 && y_mem.GDS~=GDS
        CNS=1; A=A_CNS1;
    elseif y_mem.uDB2<0
        CNS=3; A=A_CNS3;
    else
        CNS=2; A=A_CNS2;
    end
case 3 % SC
    if y_mem.iDB1>y_mem.iDB2
        CNS=1; A=A_CNS1;

```

```

elseif y_mem.iDB1<y_mem.iDB2
    CNS=2; A=A_CNS2;
else
    CNS=3; A=A_CNS3;
end
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case {1,8} % GDS

switch y_mem.CNS
case 0 % OFF
    if y_mem.uDB1>y_mem.uDB2
        CNS=1; A=A_CNS1;
    elseif y_mem.uDB1<0
        CNS=4; A=A_CNS4;
    else
        CNS=0; A=A_CNS0;
    end
case 1 % DB+
    if y_mem.iDB1<0 && y_mem.GDS==GDS
        CNS=0; A=A_CNS0;
    elseif y_mem.iDB1<0 && y_mem.GDS~=GDS
        CNS=4; A=A_CNS4;
    elseif y_mem.uDB2<0
        CNS=3; A=A_CNS3;
    else
        CNS=1; A=A_CNS1;
    end
case {4,2} % ZV
    if y_mem.iDB1>0 && y_mem.GDS==GDS
        CNS=0; A=A_CNS0;
    elseif y_mem.iDB1>0 && y_mem.GDS~=GDS
        CNS=1; A=A_CNS1;
    elseif y_mem.uDB2<0
        CNS=3; A=A_CNS3;
    else
        CNS=4; A=A_CNS4;
    end
case 3 % SC
    if y_mem.iDB1>y_mem.iDB2
        CNS=1; A=A_CNS1;
    elseif y_mem.iDB1<0
        CNS=4; A=A_CNS4;
    else
        CNS=3; A=A_CNS3;
    end
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case {2,4} % GDS

switch y_mem.CNS
case 0 % OFF
    if y_mem.uDB1>0
        CNS=4; A=A_CNS4;
    elseif y_mem.uDB1<y_mem.uDB2
        CNS=2; A=A_CNS2;
    else
        CNS=0; A=A_CNS0;

```

```

end
case {4,1} % ZV
if y_mem.iDB1<0 && y_mem.GDS==GDS
    CNS=0; A=A_CNS0;
elseif y_mem.iDB1<0 && y_mem.GDS~=GDS
    CNS=2; A=A_CNS2;
elseif y_mem.uDB2<0
    CNS=3; A=A_CNS3;
else
    CNS=4; A=A_CNS4;
end
case 2 % DB-
if y_mem.iDB1>0 && y_mem.GDS==GDS
    CNS=0; A=A_CNS0;
elseif y_mem.iDB1>0 && y_mem.GDS~=GDS
    CNS=4; A=A_CNS4;
elseif y_mem.uDB2<0
    CNS=3; A=A_CNS3;
else
    CNS=2; A=A_CNS2;
end
case 3 % SC
if y_mem.iDB1>0
    CNS=4; A=A_CNS4;
elseif y_mem.iDB1<y_mem.iDB2
    CNS=2; A=A_CNS2;
else
    CNS=3; A=A_CNS3;
end
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%% case {5,10}
% GDS
    CNS=4; A=A_CNS4;
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case 6 % GDS

switch y_mem.CNS
case {0,1,2,4}
if y_mem.uDB2<0
    CNS=3; A=A_CNS3;
else
    CNS=2; A=A_CNS2;
end
case 3
if y_mem.iDB1<0
    CNS=2; A=A_CNS2;
else
    CNS=3; A=A_CNS3;
end
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case 9 % GDS
switch y_mem.CNS
case {0,1,2,4}
if y_mem.uDB2<0
    CNS=3; A=A_CNS3;
else
    CNS=1; A=A_CNS1;

```

```

end
case 3
if y_mem.iDB1>0
    CNS=1; A=A_CNS1;
else
    CNS=3; A=A_CNS3;
end
end
end
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
case {3,7,11,12,13,14,15} % GDS
    CNS=3; A=A_CNS3;
end
% End of state machine
    
```

**Прилог 8.2: Базне величине и нормализација**

- Основне величине

$$U_b=U_{l,l}= 4000 \text{ V}, I_B=\sqrt{3}I_f = \sqrt{3} \cdot 326,78 = 566 \text{ A}, \omega_b=\omega_s = 2 \cdot 12,5 \cdot \pi = 78,54 \text{ rad/s}$$

- Изведене величине

$$\Psi_b=U_b/\omega_b = 50,929 \text{ Wb}, M_b=p \cdot U_b I_b/\omega_b = 864782 \text{ Nm}$$

- Нормализација (апсолутне вриједности параметара дате су у Табели 4.3)

$$r_s = \frac{R_s}{Z_b} = 3,82 \cdot 10^{-3} \text{ [p.j.]}, x_s = \frac{L_s \cdot \omega_b}{Z_b} = 0,61 \text{ [p.j.]}, \psi = \frac{\Psi}{\Psi_b} = 0,8245 \text{ [p.j.]},$$

$$\tau_{el} = \frac{x_s}{\omega_b} = 7,8 \text{ ms}, \quad \tau_m = \frac{J \cdot \omega_b}{p \cdot M_b} \text{ [p.j.]}$$

**Прилог 8.3: Једначине које описују посматрани синхрони генератор са сталним магнетима (СГСМ)**

- A) Модел у апсолутним јединицама:

$$L_s \frac{di_d}{dt} = -R_s \cdot i_d + L_s \cdot \omega_g \cdot i_q + u_d$$

$$L_s \frac{di_q}{dt} = -R_s \cdot i_q - L_s \cdot \omega_g \cdot i_d - \Psi \cdot \omega_g + u_q$$

$$J \frac{d\omega_g}{dt} = p \cdot \Psi \cdot i_q - m_m$$

$$\frac{d\theta}{dt} = \omega_g - \omega_m$$

- B) Модел у сведеним јединицама:

$$\tau_{el} \frac{di_d}{dt} = -r_s \cdot i_d + x_s \cdot i_q \cdot n + u_d$$

$$\tau_{el} \frac{di_q}{dt} = -r_s \cdot i_q - x_s \cdot i_d \cdot n - \psi \cdot n + u_q$$

$$\tau_m \frac{dn}{dt} = \psi \cdot i_q - m_m$$

$$\frac{d\theta}{dt} = \omega_b (n - 1)$$

гдје је:  $n = \frac{\omega_s}{\omega_b}$ ,  $1 = \frac{\omega_m}{\omega_b}$

**Прилог 8.4: Распоред ножица на Склопу у петљи HIL400 (уз Сл. 3.9)**

| HIL400/600 Built in IO system |      |  |     |      |                     |      |     |      |     |      |  |
|-------------------------------|------|--|-----|------|---------------------|------|-----|------|-----|------|--|
| 64 PIN AIO Connector          |      |  |     |      | 96PIN DIO Connector |      |     |      |     |      |  |
| A1                            | AO1  |  | C1  | AGND | A1                  | DI1  | B1  | DO1  | C1  | 3V3  |  |
| A2                            | AO2  |  | C2  | AGND | A2                  | DI2  | B2  | DO2  | C2  | 3V3  |  |
| A3                            | AO3  |  | C3  | AGND | A3                  | DI3  | B3  | DO3  | C3  | 3V3  |  |
| A4                            | AO4  |  | C4  | AGND | A4                  | DI4  | B4  | DO4  | C4  | 3V3  |  |
| A5                            | AO5  |  | C5  | AGND | A5                  | DI5  | B5  | DO5  | C5  | 3V3  |  |
| A6                            | AO6  |  | C6  | AGND | A6                  | DI6  | B6  | DO6  | C6  | DGND |  |
| A7                            | AO7  |  | C7  | AGND | A7                  | DI7  | B7  | DO7  | C7  | DGND |  |
| A8                            | AO8  |  | C8  | AGND | A8                  | DI8  | B8  | DO8  | C8  | DGND |  |
| A9                            | AO9  |  | C9  | AGND | A9                  | DI9  | B9  | DO9  | C9  | DGND |  |
| A10                           | AO10 |  | C10 | AGND | A10                 | DI10 | B10 | DO10 | C10 | DGND |  |
| A11                           | AO11 |  | C11 | AGND | A11                 | DI11 | B11 | DO11 | C11 | DGND |  |
| A12                           | AO12 |  | C12 | AGND | A12                 | DI12 | B12 | DO12 | C12 | DGND |  |
| A13                           | AO13 |  | C13 | AGND | A13                 | DI13 | B13 | DO13 | C13 | DGND |  |
| A14                           | AO14 |  | C14 | AGND | A14                 | DI14 | B14 | DO14 | C14 | DGND |  |
| A15                           | AO15 |  | C15 | AGND | A15                 | DI15 | B15 | DO15 | C15 | DGND |  |
| A16                           | AO16 |  | C16 | AGND | A16                 | DI16 | B16 | DO16 | C16 | DGND |  |
| A17                           | +12V |  | C17 | AGND | A17                 | DI17 | B17 | DO17 | C17 | DGND |  |
| A18                           | +12V |  | C18 | AGND | A18                 | DI18 | B18 | DO18 | C18 | DGND |  |
| A19                           | -12V |  | C19 | AGND | A19                 | DI19 | B19 | DO19 | C19 | DGND |  |
| A20                           | -12V |  | C20 | AGND | A20                 | DI20 | B20 | DO20 | C20 | DGND |  |
| A21                           | +5V  |  | C21 | AGND | A21                 | DI21 | B21 | DO21 | C21 | DGND |  |
| A22                           | +5V  |  | C22 | AGND | A22                 | DI22 | B22 | DO22 | C22 | DGND |  |
| A23                           | -5V  |  | C23 | AGND | A23                 | DI23 | B23 | DO23 | C23 | DGND |  |
| A24                           | -5V  |  | C24 | AGND | A24                 | DI24 | B24 | DO24 | C24 | DGND |  |
| A25                           | A11  |  | C25 | AGND | A25                 | DI25 | B25 | DO25 | C25 | DGND |  |
| A26                           | A12  |  | C26 | AGND | A26                 | DI26 | B26 | DO26 | C26 | DGND |  |
| A27                           | A13  |  | C27 | AGND | A27                 | DI27 | B27 | DO27 | C27 | DGND |  |
| A28                           | A14  |  | C28 | AGND | A28                 | DI28 | B28 | DO28 | C28 | 5V   |  |
| A29                           | A15  |  | C29 | AGND | A29                 | DI29 | B29 | DO29 | C29 | 5V   |  |
| A30                           | A16  |  | C30 | AGND | A30                 | DI30 | B30 | DO30 | C30 | 5V   |  |
| A31                           | A17  |  | C31 | AGND | A31                 | DI31 | B31 | DO31 | C31 | 5V   |  |
| A32                           | A18  |  | C32 | AGND | A32                 | DI32 | B32 | DO32 | C32 | 5V   |  |

**Прилог 8.5: Распоред ножица на прилагодној плочици HIL400 - dS**

1104

Аналогни излази из HIL400

| HIL400  |     | dSpace 1104 |       |     |       | спољни BNCs |
|---------|-----|-------------|-------|-----|-------|-------------|
| AIO_CON |     | P1A         |       | P1B |       |             |
| A1      | AO1 | 50          | ADCH1 |     |       |             |
| A2      | AO2 |             |       | 50  | ADCH2 |             |
| A3      | AO3 | 33          | ADCH3 |     |       |             |
| A4      | AO4 |             |       | 33  | ADCH4 |             |
| A5      | AO5 | 16          | ADCH5 |     |       |             |



|     |      |    |       |    |       |        |
|-----|------|----|-------|----|-------|--------|
| A6  | AO6  |    |       | 16 | ADCH6 |        |
| A7  | AO7  | 48 | ADCH7 |    |       |        |
| A8  | AO8  |    |       | 48 | ADCH8 |        |
| A9  | AO9  |    |       |    |       | BNCO9  |
| A10 | AO10 |    |       |    |       | BNCO10 |
| A11 | AO11 |    |       |    |       | BNCO11 |
| A12 | AO12 |    |       |    |       | BNCO12 |
| A13 | AO13 |    |       |    |       |        |
| A14 | AO14 |    |       |    |       |        |
| A15 | AO15 |    |       |    |       |        |
| A16 | AO16 |    |       |    |       |        |

**Аналогни улази у HIL400**

| HIL400  |     | dSpace 1104 |       |     |       |
|---------|-----|-------------|-------|-----|-------|
| AIO_CON |     | P1A         |       | P1B |       |
| A25     | AI1 | 31          | DACH1 |     |       |
| A26     | AI2 |             |       | 31  | DACH2 |
| A27     | AI3 | 14          | DACH3 |     |       |
| A28     | AI4 |             |       | 14  | DACH4 |
| A29     | AI5 | 46          | DACH5 |     |       |
| A30     | AI6 |             |       | 46  | DACH6 |
| A31     | AI7 | 29          | DACH7 |     |       |
| A32     | AI8 |             |       | 29  | DACH8 |

**Дигитални улази у HIL400**

| HIL400  |      | dSpace 1104 |       |     |        |
|---------|------|-------------|-------|-----|--------|
| DIO_CON |      | P1A         |       | P1B |        |
| A1      | DI1  | 6           | SPWM1 |     |        |
| A2      | DI2  | 22          | SPWM2 |     |        |
| A3      | DI3  | 38          | SPWM3 |     |        |
| A4      | DI4  | 5           | SPWM4 |     |        |
| A5      | DI5  | 21          | SPWM5 |     |        |
| A6      | DI6  | 37          | SPWM6 |     |        |
| A7      | DI7  |             |       |     |        |
| A8      | DI8  |             |       |     |        |
| A9      | DI9  |             |       |     |        |
| A10     | DI10 |             |       |     |        |
| A11     | DI11 |             |       |     |        |
| A12     | DI12 | 12          | IO0   |     |        |
| A13     | DI13 | 44          | IO4   |     |        |
| A14     | DI14 | 27          | IO8   |     |        |
| A15     | DI15 | 10          | IO12  |     |        |
| A16     | DI16 | 42          | IO16  |     |        |
| A17     | DI17 |             |       | 6   | SPWM7  |
| A18     | DI18 |             |       | 22  | SPWM8  |
| A19     | DI19 |             |       | 38  | SPWM9  |
| A20     | DI20 |             |       |     |        |
| A21     | DI21 |             |       | 21  | ST2PWM |
| A22     | DI22 |             |       |     |        |
| A23     | DI23 |             |       |     |        |
| A24     | DI24 |             |       |     |        |
| A25     | DI25 |             |       |     |        |
| A26     | DI26 |             |       |     |        |
| A27     | DI27 |             |       |     |        |

|     |      |  |  |    |      |
|-----|------|--|--|----|------|
| A28 | DI28 |  |  | 12 | IO1  |
| A29 | DI29 |  |  | 44 | IO5  |
| A30 | DI30 |  |  | 27 | IO9  |
| A31 | DI31 |  |  | 10 | IO13 |
| A32 | DI32 |  |  | 42 | IO17 |

**Дигитални излази из HIL400**

| HIL400  |      | dSpace 1104 |                              |     |                              |
|---------|------|-------------|------------------------------|-----|------------------------------|
| DIO_CON |      | P1A         |                              | P1B |                              |
| B1      | DO1  | 41          | PHI0(1)                      |     |                              |
| B2      | DO2  | 24          | PHI90(1)                     |     |                              |
| B3      | DO3  | 8           | $\overline{\text{PHI0(1)}}$  |     |                              |
| B4      | DO4  | 40          | $\overline{\text{PHI90(1)}}$ |     |                              |
| B5      | DO5  | 7           | $\overline{\text{IDX(1)}}$   |     |                              |
| B6      | DO6  | 23          | $\overline{\text{IDX(1)}}$   |     |                              |
| B7      | DO7  | 20          | SCAP1                        |     |                              |
| B8      | DO8  | 36          | SCAP2                        |     |                              |
| B9      | DO9  | 3           | SCAP3                        |     |                              |
| B10     | DO10 | 19          | SCAP4                        |     |                              |
| B11     | DO11 |             |                              |     |                              |
| B12     | DO12 | 28          | IO2                          |     |                              |
| B13     | DO13 | 11          | IO6                          |     |                              |
| B14     | DO14 | 43          | IO10                         |     |                              |
| B15     | DO15 | 26          | IO14                         |     |                              |
| B16     | DO16 | 9           | IO18                         |     |                              |
| B17     | DO17 |             |                              | 41  | PHI0(2)                      |
| B18     | DO18 |             |                              | 24  | PHI90(2)                     |
| B19     | DO19 |             |                              | 8   | $\overline{\text{PHI0(2)}}$  |
| B20     | DO20 |             |                              | 40  | $\overline{\text{PHI90(2)}}$ |
| B21     | DO21 |             |                              | 7   | $\overline{\text{IDX(2)}}$   |
| B22     | DO22 |             |                              | 23  | $\overline{\text{IDX(2)}}$   |
| B23     | DO23 |             |                              |     |                              |
| B24     | DO24 |             |                              |     |                              |
| B25     | DO25 |             |                              |     |                              |
| B26     | DO26 |             |                              |     |                              |
| B27     | DO27 |             |                              |     |                              |
| B28     | DO28 |             |                              | 28  | IO3                          |
| B29     | DO29 |             |                              | 11  | IO7                          |
| B30     | DO30 |             |                              | 43  | IO11                         |
| B31     | DO31 |             |                              | 26  | IO15                         |
| B32     | DO32 |             |                              | 9   | IO19                         |

**Спољњи конектори**

|                           | external connections | dSpace 1104 |       |     |  |
|---------------------------|----------------------|-------------|-------|-----|--|
|                           |                      | P1A         |       | P1B |  |
| PWM <sub>Ex</sub><br>fCON | 1 (DGND)             |             |       |     |  |
|                           | 2                    | 6           | SPWM1 |     |  |
|                           | 3                    | 22          | SPWM2 |     |  |
|                           | 4                    | 38          | SPWM3 |     |  |
|                           | 5                    | 5           | SPWM4 |     |  |
|                           | 6                    | 21          | SPWM5 |     |  |

|                     |           |     |                              |    |                              |
|---------------------|-----------|-----|------------------------------|----|------------------------------|
|                     | 7         | 37  | SPWM6                        |    |                              |
|                     | 8 (DGND)  |     |                              |    |                              |
|                     | 9 (DGND)  |     |                              |    |                              |
|                     | 10        |     |                              | 6  | SPWM7                        |
|                     | 11        |     |                              | 22 | SPWM8                        |
|                     | 12        |     |                              | 38 | SPWM9                        |
|                     | 13        |     |                              | 5  | ST1PWM                       |
|                     | 14        |     |                              | 21 | ST2PWM                       |
|                     | 15        |     |                              | 37 | ST3PWM                       |
| 16 (DGND)           |           |     |                              |    |                              |
| CAP & SPI_extCON    | 1 (DGND)  |     |                              |    |                              |
|                     | 2         | 20  | SCAP1                        |    |                              |
|                     | 3         | 36  | SCAP2                        |    |                              |
|                     | 4         | 3   | SCAP3                        |    |                              |
|                     | 5         | 19  | SCAP4                        |    |                              |
|                     | 6         |     |                              | 20 | SSCLK                        |
|                     | 7         |     |                              | 36 | SSSTE                        |
|                     | 8         |     |                              | 3  | SSIMO                        |
|                     | 9         |     |                              | 19 | SSOMI                        |
|                     | 10 (DGND) |     |                              |    |                              |
| ENCODER<br>1_extCON | 1 (DGND)  |     |                              |    |                              |
|                     | 2         | 41  | PHI0(1)                      |    |                              |
|                     | 3         | 24  | PHI90(1)                     |    |                              |
|                     | 4         | 8   | $\overline{\text{PHI0(1)}}$  |    |                              |
|                     | 5         | 40  | $\overline{\text{PHI90(1)}}$ |    |                              |
|                     | 6         | 7   | IDX(1)                       |    |                              |
|                     | 7         | 23  | $\overline{\text{IDX(1)}}$   |    |                              |
|                     | 8 (DGND)  |     |                              |    |                              |
| ENCODER<br>2_extCON | 1 (DGND)  |     |                              |    |                              |
|                     | 2         |     |                              | 41 | PHI0(2)                      |
|                     | 3         |     |                              | 24 | PHI90(2)                     |
|                     | 4         |     |                              | 8  | $\overline{\text{PHI0(2)}}$  |
|                     | 5         |     |                              | 40 | $\overline{\text{PHI90(2)}}$ |
|                     | 6         |     |                              | 7  | IDX(2)                       |
|                     | 7         |     |                              | 23 | $\overline{\text{IDX(2)}}$   |
|                     | 8 (DGND)  |     |                              |    |                              |
| DIG IO_extCON       | 1 (DGND)  |     |                              |    |                              |
|                     | 2         | 12  | IO0                          |    |                              |
|                     | 3         | 44  | IO4                          |    |                              |
|                     | 4         | 27  | IO8                          |    |                              |
|                     | 5         | 10  | IO12                         |    |                              |
|                     | 6         | 42  | IO16                         |    |                              |
|                     | 7         |     |                              | 12 | IO1                          |
|                     | 8         |     |                              | 44 | IO5                          |
|                     | 9         |     |                              | 27 | IO9                          |
|                     | 10        |     |                              | 10 | IO13                         |
|                     | 11        |     |                              | 42 | IO17                         |
|                     | 12 (DGND) |     |                              |    |                              |
|                     | 13 (DGND) |     |                              |    |                              |
|                     | 14        | 28  | IO2                          |    |                              |
| 15                  | 11        | IO6 |                              |    |                              |

|  |           |    |      |    |      |
|--|-----------|----|------|----|------|
|  | 16        | 43 | I010 |    |      |
|  | 17        | 26 | I014 |    |      |
|  | 18        | 9  | I018 |    |      |
|  | 19        |    |      | 28 | I03  |
|  | 20        |    |      | 11 | I07  |
|  | 21        |    |      | 43 | I011 |
|  | 22        |    |      | 26 | I015 |
|  | 23        |    |      | 9  | I019 |
|  | 24 (DGND) |    |      |    |      |

### Прилог 8.6: Програмски испис за одређивање граница синхронизације

```

%% Priprema

clc
close all
clear all

%% Parametri

a = 38.7; % Pojacanje dobijeno linearizacijom
Psi = 0.8245;% % Fluks masine
x_s = 0.607765; % Reaktansa statora
tau_m = 11.4664; % Inercija rotora

w_s = 12.5*2*pi; % Kruzna ucestanost mreze

Ugr = 0.2; % Ogranichenje napona rednog pretvaraca
np=0.95; % pocetna brzina generatora u trenu
prikljucenja
trajanje=6;
T=1/1000;
%% Izvrsni kod

m_m_array = 0.1:0.01:1; % Opseg momenta 0.1 - 1
th_0_array = (-180:1:180) * pi/180; % Opseg ugla snage -180 do 180

i=0;

for m_m = m_m_array

    i=i+1;

    th_ust=asin(x_s/Psi*m_m);

    j=0;

    for th_0 = th_0_array

        j=j+1;

n(1)=np;
th(1)=th_0;
Usp_r(1)=-a/2*n(1)*(n(1)-1)*sqrt(1+Psi^2*n(1)^2-
2*Psi*n(1)*cos(th(1)))/(sin(th(1)/2)+eps);

```

```

    if Usp_r(1)>Ugr
        Usp_r(1)=Ugr;
    end
    if Usp_r(1)< -Ugr
        Usp_r(1)=-Ugr;
    end

m_el(1)=Psi/x_s*sin(th(1))/n(1)*(1-Usp_r(1)/sqrt(1+Psi^2*n(1)^2-
2*Psi*n(1)*cos(th(1))));

for k=2:trajanje*1/T

    n(k)=n(k-1)+T/tau_m*(m_m-m_el(k-1));
    th(k)=th(k-1)+w_s*T*(n(k)-1);

th(k) = sign(th(k)+pi).*(rem(abs(th(k)+pi),2*pi)-pi);

    Usp_r(k)=-a/2*n(k)*(n(k)-1)*sqrt(1+Psi^2*n(k)^2-
2*Psi*n(k)*cos(th(k)))/(sin(th(k)/2)+eps);
    if Usp_r(k)>Ugr
        Usp_r(k)=Ugr;
    end
    if Usp_r(k)< -Ugr
        Usp_r(k)=-Ugr;
    end

    m_el(k)=Psi/x_s*sin(th(k))/n(k)*(1-Usp_r(k)/sqrt(1+Psi^2*n(k)^2-
2*Psi*n(k)*cos(th(k))));

end

if abs(th(trajanje*1/T)-th_ust)<0.01
    Usp_r_ispis(i,j)=max(abs(Usp_r));
    conv(i,j)=1;
else
    conv(i,j)=0;
    Usp_r_ispis(i,j)=0;
end

end

end

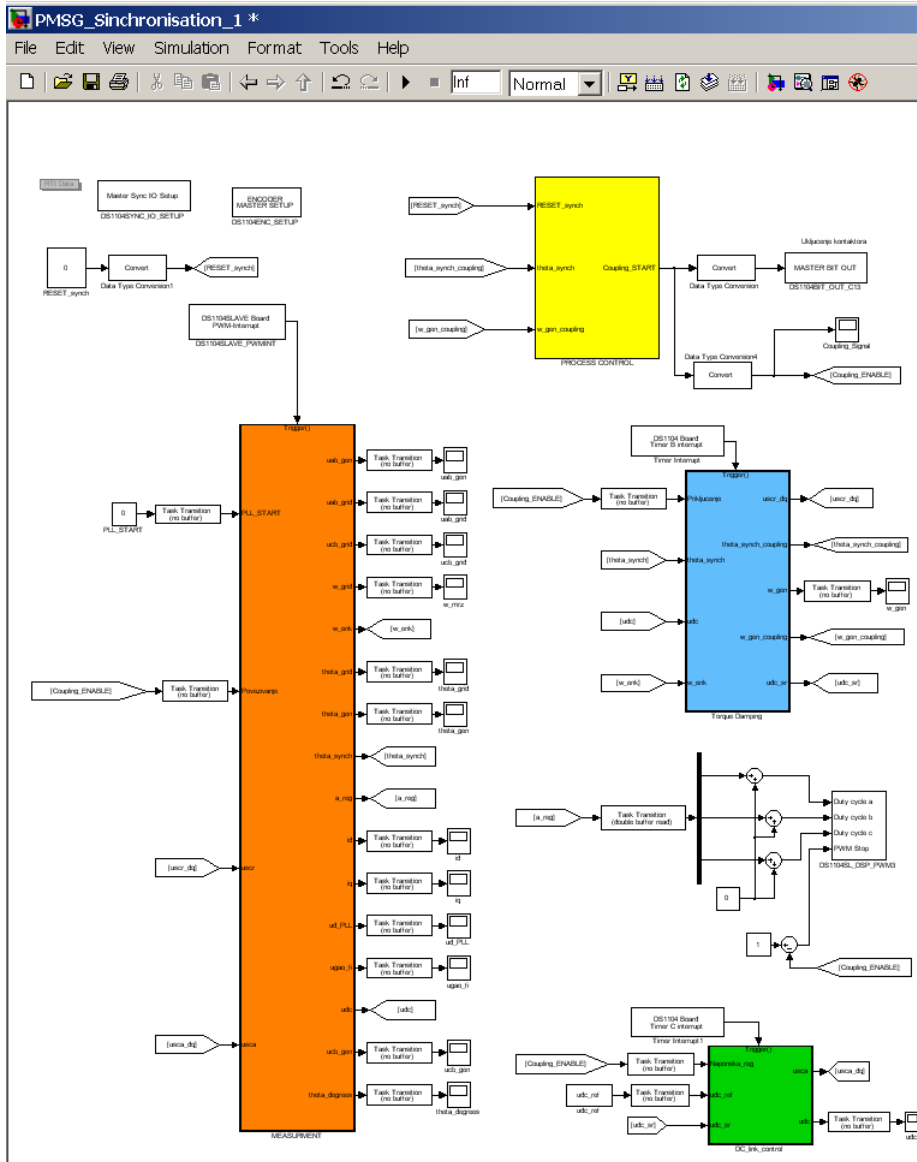
th_0_array_step=th_0_array*180/pi;

mesh(th_0_array_step,m_m_array,conv);

```

## Прилог 8.7: Контролни алгоритам дат у Simulink-у за извршење на dSpace-у dS1104

### Главни прозор





## 9 СПИСАК НАУЧНЕ ГРАЂЕ

- [1] B. K. Bose, *Power Electronics and Motor Drive- Advances and Trends*, Elsevier, Burlington MA, USA, 2006.
- [2] <http://yearbook.enerdata.net/electricity-domestic-consumption-data-by-region.html>
- [3] L. L. Feris, D. Infield, *Renewable Energy in Power Systems*, John Wiley & Sons, Chichester, UK, 2008.
- [4] G. M. Masters, *Renewable and Efficient Electric Power Systems*, John Wiley & Sons, Hoboken, NJ, USA, 2004.
- [5] E. Mariani, S. S. Murthy, *Control of Modern Integrated Power System*, Springer, Singapore, 1997.
- [6] M. G. Simoes, *Renewable Energy Systems – Design and Analyses with Induction Generators*, CRC Press, London, 2004.
- [7] M. H. Rashid, *Power Electronics Handbook*, Academic press, Burlington, USA, 2001.
- [8] N. Mohan, T. M. Undeland, W. P. Robbins, *Power Electronics – Converters Applications and Design*, John Willey & Sons, Singapore, 2003.
- [9] Б. Л. Докић, *Енергетска Електроника – Претварачи и Регулатори*, Електротехнички факултет, Бања Лука, 2000.
- [10] H. Li, M. Steurer, K. L. Shi, S. Woodruff, Da Zhang, " Development of a Unified Design, Test, and Research Platform for Wind Energy Systems Based on Hardware-in-the-Loop Real-Time Simulation", *IEEE Transaction on Industrial Electronics*, vol. 53, no. 4, June 2006, pp. 1144-1151
- [11] M. Matar, R. Iravani, "An FPGA-based Real-Time Digital Simulator for Power Electronics Systems", *International Conference on Power Systems Transients (IPST'07)*, Lyon, France, June 4-7 2007
- [12] K. L. Lian, P. W. Lehn, "Real-Time Simulation of Voltage Source Converters Based on Time Average Method", *IEEE Transaction on Power Systems*, vol. 20, no. 1, February 2005, pp. 110-118,
- [13] J. Paquin, J. Moyon, G. Dumur, V. Lapointe, "Real-time and off-line simulation of a detailed wind farm model connected to a multi-bus network", *In Proc. Electrical Power Conference - EPC*, Montreal, Canada, 2007, pp. 145-152.



- [14] M. L. Owens, "Vannevar Bush, and the differential analyzer: the text and context of an early computer," *Technology and Culture*, Vol. 27, no. 1, Jan. 1986, pp. 63-95.
- [15] М. Векић, "Моделовање прилагодљивих уређаја преноса наизмјеничне струје у условима пропада напона", магистарски рад, Факултет техничких наука, Нови Сад, септембар 2007, ментор: проф. др. Владимир Катић.
- [16] R. Champagne, L.-A. Dessaint, H. Fortin-Blanchette, and G. Sybille, "Analysis and validation of a real-time AC drive simulator," *IEEE Transaction on Power Electronics*, vol. 19, no. 2, March 2004, pp. 336-345.
- [17] C Graf, J. Maas, T. Schulte, J. Weise-Emden, "Real-time HIL-Simulation of Power Electronics ", 34th Annual Conference of the IEEE Industrial Electronics Society (IECON). Orlando, Florida, 10-13 November 2008, pp. 2829 – 2834.
- [18] J. Belanger, V. Lapointe, C. Dufour, L. Schoen, "eMEGAsim: An Open High-Performance Distributed Real-Time Power Grid Simulator. Architecture and Specification," In Proc. International Conference on Power Systems - ICPS, Bangalore, India, 2007, pp.1-6.
- [19] [W. Li, G. Joós, J. Bélanger, "Real-Time Simulation of a Wind Turbine Generator Coupled With a Battery Supercapacitor Energy Storage System", *IEEE Transaction on Industrial Electronics*, vol. 57, no. 4, April 2010, pp. 1137-1145.
- [20] R. Ruelland, G. Gateau, T.A. Meynard, J.-C. Hapiot, "Design of FPGA-based emulator for series multicell converters using co-simulation tools", *IEEE Transaction on Power Electronics*, vol. 18, no. 1, March 2003, pp. 455-463.
- [21] C. Dufour, V. Lapointe, J. Belanger, S. Abourida, "Closed-loop control of virtual FPGA-coded permanent magnet synchronous motor drives using a rapidly prototyped controller", 13th Power Electronics and Motion Control Conference (EPE-PEMC), Poznan, Poland 1-3 September 2008, pp. 1077 - 1083, ISBN 978-1-4244-1741-4.
- [22] J. Bélanger, V. Lapointe, C. Dufour, and L. Schoen, "eMEGAsim: an open high-performance distributed real-time power grid simulator. Architecture and specification," in Proceedings, International Conference on Power Systems, Bangalore, India, Dec. 2007.
- [23] O. Lucia, I. Urriza, L. Barragan, D. Navarro, O. Jimenez, "Real-Time FPGA-Based Hardware-in-the-Loop Simulation Test Bench Applied to Multiple-Output

- Power Converters", IEEE Trans. Ind. Applications, vol. 47, no.2, pp. 853-860, March/April 2011.
- [24] Jin-Hong Jeon; Jong-Yul Kim; Hak-Man Kim; Seul-Ki Kim; Changhee Cho; Jang-Mok Kim; Jong-Bo Ahn; Kee-Young Nam; , "Development of Hardware In-the-Loop Simulation System for Testing Operation and Control Functions of Microgrid," IEEE Transactions on Power Electronics, vol.25, no.12, December 2010, pp.2919-2929
- [25] M. Harakawa, H. Yamasaki, T. Nagano, S. Abourida, C. Dufour, J. Belanger "Real-Time Simulation of a Complete PMSM Drive at 10  $\mu$ s Time Step," in Proc. 5th International Power Electronics Conference (IPEC), Niigata, Japan, 2005, pp.1007-1010.
- [26] V. Dinavahi,"Real-Time Digital Simulation of Switching Power Circuits", PhD thesis, University of Toronto, 2000, advisors: Prof. Richard Bornet and Prof Reza Iravani.
- [27] K. Strunz, "Flexible numerical integration for efficient representation of switching in real time electromagnetic transients Simulation", IEEE Transaction on Power Delivery, vol. 19, no. 3, July 2004, pp. 1276 - 1283.
- [28] K. Strunz, L.R. Linares, J. R. Marti, O. Huet and X. Lombard:"Efficient and accurate representation of asynchronous network structure changing phenomena in digital real time simulators", IEEE Transaction on Power Systems, Vol.15, pp. 586-592, May 2000.
- [29] L.R.Linares and J.R.Marti, "A Resynchronization Algorithm for Topological Changes in Real Time Fast Transients Simulation", Power Systems Computation Conference, Seville, Spain, 2002, Session 32, Paper 2.
- [30] W. Li, G. Joós, and J. Bélanger,"Real-Time Simulation of a Wind Turbine Generator Coupled With a Battery Supercapacitor Energy Storage System", IEEE Transaction on Industrial Electronics, vol. 57, no. 4 April 2010, pp. 1137-1145.
- [31] N. Mohan, et al, "Simulation of Power Electronics and Motion Control Systems-An Overview", Proceedings of the IEEE, Vol. 82, No 8, August 1994, pp. 1287-1392.
- [32] V. J. Thottuvelil, D. Chin, and G. C. Verghese, "Hierarchical Approaches to Modeling High-Power-Factor Ac-Dc Converters," IEEE Trans. Power Electron., vol. 6, April 1991 , pp. 179-187.
- [33] S. Kelkar, "Switching converter electrical design and simulation tools", IEEE Workshop on Computers in Power Electronics, August 1988.
- [34] P. Pejović, D. Maksimovic, "A method for fast time-domain simulation of networks with switches," IEEE Tranaction on Power Electronics, vol. 9, no. 4, July 1994, pp. 449-456.

- [35] B. De Kelper, L. Dessaint, K. Al-Haddad, H. Nakra, "A Comprehensive approach to fixed-step simulation of switched circuits," IEEE Transaction on Power Electronics, vol. 17, no. 2 March 2002, pp. 216-224.
- [36] M. Senesky, G. Eirea, and T. J. Koo," Hybrid Modelling and Control of Power Electronics", Springer, Lecture Notes in Computer Science Volume 2623, 2003, pp 450-465.
- [37] L. A. Barragan, I. Urriza, D. Navarro, J. I. Artigas, J. Acero, and J. M. Burdio, "Comparing simulation alternatives of FPGA-based controllers for switching converters," IEEE International Symposium on Industrial Electronics, 2007, pp. 419-424.
- [38] H. Jin," Behavior-Mode Simulation of Power Electronic Circuits", IEEE Transaction on Power Electronics, vol. 12, no. 3, May 1997, pp. 443-452.
- [39] D. Maksimović, A. Stanković, J. Thottuvelil, G. C. Verghese, "Modeling and Simulation of Power Electronic Converters", Proceedings of the IEEE, Vol. 89, No 6, June 2001, pp. 898-912.
- [40] G. Parma and V. Dinavahi," Real-Time Digital Hardware Simulation of Power Electronics and Drives", IEEE Transaction on Power Delivery, Vol. 22, No. 2, April 2007, pp. 1235-1246.
- [41] S. Hiti, "Modeling and Control of Three-Phase PWM Converters", Dissertation, Virginia Polytechnic Institute and State University, Blacksburg, VA, USA, July 1995, advisor: Prof. Dusan Borojevic
- [42] K. D. T. Ngo, "Topology and analysis in PWM inversion, rectification, and cycloconversion", Ph.D. Dissertation, California Institute of Technology, Pasadena, CA, 1984, advisor: Robert David Middlebrook.
- [43] K. D. T. Ngo, "Low frequency characterization of PWM converters", IEEE Transaction on Power Electronics", vol. PE-1, 1986, pp. 223-230
- [44] S. Hiti and D. Borojevic, "Small-signal modeling and control of three-phase PWM converters", 1994 IEEE IAS Annual Meeting, Conference Rec.1994.
- [45] P. Wood, "Switching Power Converters", Van Nostrand Reinhold Comp, New York, 1981
- [46] J. R. Wood,"Power Conversion in Electrical Networks", Topical Report, Harvard University, 1974
- [47] R. D. Moddlebrook and S. Ćuk, "A general unified approach to modeling switching-converter power stages", International Journal of Electronics, vol. 42, issue 6, 1977, pp. 521-550.

- [48] G. W. Wester and R. D. Middlebrook, "Low-frequency characterization of switched dc-dc converters," IEEE PESC '72, Rec, 1972, pp. 9-20.
- [49] H. Majmudar, "Electromechanical Energy Converters", Allyn and Bacon, Boston 1965.
- [50] R. H. Park, "Two-reaction theory of synchronous machines I and II", AIEE Trans., Vol. 48 and Vol. 52, 1929 i 1933.
- [51] P. Enjeti and S. A. Choudhury, "A new control strategy to improve performance of a PWM ac to dc converter under unbalanced operating conditions," IEEE PESC '91, Rec, 1991, pp. 381-387.
- [52] P. Enjeti and P.D. Ziogas, "Analysis of a static power converters under unbalance", IEEE Transaction on Industrial Electronics, Vol. 37, 1990, pp. 91-93.
- [53] T. Kato, "A systematic approach to synthesis of averaged models for Power Electronics circuits", 1994 Symposium on Power Electronics Circuits, 1994, pp. 108-112.
- [54] A. Campos, G. Joos, P. D. Ziogas and J. F. Lindsay, "Analysis and design of a series voltage unbalance compensator based on a three-phase VSI operating with unbalanced switching functions", IEEE Transaction on power Electronics, Vol. 9. No. 3, 1994, pp. 269-274
- [55] H. K. Fathy, Z. S. Filipi, J. Hagena, J. L. Stein: "Review of Hardware-in-the-Loop Simulation and Its Prospects in the Automotive Area", Modeling and Simulation for Military Applications, Proc. of SPIE Vol. 6228, 62280E, 2006, doi: 10.1117/12.667794
- [56] <http://www.dspace.de> , dSPACE Inc.
- [57] X. Wu, H. Figueroa, A. Monti, "Testing of digital controllers using real-time hardware in the loop simulation," in Proc. 35th Annual IEEE Power Electronics Specialists Conference (PESC), Aachen, Germany, 2004, pp.3622-3627.
- [58] <http://www.opal-rt.com> , Opal-RT Inc.
- [59] <http://www.rtds.com> , RTDS Technology Inc.
- [60] W. Dirk, and M. Kratz, "A real time development platform for next generation of power systems control functions," IEEE Transaction on Industrial Electronics, vol. 57, no. 4, Apr. 2010, pp. 1159-1167
- [61] М. Р. Стојић, Континуални системи аутоматског управљања, Наука, Београд, 1993.
- [62] Н. Челановић, И. Челановић, З. Ивановић, М. Векић, С. Грабић, Д. Мајсторовић, В. Катић, "Моделовање претварача енергетске електронике у реалном

- времену", ФТН Издаваштво, Едиција Техничке науке, Уџбеници, Бр. 292, Нови Сад, 2011
- [63] Chi-Tsong Chen, "Analog and Digital Control System Design: Transfer-Function, State-Space, and Algebraic Methods", Oxford University Press, New York, USA, 2006
- [64] S. Grubic, B. Amlang, W. Schumacher, and A. Wenzel, "A high performance electronic hardware-in-the-loop drive-load-simulation using a linear inverter (linverter)," IEEE Transaction on Industrial Electronics, vol. 57, no. 4, Apr. 2010, pp. 1208-1217.
- [65] D. Majstorović, Z. Pele, A. Kovačević, and Nikola Čelanović, "Computer based emulation of power electronics hardware," in Proc. IEEE ECBS-EERC, Novi Sad, Serbia, September 2009, pp. 56–64.
- [66] Vladan Vučković, "Opšta teorija električnih mašina", Nauka Beograd, 2009
- [67] Chee-Mun Ong, "Dynamic Simulations of Electric Machinery: Using MATLAB/SIMULINK", Prentice Hall 1997, CD, ISBN: 9780137237852
- [68] D. Majstorovic, I. Celanovic, N. Teslic, N. Celanovic, V. Katic "Ultra-Low Latency Hardware-in-the-Loop Platform for Rapid Validation of Power Electronics Designs". IEEE Transaction on Industrial Electronics, vol. 58, no 10, October 2011, pp. 4708 - 4716
- [69] D. Majstorović, "Jedno rešenje procesorske arhitekture visokih performansi prilagođene modelovanju hibridnih dinamičkih sistema za rad u realnom vremenu", doktorska disertacija, Fakultet tehničkih nauka, Novi Sad, 2012, mentor: prof. dr. Nikola Teslić
- [70] A. Dittrich, M. Vekić, N. Čelanović, "ULL HIL Optimized Test System for Future Smart Grid transformers", 16<sup>th</sup> International Symposium on Power Electronics, EE2011, Novi Sad, October 2011.
- [71] J. Poon, E. Chai, A. Genic, E. Adzic, I. Celanovic, "High-Fidelity Hardware-in-the-Loop Emulation of PMSM Inverter Drive", Proc. of IEEE Energy Conversion Congress and Exposition (ECCE 2013), Denver, Colorado, September 2013
- [72] E. Chai, J. Poon, I. Celanovic, "Validation of Time and Frequency Domain Fidelity of an Ultra-Low Latency Hardware-in-the-Loop Emulator", Proc. of 14th IEEE Workshop on Control and Modeling for Power Electronics (COMPEL), Salt Lake City, Utah. June 2013
- [73] M. Vekic, S. U. Grabic, D. P. Majstorovic, I. Celanovic, N. Celanovic, V. Katic, "Ultralow Latency HIL Platform for Rapid Development of Complex Power Electronics

- Systems," IEEE Transaction on Power Electronics, vol. 27, issue 11, March 2012, pp. 4436 - 4444.
- [74] J. Poon, P. Haessig, J.G. Hwang, I. Celanovic, "High-Speed Hardware-in-the Loop Platform for Rapid Prototyping of Power Electronics Systems", Proc. of IEEE Conf. on Innovative Technologies for an Efficient & Reliable Electricity Supply Boston, Mass. September 2010
- [75] Z. Ivanovic, E. M. Adzic, M. S. Vekic, S. Grabic, N. L. Celanovic, V. A. Katic, "HIL Evaluation of Power Flow Control Strategies for Energy Storage Connected to Smart Grid Under Unbalanced Conditions," IEEE Transaction on Power Electronics, vol. 27, issue 11, March 2012, pp. 4699 - 4710.
- [76] S. Grabić, N. Čelanović, V. Katić, "Permanent Magnet Synchronous Generator Cascade for Wind Turbine Application", IEEE Transaction on Power Electronics, vol. 23, no 3, May 2008, pp. 1136 - 1142.
- [77] С.Грабић, "Погон ветроелектране са синхроним генератором са сталним магнетима управљан серијским претварачем", докторска дисертација, Факултет техничких наука, Нови сад, 2011, ментор: проф. др. Владимир Катић
- [78] F. A. L. Jowder, "Influence of mode of operation of the SSSC on the small disturbance and transient stability of a radial power system," IEEE Transaction on Power Systems, vol. 20, no. 2, May 2005, pp. 935–942
- [79] M. Noroozian, L. Angquist, M. Ghandhari, and G. Andersson, "Improving power system dynamics by series-connected facts devices," IEEE Transaction on Power Delivery, vol. 12, no. 4, Oct. 1997, pp. 1635–1641.
- [80] L. Gyugyi, C. D. Shauder, S. L. Williams, T. R. Rietman, D. R. Torgerson, and A. Edris, "The unified power flow controller: A new approach to power transmission control," IEEE Transaction on Power Delivery, vol. 10, no. 2, April 1995, pp. 1085–1097.
- [81] M. Noroozian and G. Andersson, "Power flow control by use of controllable series components," IEEE Transaction on Power Delivery, vol. 8, no.3, July 1993, pp. 1420–1429.
- [82] El-Moursi, M.S.; Bak-Jensen, B.; Abdel-Rahman, M.H.; "Novel STATCOM Controller for Mitigating SSR and Damping Power System Oscillations in a Series Compensated Wind Park," IEEE Transaction on. Power Electronics, vol.25, no.2, February 2010, pp.429-441

- [83] F. A. L. Jowder, "Influence of mode of operation of the SSSC on the small disturbance and transient stability of a radial power system," IEEE Transaction on Power Systems, vol. 20, no. 2, May 2005, pp. 935–942
- [84] B. T. Ooi, M. Kazerani, R. Marceau, Z. Wolanski, F. D. Galiana, D. McGillis, and G. Joos, "Mid-point siting of facts devices in transmission lines," IEEE Transaction on Power Delivery, vol. 12, no. 4, Oct. 1997, pp. 1717–1722.
- [85] F. A. Rahman and B. T. Ooi, "VSC-HVDC station with SSSC characteristic," IEEE Transaction on Power Electronics, vol. 19, no. 4, July 2004, pp. 1053–1059.
- [86] U. Gabriel and R. Mihalic, "Direct methods for transient stability assessment in power systems comprising controllable series devices," IEEE Transaction on Power Systems, vol. 17, no. 4, November 2002, pp. 1116–1122.
- [87] Grabic, N. Celanovic, and V. Katic, "Series converter stabilized wind turbine with permanent magnet synchronous generator," in Proc. IEEE 35th Annu. Power Electronics Spec. Conference, Aachen, Germany, 2004, pp. 464–468.
- [88] С. Вукосавић, "Електричне машине", Академска мисао, Београд, 2010.
- [89] Л. М. Пиотровскиј, "Електрични стројеви", Техничка књига Загреб, 1970.
- [90] Б. Митраковић, "Синхроне машине" Научна књига Београд, 1982.
- [91] F. Golnaraghi, B. C. Kuo, "Automatic Control Systems", Wiley & Sons, Hoboken, NJ, USA, 2009, ISBN: 978-0-470-04896-2
- [92] E-ON Netz GmbH: Netzanschlussregeln, Hoch - und Höchstspannung, E-ON Netz GmbH, Bayreuth, 1. August 2003, <http://www.eon-netz.com>