



UNIVERZITET U NOVOM SADU
FAKULTET TEHNIČKIH NAUKA U
NOVOM SADU



MIODRAG BRKIĆ

**ELEKTRONSKI SISTEM ZA OBRADU
SIGNALA SA SENZORA PROMENLJIVE
IZLAZNE IMPEDANSE**

DOKTORSKA DISERTACIJA

Novi Sad, 2016.



КЉУЧНА ДОКУМЕНТАЦИЈСКА ИНФОРМАЦИЈА

Редни број, РБР:		
Идентификациони број, ИБР:		
Тип документације, ТД:	Монографска публикација	
Тип записа, ТЗ:	Текстуални штампани материјал	
Врста рада, ВР:	Докторска дисертација	
Аутор, АУ:	Миодраг Бркић	
Ментор, МН:	Др Мирјана Дамњановић	
Наслов рада, НР:	Електронски систем за обраду сигнала са сензора променљиве излазне импедансе	
Језик публикације, ЈП:	Српски	
Језик извода, ЈИ:	Српски/енглески	
Земља публикавања, ЗП:	Србија	
Уже географско подручје, УГП:	Аутономна Покрајина Војводина	
Година, ГО:	2016	
Издавач, ИЗ:	Ауторски репринт	
Место и адреса, МА:	Факултет техничких наука, Трг Доситеја Обрадовића 6, Нови Сад	
Физички опис рада, ФО: (поглавља/страница/ цитата/табела/слика/графика/прилога)	8/130/119/16/84/0/1	
Научна област, НО:	Електротехничко и рачунарско инжењерство	
Научна дисциплина, НД:	Електроника	
Предметна одредница/Кључне речи, ПО:	Сензори, обрада сигнала, пројектовање аналогних интегрисаних кола, CMOS технологија	
УДК	Монографска документација	
Чува се, ЧУ:	Библиотека Факултета техничких наука, Универзитет у Новом Саду	
Важна напомена, ВН:		
Извод, ИЗ:	У докторској дисертацији су приказани електронски системи развијени за обраду сигнала са сензора променљиве излазне импедансе, који се могу користити за различите врсте сензора. Развијен је прототип мерног система помоћу дискретних компоненти. Мерења изведена на овом прототипу доказала су да се са изабраном мерном методом могу добити задовољавајући резултати мерења. Пројектовањем аналогног дела електронског система у CMOS технологији смањене су димензије и потрошња електронског система за обраду сигнала, а побољшане су мерне карактеристике у односу на изведу у дискретној технологији.	
Датум прихватања теме, ДП:	11.09.2014.	
Датум одбране, ДО:		
Чланови комисије, КО:	Председник: др Ласло Нађ, редовни професор	Потпис ментора
	Члан: др Милош Живанов, редовни професор	
	Члан: др Зоран Митровић, редовни професор	
	Члан: др Бранислав Боровац, редовни професор	
	Члан: др Александар Менићанин, научни сарадник	
	Члан, ментор: др Мирјана Дамњановић, ванредни професор	



KEY WORDS DOCUMENTATION

Accession number, ANO :	
Identification number, INO :	
Document type, DT :	Monograph publication
Type of record, TR :	Textual printed material
Contents code, CC :	PhD thesis
Author, AU :	Miodrag Brkić
Mentor, MN :	Dr Mirjana Damnjanović, associate professor
Title, TI :	Electronic system for signal processing of sensors with variable impedance
Language of text, LT :	Serbian
Language of abstract, LA :	Serbian/English
Country of publication, CP :	Serbia
Locality of publication, LP :	Autonomous Province of Vojvodina
Publication year, PY :	2016
Publisher, PB :	Author reprint
Publication place, PP :	Faculty of Technical Sciences, Trg Dositeja Obradovića 6, Novi Sad
Physical description, PD : (chapters/pages/ref./tables/pictures/graphs/appendixes)	8/130/119/16/84/0/1
Scientific field, SF :	Electrical and Computer Engineering
Scientific discipline, SD :	Electronics
Subject/Key words, S/KW :	Sensors, signal processing, analog IC design, CMOS technology
UC	
Holding data, HD :	Library of the Faculty of Technical Sciences, University of Novi Sad
Note, N :	
Abstract, AB :	In this thesis, an electronic system for signal processing of sensors with variable impedance has been developed. It can be used with different types of sensors. A prototype of electronic system has been developed using discrete components. Measurements made with this prototype have proved that applied measurement method can be used to obtain satisfying measurement results. By designing analog parts of electronic system in CMOS technology, dimensions and power consumption of the electronic system for signal processing and measurement characteristics have been improved, comparing to the prototype developed using discrete components.
Accepted by the Scientific Board on, ASB :	11.09.2014.
Defended on, DE :	
Defended Board, DB :	President: Dr Laslo Nađ, Ph.D., full professor
	Member: Dr Miloš Živanov, Ph.D., full professor
	Member: Dr Zoran Mitrović, Ph.D., full professor
	Member: Dr Branislav Borovac, Ph.D., full professor
	Member: Dr Aleksandar Menićanin, Ph.D., assistant research professor
	Member, Mentor: Dr Mirjana Damnjanović, Ph.D., associate professor
	Mentor's sign

Zahvalnica

Zahvaljujem se svom mentoru, vanrednom profesoru dr Mirjani Damnjanović, na podršci i pomoći pruženoj prilikom izrade ove doktorske disertacije, kao i redovnom profesoru dr Milošu Živanovu, na dugogodišnjoj uspešnoj saradnji.

Zahvaljujem se članovima komisije na dragocenim savetima i korisnim sugestijama prilikom izrade ove doktorske disertacije, kao i članovima katedre koji su mi pomogli prilikom rada na ovoj doktorskoj disertaciji.

Najveću zahvalnost dugujem svojoj porodici za podršku koju su mi pružili.

SADRŽAJ

Zahvalnica	i
Spisak skraćenica.....	iv
Spisak slika.....	v
Spisak tabela.....	ix
Rezime.....	x
Abstract.....	xi
1. Uvod.....	1
1.1. Problem istraživanja	2
1.2. Predmet istraživanja.....	3
1.3. Cilj istraživanja	3
1.4. Naučni doprinos	4
1.5. Organizacija disertacije.....	5
2. Stanje u oblasti istraživanja.....	6
2.1. Merni mostovi.....	6
2.2. Automatski balansirani mostovi	7
2.3. Digitalni automatski merni mostovi	9
2.4. LC oscilatori	10
2.5. Merenje rezonantne frekvencije.....	12
2.6. Strujno-naponske metode.....	14
2.7. „Lock-in” pojačavači	14
2.8. Digitalni i integrisani sistemi.....	17
2.9. Poređenje karakteristika mernih sistema	18
3. Prototip elektronskog mernog sistema	21
3.1. Senzor pomeraja u ravni	21
3.2. Elektronski merni sistem za obradu signala sa senzorskog elementa.....	23
3.3. Karakteristike prototipa mernog sistema	28
3.3.1. Merenja sa senzorskim elementom.....	28
3.3.2. Merna postavka	29
3.3.3. Analiza karakteristika mernog sistema.....	30
4. Projektovanje analognog bloka mernog sistema u programskom paketu Cadence	34
4.1. Operacioni pojačavač.....	35

4.1.1.	Izbor topologije operacionog pojačavača	35
4.1.2.	Topologije sa diferencijalnim izlazom	36
4.1.3.	Jednostepeni i dvostepeni operacioni pojačavači	38
4.1.4.	Razne varijante u dizajnu za poboljšanje karakteristika pojačavača	41
4.1.5.	Projektovanje presavijenog kaskodnog OTA	42
4.1.6.	Projektovanje presavijenog OTA	47
4.1.7.	Rezultati simulacija presavijenog kaskodnog OTA	47
4.1.8.	Izlazni stepen operacionog pojačavača.....	51
4.1.9.	Kolo za podešavanje srednje vrednosti - CMFB kolo.....	54
4.1.10.	Rezultati simulacija operacionog pojačavača.....	57
4.2.	Filtarski blok	60
4.2.1.	Izbor topologije filtra.....	61
4.2.2.	Izbor i projektovanje bikvadratog filtra.....	65
4.2.3.	Kolo za podešavanje parametara filtra	68
4.2.4.	Procedura proračuna i simulacija filtarskog bloka	72
4.3.	Precizni visokofrekvencijski AC-DC konvertor.....	76
4.4.	Blok apsolutne vrednosti	78
4.4.1.	Kolo preciznog usmerača realizovano sa operacionim pojačavačem i diodama u povratnoj sprezi.....	79
4.4.2.	Kolo preciznog usmerača realizovanog sa operacionim transkonduktansnim pojačavačem i AB izlaznim stepenom	81
4.4.3.	Kolo preciznog usmerača realizovanog sa CCII kolom i AB strujnim usmeračem.....	86
4.4.4.	Kolo preciznog usmerača realizovan sa G_m strujno-naponskim konvertorom i AB strujnim usmeračem.....	90
4.4.5.	Uporedni rezultati realizacija bloka apsolutne vrednosti	98
4.5.	Blok za usrednjavanje	100
4.6.	Polarizaciona kola.....	101
4.7.	Analiza rezultata simulacija analognog bloka	102
5.	Različite konfiguracije elektronskog sistema za obradu signala.....	105
5.1.	Drajverski blok	105
5.1.1.	Naponski drajverski blok.....	105
5.1.2.	Naponski drajverski blok u integrisanoj tehnologiji	106
5.1.3.	Strujni drajverski blok sa diskretnim komponentama	108

5.1.4. Strujni drajverski blok u integrisanoj tehnologiji	109
5.2. Povećanje osetljivosti senzora	110
6. Diskusija.....	114
7. Zaključak.....	118
8. Literatura	121
A. Prilog	129

Spisak skraćenica

A/D	analogno/digitalni konvertor (eng. <i>analog/digital</i>)
AM	amplitudska modulacija (eng. <i>amplitude modulation – AM</i>)
AMS	<i>Austriamicrosystems</i>
BP	propusnik opsega (eng. <i>bandpass</i>)
BW	propusni opseg (eng. <i>bandwidth</i>)
CCII	strujni prenosnici druge generacije (eng. <i>second generation current conveyer</i>)
CM	zajednički signal (eng. <i>common mode</i>)
CMFB	povratna sprega zajedničkog napona (eng. <i>common mode feedback</i>)
CMRR	faktor potiskivanja ulaznog napona (eng. <i>common mode rejection ratio</i>)
DDS	diskretna digitalna sinteza (eng. <i>Discrete Digital Synthesis</i>)
DUT	komponenta koja se testira (eng. <i>device under test</i>)
FD	potpuno diferencijalni (eng. <i>full differential</i>)
FM	frekvencijska modulacija (eng. <i>frequency modulation</i>)
FPGA	(eng. <i>field-programmable gate array</i>)
GB	povećanje pojačanja (eng. <i>gain boosting</i>)
GBP	proizvod pojačanja i propusnog opsega (eng. <i>gain bandwidth product</i>)
MEMS	mikromehanički sistemi (eng. <i>Microelectromechanical systems</i>)
MFB	više povratnih petlji (eng. <i>multi-feedback</i>)
MOS	metal-oksid-poluprovodnik (eng. <i>metal–oxide–semiconductor</i>)
NF	niskopropusni (eng. <i>low pass</i>)
OP	operacioni pojačavač (eng. <i>operational amplifier</i>)
OTA	operacioni transkonduktanski pojačavač (eng. <i>operational transconductance amplifier</i>)
PSRR	faktor potiskivanja napajanja (eng. <i>power supply rejection ratio</i>)
PZ	pol-nula (eng. <i>pole-zero</i>)
RMS	koren srednje kvadratne vrednosti napona (eng. <i>root mean square</i>)
SAB	bikvadratni filtri realizovani sa jednim operacionim pojačavačem (eng. <i>single amplifier biquad filter</i>)
SC	prekidački-kapacitivni (eng. <i>switched-capacitor</i>)
SK	<i>Sallen and Key</i>
SMD	komponenta za površinsku montažu (eng. <i>surface-mount device</i>)
THD	harmonijska izobličenja (eng. <i>total harmonic distortion</i>)
VF	viskopropusni (eng. <i>high pass</i>)

Spisak slika

Slika 1.1. Blokovi mernog uređaja	2
Slika 2.1. AC merni most [6].....	7
Slika 2.2. Principiska šema analognog automatskog balansiranog mosta [10]	7
Slika 2.3. Principiska šema analizatora impedanse [9].....	8
Slika 2.4. Principiska šema virtualnog mosta [13]	9
Slika 2.5. Principiska šema LC oscilatora [19]	10
Slika 2.6. Principiska šema LC oscilatora sa temperaturnom stabilizacijom [22]	11
Slika 2.7. Ekvivalentni model bežičnog senzora [28]	12
Slika 2.8. Principiska šema “grip-dip” metra [33].....	13
Slika 2.9. Principiska šema strujno-naponske metode merenja [6]	14
Slika 2.10. Principiska šema primene „lock-in” pojačavača u mernim sistemima [39]	16
Slika 2.11. a) Fotografija medicinskog uređaja sa višekanalnim magnetnim induktivnim Slika mernim sistemom b) blok šema uređaja [47]	17
Slika 2.12. Fotografija integrisanog kola akcelerometra [48]	18
Slika 3.1. Induktivni senzor pomeraja u ravni se sastoji od dva senzorska elementa, koji mere pomeraj u pravcu x-ose i z-ose [50].....	22
Slika 3.2. Ekvivalentno kolo senzorskog elementa	23
Slika 3.3. Blok šema elektronskog sistema za merenje impedanse senzorskog elementa	24
Slika 3.4. Signal na izlazu DDS kola i NF filtra, izlaz DDS kola na kanalu 1 (žute boje), izlaz NF filtra na kanalu 2 (plave boje).....	24
Slika 3.5. Izmerena otpornost senzorskog elementa u zavisnosti od frekvencije, za $z = 0,1$ mm, i za dva krajnja položaja senzorskog elementa $x=0$ i $x=1,14$ mm, merena analizatorom impedanse za: (a) manji i (b) veći senzorski element.....	26
Slika 3.6. Prototip mernog sistema za merenje induktivnosti senzorskog elementa.....	27
Slika 3.7. Promena ulazne induktivnosti u zavisnosti od x-pomeraja dobijena korišćenjem analizatora impedanse HP4194A, mernog sistema i simulacionog alata, za veći senzorski element, za $z = 0,1$ mm.....	28
Slika 3.8. Aproksimacija ulazne induktivnosti u zavisnosti od x-pomeraja, dobijena mernim sistemom za veći senzorski element, za $z = 0,1$ mm	29

Slika 3.9. Promena ulazne induktivnosti u zavisnosti od x-pomeraja dobijena korišćenjem HP4194A, mernog sistema i simulacionog alata, za manji senzorski element, $z = 0,1 \text{ mm}$..29	
Slika 3.10. Merna postavka za merenje senzorskog elementa pomoću prototipa mernog sistema	30
Slika 3.11. Histogram serije merenja na senzoru	32
Slika 4.1. Arhitektura analognog bloka	34
Slika 4.2. a) Operacioni pojačavač sa jednim izlazom, b) potpuno diferencijalni operacioni pojačavač	37
Slika 4.3. Teleskopski pojačavač.....	39
Slika 4.4. Presavijeni kaskodni pojačavač.....	40
Slika 4.5. Dvostepeni pojačavač.....	41
Slika 4.6. Gain boosting na kaskodnom stepenu	42
Slika 4.7. Šema presavijenog kaskodnog FD OTA.....	43
Slika 4.8. Test okruženje za simulaciju presavijenog pojačavača.....	48
Slika 4.9. Šema idealnog kola za kontrolu srednje vrednosti napona (CMFB kola).....	49
Slika 4.10. Amplitudska i fazna karakteristika presavijenog pojačavača u kolu otvorene petlje (za dimenzije, polarizacione struje i napone navedene u tabeli 4.2)	49
Slika 4.11.a) Izlazni stepen u klasi A, b) klasi AB, c) klasi A - bez pomeranja.....	52
Slika 4.12. Putanja CMFB petlje u operacionom pojačavaču [61]	55
Slika 4.13. Principijska šema CMFB kola.....	55
Slika 4.14. CMFB kolo.....	56
Slika 4.15. Test kolo za simulaciju operacionog pojačavača	57
Slika 4.16. Prikaz amplitudske i fazne karakteristike operacionog pojačavača u kolu zatvorene petlje.....	58
Slika 4.17. Spektralna gustina šuma na ulazu operacionog pojačavača.....	59
Slika 4.18. Arhitektura vremenski-kontinualnih filtera sa automatskim podešavanjem.....	62
Slika 4.19. G_m -C integrator	62
Slika 4.20. a) Aktivni R-C integrator b) balansirani diferencijalni aktivni R-C integrator c) MOSFET-C integrator.....	64
Slika 4.21. Tow-Thomas filter a) sa jednostrukim OP b) u RC-OP topologiji c) u MOSFET-C topologiji.....	67
Slika 4.22. Šema kola za podešavanje parametara filtra	71

Slika 4.23. Šema dvostepenog pojačavača sa jednim izlazom	72
Slika 4.24. Grafik prenosne funkcije za V_{NF} i V_{BP}	73
Slika 4.25. Amplitudna karakteristika pri promeni temperature a) bez kola za podešavanje b) sa kolom za podešavanje	74
Slika 4.26. Promena kontrolnog napona V_c pri uključivanju kola	75
Slika 4.27. Topologija kola za direktnu RMS konverziju [95]	77
Slika 4.28. Topologija kola za indirektnu RMS konverziju [95]	77
Slika 4.29. Topologija AC-DC konvertora za ulazne signale poznatog oblika.....	78
Slika 4.30. Kolo preciznog usmerača	79
Slika 4.31. Ulazni i izlazni signal usmerača prikazanog na slici 4.30.....	80
Slika 4.32. Šema presavijenog pojačavača sa jednim izlazom.....	81
Slika 4.33. Šema OTA-AB usmerača.....	82
Slika 4.34. Izlazni signal OTA-AB usmerača	83
Slika 4.35. Signali u OTA-AB usmerača: v_{IN} - ulazni signal, v_{O+} izlaz OTA, v_{iO} - signal u tački i_o	84
Slika 4.36. Normalizovana prenosna funkcija OTA-AB usmerača.....	85
Slika 4.37. CCII strujni prenosnik	86
Slika 4.38. a) Principijska šema preciznog strujnog usmerača b) Principijska šema preciznog usmerača izvedenog sa CCII-AB kolom	87
Slika 4.39. Šema CCII kola	88
Slika 4.40. Šema AB strujnog usmerača	89
Slika 4.41. Normalizovana prenosna funkcija u zavisnosti od amplitude.....	90
Slika 4.42. Osnovno G_m kolo [59].....	91
Slika 4.43. G_m kolo sa operacionim pojačavačima na ulaznim tranzistorima[59]	92
Slika 4.44. Šema kola fiksne transkonduktanse	93
Slika 4.45. Prenosna funkcija G_m kola	95
Slika 4.46. Izlazni deo AB strujnog usmerača.....	95
Slika 4.47. Izlaz AB strujnog usmerača	96
Slika 4.48. Normalizovana prenosna funkcija usmerača u zavisnosti od amplitude.....	97
Slika 4.49. Prenosna funkcija usmerača u zavisnosti od frekvencije	98
Slika 4.50. Šema polarizacionog kola za presavijeni kaskodni FD OTA pojačavač.....	102

Slika 5.1. Zavisnost pada napona na senzoru od modula impedanse	106
Slika 5.2. Principiska šema povezivanja senzora u elektronski sistem sa naponskim drajverskim blokom, razvijenim u integrisanoj CMOS tehnologiji	107
Slika 5.3. Šema strujnog izvora realizovanog diskretnim komponentama.....	109
Slika 5.4. Principiska šema povezivanja senzora u elektronski sistem sa strujnim drajverskim blokom, razvijenim u integrisanoj MOS tehnologiji.....	110
Slika 5.5. Šema povezivanja kondenzatora i senzora u kolo mernog sistema.....	111
Slika 5.6. Zavisnost napona od promene induktivnosti senzorskog elementa: a) povezanog paralelno sa Cext b) za više kombinacija povezivanja senzorskog elementa.....	112
Slika A.1. Napajanje prototipa	129
Slika A.2. Izvor sinusoidalnog signala i pobudni drajver za senzor.....	129
Slika A.3. Analogni blok	130
Slika A.4. Digitalni blok.....	130

Spisak tabela

Tabela 2.1. Uporedne karakteristike elektronskih mernih sistema.....	20
Tabela 3.1. Geometrijski parametri i merene vrednosti električnih parametara manjeg i većeg senzorskog elementa	22
Tabela 3.2. Rezultati statističke analize izmerenih rezultata.....	32
Tabela 4.1. Polovi i nule prenosne funkcije pojačavača.....	50
Tabela 4.2. Dimenzije MOS tranzistora, polarizacione struje i naponi presavijenog pojačavača	51
Tabela 4.3. Karakteristike izlaznih stepeni klase A, klase A-bez pomeranja i klase AB, određene simulacijom.....	53
Tabela 4.4. Širine kanala MOS tranzistora i polarizacionih struja u izlaznom stepenu klase A	54
Tabela 4.5. Širine kanala i vrednosti polarizacionih struja MOS tranzistora koji se javljaju u CMFB kolu.....	57
Tabela 4.6. Karakteristike operacionog pojačavača	60
Tabela 4.7. Širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u kolu za podešavanje parametara filtra.....	72
Tabela 4.8. Karakteristike filtarskog bloka	76
Tabela 4.9. Dimenzije tranzistora, vrednosti polarizacionih struja i napona u G_m kolu	98
Tabela 4.10. Uporedni rezultati realizacija bloka apsolutne vrednosti.....	99
Tabela 4.11. Dimenzije tranzistora i vrednosti polarizacionih struja i napona u polarizacionom kolu	102
Tabela 4.12. Karakteristike analognog bloka	104
Tabela 5.1. Širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u izlaznom stepenu.....	107

Rezime

U ovoj doktorskoj disertaciji je razvijen elektronski sistem za obradu signala sa senzora promenljive izlazne impedanse, koji se može primenjivati na različitim tipovima senzora.

Rad predloženog elektronskog sistema se zasniva na mernoj metodi koja meri moduo impedanse senzora, i predstavlja pojednostavljenu varijantu strujno-naponske merne metode, a poseduje i elemente sličnosti sa *lock-in* pojačavačima. Prototip mernog sistema je realizovan pomoću diskretnih komponenti. Merenja izvedena pomoću prototipa dokazala su da se sa predloženom mernom metodom mogu dobiti zadovoljavajući rezultati merenja. Zbog temperaturne osetljivosti, ovaj prototip je prikladan za upotrebu u sredinama sa malim temperaturnim promenama.

Projektovan je analogni deo elektronskog sistema u integrisanoj AMS 0,35 μm CMOS tehnologiji, u razvojnom okruženju *Cadence*. Simulacije sistema su izvršene na nivou električne šeme sa realnim modelima komponenti. Prilikom projektovanja blokova elektronskog sistema u CMOS tehnologiji analiziran je veći broj topologija radi izbora optimalnog rešenja. Kao pojačavački element projektovan je potpuno diferencijalni operacioni pojačavač, realizovan sa presavijenim kaskodnim pojačavačem. Kao filtarski blok primenjena je MOSFET-C topologija filtera, koja omogućava podešavanje parametara filtera pomoću eksterne reference. Korišćen je *Tow-Thomas* filter, a kao kolo za njegovo podešavanje primenjena je arhitektura sa referentnim otpornikom. Pri projektovanju bloka apsolutne vrednosti razmatrane su četiri različite konfiguracije, od kojih je izabrana optimalna za predloženi merni sistem. Kolo preciznog usmerača realizovanog sa G_m strujno-naponskim konvertorom i AB strujnim usmeračem pokazalo je zadovoljavajuće osobine, i primenjeno je u bloku apsolutne vrednosti.

Prikazane su i različite konfiguracije elektronskog sistema za obradu signala, za prilagođenje sistema različitim tipovima senzora. Drajverski blok, koji obezbeđuje pobudu senzora, projektovan je u dve topologije: naponskoj i strujnoj. Obe topologije su projektovane sa diskretnim komponentama, kao i u razvojnom okruženju *Cadence*. Prikazana je i metoda povećanja osetljivosti senzora, pomoću povezivanja senzora u rezonantno kolo.

Analizom rezultata simulacije, ustanovljeno je da su skoro sve karakteristike projektovanog integrisanog kola značajno bolje od prototipa realizovanog pomoću diskretnih komponenti. U odnosu na elektronska merna kola prikazana u pregledu oblasti, integrisano projektovano kolo odlikuje se malim dimenzijama i jednostavnošću dizajna, visokom tačnošću i prosečnom potrošnjom. Dinamički odziv sistema je velik, a osetljivost rezultata merenja na temperaturne promene mala.

Ovaj sistem se može primeniti za merenje senzora čija je izlazna impedansa rezistivnog, kapacitivnog i induktivnog karaktera, kao i senzora kompleksne impedanse. Ipak, prvenstveno je predviđen za rad sa sensorima promenljive induktivnosti (koji često imaju i značajnu otpornost na izlazu), jer je uočeno da za ovaj tip senzora postoji mali broj jeftinih i preciznih elektronskih mernih sistema.

Abstract

In this thesis, an electronic system for signal processing from sensors with variable impedance has been developed. It can be used with different types of sensors.

Proposed electronic system is based on measurement method which measures magnitude of the impedance, and represents simplified variant of current-voltage measurement method, with similarities with the lock-in amplifiers. A prototype of electronic system has been developed using discrete components. Measurements done with this prototype have proved that satisfying measurement results can be obtained with applied measurement method. Because of significant temperature sensitivity, this prototype is suitable for use in environments with small temperature variations.

Analog part of electronic system is designed in integrated AMS0,35 μm CMOS technology, using *Cadence Design Environment*. Electrical schematics with real component models of the presented system were simulated. Several topologies have been analyzed during the selection of optimal configuration of each block of electronic system in CMOS technology. For amplifier block, full differential operational amplifiers have been designed, using folded cascode circuit. In filter block, MOSFET-C topology is used, which enables control of filter parameters with external reference. Tow-Thomas type of filter is chosen, controlled by circuit with reference resistor. During design of block of absolute value, four different topologies have been examined, and optimal topology for presented system was selected. Precision rectifier circuit designed with G_m current-voltage convertor and AB current rectifiers have exhibited satisfying simulation results, and have been used in this block.

Different configurations of electronic system for signal processing have been presented, to show adjustment of the system to different types of sensors. Driver block, which provides supply for the sensor, has been designed in two topologies: current and voltage. Both topologies were developed using discrete components, and also designed in *Cadence*. Method of improving sensor sensitivity, based on connecting sensor in resonant circuit, has been presented.

Based on simulation results, it has been found that most of the characteristics of the designed integrated circuit have been improved, comparing to the prototype developed using discrete components. Compared to the electronic measurement circuits described in presented literature, proposed system has simple design and small dimensions, high accuracy and average consumption. Dynamic response of the system is high, and sensitivity to the temperature variants is small.

Presented system can be used for measurement of the sensor with resistive, capacitive and inductive type of output impedance. Still, its primary purpose is measurement of sensor with variable inductance (which often has significant resistance), since it has been noticed that there is a small number of low-cost and precise measurement systems, for this type of sensor.

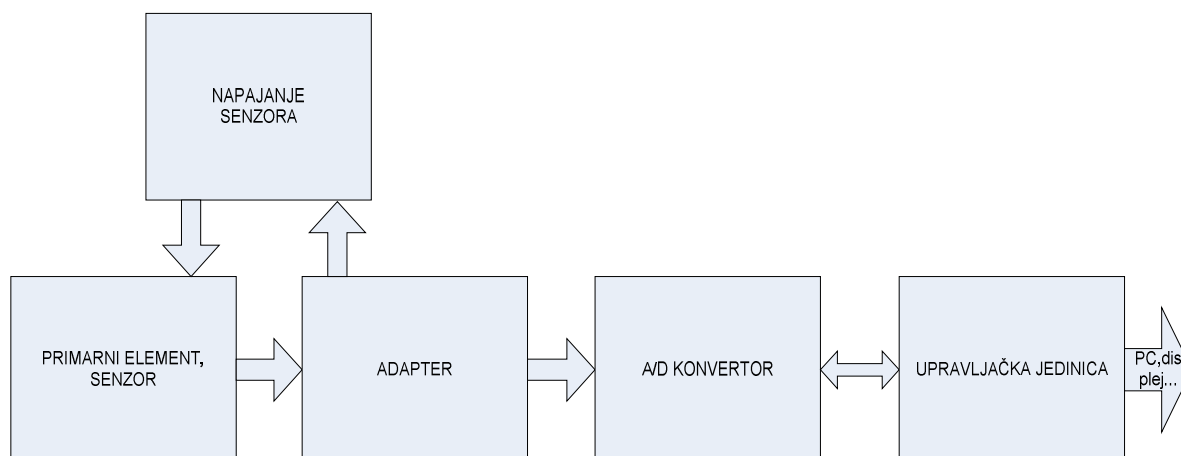
1. Uvod

U ovoj doktorskoj disertaciji predmet istraživanja su elektronski sistemi za obradu signala sa senzora koji vrše konverziju merene, neelektrične veličine u električnu. Usled promene merene veličine menja se izlazna električna veličina (izlazna impedansa senzora).

Senzor je uređaj koji meri fizičke veličine i konvertuje ih u električnu koja je pogodna za dalju obradu. Senzori se koriste u svim aspektima svakodnevnog života, kao i u industriji. Jedna od mogućih podela senzora je po tipu signala na izlazu senzora. Postoji veliki broj senzora koji kao izlaz daju električne veličine. Takvi senzori mogu se podeliti prema električnom parametru čija je promena dominantna na: kapacitivne, induktivne i otporničke senzore. Osim pomenutih tipova senzora postoje i senzori koji imaju kompleksniju promenu električnih parametara, tj. senzori kod kojih se može govoriti o promeni impedanse.

Senzori se retko mogu direktno povezati na uređaje koji prikazuju vrednost merenja (displeji, analogni pokazivači, ploteri...), na sisteme koji primenjuju rezultate merenja radi upravljanja određenim procesom (automatizovani sistemi), ili koji memorišu izmerene vrednosti (memorijska kola, PC...). Signal na izlazu senzora je najčešće previše slab ili previše šumovit, ili sadrži neželjene komponente signala. Takođe, signal sa senzora može biti nekompatibilan sa ulazom u sistem za memorisanje ili upravljački uređaj. U tim situacijama potrebno je prilagoditi signal i dovesti ga u format koji je kompatibilan sa ulazom uređaja koji koristi rezultate merenja. U tu svrhu koriste se elektronski sistemi za obradu signala, koji se često nazivaju i kondicioneri signala.

Na slici 1.1. prikazana je opšta blok šema mernog uređaja, koji sadrži senzor i elektronski sistem za obradu signala sa senzora. Struktura mernog uređaja se sastoji od nekoliko tipičnih blokova. Primarni element je senzor u užem smislu, primarni detektorski element, koji konvertuje neku fizičku veličinu u neku drugu, pogodniju za dalju konverziju. Sledeći element je sekundarni element ili adapter, čija je namena da pomoćnu veličinu pretvori u odgovarajući električni signal, najčešće naponski ili strujni. U adapteru se vrši osnovna obrada signala iz primarnog elementa – pojačavanje ili slabljenje signala, pomeranje naponskih nivoa, filtriranje, impedansno prilagođavanje, kompenzacija, korekcija nelinearnosti i slično [1]. Blok napajanja senzora neophodan je kod aktivnih senzora, kojima je neophodna eksterna pobuda da bi mogli funkcionisati. Napajanje senzora se najčešće vrši pomoću strujnog ili naponskog izvora.



Slika 1.1. Blokovi mernog uređaja

U slučaju da je kao izlaz potreban digitalni signal, a da senzor po svojoj prirodi nije digitalnog tipa, potrebno je pretvoriti analogni izlazni signal adaptera u digitalni, što se realizuje analogno/digitalnim konvertorom (eng. *analog/digital* – A/D), nakon čega se signal šalje u upravljačku jedinicu, najčešće mikrokontroler. Upravljačka jedinica vrši dalju obradu signala i slanje podataka, a kod nekih elektronskih mernih sistema vrši i kontrolu napajanja senzora. Često se A/D konverzija vrši direktno na izlazu senzora, da bi se izbeglo korišćenje analognih kola u adapteru. U tom slučaju obrada signala sa senzora se u potpunosti vrši u digitalnom domenu.

U proteklim decenijama došlo je do značajnih unapređenja postojećih senzora, prvenstveno podstaknutih razvojem novih materijala i tehnologija koji se koriste za realizaciju senzora. Novi senzori se takođe neprestano razvijaju, pa im je potrebno prilagoditi postojeće merne metode i elektronske merne sisteme. Razvojem poluprovodničkih tehnologija omogućeno je projektovanje novih elektronskih sistema koji će moći ispratiti tendencije u razvoju senzora. Pojavom novih analognih i digitalnih integrisanih kola omogućen je razvoj novih kondicionera sa značajno unapređenim karakteristikama.

Primenom novih kondicionera, u kombinaciji sa sensorima nove generacije, omogućen je razvoj mernih uređaja malih dimenzija i cene, koji će biti isplativi za proizvodnju u velikom broju primeraka.

1.1. Problem istraživanja

Razvoj različitih vrsta senzora stvara potrebu za novim elektronskim sistemima za obradu signala. Određeni broj senzora se projektuje tako da se mogu koristiti sa konvencionalnim mernim uređajima za impedansu. Međutim, tendencija je da se senzor i adapteri integrišu u jednu celinu zbog poboljšanja kvaliteta merenja. Često je slučaj da se senzorski elementi konstruišu kao sastavni deo mernog sistema, kao kod MEMS akcelerometara (eng. *Microelectromechanical systems* – MEMS) [2].

Postoji veliki broj senzora koji daju promenu impedanse na svom izlazu, te su i sistemi za merenje ovih tipova senzora veoma razvijeni i detaljno izučavani. Postoji veoma veliki broj senzora ovog tipa, a najčešće se koriste otpornički, kapacitivni, induktivni i sa kompleksnom impedansom. Otpornički senzori se najčešće koriste za merenje pomeraja,

temperature, sile, svetlosti, te za detekciju raznih gasova. Kapacitivni senzori najčešće mere ubrzanje, vlažnost, mikropomeraje, beskontaktnu detekciju objekata itd. Induktivni senzori se najviše koriste za beskontaktno merenje rastojanja i pomeraja. Kod senzora sa kompleksnom izlaznom impedansom, najčešći tip su LC bežični senzori, kod kojih se spregom između kalema senzora i kalema mernog sistema vrši bežično merenje, pri čemu promene merene veličine dovode do promene kapacitivnosti C [3] ili promene induktivnosti L [4], što se najčešće manifestuje promenom rezonantne frekvencije.

Konstantan razvoj senzora ne prestaje, prvenstveno zbog trenda za minijaturizacijom elektronskih uređaja, pa tako i minijaturizacije senzora koji se ugrađuju u njih. Pored toga postoji stalna potreba za povećanjem osetljivosti i preciznosti ovih senzora, kao i težnje za jednostavnijim realizacijama uz što manju cenu. Ove tendencije u razvoju senzora najčešće dovode do smanjivanja njegove izlazne impedanse, koje su obično nekoliko reda veličine manje od onih koje tradicionalni merni instrumenti za impedansu mogu da izmere. Na primer, induktivni senzori sve češće imaju vrednosti reda nH.

Zbog toga postoji potreba za realizacijom sistema koji mogu da isprate te promene i da izvrše što tačniju konverziju impedanse u električne signale, analognog ili digitalnog tipa.

1.2. Predmet istraživanja

U okviru doktorske disertacije bilo je neophodno istražiti oblast projektovanja mernih sistema za obradu signala sa senzora promenljive izlazne impedanse. Proučavanjem postojećih rešenja dostupnih u literaturi, analizirana su trenutna dostignuća i složenost prikazanih rešenja, i na osnovu tih podataka utvrđeni su zahtevi za projektovanje elektronskog mernog sistema.

Prototip mernog sistema je realizovan pomoću diskretnih komponenti da bi se ispitala validnost merne metode primenjene u elektronskom mernom sistemu. Izvršeno je eksperimentalno ispitivanje prototipa nizom merenja na sensorima promenljive impedanse. Na osnovu preliminarnih merenja, projektovan je analogni deo elektronskog sistema u integrisanoj tehnologiji, u razvojnom okruženju Cadence u AMS (eng. *Austriamicrosystems*) 0,35 μm CMOS tehnologiji. Simulacije sistema su vršene na nivou električne šeme sa realnim modelima komponenti. Upoređeni su rezultati dobijeni preko simulacije elektronskog sistema u integrisanoj tehnologiji sa rezultatima sistema realizovanog pomoću diskretnih komponenti, kako bi se utvrdila poboljšanja primenom integracije kola.

1.3. Cilj istraživanja

Uvidom u postojeća industrijska rešenja i naučnu literaturu može se uočiti da predložena rešenja elektronskih sistema često zahtevaju složene dizajne za njihovu implementaciju, što ih čini skupim. Zato je cilj istraživanja ove doktorske disertacije projektovanje elektronskog mernog sistema za merenje impedanse senzora, koji će biti konkurentan aktuelnim rešenjima, i primenljiv za konkretne senzore, sa kojima bi činio funkcionalni merni uređaj.

Predloženo rešenje će se u prvoj fazi razviti kao prototip koji sadržati komercijalno dostupne elektronske komponente, koji će se moći koristiti za testiranje senzora u razvoju. U sledećoj fazi biće projektovan elektronski sistem koji će u što većoj meri biti realizovan u

obliku integrisanog kola, čime će se omogućiti rešenje koje je znatno jeftinije i manjih dimenzija od laboratorijske opreme koja se obično koristi. Dobiće se elektronski merni sistem koji će moći da se primeni za različite tipove senzora koji kao izlaz imaju male promene impedanse. Kao motivacija za razvoj ovog elektronskog sistema bila je obrada signala sa induktivnih senzora za merenje pomeraja, predviđenih za primenu u robotskim aplikacijama [5]. Zbog toga je jedan od ciljeva bio prilagođenje elektronskog sistema ovom tipu senzora, radi poboljšanja mernih karakteristika.

Cilj je da rezolucija, opseg merenja, tačnost i ostale merne karakteristike budu u granicama koje će omogućiti da se ovi merni sistemi mogu uspešno koristiti sa modernim sensorima malih impedansi, npr. sa induktivnim sensorima sa izlaznom induktivnosti reda nH. Signali na izlazu razvijenog sistema će biti u opsegu koji se očekuje kod savremenih senzorskih sistema. Omogućiće se i jednostavna promena mernih opsega radi prilagođavanja sensorima različitih karakteristika. Brzina odziva, tj. dinamika sistema, će biti takva da će sistem moći da isprati brze promene merenih veličina na senzoru. Minijaturizacijom elektronskog sistema u obliku integrisanog kola biće omogućeno direktno povezivanje mernog sistema na senzore promenljive impedanse, čime će se poboljšati karakteristike mernih uređaja.

Za merenja senzora čije su impedanse na izlazu dominantno rezistivne ili kapacitivne, postoji veliki broj sistema koji uspešno mere i veoma male vrednosti. Zbog toga će se istraživanje bazirati na razvoju elektronskih sistema za senzore čije su impedanse na izlazu induktivne ili kompleksne veličine. Kod rezistivnih i kapacitivnih senzora prednost predloženog rešenja biće dobra dinamika sistema.

1.4. Naučni doprinos

Naučni doprinos ove doktorske disertacije predstavlja nova konfiguracija elektronskog mernog sistema, zasnovana na metodi merenja modula impedanse senzora. Primenom diskretnih komponenti razvijen je prototip mernog sistema, koji se može koristiti za merenja senzora promenljive izlazne impedanse. Prototip se može primenljivati na različitim tipovima senzora malih impedansi. Izvršena je karakterizacija prototipa, kao i detaljna analiza dobijenih rezultata.

Projektovanjem analognih delova mernog sistema u AMC 0.35 μm CMOS tehnologiji, omogućen je razvoj mernog sistema minimalnih dimenzija i cene, i mernih karakteristika srazmernih karakteristikama postojećih komercijalnih rešenja. Kod ključnih blokova elektronskog sistema analiziran je veći broj topologija radi izbora optimalnog rešenja, i projektovana je nova topologija preciznog visokofrekvencijskog usmerača. Projektovanje i simulacija predloženih kola urađene su u razvojnom okruženju *Cadence*. Pošto je izabrana CMOS tehnologija jeftina i univerzalna, ovaj elektronski sistem se može integrisati kao jedan od blokova u okviru integrisanog kola, u kom će se nalaziti i digitalni blokovi.

1.5. Organizacija disertacije

Disertacija je organizovana na sledeći način:

U drugom poglavlju je dat pregled literature za oblast istraživanja. Opisane su najčešće korišćene konfiguracije za elektronske sisteme za obradu signala sa senzora promenljive impedanse. Izvršeno je poređenje aktuelnih konfiguracija za elektronske sisteme. Analizirane su različite merne metode, uz naglasak na njihove prednosti i mane.

U trećem poglavlju opisan je razvoj prototipa elektronskog sistema projektovanog sa diskretnim komponentama. Objasnjeno je rad pojedinih blokova elektronskog sistema, kao i izabrana merna metoda. Radi verifikacije merne metode, merni sistem je priključen na induktivni senzor pomeraja, koji se sastoji od dva senzorska elementa. Izvršena je detaljna analiza senzorskog elementa za merenje pomeraja, radi adekvatnog prilagođenja elektronskog mernog sistema ovom tipu senzora. Prikazani su rezultati merenja, urađena je njihova detaljna analiza i statistička obrada.

U četvrtom poglavlju opisano je projektovanje analognog bloka mernog sistema u programskom paketu *Cadence*. Prikazana je arhitektura analognog bloka i objašnjena svrha pojedinih delova. Analizirane su osobine većeg broja topologija koje su mogu primeniti kao pojačavački blok. Prikazana je procedura izbora topologije i projektovanje filtarskog bloka i realizacija kola za podešavanje, radi smanjenja temperaturnog uticaja. Opisane su i projektovane četiri topologije za realizaciju bloka apsolutne vrednosti, i upoređene njihove karakteristike. Za sve topologije koje su izabrane za implementaciju u analogni blok, detaljno je opisan princip rada i proces projektovanja. Rezultati simulacija svih topologija su prikazani i analizirani, kako pojedinačno tako i u sklopu analognog bloka. Prikazane su karakteristike analognog bloka dobijene simulacijom na nivou električne šeme sa realnim modelima komponentata.

U petom poglavlju opisane su različite realizacije mernih sistema, kojima se obezbeđuje prilagođenje različitim tipovima senzora. Opisani su drajverski blokovi elektronskog mernog sistema koji služe za pobudu senzora. Projektovan je i analiziran naponski drajverski blok u integrisanoj tehnologiji i prikazane su njegove karakteristike. Strujni drajverski blok je realizovan sa diskretnim komponentama i projektovan u integrisanoj tehnologiji. Opisana je metoda povećanja osetljivosti senzora sa promenljivom impedansom, kao i prednosti i mane te metode.

U šestom poglavlju data je diskusija, gde je izvršena detaljna analiza rezultata dobijenih u prethodnim poglavljima. Izvršene su analize predloženih rešenja i navedene su prednosti, kao i ograničenja projektovanih rešenja.

U sedmom poglavlju dat je opšti zaključak disertacije i predlozi za dalja istraživanja.

U poslednjem poglavlju je navedena literatura koja je korišćena u ovoj doktorskoj disertaciji.

U prilogu je data šema prototipa elektronskog sistema.

2. Stanje u oblasti istraživanja

U ovom poglavlju prikazane su merne metode koje se najčešće koriste, kao i merni sistemi koje se primenjuju pri obradi signala sa senzora promenljive impedanse. Većina opisanih mernih metoda koristi se decenijama u komercijalnim uređajima, ali se najčešće radi o laboratorijskim mernim instrumentima, kabastim i skupim uređajima koji nisu primenjivi za rad sa pojedinačnim sensorima. Veliki broj naučnih radova iz ove oblasti bavi se primenom postojećih mernih metoda u razvoju jeftinih elektronskih sistema malih dimenzija koji se mogu primeniti u masovnoj proizvodnji.

Pored prilagođenja postojećih rešenja, znatan broj radova se bavi primenom novih rešenja u realizaciji mernih sistema, koja su postala moguća razvojem softvera i hardvera u prethodnom periodu. Svaka merna metoda predstavljena je uz primenu u elektronskim mernim sistemima, a opisane su prednosti i mane metode. Opisana su i integrisana kola i uređaji koji su komercijalno dostupni, i koji se mogu primenjivati kao kondicioneri.

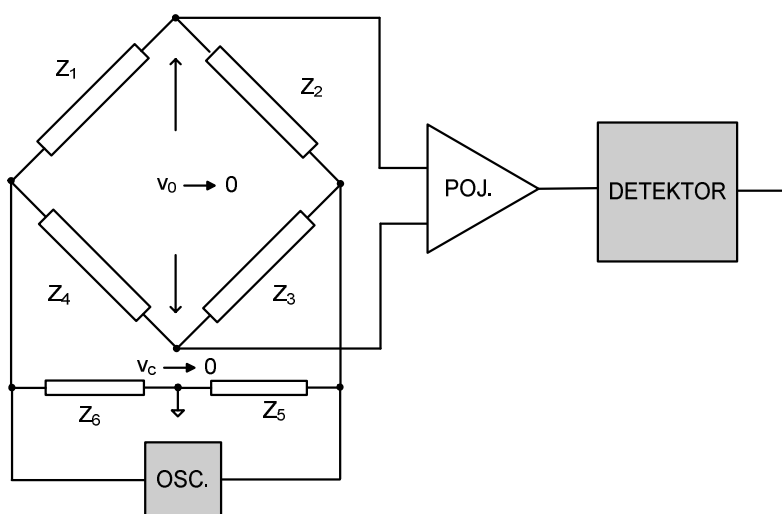
2.1. *Merni mostovi*

Jednostavni merni sistemi se mogu realizovati pomoću mernih mostova [6], koji predstavljaju i najstarije uređaje za precizno merenje impedanse. Mostovi se, prema tipu pobude, dele na jednosmerne i naizmjenične. Jednosmerni se najčešće koriste za precizno merenje otpornosti, a naizmjenični mogu da mere i kapacitivnost i induktivnost. Kombinacijom mostova sa operacionim pojačavačima (eng. *operational amplifier* – OP), njihove merne karakteristike su značajno poboljšane, kako u rezoluciji merenja, tako i u imunosti na šumove, te postoji veoma velik broj raznih mernih metoda baziranih na mernim mostovima.

Mernim mostovima može se dobiti velika merna preciznost. Primer klasičnog mernog mosta prikazan je na slici 2.1. Da bi se izvršilo merenje, potrebno je da se obavi procedura balansiranja mosta, tj. odabira odgovarajućih referentnih komponenti tako da se diferencijalni napon v_o smanji na nultu vrednost. Uslov balansiranog mosta ostvaruje se u slučaju da važi $Z_1 \cdot Z_3 = Z_2 \cdot Z_4$, poznavajući tri referente impedanse za koje važi ovaj uslov, četvrta se može proračunati. U slučaju da je uticaj parazitnih kapacitivnosti i induktivnosti komponenti mosta značajan, primenjuje se podešavanje Z_5 i Z_6 radi minimizacije ovih uticaja, pri čemu se teži da v_c bude jednak nuli.

Pošto se jedan ili više elemenata mernog mosta moraju manuelno podešavati da bi došlo do ravnoteže u mostu pre merenja, oni nisu pogodni za korišćenje u slučajevima kad je

potreban veći broj merenja, ili kad se radi o kontinualnom merenju neke veličine. Zbog svoje velike preciznosti, merni mostovi u svom osnovnom obliku su još uvek u širokoj upotrebi kod nacionalnih laboratorija koje vrše merenja na etalonima [7].

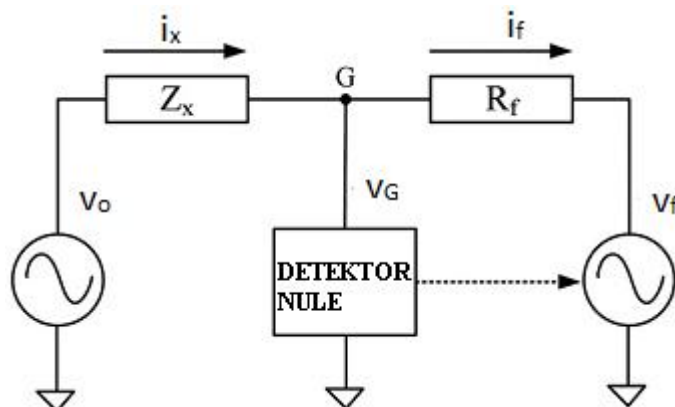


Slika 2.1. AC merni most [6]

Merni mostovi imaju ograničen opseg merenja. Da bi se opseg merenja proširio potrebno je zameniti komponente u mostu. Da bi se automatizovao taj proces, razvijene su metode proširenja mernog opsega, koje koriste transformatore da bi prilagodili merni most za širi merni opseg. Zbog primene transformatora, ovaj sistem može se koristiti samo na nižim frekvencijama. Osim toga, tačnost ovog mosta je smanjena pošto se ne koriste fiksne komponente precizno određenih vrednosti [8].

2.2. Automatski balansirani mostovi

Za precizno merenje impedanse u laboratorijskim uslovima najčešće se koriste analizatori impedanse i LCR metri, koji omogućavaju veoma tačna merenja otpornosti, induktivnosti i kapacitivnosti. U zavisnosti od frekvencije na kojoj se vrši merenje, razvijene su različite merne metode koje se baziraju na ovim instrumentima. Za frekvencije reda desetak MHz koriste se analogni sistemi sa automatski balansiranim mostovima [9]. Principijska šema jednog takvog sistema prikazana je na slici 2.3.



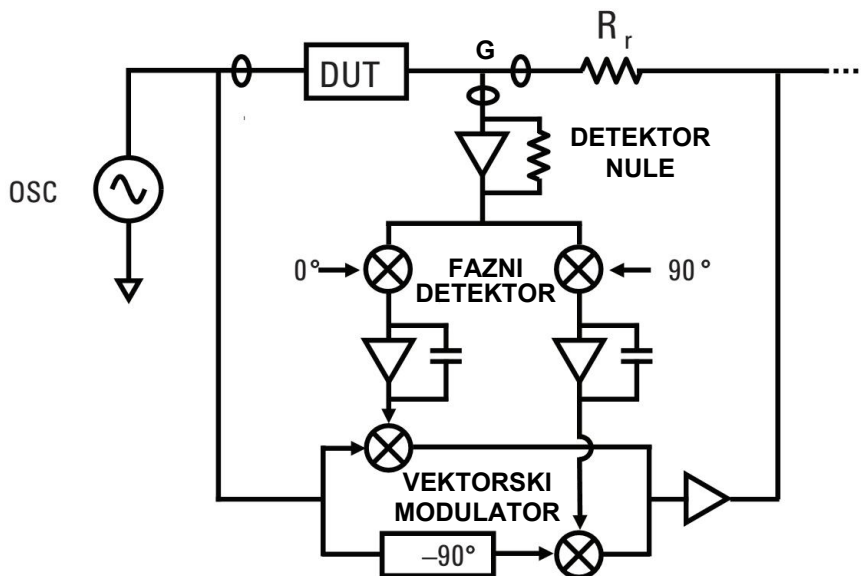
Slika 2.2. Principijska šema analognog automatskog balansiranog mosta [10]

U dve grane mosta postavljeni su simetrični naponski generatori v_0 i v_f , i impedanse koje se porede Z_x i R_f . U ovom mostu, v_0 i v_f su izvori dva sinusoidalna napona iste frekvencije ω_0 , ali sa različitim amplitudama i faznim uglovima. Sa v_0 je označen referentni naponski izvor, sa fiksnom amplitudom i faznim uglom. Struja i_x komponente koja se testira (eng. *device under test* – DUT) Z_x poređi se sa strujom i_f kroz impedansu R_f , koja se najčešće realizuje kao otpornik. Ako je struja i_f različita od struje i_x , javlja se nebalansirana struja ($i_x - i_f$), koja dovodi do pojave napona u tački G ($v_G \neq 0$). Detektor nule (eng. *null detector*) detektuje ovaj napon i podešava amplitudu i fazni ugao naponskog izvora v_f , sve dok se napon v_G ne smanji na nulu. U tom slučaju je most uravnotežen, a struje i_x i i_f su jednake. Nepoznata impedansa na učestanosti ω_0 može se odrediti kao

$$Z_x = \frac{A_o}{A_f} \angle \varphi, \quad (2-1)$$

gde su A_o i A_f maksimalne amplitude naponskih izvora v_0 i v_f , a φ njihova fazna razlika.

Na slici 2.3. prikazana je principiska šema analizatora impedanse, u kojem je primenjena navedena metoda merenja. Kod ovih uređaja, detektorom nule se detektuje nebalansirana struja u tački G . Fazni detektor u sledećem stepenu na osnovu te struje generiše dva vektorska signala sa faznim uglovima u kvadraturi. Fazni detektor prosleđuje signale kroz filtre (integratore) ka vektorskom modulatoru. Vektori signala na $0^\circ/90^\circ$ se sastavljaju i kontrolišu struju otpornika R_r da bi se izjednačila sa strujom kroz DUT [9].



Slika 2.3. Principiska šema analizatora impedanse [9]

Ova arhitektura je široko rasprostranjena i koristi se kod većine komercijalnih impedansnih analizatora. Može se koristiti u širokom frekvencijskom opsegu (do nekoliko stotina MHz), sa velikom mernom tačnošću i širokim mernim opsegom. Ipak, da bi se realizovali merni uređaji sa ovakvom arhitekturom, potrebno je da se projektuju analogna kola koja će prevazići sledeće probleme:

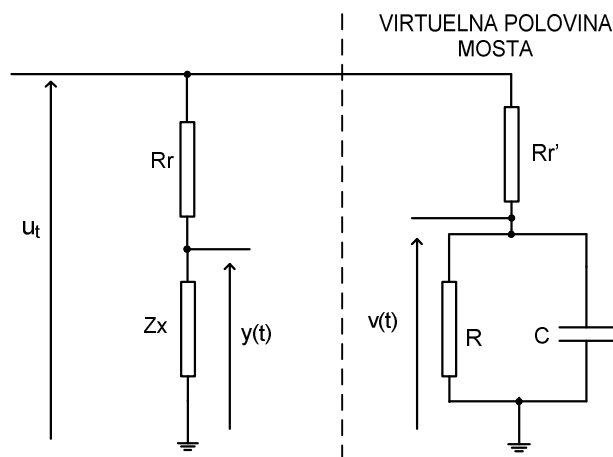
- svaka nebalansiranost između kvadrturnih signala dovodi do devijacije pri razdvajanju vektorskih komponenti u faznom detektoru;

- viši harmonici u referentnom signalu će uticati na tačnost detekcije (sva analogna kola moraju posedovati veliku linearnost prenosne funkcije da bi se održala tačnost u širokom frekvencijskom opsegu);
- referenti kvadraturni signali moraju imati stabilan amplitudski i fazni odnos;
- performanse analognih kola će se menjati pod uticajem temperaturnih promena i degradacije komponenti usled starenja.

Zbog potrebe za sofisticiranim analognim kolima, cene i dimenzije ovih instrumenata su veoma velike, i oni nisu prikladni za upotrebu kao merni sistemi koji su predviđeni za masovnu proizvodnju, te se prvenstveno koriste kao etaloni. Mogu se koristiti i za merenje parametara senzora koji su u procesu razvoja, ali ni tu nisu uvek praktični za svakodnevnu upotrebu, zbog svojih gabarita i relativne kompleksnosti korišćenja.

2.3. Digitalni automatski merni mostovi

Tokom prethodnih decenija razvijeni su mnogi automatski sistemi zasnovani na mernim mostovima. Kao prvi korak u digitalizaciji mernih mostova primenjivao se mikrokontroler ili digitalna kola [11], pomoću kojih se preko kontrole naponskog izvora ili promenljive otpornosti vršilo automatsko uravnotežavanje mernog mosta. Modernije verzije ovih sistema koriste brze A/D konvertore radi digitalizacije signala, čime se omogućava da se sva obrada signala vrši u digitalnom domenu. *DSP* (eng. *digital signal processor*) procesori primenjuju se za implementaciju algoritama za virtuelno uravnoteženje mernog mosta. Ovim algoritmima jedna polovina mosta se virtuelno „generiše” u digitalnom domenu (prikazano na slici 2.4.), čime se dobijaju veoma precizna merenja (tačnost do 0,02 %) [12], ali su zbog kompleksnosti izvedbe ovi merni sistemi najčešće predviđeni su za merenje većih impedansi, nekoliko redova veličine većih od onih koji se javljaju na izlazima aktuelnih senzora.



Slika 2.4. Principijska šema virtualnog mosta [13]

Za generisanje virtuelnog dela mosta, tj. za uravnoteženje mosta koriste se razni algoritmi, kao što su „*least mean square*” [14]-[15], „*sine-fitting*” [12] i „*ellipse-fitting*” [16]-[17]. Ove merne metode zahtevaju kompleksne algoritme da bi se izvršilo precizno merenje. Pošto sistemi bazirani na ovim metodama vrše A/D konverziju mernih signala, a merenje odziva senzora male impedanse zahteva korišćenje sinusoidalnih signala

na frekvencijama reda megaherca, računске operacije potrebne za digitalnu obradu signala zahtevaju puno vremena, čak i uz primenu savremenih DSP procesora. Da bi se prevazišao ovaj problem, upotrebljavaju se FPGA (eng. *field-programmable gate array* – FPGA) kola. Međutim, kako FPGA kola imaju značajnu potrošnju i cenu, ova rešenja koriste se samo kod specijalizovanih uređaja, npr. kod uređaja za bio-impedansna merenja [18], [10]. Ovi sistemi mogu se projektovati i pomoću veoma brzih A/D konvertera, sa obradom podataka na PC kompjuterima, čime se pojednostavljuje hardverska realizacija ovih sistema, ali se primena ograničava na laboratorijska merenja [13].

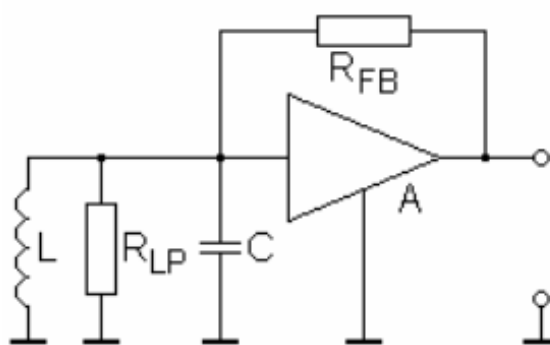
2.4. LC oscilatori

Metode kod kojih se koriste LC oscilatori predstavljaju jednostavna rešenja za merenje induktivnosti ili kapacitivnosti, budući da se se kod ovih kola promena impedanse senzora pretvara u promenu frekvencije izlaznog signala, što je lako precizno izmeriti.

Prednost ovih kola je njihova mala kompleksnost, kao što se može videti na slici 2.5. Ova kola se lako realizuju sa malim brojem komponenti. LC oscilator prikazan na slici 2.5. sadrži rezonantno kolo i pojačavač pojačanja A . Pojačavač se najčešće projektuje sa operacionim pojačavačem kao aktivnom komponentom. Frekvencija oscilatora je određena kapacitivnošću kondenzatora C i induktivnošću kalema L . LC oscilatori se mogu koristiti za merenje induktivnih ili kapacitivnih senzora, kada je drugi element rezonantnog kola komponenta fiksne vrednosti.

Na izlazu oscilatora dobija se signal frekvencije ω_r . Frekvencija se meri „brojačem frekvencije”, koji je najčešće realizovan pomoću mikrokontrolera. U slučaju da se meri odziv induktivnog senzora, ako se zanemari uticaj gubitaka u rezonantnom kolu modelovanih otpornošću R_{LP} , njegova induktivnost L_s dobija se u sledećem obliku:

$$L_s = \frac{1}{\omega_r^2 C}, \quad (2-2)$$

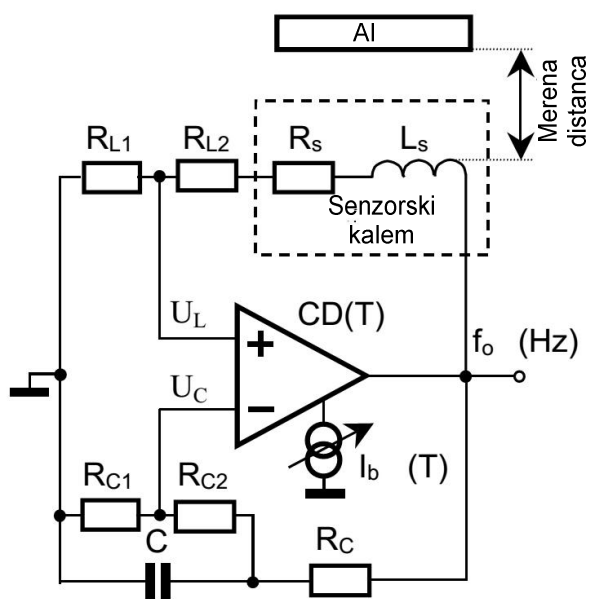


Slika 2.5. Principijska šema LC oscilatora [19]

Ova kola nisu preterano precizna [19]-[20]. Razlog leži u problemima sa stabilizacijom oscilovanja, pošto je teško smanjiti zavisnost frekvencije od temperaturnih promena. Frekvencija oscilovanja se menja i pod uticajem promena karakteristika komponenti kola usled starenja. Kod induktivnih senzora uticaj temperature na rezonantno kolo se najviše manifestuje kroz promenu serijske otpornosti senzora [21].

Za kompenzaciju temperaturnih promena najčešće se primenjuju otpornosti sa negativnim temperaturnim koeficijentom (eng. *negative temperature coefficient*–NTC) u kolo oscilatora. NTC otpornici realizovani su sa diskretnim komponentama, a razvijeni su sistemi gde su ovakvi otpornici integrisani u integrisano kolo. Ovo rešenje primenljivo je kod manjeg broja integrisanih tehnologija, kod kojih se mogu projektovati otpornici sa negativnim temperaturnim koeficijentima (treba napomenuti da je kod ovih tehnologija mogućnost izbora otpornosti i temperaturnog koeficijenta ograničena). Zato se pri projektovanju koristi kombinacija otpornika sa pozitivnim temperaturnim koeficijentom (eng. *positive temperature coefficient* – PTC) i NTC otpornika. Na slici 2.6. prikazana je šema jednog LC oscilatora sa integrisanim induktivnim senzorom za merenje rastojanja, kod koje je primenjena ova metoda. PTC otpornici su R_{L1} i R_{L2} , a NTC otpornici R_{C1} i R_{C2} [22].

Pored opisane, koriste se i druge topologije LC oscilatora sličnih osobina, kao što su relaksacioni oscilatori sa operacionim pojačivačima [23], kao i relaksacioni oscilatori kod kojih je pojačavač realizovan sa tranzistorima [24]. Postoje i komercijalno dostupna rešenja, kod kojih je ceo elektronski merni sistem baziran na LC oscilatoru integrisan u jedno integrisano kolo. Ova kola su predviđena za merenje induktivnosti sa maksimalnom radnom frekvencijom od 10 MHz, ali mogu da mere samo induktore velikog faktora dobrote [25].



Slika 2.6. Principialna šema LC oscilatora sa temperaturnom stabilizacijom [22]

Merna metoda sa LC oscilatorom se može koristiti kod senzora koji imaju dominantnu jednu reaktivnu komponentu impedanse (induktivnost ili kapacitivnost). Takođe, potrebno je da su u pitanju senzori sa velikom izlaznom impedansom i velikim faktorom dobrote. Sa manjim faktorom dobrote impedanse senzora ova merna metoda bi imala veliku potrošnju, jer bi se gubio značajan deo energije na otpornosti.

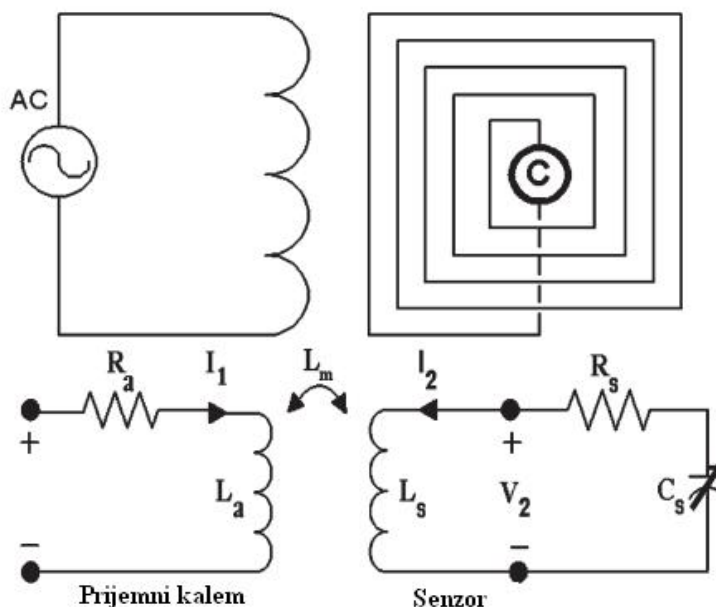
Kod mernih sistema sa LC oscilatorom frekvencija oscilatora se menja u širokom opsegu, a samim time menja se i frekvencija signala kojim se pobuđuje senzor. Na taj način se dobijaju FM pobudni signali (eng. *frequency modulation* – FM). Velika frekvencijska varijacija značajno menja i dubinu uticaja površinskog efekta (eng. *skin effect*), što utiče i na promenu impedanse senzora. Zbog toga je poželjno da se senzori pobuđuju na frekvencijama na kojima površinski efekat nije izražen. Drugo rešenje je da se pobuđuju

AM (eng. *amplitude modulation* – AM) signalima, kod kojih je pobudna frekvencija kroz senzor fiksna (ili sa veoma malom promenom), u kom slučaju se merne metode sa LC oscilatorima ne mogu primenjivati.

2.5. *Merenje rezonantne frekvencije*

Ova metoda bazira se na merenju rezonantne frekvencije paralelnih ili serijskih LC kola, pobuđivanjem ovih kola sinusoidalnim signalom, i pronalaženjem frekvencije na kojoj se javlja maksimalna promena izlazne impedanse senzora. Može se koristiti za merenje induktivnih ili kapacitivnih senzora, pri čemu se rezonantna frekvencija LC kola menja pod uticajem promene impedanse senzora. Drugi element rezonantnog kola je obično komponenta fiksne vrednosti. Da bi se pratila promena rezonantne frekvencije potrebno je kontinualno vršiti promenu frekvencije pobudnog signala u opsegu od interesa (eng. *sweep*), pri čemu se meri frekvencija pri kojoj je na izlazu senzora maksimalna promena impedanse.

U nekim mernim sistemima prati se i promena faznog ugla signala pri rezonantnoj frekvenciji. Postoje razne metode za merenje rezonantne frekvencije LC kola, no sve ove metode imaju manje ili više nezadovoljavajuće rezultate po pitanju tačnosti. Tačnost merenja umnogome zavisi od faktora dobrote (eng. *quality factor, Q-factor*) LC kola. Senzori sa većim faktorom dobrote su poželjni jer su maksimum ili minimum u amplitudskoj i faznoj prenosnoj funkciji izraženiji i mogu se preciznije odrediti [26]. Ova metoda je veoma korisna u nekim aplikacijama, npr. koristi se pri merenju bežičnim senzorima, kao i pri merenju malih varijacija kod senzora velike induktivnosti, reda mH [27].



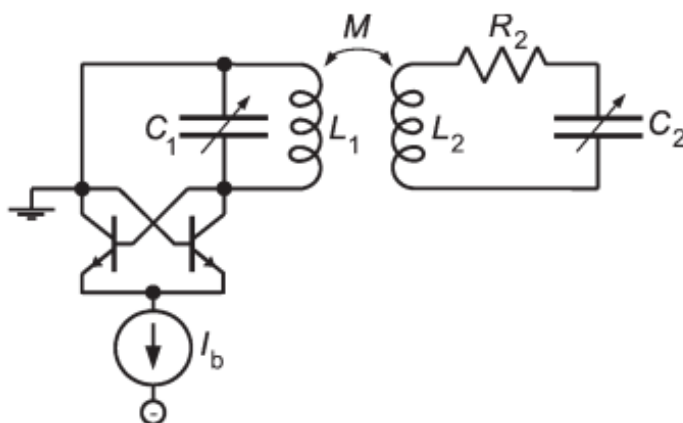
Slika 2.7. Ekvivalentni model bežičnog senzora [28]

Bežični senzori se najčešće realizuju kao paralelno kolo kalema i kondenzatora, gde je kondenzator C_S obično senzorski element. Kalem L_S služi za bežični prenos merenja, pošto je magnetski spregnut sa „prijemnim” kalemom mernog sistema L_a , kao što je prikazano na slici 2.7. R_s i R_a su parazitne otpornosti kalemova L_s i L_a , respektivno.

Preko kalema meri se rezonantna frekvencija senzora, pri čemu je potrebno izvršiti više merenja. Pomoću metode pronalazaženja minimuma faznog ugla (eng. *phase deep*), kod koje se promenom merne frekvencije u opsegu od interesa meri zavisnost faznog ugla impedanse senzora od frekvencije, pronalazi se frekvencija na kojoj se dobija minimum impedanse senzora, a samim tim i rezonantna frekvencija [28]. Ova merna metoda ne eliminiše uticaj promene magnetne sprege na frekvenciju minimuma faznog ugla, pri promeni udaljenosti između dva kalema, L_a i L_s . Ovaj uticaj je nepoželjan, jer bi na rezultat merenja trebala da utiče samo promena senzorskog elementa LC kola.

Bežični senzori su korisni u aplikacijama gde se merenje vrši unutar zatvorenog prostora ili u ekstremnim uslovima, tj. gde je otežan dovod napajanja. Ovi senzori se koriste u razne svrhe: za merenje pritiska [29]-[30], vlažnosti [31], koncentracije gasova u atmosferi [32], i slično.

Na frekvenciji pri kojoj se javlja maksimum realnog dela impedanse bežičnog senzora, promena udaljenosti između dva kalema L_a i L_s nema uticaja [33]. Realni deo impedanse se indirektno može meriti pomoću “*grid-dip*” metra (uređaja za merenje promene struje u rezonantnom kolu), uređaja čija je osnova visokofrekvencijski oscilator. Kalem oscilatora “*grid-dip*” metra magnetski je spregnut sa rezonantnim kolom koji predstavlja senzor. Principijska šema “*grid-dip*” metra je prikazana na slici 2.8. Kondenzator C_1 je prikazan kao promenljiva komponenta, da bi se naglasila potreba za promenom frekvencijom oscilatora. Prijemni kalem L_1 je istovremeno i deo oscilatornog kola “*grid-dip*” metra. Impedansa oscilatora “*grid-dip*” metra je obrnuto srazmerna realnom delu impedanse rezonantnog kola senzora. Frekvencija oscilatora “*grid-dip*” metra se menja sve dok se ne poklopi sa rezonantnom frekvencijom senzora, kada dolazi do smanjenja impedanse oscilatora “*grid-dip*” metra. Ova promena se manifestuje promenom potrošnje oscilatora, što se najčešće detektuje merenjem struje kroz oscilator (na slici 2.8. predstavljena strujnim izvorom I_b). Mana ove metode je pojava velike magnetske sprege između rezonantnih kola ukoliko se kalemovi previše spregnu, kada dolazi do problema sa oscilovanjem “*grid-dip*” metra i kada je teško pronaći rezonantnu frekvenciju. U ekstremnim slučajevima dolazi i do pojave dva maksimuma na različitim frekvencijama.



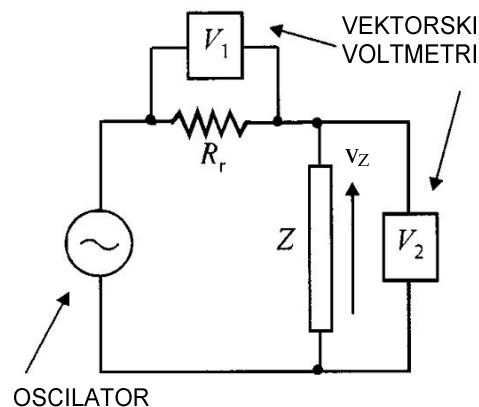
Slika 2.8. Principijska šema “*grid-dip*” metra [33]

Za tačnija merenja potrebno je koristiti kompleksnije merne sisteme. Postoje rešenja koja direktnim merenjem realnog dela impedanse senzora smanjuju uticaj udaljenosti [34], dok drugi sistemi taj problem rešavaju merenjem „parazitnih” kapacitivnosti senzora [35].

Pošto je pri svakom merenju potrebno izvršiti promenu frekvencije izvora u širem opsegu, ova metoda merenja ima loše dinamičke osobine.

2.6. Strujno-naponske metode

Strujno-naponske metode za merenje impedanse su takođe u upotrebi. Postoji veliki broj razvijenih metoda. Principijska šema strujno-naponske metode merenja prikazana je na slici 2.9. Princip merenja je veoma jednostavan. Sinusoidalnim signalom, generisanim u oscilatoru, pobuđuje se senzor nepoznate impedanse Z , preko preciznog otpornika male vrednosti R_r . Napon na senzoru se meri preko vektorskog voltmetra V_2 , dok se struja meri preko napona na otporniku R_r , pomoću vektorskog voltmetra V_1 .



Slika 2.9. Principijska šema strujno-naponske metode merenja [6]

Vektorskim merenjem napona i struja koje se javljaju na izlaznim priključcima senzora može se precizno izmeriti njegova impedansa. Da bi se realizovali kvalitetni vektorski voltmetri, naročito na višim frekvencijama, potrebni su kompleksni elektronski sistemi. Zbog toga se ova metoda najčešće primenjuje u realizaciji komercijalnih analizatora impedansi, koji se koriste u laboratorijskim uslovima pri razvoju novih tipova senzora, jer omogućavaju preciznu analizu zavisnosti impedanse od merene frekvencije [6].

Razvijeni su i pojednostavljeni merni sistemi koji koriste strujno-naponske metode [36], sa značajno lošijim mernim karakteristikama [37]-[38], jer su projektovani pomoću analognih i digitalnih kola čije karakteristike ne omogućavaju pravilan rad na višim frekvencijama.

2.7. „Lock-in” pojačavači

„Lock-in” pojačavači se koriste za merenje signala male amplitude, u sredinama gde je nivo šuma visok. Princip rada „lock-in” pojačavača zasniva se na ortogonalnosti sinusoidalnih funkcija. Jedan od signala je obično referentni, poznate amplitude i faznog ugla. Množenjem dva sinusoidalna signala dobija se:

$$v_{MN} = \frac{1}{2} V_{sigPK} \cdot V_{refPK} \cdot \cos([\omega_{ref} - \omega_{sig}] \cdot t + \varphi_{sig} - \varphi_{ref}) - \frac{1}{2} V_{sigPK} \cdot V_{refPK} \cdot \cos([\omega_{ref} + \omega_{sig}] \cdot t + \varphi_{sig} + \varphi_{ref}) \quad , \quad (2-3)$$

gde je V_{refPK} vršna vrednost referentnog signala, φ_{ref} njegov fazni ugao, a V_{sigPK} i φ_{sig} vršna vrednost i fazni ugao ulaznog signala u „lock-in” pojačavaču. v_{MN} je signal na izlazu množača.

Na izlazu množača dobijaju se dva naizmenična signala, jedan na učestanosti jednakoj razlici učestanosti ulaznih signala ($\omega_{ref} - \omega_{sig}$), a drugi na učestanosti jednakoj njihovoj sumi ($\omega_{ref} + \omega_{sig}$). Kada se dobijeni umnožak v_{MN} propusti kroz niskopropusni filter (NF filter), biće propušteni samo signali na učestanostima mnogo nižim od ω_{ref} i ω_{sig} . U slučaju da su ove učestanosti različite, napon na izlazu ovog filtra će težiti nuli. Kada se pomnože dva sinusoidalna signala istih učestanosti, srednja vrednost signala na izlazu iz NF filtra v_{DC} će biti jednaka :

$$v_{DC} = \frac{1}{2} V_{sigPK} \cdot V_{refPK} \cdot \cos(\varphi_{sig} - \varphi_{ref}) = \frac{1}{2} V_{sigPK} \cdot V_{refPK} \cdot \cos \varphi_{raz}, \quad (2-4)$$

gde je φ_{raz} jednaka razlici faznih uglova ulaznog i referentnog signala. Izlazni signal NF filtra je DC signal srazmeran vršnoj vrednosti ulaznog signala V_{sigPK} , ali i razlici faznih uglova ulaznog i referentnog signala.

Da bi se uticaj razlika faznih uglova eliminisao, potreban je još jedan množač, koji će ulazni signal pomnožiti referentnim signalom fazno pomerenim za 90° . Tada se na izlazu dva množača dobija:

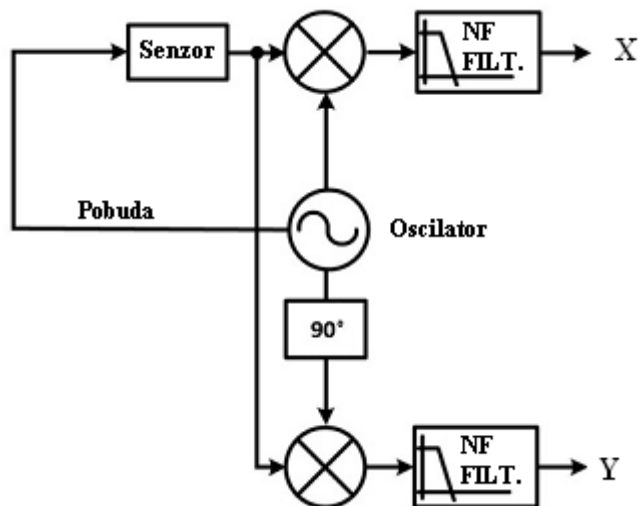
$$v_x = V_{sigPK} \cdot \cos \varphi_{raz}, \quad v_y = V_{sigPK} \cdot \sin \varphi_{raz}, \quad (2-5)$$

gde su v_x i v_y izlazi dva množača X i Y . Uticaj faznog ugla se može eliminisati matematičkom operacijom nad ovim signalima, a može se dobiti i tačna vrednost faznog ugla:

$$V_{sigPK} = \sqrt{v_x^2 + v_y^2}, \quad (2-6)$$

$$\tan \varphi = \frac{v_x}{v_y}. \quad (2-7)$$

Principska šema primene „lock-in” pojačavača u mernim sistemima prikazana je na slici 2.10. Senzor se pobuđuje signalom sa oscilatora, i na izlazima X i Y se dobijaju DC signali, pomoću kojih se, preko jednačine (2-6), izračunava vrednost amplitude signala na senzoru. Pomoću jednačine (2-7) moguće je naći faznu razliku između signala sa oscilatora i signala sa senzora, ako u mernom sistemu nema dodatnih kola koja vrše fazno pomeranje merenog signala. Ova razlika faznih uglova predstavlja fazni ugao koji se javlja na senzoru sa kompleksnom izlaznom impedansom. Primenom „lock-in” pojačavača u mernom sistemu može se izmeriti tačna vrednost impedanse senzora.



Slika 2.10. Principna šema primene „lock-in” pojačavača u mernim sistemima [39]

Analogni „lock-in” pojačavači postoje u komercijalnoj ponudi kao samostalni instrumenti, veoma velike tačnosti, ali i cene. Princip rada ovih pojačavača koristi se i kod laboratorijskih analizatora impedanse u jednom od osnovnih blokova ovih uređaja, kao što je prikazano na slici 2.3. Da bi se dobili „lock-in” pojačavači dobrih karakteristika, potrebno je realizovati kvalitetna analogna kola, prvenstveno pri projektovanju množača signala.

Realizacija množača povlači sa sobom mnogo problema. Teško je razviti množače sinusoidalnih signala velike linearnosti, malog ofseta i fiksnog pojačanja [40]. Povećanjem radne frekvencije otežava se realizacija kvalitetnih analognih sinusnih množača. Zbog toga se pri integraciji ovog tipa „lock-in” pojačavača u merni sistem, najčešće radi o sistemima koji rade na niskim frekvencijama, reda desetina kHz [41]-[42].

Postoje i sistemi sa analognim sinusnim množačima koji rade na frekvencijama reda MHz, ali je za razvoj ovih kola primenjen veći broj komercijalnih analognih integrisanih kola, što je rezultovalo sistemom veće kompleksnosti, dimenzija i potrošnje [34]. Digitalni sistemi, kod kojih se množači realizuju u digitalnom domenu eliminišu sve probleme koji se javljaju kod analognih „lock-in” pojačavača. Ipak, kod digitalnih sistema postoji potreba za brzim A/D konvertorima i procesorskim kolima koja obavljaju veliki broj računskih operacija potrebnih za digitalnu obradu signala, što ograničava mogućnost primene ovih sistema za rad na višim frekvencijama [27]. Postoje i komercijalno dostupna rešenja gde je ceo elektronski merni sistem baziran na „lock-in” pojačavačima integrisan u jedno kolo. Kod ovih integrisanih kola maksimalna radna frekvencija je 100 kHz [43].

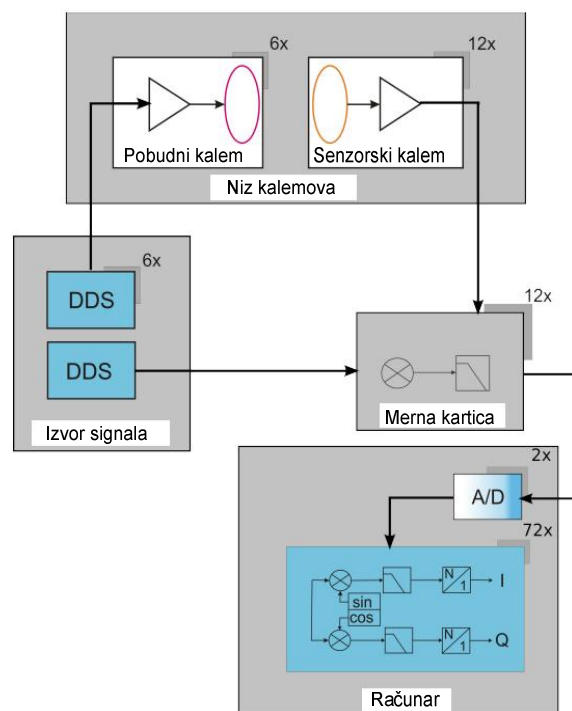
Primena analognih množača, predviđenih za rad sa pravougaonim signalima [44], značajno olakšava realizaciju množača, pri čemu se oni svode na analogne prekidače, koji se u CMOS tehnologiji mogu lako realizovati korišćenjem MOS tranzistora. Iako jednostavnije konstrukcije, ovaj tip množača stvara nove probleme pri realizaciji, prvenstveno zbog uticaja harmonika pravougaonih signala. Ove prekidačke smetnje se manifestuju kao DC ofset na izlazu kola, što utiče na smanjenje tačnosti u ovakvim sistemima [45].

2.8. Digitalni i integrisani sistemi

Kao što je napomenuto, digitalizacija visokofrekvencijskih signala radi obrade signala u digitalnom domenu, u principu zahteva korišćenje digitalnih kola velike kompleksnosti i potrošnje. Zato nisu najbolji izbor za merne sisteme koji će se realizovati u velikom broju komada, kod kojih je cilj razvoj elektronskih sistema malih dimenzija, cene i potrošnje. Ipak, postoje merne sisteme kod kojih ovi faktori nisu od značaja, već je prvenstveno važna funkcionalnost i pouzdanost sistema. Najčešće se takvi sistemi primenjuju kod medicinskih uređaja, kao kod sistema za impedansnu tomografiju [46].



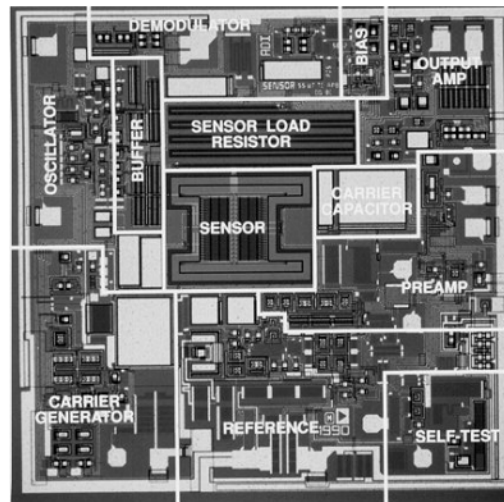
a)



b)

Slika 2.11. a) Fotografija medicinskog uređaja sa višekanalnim magnetnim induktivnim mernim sistemom b) blok šema uređaja [47]

Većina medicinskih elektronskih mernih uređaja sadrži veliki broj elektroda tj. senzora, kod kojih se merenja najčešće vrše vremenskim multipleksiranjem, što dodatno opravdava primenu digitalnih sistema [47]. Fotografija i blok šema ovakvog uređaja prikazana je na slici 2.11.



Slika 2.12. Fotografija integrisanog kola akcelerometra [48]

Značaj integracije senzora i elektronskog mernog sistema u jednu celinu se dobro može proceniti kod modernih MEMS žiroskopa i akcelerometara, kod kojih se senzor realizuje kao kondenzator mikroskopskih dimenzija. Senzori se najčešće realizuju kao specijalno projektovani diferencijalni kondenzatori, koji čine sastavni deo integrisanog kola zajedno sa elektronskim kolom koje obrađuje signale, što se može videti na slici 2.12. Iako velike kompleksnosti, ovako se dobijaju merni sistemi visokih performansi, male potrošnje i veoma malih dimenzija [48].

2.9. Poređenje karakteristika mernih sistema

U ovom odeljku prikazano je poređenje najvažnijih osobina prethodno analiziranih elektronskih mernih sistema i mernih metoda. Uporedne karakteristike reprezentativnih mernih sistema prikazane su u tabeli 2.1. Prikazani parametri za koje je procenjeno da su najznačajniji u oceni i rangiranju elektronskih mernih sistema.

Prvi parametar je opseg merenja impedanse. Opseg pokazuje koji red veličine impedanse opisani elektronski sistem može da izmeri.

Ako se dinamički odziv sistema meri u vremenskom domenu, vreme odziva je definisano kao vremenski interval potreban da izlaz sistema dostigne ustaljenu vrednost, nakon skokovite promene ulaznog signala. Dinamički odziv sistema se može meriti i u frekvencijskom domenu, pomoću funkcije frekvencijskog odziva [1]. Frekvencijski odziv pokazuje do koje frekvencije se promena ulazne veličine na senzoru verno prenosi na izlaz sistema. Maksimalna pobudna frekvencija podrazumeva maksimalnu frekvenciju kojom opisani elektronski sistem može pobuditi senzor koji meri.

Od analiziranih mernih sistema, merni mostovi su prvi predstavljeni u ovom poglavlju. Oni se izuzetno retko primenjuju izvan laboratorijskih uslova. Odlikuje ih velika preciznost i jednostavnost konstrukcije, ali im je osnovna mana potreba za manuelnim podešavanjem pri svakoj promeni merene impedanse. Zbog toga je dinamički odziv ovih sistema izuzetno mali tako da su neprimenjivi u praktičnom radu sa senzorima koji vrše kontinualno merenje.

Automatski balansirani mostovi razvijeni primenom analognih elektronskih kola

primenjuju se u analizatorima impedanse i LCR metrima. Odlikuje ih velika tačnost i opseg merenja, ali su ove osobine dobijene pomoću kompleksnog dizajna tako da su ovi sistemi visoke cene, velikih dimenzija i potrošnje. Zbog toga nisu primenjivi za korišćenje u mernim sistemima koji će se proizvoditi u velikom broju primeraka.

Digitalni automatski merni mostovi svu obradu signala vrše u digitalnom domenu, čime se eliminiše potreba za sofisticiranim analognim elektronskim kolima. Ovom metodom se omogućava razvoj elektronskih sistema visoke tačnosti, ali se ovi sistemi najčešće projektuju sa malom pobudnom frekvencijom. Povećanjem pobudne frekvencije ovih sistema povećava se i hardverska zahtevnost sistema, zbog potrebe za bržim A/D konvertorima i jačim procesorima, što ih ograničava u primeni kod mernih sistema za masovnu upotrebu.

Pomoću LC oscilatora mogu da projektuju merni sistemi male kompleksnosti, potrošnje i dimenzija. LC oscilatori se mogu primenjivati za merenje senzora sa dominantnom induktivnom ili kapacitivnom impedansom, i ova kola su osetljiva na uticaj temperaturnih promena.

Metoda merenja rezonantne frekvencije ne može da omogući visoku tačnost merenja, koja je veoma zavisna od faktora dobrote rezonantnog kola u kojeg je povezan senzor. Ova metoda se često primenjuje kod bežičnih senzora, koji su induktivno spregnuti sa elektronskim mernim sistemom.

Strujno-naponska metoda za merenje impedanse je principski veoma jednostavna, ali je za dobijanje kvalitetnih elektronskih mernih sistema potrebna primena sofisticiranih elektronskih kola. Zato se ova merna metoda najčešće primenjuje u laboratorijskim uređajima. Primenom ove metode razvijeni su i jednostavniji elektronski merni sistemi, pri čemu se izgubilo na tačnosti i mogućnosti merenja senzora male impedanse.

Lock-in pojačavači se primenjuju za razvoj elektronskih mernih sistema kod kojih je uticaj eksternog šuma značajan. Zbog potrebe za kvalitetnim množačima sinusoidalnih signala, nije moguće realizovati *lock-in* pojačavače visokih performansi pomoću jednostavnih elektronskih kola niske cene. U slučaju da se kao pobudni signali senzora koriste pravougaoni signali, moguće je koristiti množače signala koji su jednostavne konstrukcije. Zbog pojave prekidačkih smetnji ograničena je tačnost koja se može dobiti ovim sistemom.

Analizom dostupne literature iz oblasti može se izvesti nekoliko generalnih zaključaka. Laboratorijski elektronski merni sistemi su veoma skupi i kabasti. Elektronski sistemi koji imaju nisku cenu i male dimenzije ujedno imaju i malu tačnost, a često ne mogu da se koriste za merenja kod senzora male impedanse. Pregledom naučnih radova može se uočiti da predložena rešenja visoke tačnosti često zahtevaju kompleksna elektronska kola, tako da su u pitanju skupa rešenja. Razvoj elektronskog mernog sistema male kompleksnosti i visoke tačnosti, koji će moći da mere senzore male impedanse i sa njima da čine jeftin merni sistem prikladan za masovnu proizvodnju je cilj istraživanja ove doktorske disertacije. Merna metoda koja je primenjena za razvoj ovog sistema predstavlja pojednostavljenu pojednostavljenu varijantu strujno-naponske merne metode, a poseduje i elemente sličnosti sa *lock-in* pojačavačima. Elektronski merni sistem projektovan na osnovu ove merne metode prikazan je u sledećem poglavlju.

Tabela 2.1. Usporedne karakteristike elektronskih mernih sistema

Parametar	merni most [7]	digitalni most [10]	auto-balansiran most [9]	LC oscilator [22]	„lock-in” pojačavač sa pravougaonim signalima [45]	lock-in” pojačavač sa sinusoidalnim signalima [34]	strujno-naponska metoda za niske frekvencije [36]	Merenje rezonantne frekvencije [28]
Opseg merenja impedanse	sve vrednosti	male vrednosti	sve vrednosti	srednje vrednosti	srednje vrednosti	male vrednosti	velike vrednosti	srednje vrednosti
Dinamički odziv sistema	veoma spori	srednji	brzi	veoma brzi	brzi	brzi	brzi	spori
Temperaturna neosetljivost	mala	velika	velika	srednja	velika	velika	srednja	srednja
Maksimalna pobudna frekvencija	visoka	srednja	veoma visoka	srednja	srednja	visoka	niska	srednja
Dimenzije	velike	srednje	veoma velike	mala	veoma mala	velike	mala	srednje
Tačnost	visoka	visoka	veoma visoka	visoka	srednja	visoka	niska	niska
Potrošnja	srednja	velika	veoma velika	mala	mala	srednja	mala	srednja
Kompleksnost dizajna	mala	velika	veoma velika	mala	velika	velika	srednja	srednja

3. Prototip elektronskog mernog sistema

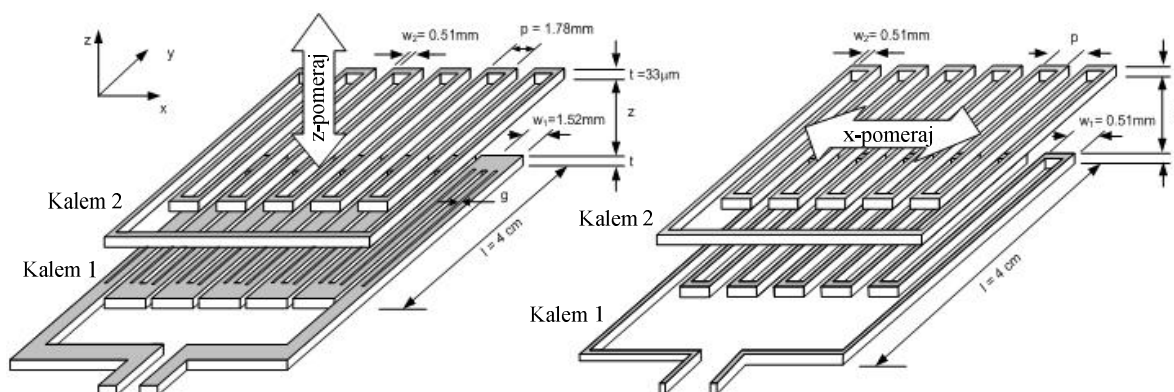
Kao konačni cilj ove doktorske disertacije postavljen je razvoj integrisanog kola koji će vršiti funkciju elektronskog sistema za obradu signala sa senzora promenljive impedanse. Kako je projektovanje i proizvodnja integrisanog kola dugotrajan i skup proces, primenom diskretnih komponenti razvijen je prototip mernog sistema za merenje signala sa senzora male, promenljive impedanse [49]. Ovime je omogućeno da se izvrši provera primenjene merne metode, pomoću konkretnih rezultata merenja dobijenih povezivanjem prototipa elektronskog sistema na aktuelne senzore.

Da bi se proverila funkcionalnost elektronskog mernog sistema, na njegov ulaz je priključen senzorski element za merenje pomeraja. Njegova induktivnost se menja u zavisnosti od pomeraja između dva dela senzorskog elementa [50]. O ovom poglavlju su opisani sastavni delovi razvijenog (projektovanog) mernog sistema, kao i priključenog senzorskog elementa.

3.1. *Senzor pomeraja u ravni*

Senzor pomeraja u ravni se sastoji od dva elementa, od kojih svaki ima par kalemova tipa meandar, okrenutih jedan ka drugom (slika 3.1.). U svakom paru, jedan od kalemova je nepokretan (kalem 1). Između ulaznih priključaka kalema 1 meri se ulazna induktivnost L_S . Drugi kalem (kalem 2) je kratko spojen. Analizirana su dva senzorska elementa, većih i manjih dimenzija, prikazani u tabeli 3.1.

Kada se kalemovi nalaze tačno jedan iznad drugog, njihova međusobna induktivnost je maksimalna. Koordinatni sistem je tako usvojen da se smatra da je tada senzor u nultom položaju, tj. koordinata $x = 0$. Promenom položaja kalema 2 u odnosu na kalem 1 menja se njihova međusobna induktivnost, a time i izlazna impedansa senzorskog elementa. Dakle, cilj je da se na osnovu promene ulazne impedanse senzorskog elementa odredi pomeraj kalema 2 u odnosu na kalem 1. Jedan senzorski element se koristi za merenje pomeraja u pravcu x -ose, a drugi u pravcu z -ose.



Slika 3.1. Induktivni senzor pomeraja u ravni se sastoji od dva senzorska elementa, koji mere pomeraj u pravcu x -ose i z -ose [50]

Posmatrano iz ugla merenja induktivnosti, princip rada mernog sistema će biti isti za oba senzorska elementa, nezavisno od toga da li je većih ili manjih dimenzija, jedino se menja merni opseg induktivnosti. Stoga, za testiranje je korišćen samo senzorski element koji meri x -pomeraj. Pri merenju razmak između kaleмова se nije menjao, tako da nije bilo uticaja z -ose na merenje. Geometrijski parametri većeg i manjeg senzorskog elementa prikazani su u tabeli 3.1, kao i električni parametri mereni analizatorom impedanse HP4194A.

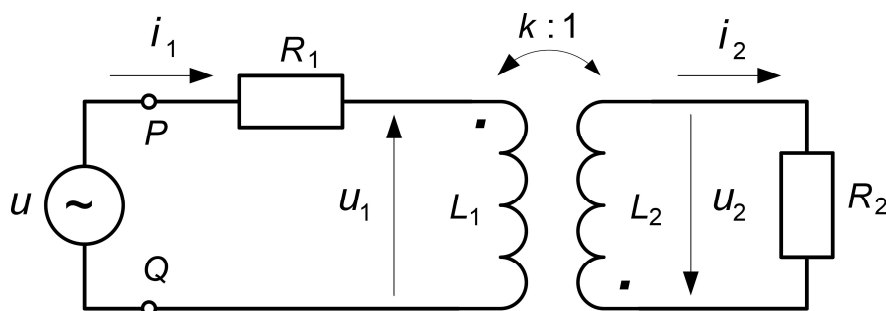
Tabela 3.1. Geometrijski parametri i merene vrednosti električnih parametara manjeg i većeg senzorskog elementa

Geometrijski parametri senzora		Veći senzor	Manji senzor
w	Širina provodne linije	0,51 mm	0,51 mm
l	Dužina provodne linije	4 cm	2 cm
t	Debljina provodne linije	33 μm	33 μm
p	Rastojanje između susednih provodnika	0,51 mm	0,51 mm
N	Broj zavojaka	10	5
Merene vrednosti na 8 MHz			
L_1	Induktivnost kalema 1	442 nH	152 nH
R_1	Otpornost kalema 1	1,92 Ω	0,62 Ω
L_S (for $x=0$)*	Izlazna induktivnost senzorskog elementa	290 nH	96,8 nH
R_S (for $x=0$)*	Izlazna otpornost senzorskog elementa	2,80 Ω	0,67 Ω

Koristeći ekvivalentno kolo senzorskog elementa prikazano na slici 3.2, ulazna impedansa senzorskog elementa (između tačaka P i Q) je:

$$Z_{eq} = R_1 + \frac{k^2 \omega^2 L_1 L_2 R_2}{R_2^2 + \omega^2 L_2^2} + j\omega L_1 \cdot \frac{R_2^2 + \omega^2 L_2^2 (1 - k^2)}{R_2^2 + \omega^2 L_2^2} \quad (3-1)$$

gde su R_1 i L_1 su otpornost i induktivnost kalema 1, R_2 i L_2 su otpornost i induktivnost kalema 2, a k je koeficijent sprege između kaleмова (koji zavisi od pomeraja).



Slika 3.2. Ekvivalentno kolo senzorskog elementa

Koristeći model predstavljen na slici 3.2, primenjen je simulacioni alat za procenu ulazne induktivnosti L_S u odnosu na x-pomeraj senzorskog elementa. Simulacioni alat je razvijen na osnovu metode parcijalne induktivnosti [51].

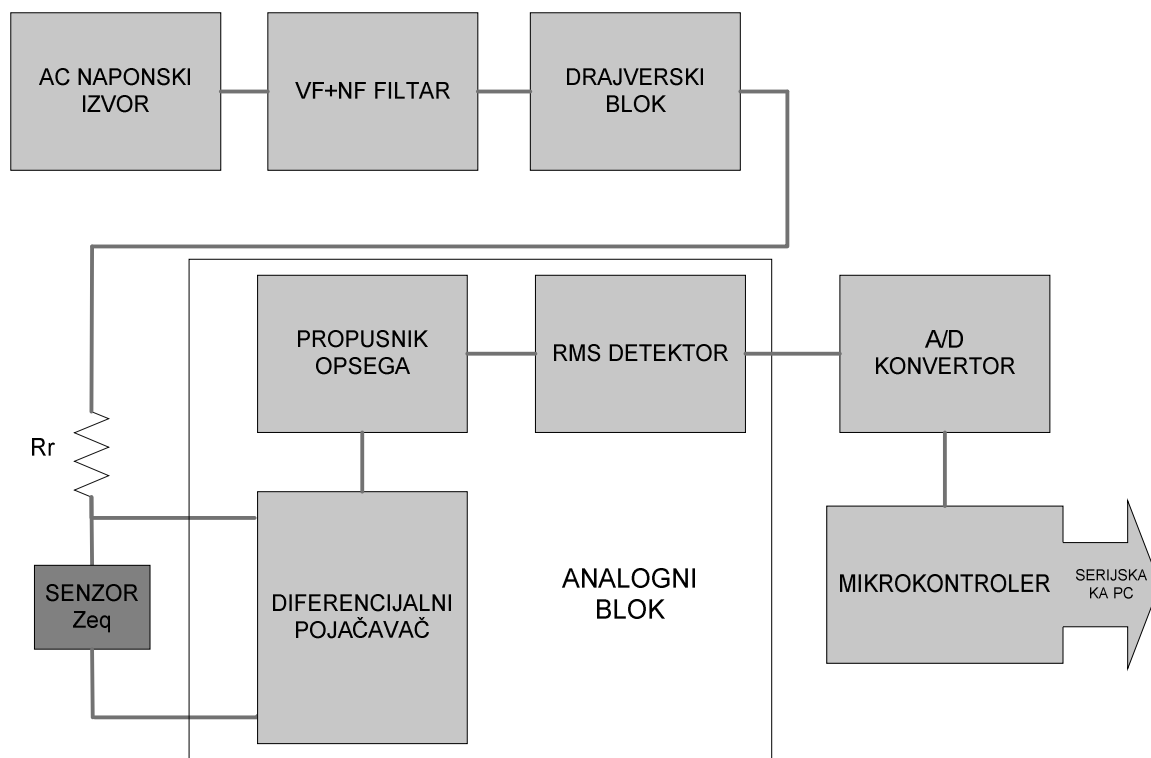
3.2. Elektronski merni sistem za obradu signala sa senzorskim elementa

Predloženi elektronski merni sistem zasniva rad na merenju efektivne vrednosti napona (eng. *root mean square* – RMS) na senzorskom elementu. Izvor sinusoidalnog signala se koristi za pobuđivanje senzorskog elementa. Kako je induktivnost senzorskih elemenata veoma mala ($280 \div 400$ nH za veći, odnosno, $90 \div 150$ nH za manji), potrebno je meriti promene induktivnosti reda 0,5 nH.

Da bi se merila tako mala promena induktivnosti (opsega 120 nH za veći i 60 nH za manji senzorski element), poželjno je da se obezbedi što viša frekvencija pobudnog signala, jer se tako povećava i amplituda naponskog signala na senzorskom elementu. S druge strane, povećanjem frekvencije počinje da raste uticaj površinskog efekta na impedansu, jer se povećava otpornost senzorskog elementa.

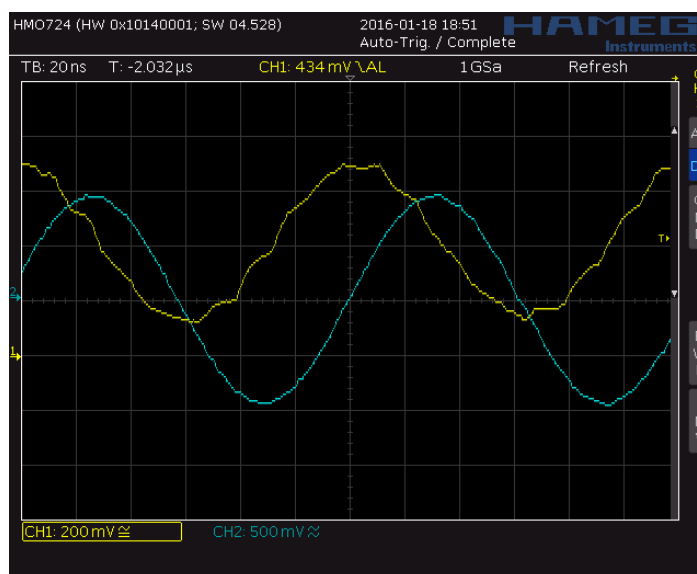
Merni sistem za merenje impedanse senzorskog elementa je prikazan na slici 3.3. [49].

DDS kolo AD9834 (eng. *Direct Digital Synthesis* – DDS) je korišćeno kao izvor sinusoidalnog signala koji se koristi za pobudu senzorskog elementa. Ovo kolo omogućava generisanje veoma preciznih i stabilnih sinusoidalnih signala. DDS koji se koristi u ovom sistemu ima radnu frekvenciju 75 MHz, pri čemu je slabljenje harmonika na 75 MHz -35 dB [52]. Zbog ovih harmonika izlazni signal DDS kola nema oblik idealne sinusoide, kao što se može videti na slici 3.4. Za snimanje signala korišćen je osciloskop HM0724 sa maksimalnom radnom frekvencijom od 70 MHz, zato su harmonici signala sa izlaza DDS kola na slici 3.4. već donekle filtrirani u osciloskopu. Pošto signal na izlazu DDS kola ima i DC komponentu, pasivni visokopropusni – VF filter (eng. *high pass*) se koristi da bi se eliminisala DC komponenta. Pasivni VF filter je realizovan kao jednopolno CR kolo, sa graničnom frekvencijom od 10 Hz.



Slika 3.3. Blok šema elektronskog sistema za merenje impedanse senzorskog elementa

Da bi se eliminisali harmonici u izlaznom signalu DDS kola, koristi se aktivni niskopropusni – NF filtar (eng. *low pass*). NF filtar je realizovan pomoću kola AD8021, niskošumnog operacionog pojačavača sa propusnim opsegom od 200 MHz [53]. Projektovan je dvopolni NF filtar realizovan sa jednim operacionim pojačavačem. Granična frekvencija projektovanog NF filtra je 10 MHz. Pomoću drajverskog bloka generiše se pobudni signal željene amplitude. Izlazni signal filtra se pojačava pomoću operacionog pojačavača, povezanog u konfiguraciju neinvertujućeg pojačavača. Oblik ovog signala na izlazu filtra prikazan je na slici 3.4.



Slika 3.4. Signal na izlazu DDS kola i NF filtra, izlaz DDS kola na kanalu 1 (žute boje), izlaz NF filtra na kanalu 2 (plave boje)

Sinusoidalni signal se vodi na naponski razdelnik, sastavljen od otpornika R_r i senzorskog elementa Z_{eq} (slika 3.3.). Odgovarajuća prenosna funkcija kola je:

$$A_v = \frac{v_s}{v_i} = \frac{Z_{eq}}{R_r + Z_{eq}}, \quad (3-2)$$

gde je v_s napon senzorskog elementa, v_i ulazni prostoperiodični napon. Impedansa senzorskog elementa može biti prikazana kao redna veza L_S i R_S ,

$$Z_{eq} = R_S + j\omega_i L_S, \\ |Z_{eq}| = \sqrt{R_S^2 + (\omega_i L_S)^2}, \quad (3-3)$$

gde je ω_i učestanost ulaznog naponskog izvora, a $|Z_{eq}|$ moduo impedanse senzorskog elementa. Ako se u jednačinu (3-2) uvrste amplitude napona, impedansa Z_{eq} je:

$$Z_{eq} = \frac{R_r \cdot (V_{S_{pk}} / V_{i_{pk}})}{1 - (V_{S_{pk}} / V_{i_{pk}})}, \quad (3-4)$$

gde je $V_{S_{pk}}$ vršna vrednost napona na senzorskom elementu, a $V_{i_{pk}}$ vršna vrednost ulaznog prostoperiodičnog napona. Induktivnost L_S može biti izračunata korišćenjem merene vrednosti $V_{S_{pk}}$, pošto su $V_{i_{pk}}$ i R poznate.

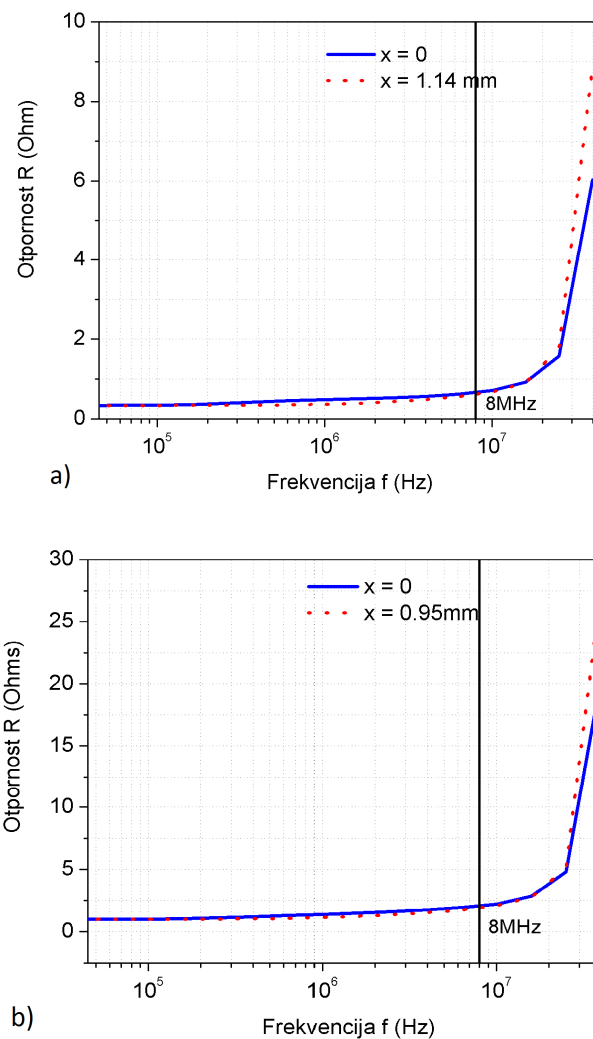
Induktivnosti senzorskog elementa se može izračunati iz jednačine (3-3) kao

$$L_S = \frac{\sqrt{|Z_{eq}|^2 - R_S^2}}{\omega_i}. \quad (3-5)$$

Kada se kalem 2 pomera u x - z ravni iznad nepomičnog kalema 1, menjaju se i induktivnost i otpornost senzorskog elementa. Zbog površinskog efekta, R_S se povećava povećanjem frekvencije. Međutim, kao što se može videti na slici 3.5, ako je radna frekvencija 8 MHz, uticaj površinskog efekta se može zanemariti. Takođe, pomeranje kalema 2 u odnosu na kalem 1 ne utiče značajno na R_S . Za dato rastojanje između kalema 1 i 2, $z = 0,1$ mm, otpornost se menja u opsegu od $0,62 \Omega$ do $0,67 \Omega$ u posmatranom opsegu merenja (od $x = 0$ do $x = 0,95$ mm) za manji senzorski element.

Ako se usvoji srednja vrednost $R_S = 0,65 \Omega$, maksimalna greška merenja induktivnosti L_S koja se pravi ovom aproksimacijom je samo 0,35 %. Na primer, ako bi se senzorski element posmatrao kao idealna induktivnost (tj. za $R_S = 0$), maksimalna greška bi bila 1,15 %. Sličan zaključak se može izvesti i za veći senzorski element. Za dato z -rastojanje između kalema 1 i 2, $z = 0,1$ mm, otpornost se menja od $1,92 \Omega$ do $2,80 \Omega$ u posmatranom opsegu merenja pomeraja. Ako se R_S aproksimira srednjom vrednošću $R_S = 2,36 \Omega$, maksimalna greška je samo 0,36 %.

Pošto se koristi DDS naponski generator, tačna vrednost vršnog napona i fekvencije je poznata. Korišćeni SMD (eng. *surface-mount device*) otpornici su veoma precizni, sa tolerancijom od 0,1 %, tako da Z_{eq} može biti izračunato merenjem vršne vrednosti $V_{S_{pk}}$.



Slika 3.5. Izmerena otpornost senzorskog elementa u zavisnosti od frekvencije, za $z = 0,1$ mm, i za dva krajnja položaja senzorskog elementa $x=0$ i $x=1,14$ mm, merena analizatorom impedanse za: (a) manji i (b) veći senzorski element

Otpornost $R_r = 100 \Omega$, je izabrana da bi se ograničila maksimalna struja kroz senzorski element na 10 mA vršne vrednosti. Da bi se eliminisao uticaj provodnika, otpornost senzorskog elementa se meri četvorožično (eng. *four terminal sensing*). Jedan par elektroda se koriste za dovod struje, a drugi par za merenje napona na senzorskom elementu. Za merenje napona koristi se AD8130, diferencijalni operacioni pojačavač, sa arhitekturom koja sadrži dva para diferencijalnih ulaza [54]. Ovo kolo može se koristiti kao visokofrekvencijski instrumentacioni pojačavač, kada se jedan od ulaznih parova poveže na diferencijalni ulazni signal, dok se drugi par koristi za podešavanje povratne sprege. Pojačanje ovog kola podešeno je na vrednost 2.

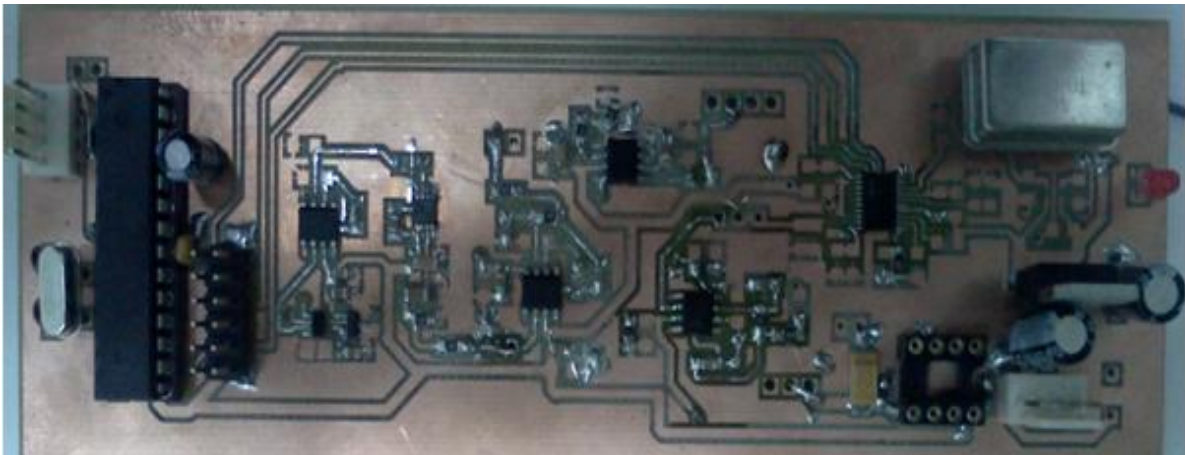
Kako se senzorski element ponaša kao antena, postoji mogućnost da će značajan šum biti superponiran na koristan signal. Takođe, na korisnom signalu se javlja uticaj šuma koji se generiše u samom kolu. Propusnik opsega se koristi da izvrši slabljenje svih signala na frekvencijama različitim od 8 MHz. Realizuje se kao dvopolni filter pomoću operacionog pojačavača. Pojačanje ovog filtera na radnoj frekvenciji je jedinično.

Pošto izvor napona generiše sinusoidalni signal, V_{Spk} se može odrediti merenjem RMS vrednosti napona na senzorskom elementu. RMS napon za sinusoidalni signal na izlazu senzorskog elementa je:

$$V_{S_{RMS}} = V_{S_{pk}} / \sqrt{2}. \quad (3-6)$$

Za merenje RMS koristi se kolo AD8361. Izlaz ovog kola je DC napon proporcionalan RMS vrednosti ulaznog signala [55]. Osnovna funkcija ovog kola je merenje RMS vrednosti visokofrekvencijskih signala pri radio prenosu. Ipak, moguće je koristiti ovo kolo i za niskofrekvencijske signale (iznad 100Hz), donja granična frekvencija određuje se podešavanjem ulaznog filtra ovog kola. Za konverziju DC signala sa izlaza RMS kola u digitalni oblik korišćen je A/D konvertor iz serije AD799x. Ovi konvertori su iz serije A/D konvertora koji imaju isti raspored pinova, a mogu biti osmobarbitni, desetobarbitni i dvanestobarbitni, u oznaci se razlikuju po poslednjoj cifri u nazivu konvertora. Konačan izbor potrebnog A/D konvertora je izvršen posle proračuna rezolucije analognog dela elektronskog mernog sistema. Kao referentni napon za A/D konvertor koristi se integrisano kolo REF5045. Ovo kolo na svom izlazu obezbeđuje stabilni jednosmerni napon od 4,5V, sa veoma malim uticajem temperature na izlazni signal, kao i niskim nivoom unutrašnjeg šuma [56].

Za obradu podataka iz A/D konvertora, u ovom interfejsu koristi se jednostavni mikrokontroler Atmega8. Za ovu primenu nije potrebno koristiti jači kontroler, jer je njegova funkcija da obavi jednostavne aplikacije koje ne zahtevaju veliku procesorsku snagu. Funkcija kontrolera je da upravljanjem DDS kola podesi potrebnu amplitudu i frekvenciju pobudnog signala, da iščita podatke sa A/D konvertora, i da preračuna vrednost senzorskog elementa. Korišćenjem jednačina (3-2) do (3-5), iz merenog napona V_S se može odrediti induktivnost L_S , a time i mereni pomeraj.



Slika 3.6. Prototip mernog sistema za merenje induktivnosti senzorskog elementa

Dobijeni rezultati se šalju ka računaru putem serijske komunikacije, gde se vrši prikazivanje i čuvanje izmerenih podataka. Vrednost induktivnosti L_S se meri svake milisekunde. Prototip mernog sistema za merenje induktivnosti senzorskog elementa je prikazan na slici 3.6.

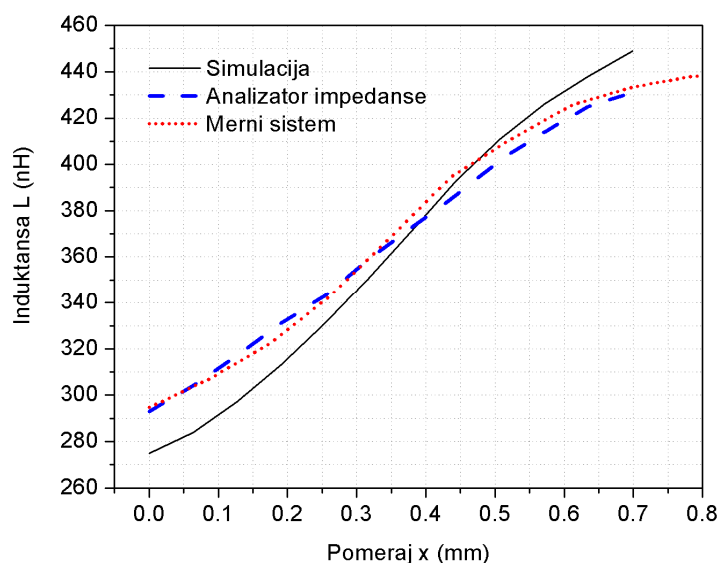
3.3. Karakteristike prototipa mernog sistema

3.3.1. Merenja sa senzorskim elementom

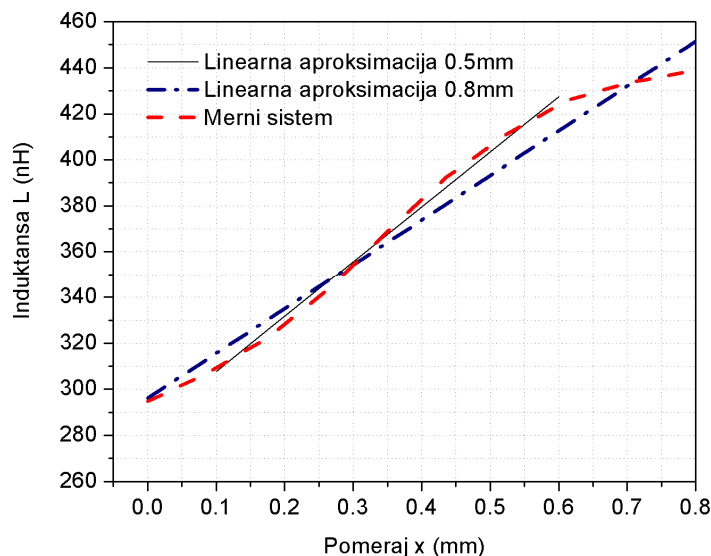
Da bi se verifikovali rezultati dobijeni korišćenjem razvijenog mernog sistema, upoređeni su rezultati merenja dobijeni korišćenjem mernog sistema sa vrednostima dobijenim korišćenjem analizatora impedanse HP4194A i simuliranih vrednosti, dobijenih pomoću simulacionog alata. Simulacioni alat, razvijen na osnovu metode parcijalne induktivnosti, detaljno je prikazan u [51].

Rezultati merenja i simulacija za veći senzorski element su prikazani na slikama 3.7. i 3.8. Udaljenost između kalemova 1 i 2 je $z = 0,1$ mm. Kao što se može videti, postoji dobro poklapanje između vrednosti izmerenih predloženim mernim sistemom i analizatorom impedanse. Odstupanje rezultata merenja je do 3 %.

Na slici 3.8. je prikazana linearna aproksimacija rezultata merenja za veći senzorski element, koja je uvedena radi dobijanja prenosne funkcije mernog sistema. Linearni opseg za merenje pomeraja većeg senzorskog elementa je 0,5 mm (od 0,1 mm do 0,6 mm), sa maksimalnim odstupanjem od linearne aproksimacije manjim od 1 %. Za prošireni merni opseg od 0,8 mm, odstupanje od linearne aproksimacije je veće i iznosi 3,2 % (slika 3.8.). Upotrebom mikrokontrolera, moguća je implementacija polinomijalne aproksimacije višeg reda, nakon digitalizacije signala na izlazu iz RMS kola. Rezultati merenja se šalju preko serijske komunikacije, u intervalima od 1 ms.

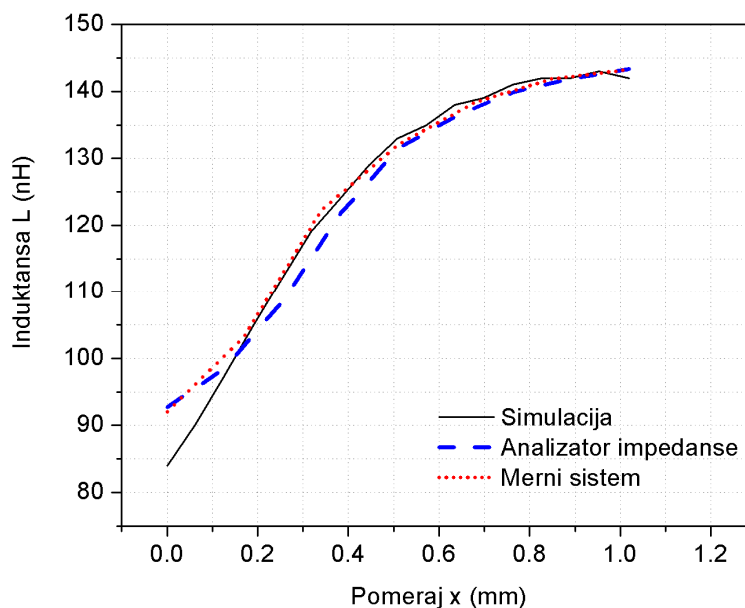


Slika 3.7. Promena ulazne induktivnosti u zavisnosti od x -pomeraja dobijena korišćenjem analizatora impedanse HP4194A, mernog sistema i simulacionog alata, za veći senzorski element, za $z = 0,1$ mm



Slika 3.8. Aproksimacija ulazne induktivnosti u zavisnosti od x -pomeraja, dobijena mernim sistemom za veći senzorski element, za $z = 0,1$ mm

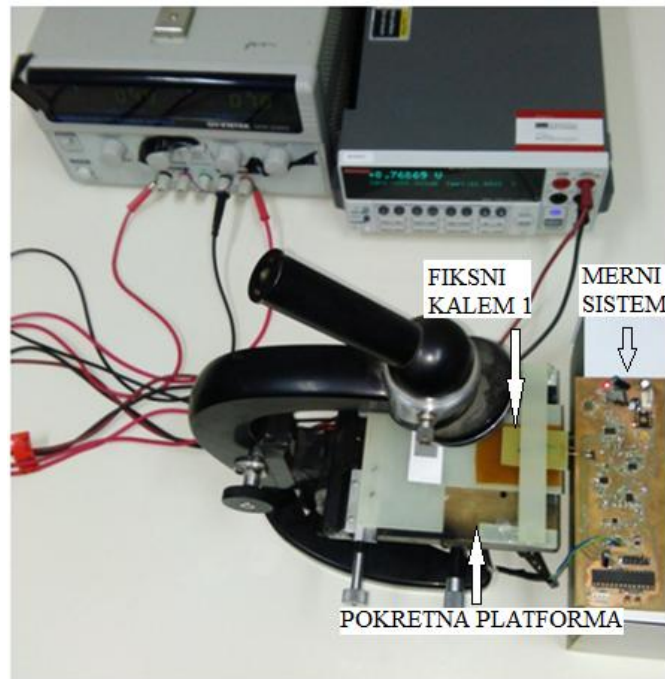
Sličan zaključak može da se izvede i za manji senzorski element. Za manji senzor, koji zbog manjih dimenzija ima i manju impedansu, kao i manji linearni opseg, dobijena je maksimalna greška merenja od 3 %, kao što se može videti na slici 3.9.



Slika 3.9. Promena ulazne induktivnosti u zavisnosti od x -pomeraja dobijena korišćenjem HP4194A, mernog sistema i simulacionog alata, za manji senzorski element, $z = 0,1$ mm

3.3.2. Merna postavka

Merna postavka za merenje senzorskog elementa pomoću prototipa mernog sistema prikazana je na slici 3.10. Fiksni kalem 1 senzorskog elementa povezan je na merni sistem. Kalem 2 senzorskog elementa povezuje se na platformu optičkog mikroskopa, koja se može pomerati.



Slika 3.10. Merna postavka za merenje senzorskog elementa pomoću prototipa mernog sistema

Skala pomeraja je postavljena ispod sočiva mikroskopa. Skala se sastoji od linija koje su međusobno udaljene 0,065 mm, što predstavlja najmanji pomeraj kalema 2 pri merenju senzorskog elementa. Za merenje jednosmernog napona na izlazu RMS kola upotrebljen je Keitley 2410, veoma precizni instrument za generisanje i merenje jednosmernih napona i struja. U ovoj mernoj postavci ovaj instrument korišćen je za precizno merenje napona.

3.3.3. Analiza karakteristika mernog sistema

Upotrebljivi merni opseg RMS kola AD8361 određen je greškom konverzije ovog kola. Prema tehničkoj dokumentaciji, greška konverzije se naglo povećava kada je vrednost RMS signala na ulazu kola ispod 20 mV [55]. Za velike ulazne signale, izlaz RMS kola ulazi u saturaciju, na oko 0,5 V ispod napona napajanja (u predloženom mernom sistemu napon napajanja RMS kola je 5 V, tako da maksimalan napon na izlazu kola iznosi 4,5 V). Kako se na izlazu RMS kola dobija DC signal koji je 7,5 puta veći od RMS signala na njegovom ulazu, RMS vrednost maksimalnog signala na ulazu ovog kola je 0,6 V. Stoga je ulazni naponski opseg RMS kola od 20mV do 600mV. Pošto je pojačanje ulaznog diferencijalnog pojačavača analognog bloka $A=2$, a filtarski blok ima jedinično pojačanje, ulazni naponski opseg analognog bloka je od 10 mV do 300 mV RMS. Izlazni naponski opseg analognog bloka je DC signal od 150 mV do 4,5V.

Za pobudni signal iz drajverskog bloka vršne vrednosti $V_{ipk} = 1$ V, i za otpornik $R_r = 100 \Omega$, opseg merenja je od 55 nH do 920 nH, kada se meri senzor sa dominantnom induktivnom komponentom impedanse. Za senzore rezistivnog tipa, opseg merenja je od 3Ω do 70Ω . Za merenje kapacitivnih senzora, opseg merenja je od 400 pF do 5000 pF. Merenje senzora manje kapacitivnosti moguće je ostvariti smanjenjem struje kroz senzor.

Dinamički odziv kola određen je NF filtrom, integrisanim u RMS kolo, koji određuje talasnost (eng. *ripple*) izlaznog signala kola. Njegova granična frekvencija se može

podešavati eksternim kondenzatorom. U predloženom mernom sistemu podešena je frekvencija od 1kHz.

Proverena je i vremenska stabilnost sistema. Merena je promena izlaznog signala sistema tokom vremena, pri merenju senzorskog elementa bez pomeraja (senzorski element u istom položaju). Izvršen je niz merenja u periodu od dva sata na sobnoj temperaturi. Maksimalna promena rezultata merenja na izlazu sistema je 0,03 %, te se može zaključiti da je sistem vremenski stabilan.

Određen je i uticaj promene eksterne temperature na merni sistem. Posmatran je senzorski element u istom položaju, i praćena je promena izlaznog signala sistema. Izvršeno je merenje u opsegu temperature od 0 °C do 70 °C. Merenje na višim temperaturama nije izvršeno zbog potrebe za napojnim i signalnim kablovima koji mogu da izdrže više temperature. Ukupna promena signala za temperaturni opseg od 0 °C do 70 °C je značajna i iznosi 5,2 %. Uzrok ove pojave je uticaj temperature na filtre koji su nalaze u mernom sistemu. Kao posledica, sa promenom temperature doći će do promene prenosne karakteristike filtra, što utiče i na promenu pojačanja filtra, a samim tim i do promene amplitude izlaznog signala filtra.

Potrošnja predloženog mernog sistema je 0,55 W.

Izvršena je statistička analiza mernih rezultata, da bi se dobile bolje informacije o karakteristikama mernog sistema. Određena je srednja vrednost izmerene veličine i merna nesigurnost. Procenjena je verovatnoća sa kojom će se neki od rezultata naći u datom intervalu vrednosti.

Izvršen je niz merenja na senzoru sa modulom impedanse od 10,3 Ω, pri čemu je dobijen niz od 170 merenja, što je procenjeno kao dovoljan broj merenja za matematičku analizu [57]. Srednja vrednost dobijena je preko jednačine

$$\bar{x} = \frac{\sum_{n=1}^N x_n}{N}, \quad (3-7)$$

gde je \bar{x} srednja vrednost, N broj merenja, a x_n vrednost n -tog merenja. Standardna devijacija $s(x)$ merenja je:

$$s(x) = \sqrt{\frac{\sum_{n=1}^N (x_n - \bar{x})^2}{N - 1}}, \quad (3-8)$$

iz čega se dobija merna nesigurnost tipa A , tj. standardna devijacija srednje vrednosti [57]:

$$s(\bar{x}) = \sqrt{\frac{s^2(x)}{N}}, \quad (3-9)$$

Interval pouzdanosti merenja μ_i , tj. interval oko srednje vrednosti merenja \bar{x} za koji se sa određenom verovatnoćom može reći da će upasti rezultati merenja je:

$$\mu_i = \bar{x} \pm k \cdot s(x), \quad (3-10)$$

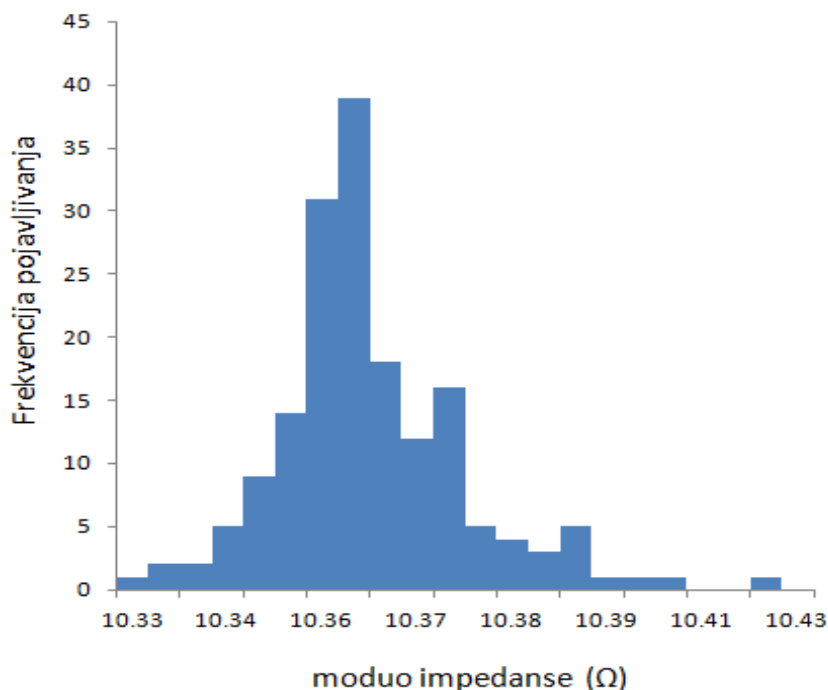
gde je k parametar zavisan od stepena pouzdanosti merenja i veličine niza merenja. Kada se radi sa ograničenim brojem merenja, primenjuje se Studentova (t-raspodela), koja pri velikom broju merenja postaje jednaka Gausovoj funkciji za normalnu raspodelu. Parametar k se najčešće prikazuje tabelarno, za određen stepen pouzdanosti i broj merenja. Za stepen pouzdanosti od 95 %, i za 170 merenja, $k = 1,97$ [57].

Rezultati statičke analize izmerenih rezultata prikazani su u tabeli 3.2. Ako se $k \cdot s(x)$ predstavi kao procentualno odstupanje u odnosu na \bar{x} , može se reći da, sa verovatnoćom od 95 %, merni rezultat neće odstupati od srednje aritmetičke vrednosti za više od 0,25 %. U slučaju da se ne vrši usrednjavanje merenja, ovaj rezultat se može smatrati rezolucijom kola. U tom slučaju, desetobitni A/D konvertor je dovoljan za digitalizaciju signala sa izlaza analognog dela sistema.

Tabela 3.2. Rezultati statističke analize izmerenih rezultata

Broj merenja	170
\bar{x}	10,36 Ω
$s(x)$	0,0128 Ω
$s(\bar{x})$	0,0013 Ω
$k \cdot s(x)$	0,025 Ω

U slučaju da se vrši usrednjavanje rezultata merenja, preko merne nesigurnost $s(\bar{x})$ može se proceniti rezolucija kola. Kako je procentualno odstupanje $s(\bar{x})$ od \bar{x} jednako 0,025 %, potreban je 12-bitni A/D konvertor, te je izabrano kolo AD7991.



Slika 3.11. Histogram serije merenja na senzoru

Rezultati statičke analize iz tabele 3.2. dobijeni su pod pretpostavkom da raspodela izvršenog niza merenja zaista spada u grupu merenja sa normalnom raspodelom. Da bi se ta pretpostavka proverila, rezultati merenja su prikazani u obliku histograma (slika 3.11.). Kao što se može videti, rezultati merenja ne prate u potpunosti normalnu raspodelu. Međutim, analizom vrednosti frekvencije pojavljivanja pojedinih merenja u histogramu zaključeno je da je dobijena raspodela dovoljno bliska normalnoj raspodeli, tako da se jednačine (3-7) do (3-10) mogu primenjivati pri matematičkoj analizi merenja ovog mernog sistema.

4. Projektovanje analognog bloka mernog sistema u programskom paketu Cadence

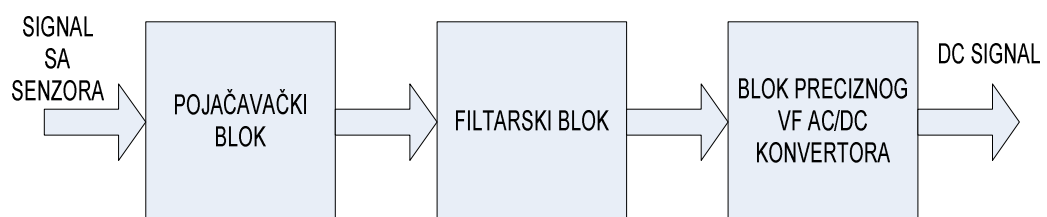
Nakon provere ispravnosti predloženog mernog sistema, koji je bio realizovan sa diskretnim komponentama, pristupilo se njegovom projektovanju u integrisanoj tehnologiji. U ovom poglavlju opisana je procedura projektovanja analognog bloka mernog sistema u programskom paketu *Cadence*. Za svaki blok prikazana su rešenja dostupna u literaturi. Opisane su topologije koje se najčešće koriste, kao i njihove prednosti. Detaljno su objašnjene šeme svih kola u analognom bloku. Prikazani su rezultati simulacija ovih kola i date njihove karakteristike.

Arhitektura analognog bloka je prikazana na slici 4.1. Svrha analognog bloka je da obradi signal sa senzora promenljive impedanse, pojačava, filtrira i prilagodi za obradu na analogno digitalnom konverteru. Na izlazu analognog bloka dobija se DC signal srazmeran ulaznom signalu sa senzora. Pojačavački blok vrši odgovarajuće pojačanje ulaznog signala. Filtrarski blok sadrži propusnik opsega koji propušta signale na radnoj frekvenciji i slabi signale ostalih frekvencija. Blok preciznog AC-DC konvertora na svom izlazu daje DC signal linearno srazmeran amplitudi ulaznog visokofrekvencijskog signala. Implementacijom analognog bloka u obliku integrisanog kola smanjuju se dimenzije i potrošnja ovog bloka, a povećava preciznost u odnosu na izvedbu u diskretnoj tehnologiji.

Tehnologije koje se bile na raspolaganju prilikom projektovanja analognog bloka su:

- AMS 0.35 μm CMOS (*C35 mixed signal*) i
- AMS 0.35 μm SiGe-BiCMOS (*S35 mixed signal*).

Ove tehnologije su dostupne preko članstva Fakulteta tehničkih nauka, Novi Sad, u organizaciji *Europractice* [58]. AMS 0.35 μm CMOS tehnologija je izabrana jer je cena fabrikacije za ovu tehnologiju znatno niža od AMS 0.35 μm SiGe-BiCMOS, i jer SiGe-BiCMOS nema značajne prednosti za projektovanje kola u ovom sistemu u odnosu na CMOS tehnologiju.



Slika 4.1. Arhitektura analognog bloka

Za projektovanje kola koja vrše obradu analognih signala bilo bi praktičnije koristiti neku od bipolarnih tehnologija, koja bi omogućila razvoj jednostavnijih kola, superiornih karakteristika u odnosu na CMOS tehnologiju. Za kvalitetna bipolarna kola potrebni su NPN i PNP tranzistori sličnih karakteristika. SiGe-BiCMOS tehnologija omogućava korišćenje visokofrekvencijskih NPN tranzistora, ali u ovoj tehnologiji nema kvalitetnih PNP tranzistora. CMOS tehnologija je dobar izbor za projektovanje *mixed-signal* kola, što može da bude od značaja u slučaju da se projektovana kola integrišu u veći sistem koji sadrži i digitalna kola. Napajanje kola za izabranu tehnologiju je 3,3 V, a minimalna dužina gejta je 0,35 μm .

4.1. Operacioni pojačavač

4.1.1. Izbor topologije operacionog pojačavača

Kao osnovni pojačavački element analognog bloka koristi se operacioni pojačavač. Tokom preliminarnog istraživanja analiziran je velik broj postojećih topologija operacionih pojačavača u cilju pronalaženja odgovarajuće realizacije čije će karakteristike najbolje zadovoljiti konkretne potrebe.

Prilikom projektovanja operacionog pojačavača potrebno je praviti kompromise između različitih veličina, kao što su pojačanje za jednosmerne signala (eng. *DC gain*), širina propusnog opsega (eng. *bandwidth*), potrošnja itd. Kako je osnovna uloga analognog bloka da verodostojno izmeri amplitudu signala sa senzora, karakteristike na koje se obratila pažnja pri projektovanju operacionog pojačavača su:

1. Pojačanje na radnoj frekvenciji (8 MHz). Pošto se projektovani operacioni pojačavač koristi u kolu pojačavača sa negativnom povratnom spregom radi postizanja fiksnog pojačanja kola u zatvorenoj petlji (A), osetljivost promene pojačanja A se smanjuje povećanjem pojačanja u otvorenoj petlji (A_v) [59]. Pojačanje u otvorenoj petlji se menja od primerka do primerka realizovanog operacionog pojačavača, zbog nesavršenosti u tehnologiji proizvodnje integrisanih kola. Pri aktivnom radu kola pojačanje može da se menja zbog promene radnih uslova (radne temperature, napajanja kola, ...). Takođe, nelinearnost pojačavača sa negativnom povratnom spregom je obrnuto srazmerna pojačanju u otvorenoj petlji [59]. Kako je operacioni pojačavač projektovan sa dominantnim polom ω_p , pojačanje A_v na visokim frekvencijama, $\omega \gg \omega_p$, se može aproksimirati sa

$$|A_v(j\omega)| = \frac{A_0 \omega_p}{\omega} = \frac{\omega_T}{\omega}, \quad (4-1)$$

gde je ω_T proizvod pojačanja i propusnog opsega (eng. *gain bandwidth product – GBP*) [60]. Na osnovu jednačine vidi se da se veće pojačanje na radnoj frekvenciji dobija korišćenjem operacionog pojačavača sa većim *GBP*. Proizvod pojačanja i propusnog opsega ω_T se često naziva i jediničnim pojačanjem, pošto je jednak frekvenciji na kojoj je pojačanje pojačavača jednako jedan. A_0 je pojačanje signala nulte frekvencije, tj. DC pojačanje.

2. Unutrašnji šum koji se javlja u operacionom pojačavaču. Pri projektovanju teži se smanjenju ovog šuma radi smanjenja ukupnog šuma u izlaznom signalu operacionog

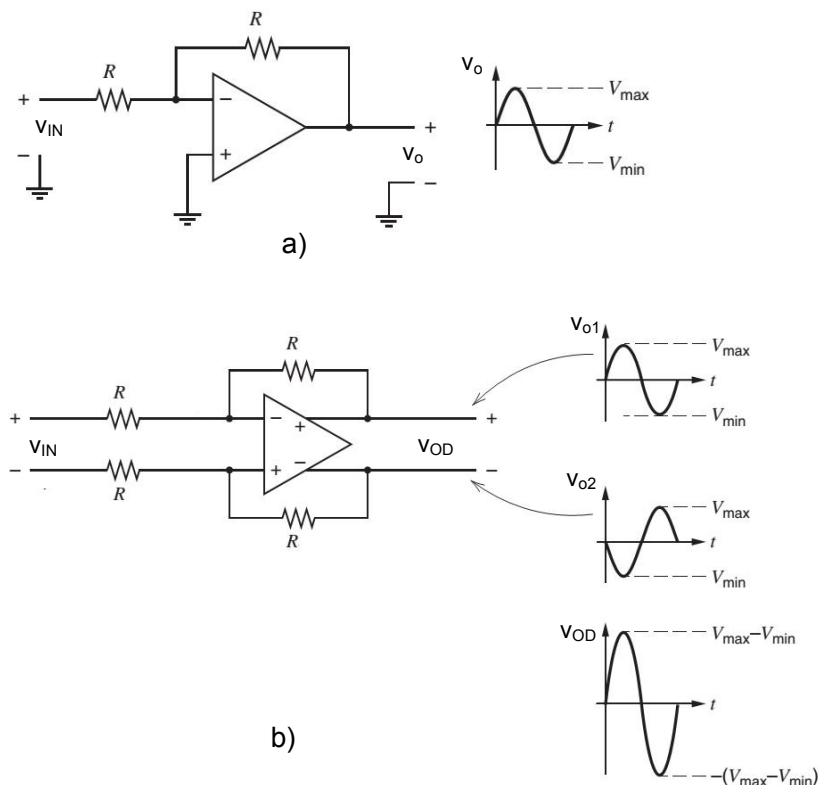
- pojačavača. Iz istog razloga teži se i smanjenju uticaja eksternog šuma koji se prenosi preko napajanja i signalnih ulaza kola. Smanjenje uticaja se ostvaruje projektovanjem pojačavača sa što većim faktorom potiskivanja srednje vrednosti ulaznog napona (eng. *Common Mode Rejection Ratio* – CMRR) i faktora potiskivanja napajanja (eng. *Power Supply Rejection Ratio* – PSRR).
3. Maksimalni ulazni i izlazni naponski opseg, tj. opseg srednje vrednosti ulaznog signala (eng. *common mode input range*) i opseg srednje vrednosti izlaznog napona (eng. *output swing common mode output range*). Pri projektovanju teži se što širem opsegu, a samim tim i povećanju mernog opsega sistema.
 4. Linearnost –cilj je projektovati pojačavač sa linearnom prenosnom funkcijom, tj. da se obezbedi jednako pojačanje za ulazne signale različitih amplituda.

4.1.2. Topologije sa diferencijalnim izlazom

Kako je za realizaciju analognog bloka izabrana CMOS tehnologija, opisane su samo CMOS topologije pojačavača, iako se većina opisanih topologija prikazanih u ovom poglavlju može realizovati i u ostalim tehnologijama. Princip rada topologija je isti za sve tehnologije, ali se dobijene karakteristike mogu značajno razlikovati. Analizom literature [59]-[61] zaključeno je da će se projektovanjem potpuno diferencijalnog (eng. *fully differential* – FD) operacionog pojačavača dobiti optimalne željene karakteristike, u odnosu na klasične operacione pojačavače sa jednim izlazom. Potpuno diferencijalni operacioni pojačavači na svom izlazu daju diferencijalni signal, pošto su realizovani sa dva simetrična izlaza.

Principiska šema invertujućeg pojačavača realizovana pomoću potpuno diferencijalnog operacionog pojačavača [62] prikazana je na slici 4.2.b). Prednosti ove topologije su:

1. pomoću potpuno diferencijalnog operacionog pojačavača dobija se dvostruko veći opseg izlaznog napona, u odnosu na operacioni pojačavač sa jednim izlazom slične realizacije, kao što se može videti na slici 4.2.
2. veći opseg izlaznog napona omogućava i veći odnos signal-šum (eng. *signal-to-noise ratio*). U slučaju pojave slučajnih šumova koji se superponiraju potpuno nekorelisani na oba ulazna signala v_{IN1} i v_{IN2} (kao npr. šumovi koji potiču od otpornika u povratnoj sprezi), izlazni šum je dvostruke veće snage u odnosu na onaj kod pojačavača sa jednim izlazom. Međutim, kako je i opseg izlaznog napona dvostruko veći, i odnos signal-šum je dvostruko povećan (3 dB) u odnosu na odnos signal-šum kod pojačavača sa jednim izlazom [62].
3. Smanjenje uticaja šuma u zajedničkom signalu (eng. *common mode* – CM); CM šum je identičan u oba ulazna signala, pa se poništava na diferencijalnom signalu na izlazu. Šumovi koji se javljaju u napajanju kola, nastali od fluktuacija na linijama napajanja, najčešće zbog impulsnih smetnji od digitalnih kola u okolini, u opštem slučaju su CM tip šuma. Zbog toga FD operacioni pojačavači imaju mnogo manju osetljivost na ovu vrstu smetnji [63].



Slika 4.2. a) Operacioni pojačavač sa jednim izlazom, b) potpuno diferencijalni operacioni pojačavač

4. Harmonici drugog reda se potiskuju na diferencijalnom izlazu balansiranih kola. U slučaju da su ulazni signali vršne amplitude V , $V_{IN1pk} = V$ i $V_{IN2pk} = -V$, na izlazu balansiranog FD operacionog pojačavača dobija se:

$$V_{od} = k_1V + 2k_3V^3 + k_5V^5 + \dots \quad (4-2)$$

gde su k_i konstante prenosne funkcije. Kako je harmonik drugog reda najčešće znatno veći od ostalih harmonika, njegovim potiskivanjem se linearnost kola značajno povećava. Iako realni FD operacioni pojačavač ne može biti savršeno balansiran (tj nema savršeno uparene komponente za oba ulaza), dobro projektovani FD operacioni pojačavač ne sadrži parne harmonike signala na diferencijalnom izlazu [63].

5. Parazitne Milerove kapacitivnosti FD operacionog pojačavača su manje u odnosu na kapacitivnosti operacionog pojačavača sa jednim izlazom slične topologije, pa je veće jedinično pojačanje FD operacionog pojačavača [61].

Mana potpuno diferencijalnog operacionog pojačavača je nešto veća kompleksnost realizacije u odnosu na operacione pojačavače sa jednim izlazom. Ovaj tip operacionog pojačavača zahteva kolo za kontrolu srednje vrednosti napona na svom izlazu (eng. *common mode feedback* – CMFB). Bez CMFB kola nije moguće podesiti srednju vrednost izlaznog napona FD operacionog pojačavača, što će naknadno biti detaljnije objašnjeno. Zbog ovog kola je i potrošnja FD operacionog pojačavača veća u odnosu na operacioni pojačavač sa jednim izlazom sličnih karakteristika.

4.1.3. Jednostepeni i dvostepeni operacioni pojačavači

Pored razlike u izlazima operacionog pojačavača, postoji još osobina u konfiguracijama operacionih pojačavača po kojima se vrši njihova podela. Najčešća podela je po broju pojačavačkih stepeni od kojih je sastavljen operacioni pojačavač. Pod jednostepenim operacionim pojačavačima podrazumevaju se pojačavači kod kojih se ukupno naponsko pojačanje realizuje u jednom bloku. U praksi se često primenjuju i operacioni pojačavači sa dva stepena, dok se operacioni pojačavači sa tri ili više stepeni retko koriste, zbog problema sa stabilnošću. Izlazni stepeni se obično ne računaju u pojačavačke stepene, jer je njihovo naponsko pojačanje najčešće jedinično. U literaturi se koristi i izraz operacioni transkonduktanski pojačavač (eng. *operational transconductance amplifier – OTA*), kojim se nazivaju operacioni pojačavači koji nemaju izlazni stepen, tj. operacioni pojačavači sa velikom izlaznom otpornošću.

Najjednostavniji tip jednostepenih operacionih pojačavača je diferencijalni pojačavač sa opterećenjem u obliku strujnog ogledala, koji se najčešće koristi kao ulazni deo kompleksnijih pojačavača. Iako je veoma jednostavno, male potrošnje i minimalnog broja polova, ovo kolo se retko samostalno koristi zbog malog pojačanja.

Pojačanje jednostepenog diferencijalnog pojačavača u režimu malih signala dato je kao:

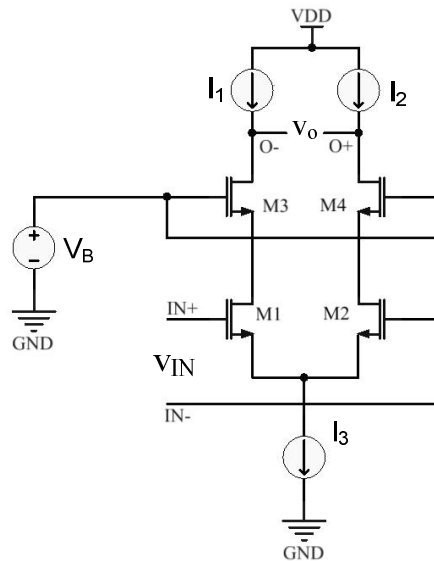
$$A_v = A_{vDC} \frac{\sum_{n=1}^{n=N_z} \left(1 + \frac{s}{\omega_{zn}}\right)}{\sum_{i=1}^{i=N_p} \left(1 + \frac{s}{\omega_{pi}}\right)}, \quad (4-3)$$

gde je A_{vDC} DC pojačanje pojačavača u režimu malih signala, N_z je broj nula prenosne funkcije ω_{zn} , a N_p je broj polova ω_{zp} prenosne funkcije u pojačavaču. A_{vDC} jednostepenog diferencijalnog pojačavača približno je jednak :

$$A_{vDC} \cong g_{mIN} \cdot Z_{out}, \quad (4-4)$$

gde je g_{mIN} transkonduktansa ulaznih MOS (eng. *metal–oxide–semiconductor – MOS*) tranzistora, a Z_{out} izlazna impedansa pojačavača.

Da bi se ostvarilo veće pojačanje, diferencijalni pojačavač se kombinuje sa kaskodnim pojačavačkim blokovima i kaskodnim strujnim izvorima. Ovim se značajno povećava izlazna otpornost, te se mogu realizovati pojačavači sa velikim DC pojačanjem.

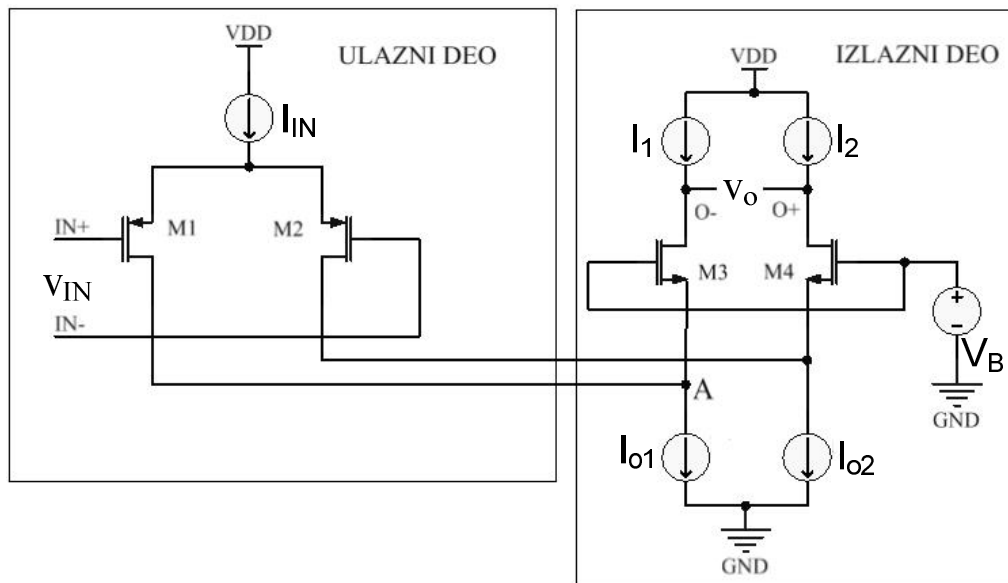


Slika 4.3. Teleskopski pojačavač

Klasična realizacija ovog tipa pojačavača je kaskodni diferencijalni pojačavač, tzv. teleskopski pojačavač, čija principna šema je prikazana na slici 4.3. U ovom pojačavaču sve komponente se nastavljaju vertikalno jedna na drugu i pojačanje se povećava u svakom stepenu, po čemu je kolo i dobilo ime teleskopski pojačavač. Na gejtove MOS tranzistora dovodi se ulazni signal v_{IN} . MOS tranzistori M3 i M4 su povezani kao pojačavači sa zajedničkim gejtom. Ovaj stepen je dodat da bi se povećala izlazna otpornost pojačavača. Kao opterećenje koriste se strujni izvori I_1 i I_2 koji se realizuju kao kaskodna strujna ogledala, čija izlazna otpornost je srazmerna izlaznoj otpornosti donjih kaskodnih stepeni. Strujni izvor I_3 određuje polarizacione struje kroz M1 i M2.

Prednost ovog tipa pojačavača je njegova jednostavnost i mali broj nedominantnih polova u prenosnoj funkciji. Ni u jednoj tački kola nije povezano više od dva MOS tranzistora, tako da je broj parazitenih kapacitivnosti koje se sabiraju minimalan, i ovim pojačavačem se mogu realizovati operacioni pojačavači velikog GBP. Mana mu je mali ulazni i izlazni naponski opseg. Uzrok tome je veći broj MOS tranzistora koji su povezani između napajanja V_{DD} i mase GND . Takođe, ovom pojačavaču ne može se kratko spojiti ulaz i izlaz da bi se dobio razdvojni stepen (eng. *buffer*) tj. pojačavač jediničnog pojačanja, budući da mu se ulazne i izlazni naponske oblasti ne preklapaju.

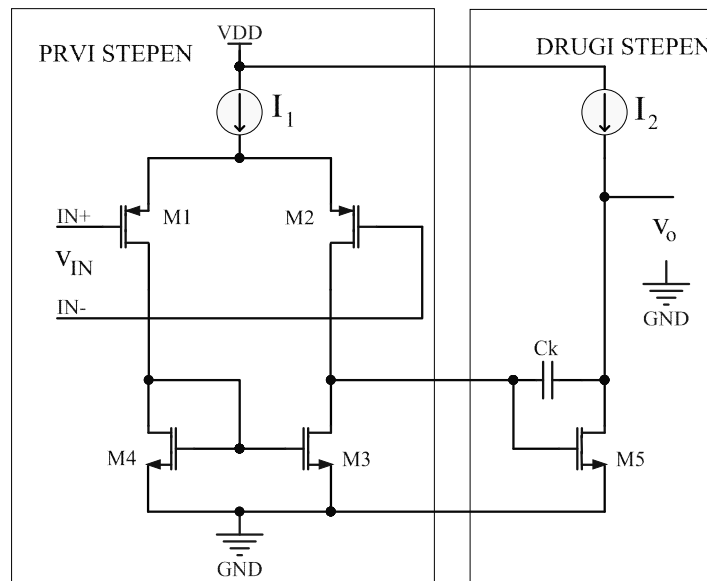
Topologija presavijenog (eng. *folded*) kaskodnog pojačavača izvedena je iz teleskopskog pojačavača, slika 4.4. Za razliku od teleskopskog, presavijeni pojačavač sadrži kaskodni stepen koga čine diferencijalni par tranzistora M1 i M2, na koje se povezuju M3 i M4, čime se dobija presavijena kaskoda. M1 i M2 su tranzistori suprotnog tipa od M3 i M4. Ovom konfiguracijom se dobija veći zajednički naponski opseg pojačavača u odnosu na teleskopski pojačavač, na uštrb nešto lošijih ostalih karakteristika kola.



Slika 4.4. Presavijeni kaskodni pojačavač

Povećanje potrošnje pojačavača se javlja zbog dodatnih strujnih izvora, a naponsko pojačanje je nešto manje nego kod teleskopskog, zbog nemogućnosti da se koriste samo NMOS tranzistori (koji imaju 2-3 puta veću transkonduktansu od PMOS tranzistora). Manja transkonduktansa PMOS tranzistora utiče i na pojavu nedominantnih polova na nižim frekvencijama, na šta dodatno utiče i veći broj MOS tranzistora povezanih na istu tačku (tačka A u slici 4.4.), koji povećavaju parazitnu kapacitivnost u toj tački. Presavijeni pojačavač se takođe ubraja u jednostepene pojačavače, a radi lakšeg opisa principa rada na šemi predstavljen iz dva dela, ulaznog i izlaznog.

Dvostepeni operacioni pojačavači se koriste kada je potrebno realizovati operacioni pojačavač sa karakteristikama koje je teško ili nemoguće dobiti pomoću jednostepenih pojačavača. Tipična konfiguracija je prikazana na slici 4.5. Kod integrisanih pojačavača često se javlja potreba za pojačavačem sa velikim pojačanjem i velikim zajedničkim naponskim izlaznim opsegom. Da bi se projektovao takav pojačavač, kombinuju se dva stepena, gde je prvi stepen najčešće optimizovan da daje značajno pojačanje, a drugi obezbeđuje veći opseg izlaznog napona i manje pojačanje (ali ipak značajno veće od jediničnog). U primeru sa slike 4.5. prvi stepen je realizovan sa klasičnim diferencijalnim pojačavačem i strujnim ogledalom kao opterećenjem, a drugi kao pojačavač sa zajedničkim sorsom.



Slika 4.5. Dvostepeni pojačavač

Dvostepeni pojačavači se često koriste u kolima sa nižim naponom napajanja, gde nije moguće koristiti kaskodne stepene. Kada je potrebno veoma veliko pojačanje OP, u prvom stepenu koriste se teleskopski [64] ili presavijeni pojačavač [65] čime se obezbeđuje veliko pojačanje, koje se dodatno povećava drugim stepenom. Zavisno od željenih karakteristika, postoji velik broj varijacija dvostepenih operacionih pojačavača. Mana ovog pojačavača je što svaki stepen unosi dodatne polove u prenosnoj karakteristici, od kojih je makar jedan na nižim frekvencijama. Zato je često potrebno svaki stepen stabilizovati zasebno, što otežava projektovanje ovih pojačavača sa velikim GBP.

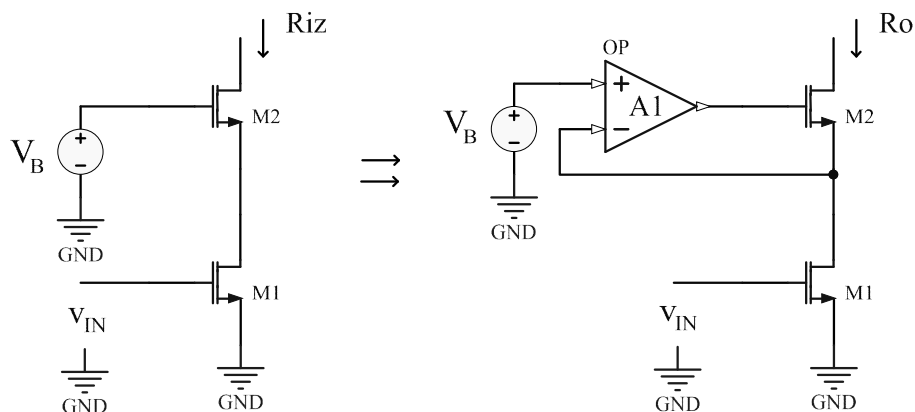
4.1.4. Razne varijante u dizajnu za poboljšanje karakteristika pojačavača

Da bi se dodatno poboljšale karakteristike operacionih pojačavača, razvijen je veliki broj metoda koje se kombinuju sa prethodno pomenutim topologijama. Opisane su najčešće metode i prednosti i mane koje one donose.

Radi postizanja većeg pojačanja, najčešće se koristi metoda povećanja pojačanja (eng. *gain boosting* - GB) kod koje se veće pojačanje dobija povećavanjem izlazne otpornosti pojačavača. Umesto da se povećanje pojačanja ostvari dodavanjem još jednog kaskodnog stepena, *gain-boosting* povećava izlaznu otpornost kaskodnog stepena dodavanjem pojačavača i stvaranjem negativne povratne sprege unutar kaskodnog stepena, slika 4.6. Izlazna otpornost se povećava za vrednost pojačanja pojačavača A_1 , koji se obično realizuje kao jednostavni pojačavač sa zajedničkim sorsom [66].

Gain-boosting metoda se koristi u kombinaciji i sa teleskopskim i sa presavijenim pojačavačima [67]-[68], najčešće radi realizacije operacionih pojačavača sa veoma velikim DC pojačanjem i velikim GBP, koji su neophodni kod brzih ADC konvertora [69]. *Gain-boosting* metoda značajno povećava DC pojačanje pojačavača, ali ne povećava i GBP, štaviše ova metoda ga u određenoj meri smanjuje jer uvodi nove polove u pojačavač. Primena ove metode ne bi dovela do željenih poboljšanja operacionog pojačavača za analogni blok. Pojačanje na radnoj frekvenciji od 8 MHz se ne bi povećalo ovom metodom,

a DC pojačanje operacionog pojačavača nije od značaja u ovom sistemu. Takođe, primenom ove metode povećava se i potrošnja.



Slika 4.6. Gain boosting na kaskodnom stepenu

Radi povećanja ulaznog zajedničkog opsega pojačavača, paralelno se povezuju diferencijalni parovi PMOS i NMOS tipova tranzistora. Time se može ostvariti maksimalan zajednički ulazni opseg, jednak naponu napajanja (eng. *rail to rail*) [70]. Ovom metodom značajno se povećavaju parazitne kapacitivnosti u ulaznom stepenu, što smanjuje GBP ove konfiguracije. Pored toga, potrebni su dodatni stepeni u pojačavaču da bi ulazna transkonduktansa ostala konstantna u celom opsegu ulaznih signala, što dodatno komplikuje ovu konfiguraciju i povećava potrošnju.

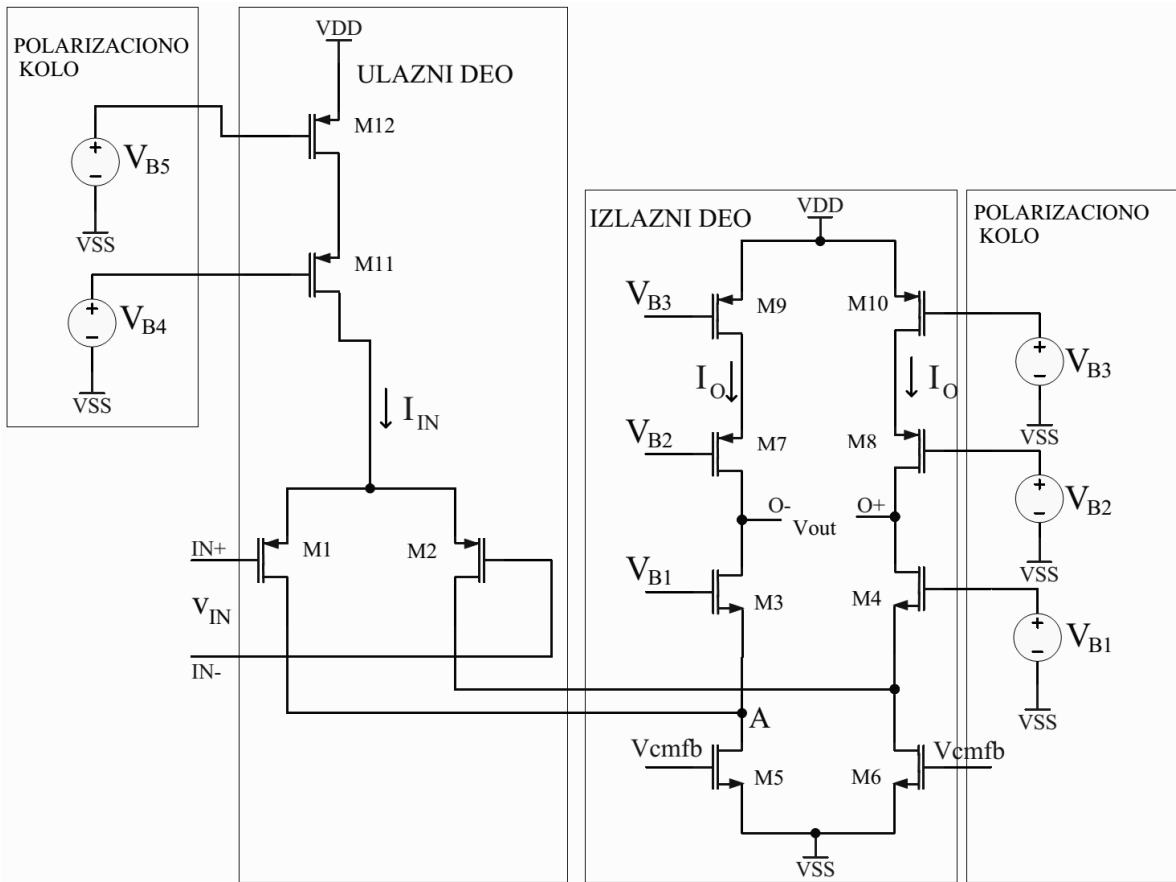
Pojačavač sa kaskodnim strujnim ogledalima (eng. *current mirror cascade*) realizuje se slično kao i presavijeni pojačavač, s tim što se, umesto kaskodnog stepena koji se povezuje na diferencijalni ulazni par, koriste strujna ogledala. Kada je prenosni odnos struja ovih strujnih ogledala N puta veći od jediničnog, moguće je realizovati pojačavač čija je izlazna polarizaciona struja veća N puta. Ovo može dovesti do povećanja brzine odziva na velike promene ulaznog signala (eng. *slew rate*) u odnosu na presavijeni pojačavač. GBP i pojačanje ovog pojačavača su slične presavijenom pojačavaču, a simetrija kola je nešto lošija jer je teže realizovati uparenost strujnih ogledala koji nemaju jedinično pojačanje.

4.1.5. Projektovanje presavijenog kaskodnog OTA

Kao kolo čije karakteristike najviše odgovaraju traženim osobinama pojačavača u analognom bloku, izabrano je kolo presavijenog kaskodnog pojačavača. Za ostale konfiguracije, opisane u prethodnom delu teksta, procenjeno je da bi mane konkretnih rešenja onemogućile realizaciju pojačavača sa željenim osobinama. Kolo presavijenog kaskodnog pojačavača omogućava realizaciju pojačavača sa prihvatljivim karakteristikama, opisanih u odeljku 4.1.1. Primenom drugih rešenja dobio bi se pojačavač sa makar jednom neprihvatljivom karakteristikom.

Šema presavijenog pojačavača prikazana na slici 4.7. Ulazni diferencijalni par je projektovan sa PMOS tranzistorima. PMOS tranzistori su izabrani jer omogućavaju da se u izlaznom delu nalaze NMOS tranzistori, čime se obezbeđuje da ovaj pojačavač ima veliki GBP. Zbog veće transkonduktanse NMOS tranzistora, nedominantni polovi javljaju se na višim frekvencijama, u odnosu na PMOS tranzistore. PMOS tranzistori imaju manji $1/f$ šum, tako da se u operacionim pojačavačima sa PMOS ulaznim tranzistorima javlja manji

unutrašnji šum, u odnosu na operacione pojačavače sa NMOS ulaznim tranzistorima. Ulazni strujni izvor je realizovan kao kaskodno strujno ogledalo da bi se dobio strujni izvor veće otpornosti, čime se povećava CMRR pojačavača [59].



Slika 4.7. Šema presavijenog kaskodnog FD OTA

Za izabranu konfiguraciju pojačavača izvedeni su izrazi za pojačanje i ostale jednačine potrebne za projektovanje ovog kola. Ovi izrazi su korišćeni pri izboru dimenzija MOS tranzistora u kolu da bi se postigle željene vrednosti pojačanja.

Rezultati simulacija sa realnim modelima komponenti donekle odudaraju od rezultata dobijenih proračunom, prvenstveno zato što se u njima ne uzima efekat podloge (eng. *bulk*). Efekat podloge se ne javlja kada su sors i podloga kratko spojeni, što je na ovoj šemi slučaj samo kod NMOS tranzistora čiji je sors povezan na V_{SS} , i PMOS tranzistora čiji je sors povezan na V_{DD} . Da bi se obezbedilo da se p-n spojevi podloga-sors MOS tranzistora nalaze u inverznoj polarizaciji, kod NMOS tranzistora podloga se veže na tačku najnižeg napona u kolu, a kod PMOS tranzistora na tačku najvišeg napona [60].

Da bi šeme bile preglednije, izvod za podlogu nije nacrtan ni kod jednog MOS tranzistora kod kojeg je podloga povezana na način opisan u prethodnom pasusu. Ovo pravilo je primenjeno na svim šemama u ovom poglavlju. Kod tranzistora M1, M2, M3, M4, M7, M8, M11 u ovom pojačavaču sors i podloga nisu spojeni, pa kod njih postoji efekat podloge. Uticaj ovog efekta je veoma teško unapred proračunati pošto zavisi od napona između sorsa i podloge, čija vrednost se najpraktičnije može dobiti tek posle simulacije već projektovanog kola. Takođe, postoje još neki efekti koji su zanemareni u ovim proračunima, kao što su modulacija dužine kanala (eng. *channel length modulation*), efekat kratkog kanala

(eng. *short channel effect*), parazitne otpornosti i neke od parazitnih kapacitivnosti MOS tranzistora, itd. Sledeće jednačine su ipak korisne kao polazna osnova za projektovanje kola, kao i za analizu koje dimenzije MOS tranzistora je potrebno promeniti da bi se dobile željene karakteristike. Ove jednačine se mogu primeniti kod projektovanja MOS tranzistora koji rade u oblasti zasićenja, za režim malih signala.

DC pojačanje presavijenog pojačavača u režimu malih signala A_{vDC} može se izračunati preko jednačine (4-4), kada se umesto izlazne impedanse koristi izlazna otpornost pojačavača. Izlazna otpornost r_{out} je jednaka paralelnoj vrednosti otpornosti gornje i donje grane na izlazu pojačavača, tako da je ukupno pojačanje jednako:

$$A_{vDC} \approx g_{m1} \{ [g_{m3} \cdot r_{ds3} (r_{ds1} \parallel r_{ds2})] \parallel [g_{m7} \cdot r_{ds7} r_{ds9}] \}, \quad (4-5)$$

gde su g_{m3} i g_{m7} transkonduktanse tranzistora M3 i M7, a r_{ds1} , r_{ds3} , r_{ds5} , r_{ds7} , r_{ds9} otpornosti između sorsa i drejna, tj izlazne otpornosti tranzistora M1, M3, M5, M7 i M9. Transkonduktansa tranzistora je jednaka:

$$g_m = K_{P,N} \frac{W}{L} V_{ov}, \quad (4-6)$$

gde je W širina kanala, a L je dužina kanala MOS tranzistora. $K_{P,N}$ je proizvod pokretljivosti nosilaca i kapacitivnosti gejta, i dobija se kao procesni parametar tehnološkog postupka za fabrikaciju MOS tranzistora, njegova tipična vrednost za izabranu tehnologiju iznosi $170 \mu\text{A}/\text{V}^2$ za NMOS i $58 \mu\text{A}/\text{V}^2$ za PMOS tranzistore [71]. Prenapon gejta označava se sa V_{ov} (eng. *overdrive voltage*) i jednak je razlici napona na gejtu V_{GS} i naponu provođenja tranzistora V_{th} :

$$V_{ov} = V_{GS} - V_{th}. \quad (4-7)$$

Za proračun g_m se često koristi više jednačina, u zavisnosti od postupka projektovanja kola i predefinisanih parametara. U slučaju da su dimenzije tranzistora predefinisane korisna je sledeća jednačina:

$$g_m = \sqrt{2 \cdot K_{P,N} \cdot I_D \cdot \frac{W}{L}}, \quad (4-8)$$

gde je I_D polarizaciona struja drejna tranzistora. U slučaju da dimenzije tranzistora nisu predefinisane, korisnija je sledeća jednačina:

$$g_m = \frac{2I_D}{V_{ov}}. \quad (4-9)$$

Izlazna otpornost tranzistora se može približno proračunati kao

$$r_{ds} \cong \frac{1}{\lambda I_D}, \quad (4-10)$$

gde je λ konstanta izlazne otpornosti (jedinica V^{-1}), kojom se određuje zavisnost struje tranzistora od napona v_{DS} . Kako λ takođe zavisi od vrednosti DC napona u jednosmernom režimu, ovaj faktor se okvirno empirijski procenjuje pri proračunu izlazne otpornosti tranzistora [62].

Iz jednačine (4-4) dobija se DC pojačanje pojačavača, a kako je cilj dobiti što veće pojačanje na višim frekvencijama (reda megaherca i više), korisnija je sledeća jednačina:

$$Av(\omega) \approx \frac{g_{m1}}{j\omega C_k}. \quad (4-11)$$

Ova jednačina se može primenjivati za procenu pojačanja na višim frekvencijama u slučaju kada postoji dominantni pol u prenosnoj funkciji pojačavača. Dominantni pol se dobija dodavanjem kompenzacionih kondenzatora C_k na izlaze pojačavača i može se izračunati preko sledeće jednačine [63]:

$$\omega_{p1} \approx \frac{1}{r_{out} C_k}. \quad (4-12)$$

Iz jednačine (4-11) može se dobiti približan izraz za učestanost jediničnog pojačanja ω_T presavijenog pojačavača:

$$\omega_T \approx \frac{g_{m1}}{C_k}. \quad (4-13)$$

Da bi se dobilo što veće pojačanje na radnoj frekvenciji, potrebno je projektovati ulazne tranzistore M1 i M2 sa što većom transkonduktansom, koja je prema jednačini (4-8) proporcionalna polarizacionoj struji I_D i odnosu dimenzija tranzistora W/L .

Pored velikog pojačanja na višim frekvencijama, pri projektovanju operacionih pojačavača važno je obezbediti da nedominantni polovi u pojačavaču (koji se javljaju zbog ostalih tranzistora u pojačavaču) pojave na što višim frekvencijama, da bi se dobio što veći GBP. Nedominantni polovi smanjuju marginu faznog ugla pojačavača, za koju je empirijski procenjeno da bi trebalo da bude preko 45° , optimalno oko 60° [61], tako da tehnološke varijacije i promene radnih uslova pojačavača ne mogu da utiču na kolo u toj meri da margina faznog ugla bude manja od 0° , te da pojačavač proosciluje. Ako su nedominantni polovi značajno viši od ω_T , margina faznog ugla teži ka 90° . Cilj je projektovati kolo sa što višim nedominantnim polovima. Učestanosti na kojima se pojavljuju nedominantni polovi su:

$$\omega_{px} \approx \frac{g_{mpn}}{C_{pn}}, \quad (4-14)$$

gde g_{mn} predstavlja transkonduktansu MOS tranzistora M_n , a C_{pn} je suma parazitnih kapacitivnosti na dregnu tranzistora M_n .

Da bi se nedominantni polovi pojavili na što višoj frekvenciji, potrebno je projektovati ostale MOS tranzistore u pojačavaču sa što manjim dimenzijama i sa što većom polarizacionom strujom. Za svaku tehnologiju postoji maksimalna frekvencija na kojoj se mogu pojaviti polovi. Maksimalna frekvencija postoji zbog fizičkog ograničenja maksimalne struje kroz tranzistore, kao i zbog nemogućnosti da pol koji se javlja zbog tranzistora bude veći od frekvencije njegovog jediničnog pojačanja:

$$\omega_{px} < \frac{3\mu_{p,nx} V_{ovx}}{2L_x} = \omega_{Tx}, \quad (4-15)$$

pri čemu se u praksi za V_{ovx} uzima maksimalna vrednost od 0,5 V do 1 V, zavisno od tehnologije [63]. Takođe, povećanjem struje kroz izlazne tranzistore smanjuje se njihova

izlazna otpornost, pa opada DC pojačanje pojačavača, i povećava se učestanost dominantnog pola ω_{pd} , prema jednačini:

$$\omega_{pd} \approx \frac{1}{r_{out} C_k}. \quad (4-16)$$

Ulazni opseg zajedničkog signala V_{CM} i opseg izlaznog napona pojačavača se određuju uslovom da svi tranzistori u pojačavaču moraju ostati u zasićenju. MOS tranzistori rade u oblasti zasićenja, ako je apsolutna vrednost napona V_{gs} na tranzistoru veća od sume napona V_{ov} i V_{th} , prema jednačini (4-7), uz uslov da je apsolutna vrednost napona između drejna i sorsa uvek veća od V_{ov} .

U sledećim jednačinama prikazane su apsolutne vrednosti napona, da bi jednačine bile odgovarajuće za oba tipa tranzistora. Minimalna $V_{inCMmin}$ i maksimalna $V_{inCMmax}$ vrednost zajedničkog ulaznog signala V_{CM} za pojačavač sa slike 4.7. jednaka je:

$$V_{inCMmin} = -|V_{SS}| + V_{ov5} - |V_{th1}|, \quad (4-17)$$

$$V_{inCMmax} = V_{DD} - |V_{ov12}| - |V_{ov14}| - |V_{th1}| - |V_{ov1}|$$

Minimalna V_{oCMmin} i maksimalna vrednost V_{oCMmax} izlaznog napona je jednaka:

$$V_{oCMmax} = V_{DD} - |V_{ov9}| - |V_{ov7}|, \quad (4-18)$$

$$V_{oCMmin} = -|V_{SS}| + |V_{ov5}| + |V_{ov3}|,$$

pri čemu je potrebno obezbediti i odgovarajuće polarizacione (*eng. bias*) napone V_{B1} i V_{B2} , da bi izlazni tranzistori bili u oblasti zasićenja,

$$V_{B2} < V_{DD} - |V_{ov9}| - |V_{th9}| - |V_{ov7}|, \quad (4-19)$$

$$V_{B1} > -|V_{SS}| + |V_{ov5}| + |V_{th3}| + |V_{ov3}|,$$

i da struje u gornjem i donjem strujnom ogledalu budu takve da MOS tranzistori u strujnim ogledalima budu u oblasti zasićenja.

Da bi se obezbedio što veći opseg radnih napona na pojačavaču, padovi napona na tranzistorima moraju biti minimizovani. Kako je napon praga provođenja V_{th} parametar tehnološkog postupka i na njega se ne može uticati, pri projektovanju podešava se prenapon V_{ov} na željenu vrednost. Preko jednačina (4-8) i (4-9) može se dobiti zavisnost V_{ov} od struje i dimenzija tranzistora:

$$V_{ov} = \sqrt{\frac{2 \cdot I_D}{K_{P,N} \cdot W/L}}. \quad (4-20)$$

Za manju vrednost napona V_{ov} potrebno je smanjiti struju kroz tranzistor i povećati odnos dimenzija W/L .

Iz prethodnih jednačina može se videti da postoje suprotni zahtevi prilikom projektovanja tranzistora u operacionom pojačavaču. Po pitanju vrednosti V_{ov} , da bi se dobio što veći opseg radnih napona potrebno je minimizovati V_{ov} na svim tranzistorima, a da bi parazitne kapacitivnosti bile minimalne potrebno je da izlazni tranzistori imaju što veći V_{ov} .

Prenapon gejta V_{ov} ima smisla povećavati samo do određene vrednosti, pošto pri velikim vrednostima V_{ov} u tranzistoru dolazi do pojave degradacije pokretljivosti (eng. *mobility degradation*), zbog koje strujno-naponska karakteristika tranzistora teži linearnoj funkciji, te transkonduktansa prestaje da se povećava povećanjem struje kroz tranzistor [63]. Takođe, da bi se dobio tranzistor sa značajnim g_m i malim parazitnim kapacitivnostima, potrebno je povećati polarizacionu struju, jednačina (4-9), što povećava ukupnu potrošnju kola. Kako je g_m ulaznih tranzistora M1 i M2 presudan za pojačanje na višim frekvencijama, jednačina (4-11), ovim tranzistorima se dodeljuju veće vrednosti polarizacione struje da bi se dobio što veći g_m pri značajnom V_{ov} .

4.1.6. Projektovanje presavijenog OTA

Prilikom izbora dimenzija MOS tranzistora u pojačavaču prvo je izabrana veličina dužine kanala, čija vrednost značajno utiče na karakteristike pojačavača. Iz prethodnih jednačina može se videti da treba težiti što manjim vrednostima L , pri čemu je donja granica određena tehnološkim procesom, koja je kod izabrane tehnologije $L_{min}=0,35 \mu\text{m}$. U praksi se uvek uzima nešto veća vrednost, pošto veća dužina L smanjuje neuparenost (eng. *mismatch*) između komponenti [72], što je naročito značajno kod strujnih ogledala i diferencijalnih kola, kao i zbog smanjenja efekta kratkog kanala koji degradira karakteristike MOS tranzistora. Pri projektovanju analognih kola obično se uzima dužina kanala $L \geq 2L_{min}$. Za većinu MOS tranzistora u prikazanih u disertaciji izabrana je dužina kanala od $L=0,7 \mu\text{m}$.

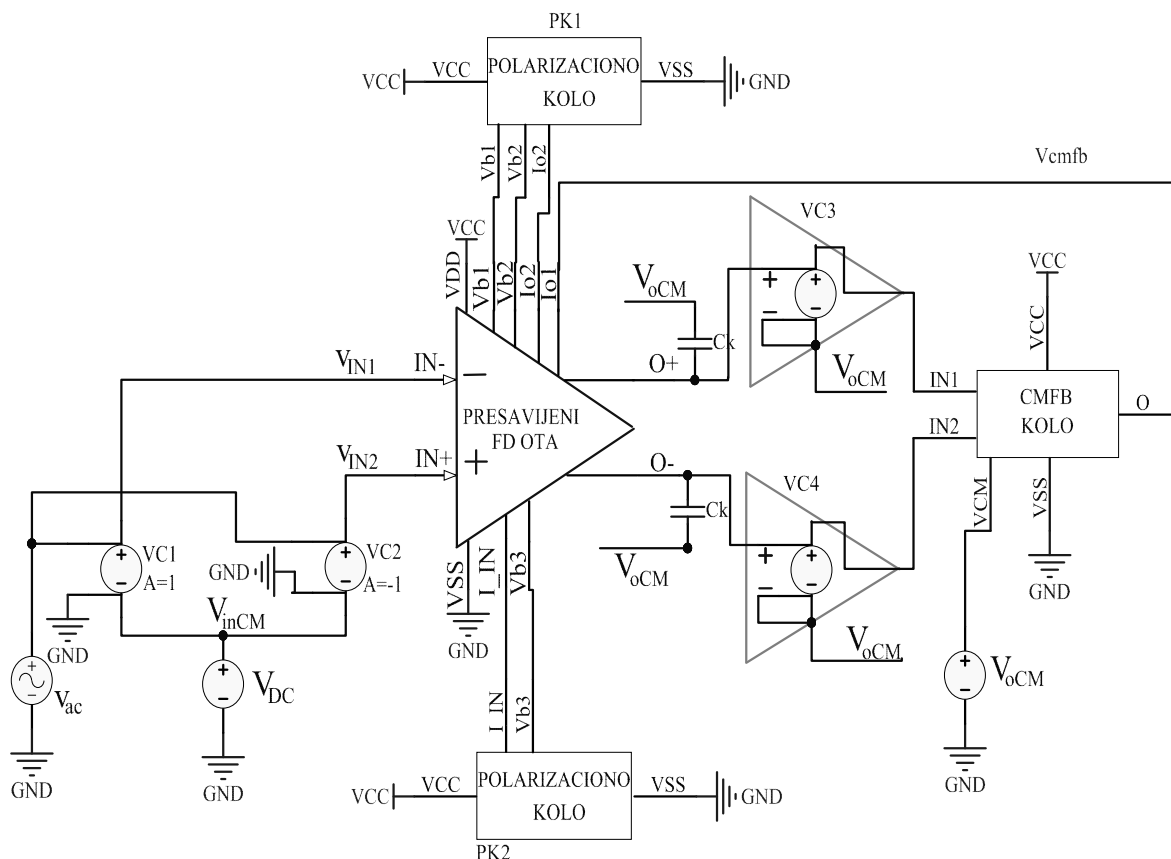
Za svaki tranzistor u kolu izvršena je procena odgovarajuće vrednosti V_{ov} , zavisno od funkcije tranzistora u kolu. Zbog potrebe da pojačavač ima što bolju visokofrekvencijsku karakteristiku, izabrane su vrednosti V_{ov} veće od minimalnih mogućih, na uštrb opsega napona na pojačavaču. Ovaj kompromis je procenjen kao prihvatljiv, pošto FD pojačavači imaju dvostruko veći opseg izlaznog napona u odnosu na operacione pojačavače sa jednim izlazom. Za ulazni diferencijalni par M1 i M2, kod kojih je važno dobiti što veći g_m (što se postiže izborom manjeg V_{ov}), kao i male ulazne parazitne kapacitivnosti (što se postiže izborom većeg V_{ov}). Kao kompromisna vrednost izabran je $V_{ov}=0,35 \text{ V}$. Za M5 i M6, kroz koje protiče najveća polarizaciona struja u pojačavaču (suma struja diferencijalnog para $I_{IN}/2$ i struja od izlaznog strujnog izvora I_O), takođe je potrebno izabrati veći V_{ov} da bi se minimizirale dimenzije ovih tranzistora. Ostali izlazni MOS tranzistori nemaju toliki uticaj na nedominantne polove [61], te su kod njih izabrane nešto manje vrednosti $V_{ov}=0,3 \text{ V}$.

Za polarizacionu struju kroz ulazne MOS tranzistore, $I_{IN}/2$, izabrana je vrednost od 1,5 mA, kao kompromis između težnje za što većim g_m i što manjom potrošnjom kola. Za I_O , polarizacionu izlaznu struju izabrana je tri puta manja struja, kao što je prikazano u [73].

4.1.7. Rezultati simulacija presavijenog kaskodnog OTA

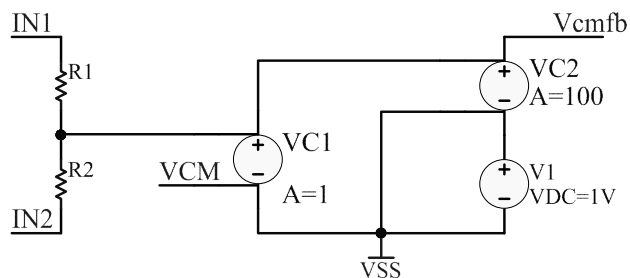
Za simulacije je korišćen simulator *Spectre* programskog paketa *Cadence*. Razvojno okruženje *Cadence* predstavlja najčešće korišćen alat (softver) za projektovanje analognih i digitalnih integrisanih kola. Simulacije su vršene na nivou električne šeme. Na slici 4.8. prikazano je test okruženje za simulaciju. Na ulaze pojačavača dovode se balansirani sinusoidalni signali v_{IN1} i v_{IN2} , dobijeni pomoću naponski kontrolisanih naponskih izvora (eng. *voltage controlled voltage source – VCVS*) VC1 i VC2, koji ulazni sinusoidalni signal (kojeg generiše V_{ac}) množe sa 1 i -1. Time se dobijaju sinusoidalni signali u protivfazi,

jednake amplitude, srednje vrednosti V_{inDC} . Da bi se mogao simulirati presavijeni pojačavač potrebno je povezati ga sa kolom za kontrolu srednje vrednosti napona (CMFB kolom), koje podešava srednju vrednost izlaznog napona pojačavača.



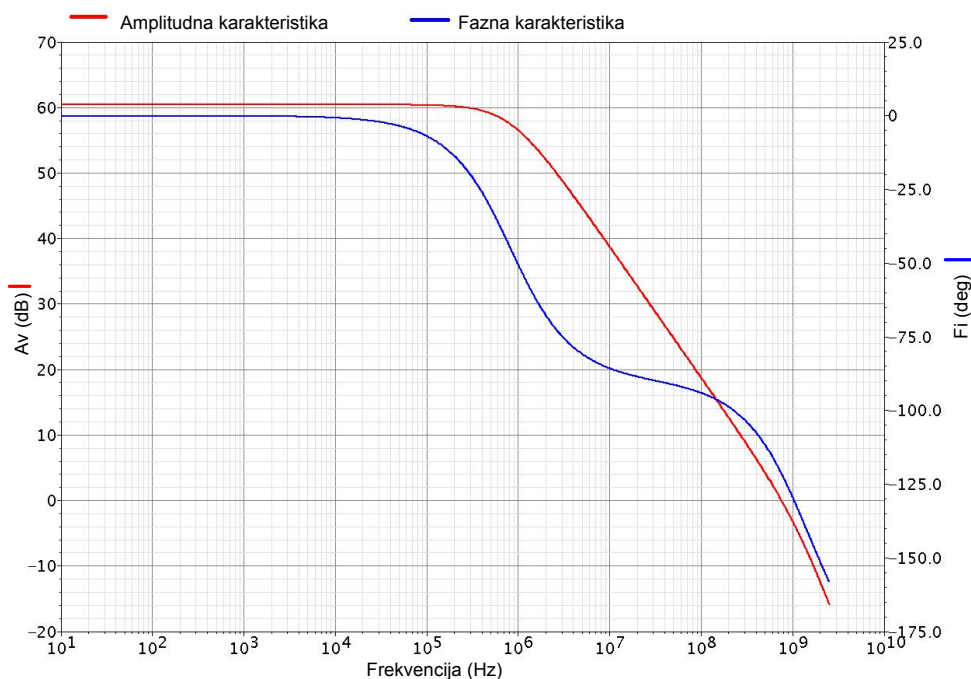
Slika 4.8. Test okruženje za simulaciju presavijenog pojačavača

Idealno CMFB kolo prikazano je na slici 4.9. Diferencijalni izlazi pojačavača sabiraju se preko dva otpornika da bi se dobila srednja vrednost izlaznog napona. Preko VC1 (naponski kontrolisan naponski izvor koji simulira idealni operacioni pojačavač jediničnog pojačanja), poredi se referentni V_{CM} napon sa srednjom vrednošću izlaznog napona, i na izlazu naponski kontrolisanog naponskog izvora dobija se razlika ovih napona koja se dalje pojačava u sledećem idealnom operacionom pojačavaču VC2. V_{cmfb} , napon na izlazu VC2, služi kao signal povratne sprege i vodi se na gejt M5,6 tako da reguliše polarizacionu struju u donjem strujnom izvoru, a samim tim i srednju vrednost izlaznog napona. VC2 određuje koliko dobro se poklapaju referentni napon V_{CM} i srednja vrednost izlaznog napona V_{oCM} . Između izlaza presavijenog pojačavača i CMFB kola postavljaju se baferi jediničnog pojačanja, VC3 i VC4 (slika 4.8.), realizovani pomoću naponski kontrolisanog naponskog izvora VCVS. Baferi se ubacuju da otpornici u CMFB kolu ne bi opteretili izlaze pojačavača.



Slika 4.9. Šema idealnog kola za kontrolu srednje vrednosti napona (CMFB kola)

Preliminarnom simulacijom kola dobijene su vrednosti polova i nula prenosne funkcije. Analizom rezultata simulacije procenjeno je da su frekvencije nedominantnih polova previše niske. Povećanjem polarizacione struja I_O kroz izlazne tranzistore (prikazani na slici 4.7.), sa 0,5 mA na 0,66 mA i odgovarajućim izmenama dimenzija MOS tranzistora, te finim podešavanjem polarizacionih napona V_{B1} i V_{B2} u više ciklusa simulacija, dobijena je amplitudska i fazna karakteristika presavijenog pojačavača, prikazana na slici 4.10.



Slika 4.10. Amplitudska i fazna karakteristika presavijenog pojačavača u kolu otvorene petlje (za dimenzije, polarizacione struje i napone navedene u tabeli 4.2)

Preko specijalnih funkcija u programskom paketu *Cadence* omogućeno je lakše prikazivanje signala i njihova analiza, kao i određivanje različitih parametara kola. Korišćenjem funkcije pol-nula (eng. *pole-zero – pz*) analize dobijeni su polovi i nule prenosne funkcije pojačavača. Polovi i nule od interesa prikazani su u tabeli 4.1. Svi polovi i nule koji su označeni sa (*) nalaze se u levoj poluravni kompleksne učestanosti.

Tabela 4.1. Polovi i nule prenosne funkcije pojačavača

POLOVI	Realni deo	Imaginarni deo (MHz)	NULE	Realni deo (MHz)	Imaginarni deo (MHz)
1, dominantni	825 kHz (*)	0			
2	720 MHz (*)	0	1	714 MHz (*)	0
3	1313 MHz (*)	0	2	24 GHz	0
4	720 GHz (*)	0	3	740 GHz (*)	0

Frekvencija jediničnog pojačanja pojačavača ω_t je 750 MHz, sa faznom marginom od 59,45°. Nedominantni pol od interesa je na 1,3 GHz, pošto se na 720 MHz nalazi par pol-nula, čiji uticaji se međusobno potiru [63]. Zbog relativne blizine nedominantnog pola frekvenciji jediničnog pojačanja ω_T , GBP nije jednak ω_T već je nešto veći,

$$\text{GBP}=850 \text{ MHz.}$$

DC pojačanje otvorene petlje je

$$A_{vDC}= 60,4 \text{ dB,}$$

a pojačanje na 8 MHz je jednako

$$A_v(8\text{MHz})= 40,5 \text{ dB.}$$

Vrednost ulaznog naponskog opsega okvirno je određena simulacijom, praćenjem opsega V_{inDC} u kom su svi MOS tranzistori u oblasti zasićenja. Preciznija širina opsega ulaznog napona dobijena je simulacijom, pomoću parametrizovane analize u programskom paketu *Cadence*, promenom vrednosti V_{inCM} u celom opsegu napajanja, te određivanja opsega vrednosti V_{inCM} za koju pojačanje ne pada za više od 3 dB u odnosu na maksimalnu vrednost [74]. Opseg ulaznih napona dobijen simulacijom je veći od teorijskog, izračunatog pomoću jednačine (4-17). Za $V_{inCMmin}$ razlika nije značajna; vrednost dobijena simulacijom kola je -0,47 V, a izračunata je -0,23 V. Razlika se javlja zbog povećanja V_{th1} usled efekta napona praga.

Napon $V_{inCMmax}$ dobijen simulacijom je značajno veći, 2,3V umesto izračunatog 1,45 V. Veći $V_{inCMmax}$ je posledica malog uticaja ulaznog zajedničkog napona na rad ulaznog strujnog ogledala. Izlazna struja ovog ogledala I_{IN} se ne menja previše čak i kada tranzistori tog strujnog ogledala, pod uticajem velikog V_{inCM} , pređu u omski režim rada.

Istom metodom dobijen je i izlazni naponski opseg. Parametrizovanom analizom dobijena je zavisnost DC pojačanja od vrednosti V_{oCM} u celom opsegu napajanja. U ovom slučaju naponski opseg dobijen simulacijom, $V_{oCMmax}= 2,3 \text{ V}$, je manji od izračunatog korišćenjem jednačine (4-18), od 2,6 V. Slično, simulacijom je dobijena vrednost $V_{oCMmin}=1,2 \text{ V}$, veća od izračunate 0,9 V, opet zbog povećanja V_{th} usled efekta podloge.

Pomoću izlazne kapacitivnosti podešava se željena margina faznog ugla. Ovu kapacitivnost inherentno čine parazitne izlazne kapacitivnosti pojačavača. Kako su one nedovoljnih vrednosti za željenu marginu faznog ugla, na izlaze se mora dodati kondenzator C_k . Ovaj kondenzator utiče i na dominantni pol, a samim tim i na pojačanje na višim frekvencijama, jednačina (4-11). Parazitne kapacitivnosti značajno variraju sa tehnološkim i radnim parametrima pojačavača, te je neophodno da C_k bude značajno veće od ovih kapacitivnosti, da ukupna izlazna kapacitivnost ne bi mogla značajnije varirati. Empirijski se

uzima da minimalna vrednost Ck bude bar 10 puta veća od parazitnih kapacitivnosti [63]. Preko Ck se podešava odnos između margine faznog ugla i pojačanja. Veća margina faznog ugla smanjuje učestanost dominantnog pola i pojačanje na višim frekvencijama. Nizom simulacija izabrana je vrednost $Ck = 0,8$ pF, za koju se dobija margina faznog ugla od $48,7^\circ$.

Vrednosti širine kanala MOS tranzistora i polarizacionih struja i napona koji se javljaju u projektovanom presavijenom OTA kolu predstavljene su u tabeli 4.2. Za sve MOS tranzistore kod kojih nije naznačena dužina kanala, podrazumeva se $L=0,7$ μm . U ovom poglavlju kompletno prikazivanje parametara će se koristiti samo za kola koja su izabrana za implementaciju u analogni blok.

Tabela 4.2. Dimenzije MOS tranzistora, polarizacione struje i naponi presavijenog pojačavača

$W_{M1,2}=273$ μm	$W_{M3,4}=43$ μm	$W_{M5,6}=84$ μm	$W_{M7,8}=136$ μm	$W_{M9,10}=242$ μm
$W_{M11}=42$ μm	$W_{M12}=422$ μm	$W_{M13}=29$ μm	$W_{M14}=294$ μm	$W_{Mp2}=24$ μm
$I_{IN}=300$ μA	$VB3=1,5$ V	$VB2=1,8$ V	$VB1=1,6$ V	$I_{o2}=70$ μA

4.1.8. Izlazni stepen operacionog pojačavača

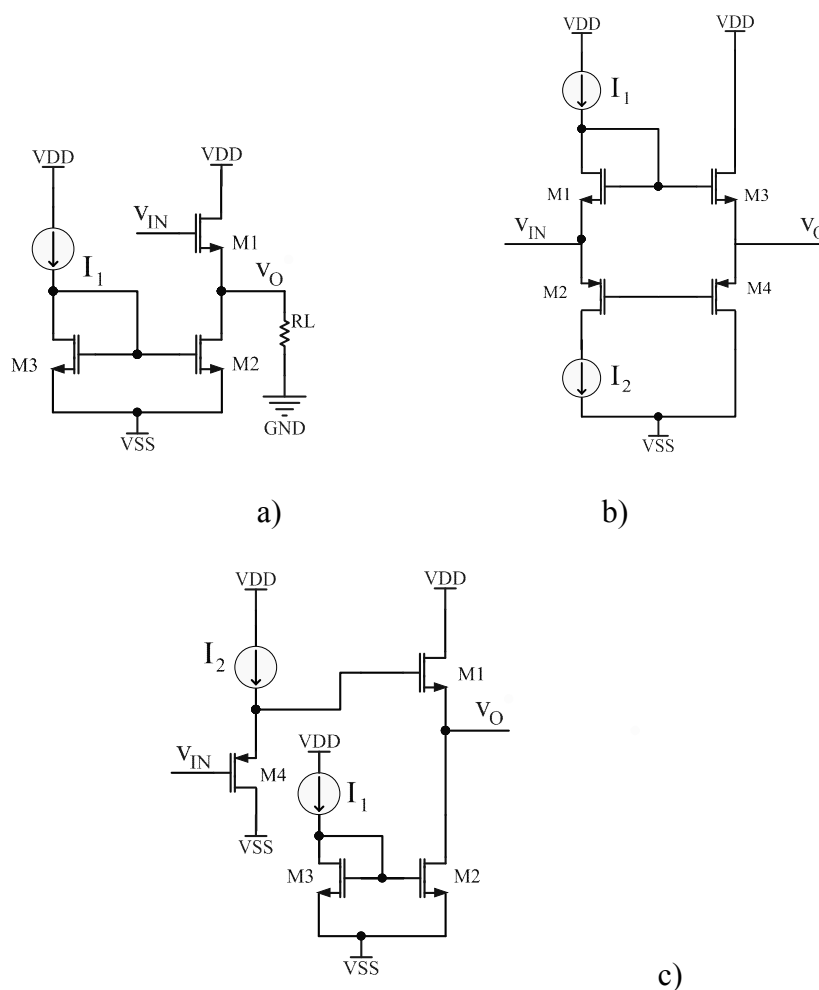
Izlazna otpornost samog presavijenog pojačavača je reda stotine $k\Omega$, te svaki potrošač slične ili manje otpornosti dovodi do značajnog pomeranja dominantnog pola i smanjenja pojačanja otvorene petlje, jednačina (4-12). Zbog toga je iza presavijenog pojačavača potrebno dodati izlazni stepen koji će obezbediti niskoomski izlaz operacionog pojačavača i obezbediti signal visoke amplitude na niskoomskom potrošaču. Kako je amplitudsko pojačanje obezbeđeno u presavijenom pojačavaču, potrebno je da izlazni stepen ima veliko strujno pojačanje, dok je naponsko obično jedinične vrednosti.

Na izlazu ovog stepena javljaju se signali visoke amplitude, te radne tačke tranzistora u izlaznom stepenu prolaze kroz celu oblast statičkih karakteristika. Zato je jedan od prioriteta pri projektovanju ovog stepena linearna prenosna funkcija. Takođe, zbog značajnih struja u ovom kolu, važna je i njegova efikasnost po pitanju potrošnje [59].

Kao i kod prethodnog stepena, naročita pažnja pri projektovanju izlaznog stepena posvećena je frekvencijskoj karakteristici, da se ukupno pojačanje na frekvenciji od interesa ne bi značajno smanjilo. Iako postoji veliki broj topologija izlaznih stepena koje se primenjuju u projektovanju integrisanih kola, analizirane su samo topologije koje imaju minimalni broj komponenti, da bi se minimizovao uticaj polova koje uvodi izlazni stepen. Bez korišćenja negativne povratne sprege, minimalna izlazna otpornost koja se može dobiti korišćenjem MOS tranzistora je približno $1/g_m$ [75], za slučaj kada su izlazni MOS tranzistori povezani kao pojačavači sa zajedničkim drejnom. Pomoću bipolarnih tranzistora mogu se realizovati izlazni stepeni značajno boljih performansi u odnosu na konfiguracije sa MOS tranzistorima, zbog velike transkonduktanse i linearnosti bipolarnih tranzistora. Da bi se ostvario maksimalni opseg izlaznog napona, najčešće se koriste pojačavači sa zajedničkim sorsom. Mana ovih konfiguracija je njihova velika izlazna otpornost, reda r_{ds} , a uvode i polove na niskim frekvencijama u prenosnu funkciju [76].

Korišćenjem lokalne negativne povratne sprege izlazna impedansa se može značajno smanjiti [77], ali impedansa ostaje niske vrednosti samo na nižim frekvencijama. Dodatno, javljaju se dodatni polovi u prenosnoj funkciji zbog negativne povratne sprege. Pomoću lokalne negativne povratne sprege moguće je realizovati izlazna kola velike linearnosti [78]. Ova metoda je naročito korisna za primenu na pojačavače klase B, kod kojih primenom negativne povratne sprege dobija linearan i efikasan izlazni stepen. Međutim, zbog već pomenutih mana negativne povratne sprege, ove pozitivne osobine mogu se ostvariti samo na nižim radnim frekvencijama.

Kao moguće odgovarajuće topologije, izabrani su izlazni stepeni u klasi A i klasi AB. Šeme izlaznih stepeni prikazane su na slici 4.11. Izlazni stepen u klasi A je realizovan kao klasični pojačavač sa zajedničkim drejnom, realizovan pomoću MOS tranzistora M1. Strujni izvor I_1 i strujno ogledalo realizovano pomoću M2 i M3 određuje I_B , polarizacionu struju M1. Naponsko pojačanje ove topologije je idealno jedinično (za potrošač beskonačno velike otpornosti), a u praksi je oko 0,8 do 0,9, prvenstveno zbog efekta podloge. Na nelinearnost kola utiče promena napona v_{GS} , koja je zavisna od promene struje kroz NMOS tranzistor Q1 kao i od efekta podloge. Ipak, prenosna funkcija se može smatrati približno linearnom sve dok je izlazni napon manji od $-I_B \cdot R_L$, kada se isključuje M1.



Slika 4.11. a) Izlazni stepen u klasi A, b) klasi AB, c) klasi A - bez pomeranja

Izlazni stepen u klasi AB realizovan je sa dva komplementarna MOS tranzistora M3 i M4 koji su povezani u stepen sa zajedničkim drejnom, dok M1 i M2 vrše prepolarizaciju

ovih tranzistora da bi se izbegle nelinearnosti, kao u klasi B. Kako M1 sa M3, i M2 sa M4 čine strujna ogledala, polarizaciona struja kroz M3 i M4 je određena strujnim izvorima I_1 i I_2 , za koje se usvaja da su istih vrednosti I_B .

Početne simulacije izlaznog stepena klase AB vršene su sa strujnim izvorima I_1 i I_2 realizovanim kao klasična strujna ogledala, pri čemu su kao rezultat simulacija dobijene karakteristike koje su bile bolje u odnosu na karakteristike simuliranog izlaznog stepena klase A. Ipak, ova realizacija je imala premalu ulaznu otpornost (reda 10 k Ω) da bi se mogla direktno povezati na izlaz presavijenog pojačavača. Da bi se dobila veća ulazna otpornost, za realizaciju strujnih izvora I_1 i I_2 korišćena su kaskodna strujna ogledala. Ova izmena je višestruko povećala ulaznu otpornost izlaznog stepena klase AB, ali je negativno uticala na ostale karakteristike, prvenstveno zbog većeg pada napona na strujnim ogledalima.

Tabela 4.3. Karakteristike izlaznih stepeni klase A, klase A-bez pomeranja i klase AB, određene simulacijom

	A, $V_{inCM}=1,75$ V	A-bez pomeranja, $V_{inCM}=1,75$ V	AB, $V_{inCM}=1,5$ V
Pojačanje	-1,68 dB	-2 dB	-0,2 dB
Pol od interesa	2814 MHz	1370 MHz	1200 MHz
Par pol-nula	630 MHz		70 MHz
Thd za $V_{in,pp}=1$ V	-46,84 dB	-53 dB	-47,5 dB
$V_{inCMmax}$	3,3 V	2,2 V	2 V
$V_{inCMmin}$	1 V	0 V	1 V
$V_{in} - V_o$	0.86 V	0,12 V	0,01 V
R_o	68 Ω	51 Ω	34 Ω
R_{in} (Ohm)	100 G Ω	300 G Ω	100 k Ω
Potrošnja (mW)	4	11,5	6

Kako je srednja vrednost izlaznog CM signala presavijenog pojačavača 1,75 V, srednja vrednost ulaznog napona V_{inCM} za izlazni stepen u klasi A je postavljena na ovu vrednost. Linearnost je analizirana preko ukupnog harmonijskog izobličenja (eng. *total harmonic distortion - THD*), koje se u simulaciji dobija korišćenjem matematičke funkcije integrisane u *Spectre*.

Kod izlaznog stepena klase AB najveće ograničenje potiče od ulaznog naponskog opsega. Uzrok malog naponskog opsega je veći broj MOS tranzistora koji su povezani na red između napajanja V_{DD} i V_{SS} . Vrednost napona V_{ov} ovih tranzistora se bira kao kompromis između dobrih frekvencijskih karakteristika i prihvatljivog opsega napona. Pri simulaciji ovog stepena nije podešena potrebna srednja vrednost ulaznog napona V_{inCM} od 1,75V, pošto su za tu vrednost dobijene veoma loše vrednosti većine karakteristika. Radi prikaza najboljih mogućih rezultata za projektovani stepen, vrednost V_{inCM} je podešena na 1,5 V (za tu vrednost V_{inCM} dobijeni su rezultati prikazani u tabeli 4.3).

Kada se izabere druga vrednost za srednju vrednost ulaznog napona V_{inCM} , sve karakteristike izlaznog stepena se značajno pogoršavaju. THD je naročito osetljiv na promenu V_{inCM} , za željeni V_{inCM} od 1,75 V THD je -32 dB, a $R_{in}=20$ K. Propusni opseg

izlaznog stepena klase AB je značajno niži u odnosu na izlazni stepen u klasi A. Niži propusni opseg je posledica pojave dva pola na 1,3 GHz, kao i velikog broja parova pol-nula na nižim frekvencijama, koji se ne poništavaju u potpunosti pošto su im frekvencije međusobno blago pomerene.

Osnovni problem kod izlaznog stepena klase A je značajna razlika između ulaznog i izlaznog DC napona. Da bi se to izbeglo, izvršena je modifikacija postojećeg kola. Na slici 4.11.c) prikazana je realizacija gde se ispred pojačavača klase A ubacuje "podizač" napona realizovan PMOS tranzistorom M4 u kolu sa zajedničkim drejnom. Kako se može videti u tabeli 4.3, ovime se značajno smanjila razlika između ulaznog i izlaznog DC napona, ali po cenu značajno veće potrošnje struje i generalno lošijih karakteristika od izlaznog stepena klase A (kao i kod klase AB, za $V_{inCM}=1,75$ V THD je -37 dB).

Kao kolo najboljih karakteristika izabran je izlazni stepen klase A, pri čemu je zbog pomeranja DC nivoa izlazni zajednički napon operacionog pojačavača izabran da bude $V_{oCM}=0,9$ V. Ova vrednost je prihvatljiva i pri povezivanju više operacionih pojačavača, jer je okvirno na sredini opsega ulaznog CM signala. Prvi značajan pol ovog stepena je na dovoljno visokim frekvencijama da ne utiče značajno na faznu marginu operacionog pojačavača. Vrednosti širine kanala MOS tranzistora i polarizacionih struja koji se koriste u izlaznom stepenu klase A predstavljene su u tabeli 4.4.

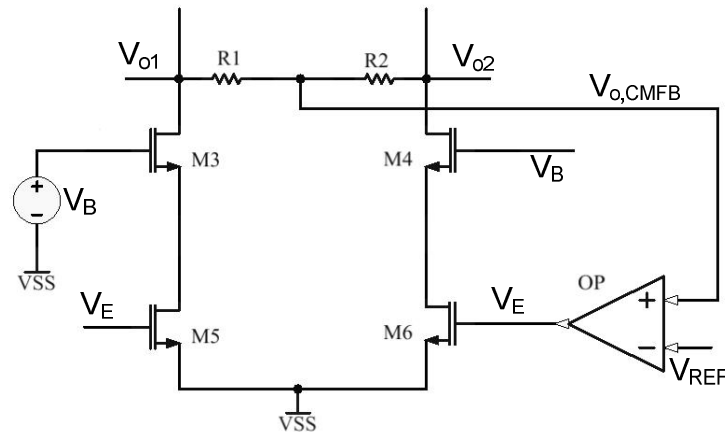
Tabela 4.4. Širine kanala MOS tranzistora i polarizacionih struja u izlaznom stepenu klase A

$W_{M1}=394 \mu\text{m}$	$W_{M2}=394 \mu\text{m}$	$W_{M3}=39 \mu\text{m}$	$I_1=100 \mu\text{A}$
--------------------------	--------------------------	-------------------------	-----------------------

4.1.9. Kolo za podešavanje srednje vrednosti - CMFB kolo

Kolo za podešavanje srednje vrednosti (CMFB kolo) omogućava podešavanje srednje vrednosti izlaznog napona V_{oCM} na izlazu operacionog pojačavača. Bez CMFB kola statičke radne tačke na izlazima operacionog pojačavača bi bile pod velikim uticajem polarizacionih struja kroz izlazne MOS tranzistore. U praksi bi se V_{oCM} pomerio ka minimalnoj ili maksimalnoj vrednosti, tj. ka masi ili napajanju V_{DD} , pri čemu bi većina izlaznih tranzistora izašla iz režima zasićenja i pojačanje bi se drastično smanjilo. Takođe, CMFB kolo vrši potiskivanje zajedničkog ulaznog signala na izlazu kola, tj. poboljšava CMRR i PSRR karakteristiku operacionog pojačavača.

CMFB kolo stvara novu, zasebnu petlju u kolu operacionog pojačavača, te je neophodno da i ova petlja bude stabilna da ne bi došlo do samooscilovanja celog operacionog pojačavača. Takođe, važno je omogućiti dovoljno veliko pojačanje CMFB petlje da bi se zajednički izlazni napon mogao precizno podesiti. Potrebno je da pojačanje CMFB petlje bude značajno i na višim frekvencijama, da bi se minimizirao uticaj visokofrekvencijskih zajedničkih smetnji, koje bi inače mogle dovesti izlaze operacionog pojačavača u stanje zasićenja [79]. Izlaz iz CMFB kola se može povezati na bilo koji od strujnih ogledala u presavijenom pojačavaču. U praksi se obično biraju strujna ogledala u izlaznom delu kao što je prikazano na slici 4.12, da bi se smanjio broj polova u CMFB petlji radi veće stabilnosti. Kako se CMFB petlja pored CMFB kola zatvara i kroz deo presavijenog pojačavača, poželjno je da se smanji putanja kroz pojačavač. Zato se povezivanje CMFB petlje preko ulaznog strujnog izvora retko koristi.

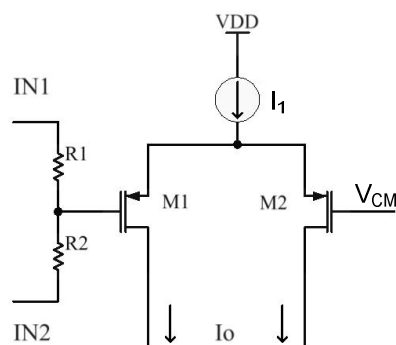


Slika 4.12. Putanja CMFB petlje u operacionom pojačavaču [61]

U praksi se najčešće koriste tri topologije CMFB kola, koji se razlikuju u metodi merenja srednje vrednosti izlaznog napona. U slučaju da je izlaz operacionog pojačavača visokoomski, koriste se CMFB kola realizovana pomoći diferencijalno diferencnih pojačavača (eng. differential difference amplifier – DDA). Kod ove topologije su ulazi CMFB kola gejtovi MOS tranzistora, te oni minimalno opterećuju izlaze kola [80]-[81], ali je njihov ulazni naponski opseg ograničen na linearni opseg diferencijalnog para MOS tranzistora. Kod pojačavača koji se koriste u sklopu ADC kola koriste se prekidačko-kapacitivni (eng. *switched-capacitor* – SC) CMFB koji minimalno opterećuju izlaze kola i imaju veliki opseg ulaznog napona, ali se zbog prekidačkih smetnji (koje unose svojim radom) najčešće koriste kod sistema koji vrše odabiranje analognog signala [82].

U ovom radu primenjena je izvedba CMFB kola sa otpornicima na ulazu, slično kao i kod realizacije idealnog CMFB kola. Principijska šema ovog kola prikazana je na slici 4.13. Ako su otpornici isti, na njihovom izlazu dobija se

$$V_{inCMFB} = \frac{V_{in1} + V_{in2}}{2} \quad (4-21)$$

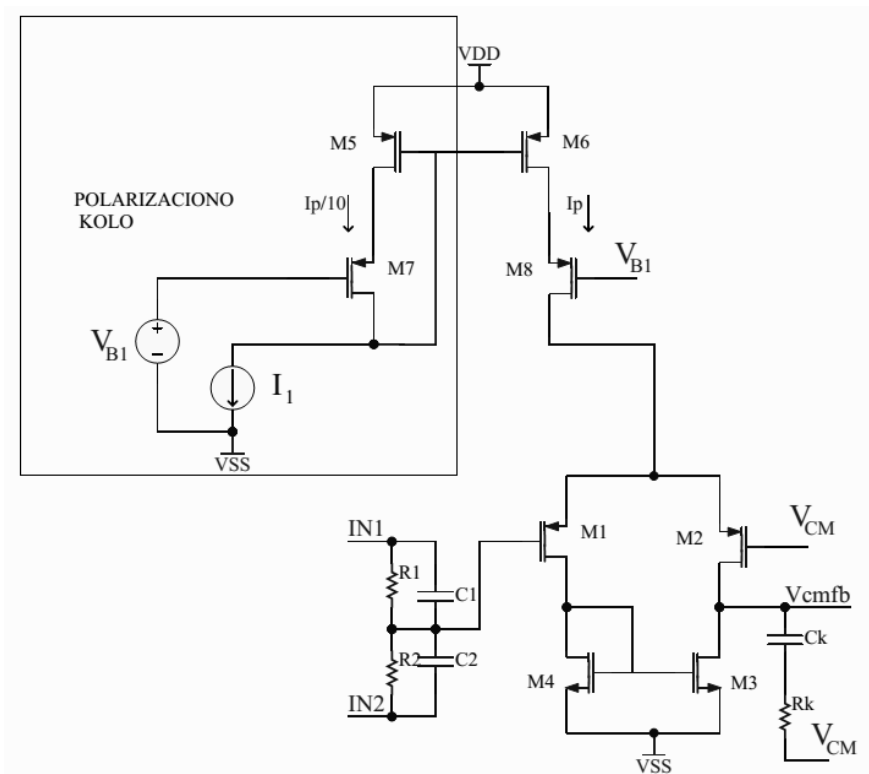


Slika 4.13. Principijska šema CMFB kola

Kako je izlaz operacionog pojačavača niskoomski, a otpornosti $R1$ i $R2$ reda desetine $k\Omega$, one neće značajno opteretiti operacioni pojačavač. Ova realizacija je linearnija od CMFB sa DDA kolima [83], jer opseg ulaznog napona nije ograničen linearnom oblašću diferencijalnog para. Komparacija V_{CM} i V_{inCMFB} vrši se preko diferencijalnog para M1 i M2. Razlika između ovih napona stvara promenu u izlaznoj struji, koja se vodi na ulaz strujnog ogledala presavijenog pojačavača. Negativna povratna sprega CMFB petlje onemogućava da

razlika napona na ulazu diferencijalnog para M1 i M2 na slici 4.13 bude značajna. U ustaljenom režimu rada V_{CM} i V_{oCM} su jednaki, bez obzira na amplitudu diferencijalnih signala na izlazima operacionog pojačavača.

Šema realizovanog CMFB kola prikazana je na slici 4.14.



Slika 4.14. CMFB kolo

Za M1 i M2 su izabrani PMOS tranzistori, tako da se opseg ulaznog napona CMFB kola preklapa sa opsegom ulaznog napona presavijenog OTA. Kao opterećenje diferencijalnog para u početnoj verziji šeme upotrebljeni su NMOS tranzistori M3 i M4 povezani u diodni spoj (kratkospojeni gejt i sors MOS tranzistora). Sa ovom realizacijom dobija se malo DC pojačanje CMFB petlje A_{CMFBI} , ispod 100, nedovoljno za precizno praćenje V_{CM} i V_{oCM} , čija razlika ΔV_{oCM} se može okvirno proračunati jednačinom:

$$\Delta V_{oCM} \approx \frac{V_{CM}}{A_{CMFBI}}. \quad (4-22)$$

Da bi razlika između V_{CM} i V_{oCM} bila ispod 1 mV, potrebno je da pojačanje A_{CMFBI} bude preko 1000. Ova vrednost pojačanja se lako dobija kada se koristi kaskodno strujno ogledalo kao opterećenje diferencijalnog para, kao na slici 4.14. Kako se sa ovom topologijom u CMFB petlji javlja još jedan visokoomski čvor, da bi se ostvarila potrebna margina faznog ugla na izlaz CMFB kola je ubačeno redno R-C kolo prema masi Rk-Ck, koje služi za kompenzaciju prenosne funkcije. Da bi se ostvarila negativna povratna sprega, izlaz CMFB kola kontroliše donji strujni izvor presavijenog pojačavača, tj povezuje se na presavijeni OTA preko gejtova M5 i M6 (umesto polarizacione struje I_{o1} na slici 4.7). Ulazne otpornosti su povezane na red sa parazitnim kapacitivnostima gejt-sors tranzistora M1 i M2 te generišu pol koji može značajno da smanji GBP CMFB petlje. Da bi se uticaj

tog pola smanjio ubacuju se kondenzatori C1 paralelno sa R1 i R2, čime se poboljšava margina faznog ugla CMFB petlje.

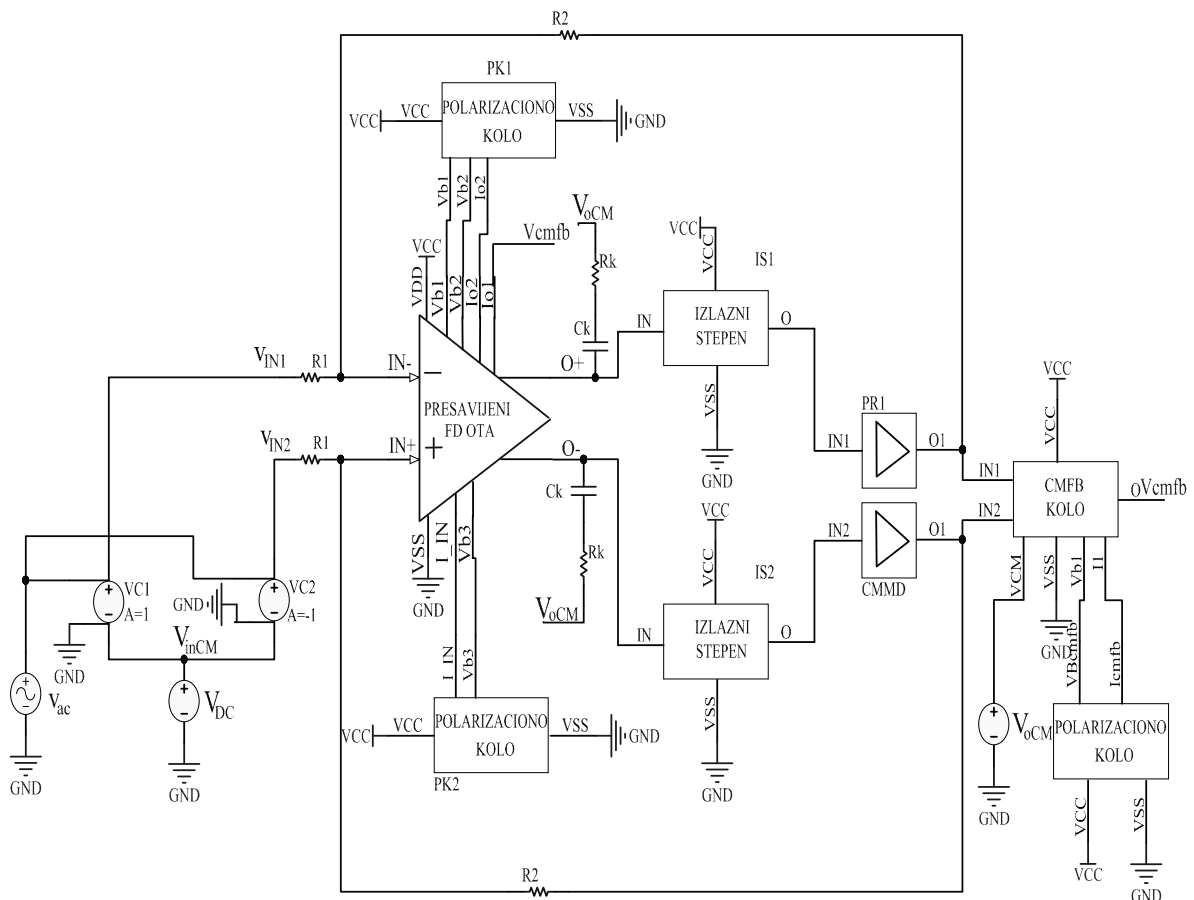
Vrednosti širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u CMFB kolu predstavljene su u tabeli 4.5.

Tabela 4.5. Širine kanala i vrednosti polarizacionih struja MOS tranzistora koji se javljaju u CMFB kolu

$W_{M1,2}=37 \mu\text{m}$	$L_{M1,2}=1,4 \mu\text{m}$	$W_{M3,4}=8,4 \mu\text{m}$	$W_{M5}=21 \mu\text{m}$	$W_{M6}= 210 \mu\text{m}$
$W_{M7}= 8,2 \mu\text{m}$	$W_{M8}=82 \mu\text{m}$	$R_{1,2}=20 \text{k}\Omega$	$C1=0,3 \text{pF}$	$Ck=3 \text{pF}$
$Rk=550 \Omega$	$VB1=1,7 \text{V}$	$I_1=430 \mu\text{A}$		

4.1.10. Rezultati simulacija operacionog pojačavača

Izvršena je simulacija i analiza rezultata celog operacionog pojačavača, pri čemu su idealni izlazni stepeni i idealno CMFB kolo (slika 4.8.) zamenjeni topologijama prikazanim na slikama 4.11.a) i 4.14. Operacioni pojačavač je povezan u kolo pojačavača (koji je istovremeno i invertujući i neinvertujući, zavisno od toga kako se povežu izlazi pojačavača na sledeći stepen), kao što je prikazano na slici 4.15.

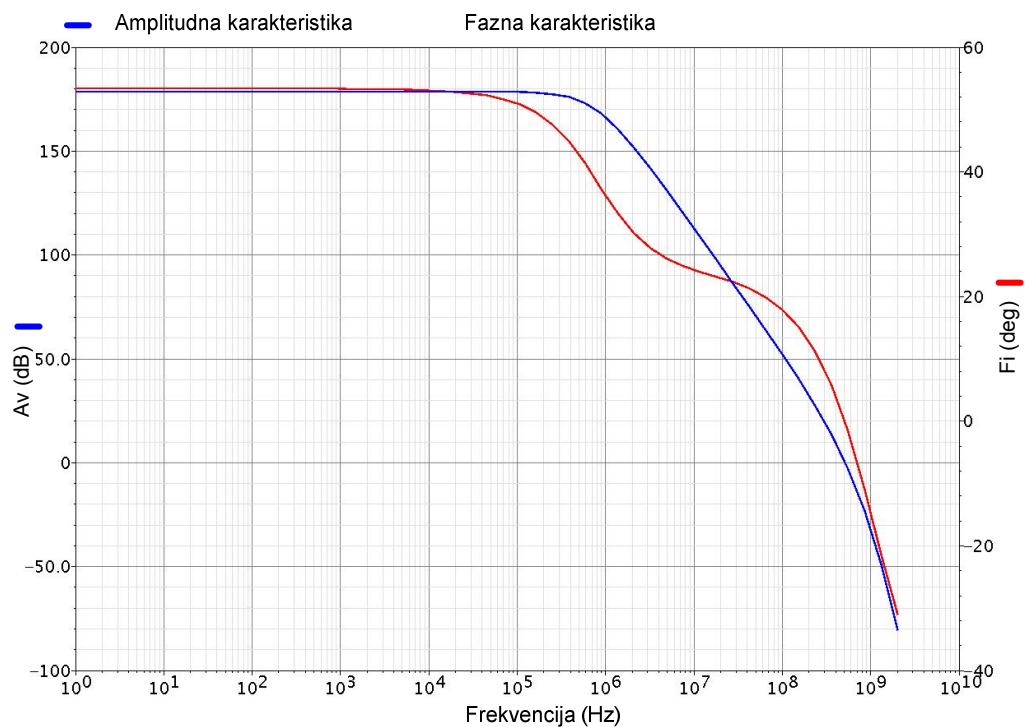


Slika 4.15. Test kolo za simulaciju operacionog pojačavača

Kako su na ulaz operacionog pojačavača povezani otpornici otpornosti R1, oni sa ulaznom kapacitivnošću presavijenog pojačavača stvaraju dodatni pol u prenosnoj funkciji.

Da bi se uticaj ovog pola minimizirao, poželjno je da vrednost R_1 bude što manja. Kako izlazna otpornost projektovanog izlaznog stepena AB klase nije nula, opterećenje na izlazu mora biti značajno veće od izlazne otpornosti pojačavača. Kao kompromis izabrana je vrednost $R_1 = R_2 = 2 \text{ k}\Omega$. Dobijen pol se nalazi na frekvenciji od 132 MHz, i značajno smanjuje faznu marginu operacionog pojačavača; zbog toga je kompenzacionom kondenzatoru presavijenog pojačavača dodat u seriju otpornik $R_k = 700 \Omega$. Ovim otpornikom stvara se dodatna nula u prenosnoj funkciji, čime se podiže fazna karakteristika i popravlja margina faznog ugla kola [63].

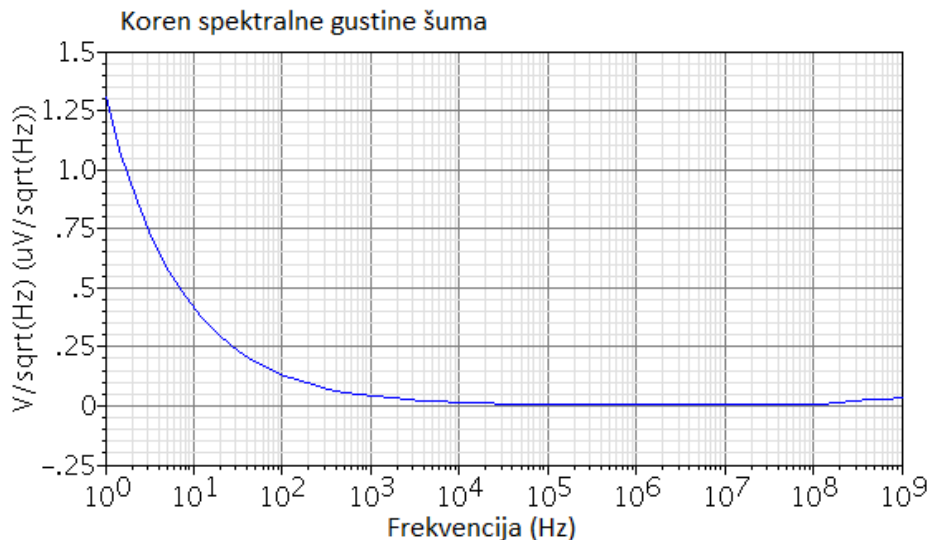
Prenosna funkcija u zavisnosti od frekvencije dobijena je pomoću *stb* analize u programskom paketu *Cadence* [84], kada se u petlje povratne sprege dodaje simulaciona „sonda” (*eng. probe*). Za FD operacionog pojačavača koristi se diferencijalna sonda PR1, koja se u kolu mora povezati u tačku gde u potpunosti prekida petlju od interesa. Zbog toga je u test kolu postavljena na izlazu izlaznih stepeni. Prenosna funkcija operacionog pojačavača prikazana je na slici 4.16, za pojačavač jediničnog pojačanja, gde je $R_1 = R_2$.



Slika 4.16. Prikaz amplitudske i fazne karakteristike operacionog pojačavača u kolu zatvorene petlje

CMRR i PSRR operacionog pojačavača dobijeni su preko *xf* analize u *Sprectre* kojom se može proračunati prenosna funkcija od svakog izvora ka proizvoljnom izlazu. Vrednosti CMRR i PSRR dobijene simulacijom prikazane su u tabeli 4.6, pri čemu je simulacija izvršena za kolo operacionog pojačavača u otvorenoj petlji. CMRR i PSRR direktno zavise od pojačanja CMFB petlje, jer ona smanjuje pojačanje srednje vrednosti ulaznog signala V_{CM} . CMRR takođe zavisi od otpornosti ulaznog strujnog izvora presavijenog pojačavača I_{IN} (slika 4.7.). Korišćenjem kaskodnog strujnog ogledala povećana je otpornost ulaznog strujnog ogledala (realizovanog sa M6 i M3). Ovim je dobijeno povećanje CMRR od 20 do 30 dB u odnosu na realizaciju pojačavača kod kojeg je ulazni strujni izvor realizovan sa klasičnim strujnim ogledalom. Ovo povećanje je dobijeno nauštrb

smanjenja gornje granice opsega ulaznog napona za 0,3 V, ali kako je opseg izlaznog napona manji od ulaznog, veći opseg ulaznog napona nije od koristi. PSRR služi za određivanje uticaja šuma ili varijacije pozitivnog, odnosno negativnog napajanja na izlaz kola. Preko rezultata CMRR i PSRR dobijenih simulacijom može se proceniti da uticaj zajedničkog napona i varijacija napona napajanja na izlazni signal nisu značajani.



Slika 4.17. Spektralna gustina šuma na ulazu operacionog pojačavača

Šum (eng. *noise*) generisan u kolu može se dobiti pomoću *noise* analize u Spectre simulatoru, pri čemu je u slici 4.17. prikazan koren spektralne gustine napona šuma (eng. *root noise spectral density*) na ulazu operacionog pojačavača [63]. Koren spektralne gustine šuma se izražava u jedinicama V/\sqrt{Hz} , i prikazuje frekvencijsku zavisnost srednjeg normalizovanog korena snage šuma koji se javlja u blokovima propusnog opsega od 1 Hz. Integraljenjem funkcije korena spektralne gustine šuma u propusnom opsegu od interesa dobija se ekvivalentni ulazni napon šuma pojačavača (eng. *input referred noise* – V_{nge}). Ovaj napon pokazuje kolika je najmanja amplituda ulaznog korisnog signala koja se može pojačati u prisustvu šuma. Potrebno je da amplituda korisnog signala na izlazu bude veća od šuma. Pomenuta definicija V_{nge} primenjiva je kod sistema kod kojih nema dodatnih kola (filtriranje, kodovanje) za obradu signala u cilju njegovog izdvajanja iz šuma [85]. V_{nge} se kod operacionih pojačavača računa za kolo otvorene petlje [74]. Koren spektralne gustine napona šuma je koristan radi procene ukupnog unutrašnjeg šuma koji se javlja na izlazu analognog bloka, ukupni unutrašnji šum određuje vrednost signala na izlazu kola koji se može izdvojiti od šuma, što se često koristi za određivanje minimalne rezolucije kola [86].

Tabela 4.6. Karakteristike operacionog pojačavača

V_{inCM}	0,9 V
A_{0DC} , za OP otvorene petlje	58,7 dB
$A_v(8MHz)$, za OP otvorene petlje	39,3 dB
Thd za $V_{in_{pp}}=0,7$ V	-62,9 dB
Margina faznog ugla	45,24 za 296,18 MHz
$V_{inCMmax}$	2 V
$V_{inCMmin}$	-0,25 V
V_{oCMmax}	1,6 V
V_{oCMmin}	0,2 V
Rout	68 Ω
CMRR	149 dB
PSRR+	128 dB
PSRR-	129 dB
Slurejt	498 V/ μ s
Koren spektralne gustine šuma, za 100kHz	6,3 nV/sqrt (Hz)
Potrošnja	24,7 mW

U tabeli 4.6. prikazane su karakteristike projektovanog operacionog pojačavača. Karakteristike su dobijene simulacijom test kola na slici 4.15, pri čemu su određene simulacije obavljene za kolo otvorene povratne sprege, a ostale za kolo jediničnog pojačavača, gde su otpornosti u povratnoj spregi $R_1 = R_2 = 2K$.

4.2. Filtarski blok

Filtarski blok služi za propuštanje signala na radnoj frekvenciji od 8 MHz, i slabljenje signala ostalih frekvencija. Realizovan je kao propusnik opsega (eng. *bandpass* – *BP*) drugog reda. U ovom odeljku opisan je proces izbora optimalne topologije kola, prilagođene izabranoj CMOS tehnologiji. Izvršen je izbor odgovarajućeg tipa filtra, i prikazana procedura projektovanja ovog filtra. Projektovano je i kolo za podešavanje parametara filtra, kojim se smanjuje uticaj procesnih i temperaturnih varijacija na rad filtra.

Prilikom projektovanja filtarskog bloka izbor odgovarajuće topologije je prvenstveno određen karakteristikama integrisanih pasivnih komponenti: otpornika i kondenzatora. Dok su kod diskretnih komponenti uobičajene tolerancije od 0,1 %, zbog osobina fabrikacije u integrisanim kolima tolerancija pasivnih komponenti je mnogo veća, oko 10 % do 30 % (zavisno od tehnologije) [72]. Kako su parametri filtera u direktnoj zavisnosti od tolerancije komponenti u filtru, nije praktično koristiti iste topologije za diskretne i integrisane filtre. Pošto uparenost (eng. *matching*) između dve komponente istog tipa može biti veoma velika, sa tačnošću od 0,1 %, moguće je realizovati integrisane filtre pomoću uparenih komponenti.

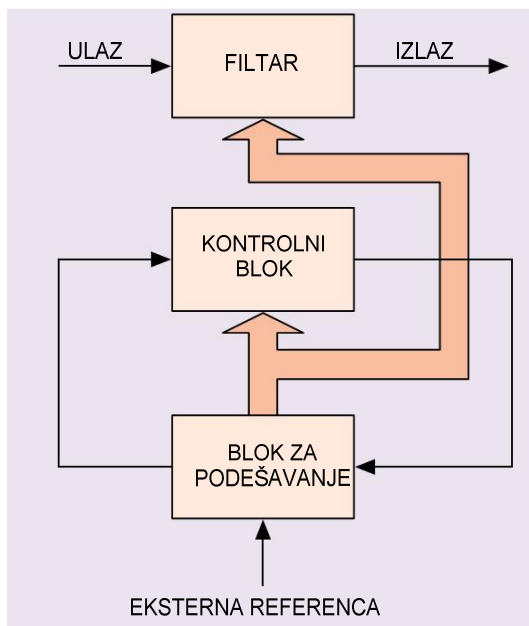
4.2.1. Izbor topologije filtra

Integrirani filtri se mogu realizovati u topologiji vremenski-diskretnih (eng. *discrete time*) kola i topologiji vremenski-kontinualnih (eng. *continuous time*) kola. Filtri u topologiji diskretnih vremenskih kola se realizuju kao prekidačko-kapacitivna kola (eng. *switched-capacitor circuit*).

Kako se kod vremenski-diskretnih filtara osim operacionog pojačavača i prekidača (realizovanih pomoću MOS tranzistora), od pasivnih komponenti koriste samo kondenzatori, svi koeficijenti filtara su određeni međusobnim odnosom kapacitivnosti [63]. Iako signali u ovim kolima ostaju naponski kontinualni (ne vrši se kvantizacija), ova kola vrše odabiranje (semplovanje) u vremenskom domenu. Zbog vremenskog semplovanja, frekvencija semplovanja mora biti najmanje dva puta veća od najviše korisne frekvencijske komponente signala, kako bi se eliminisalo preklapanje (eng. *alias*) spektralnih slika. U praksi, obično je frekvencija semplovanja mnogo viša od propusnog opsega signala, da bi se olakšala realizacija *anti-aliasing* filtra. Zbog toga su prekidačko-kapacitivna kola ograničenih mogućnosti pri obradi visokofrekvencijskih signala. Vremenski-diskretni filtri nemaju potrebu za kolom za podešavanje parametara i imaju manja nelinearna izobličenja u odnosu na kontinualne filtre, u proseku za 30 dB, ali se prilikom semplovanja javljaju prekidačke smetnje (eng. *clock feedthrough*) čiji uticaj se teško minimizuje, naročito na višim frekvencijama [87].

Kod vremenski-kontinualnih filtara nema potrebe za semplovanjem signala, tako da se ova kola mogu koristiti na višim frekvencijama u odnosu na vremenski-diskretna kola sličnih karakteristika. Ovaj tip filtra se može realizovati sa topologijama sličnim klasičnim diskretnim filtrima, sa dodatnim kolom za automatsko podešavanje da bi se kompenzovala mala tolerancija pasivnih komponenti u integriranim kolima. Arhitektura ovog tipa filtra prikazana je na slici 4.18. Blok za podešavanje poredi eksternu referencu koji se nalazi van čipa sa komponentom (ili grupom komponenti) u kontrolnom bloku i generiše upravljački signal. Komponente u kontrolnom bloku su uparene sa odgovarajućim komponentama u filtru. Blok za podešavanje preko upravljačkog signala kontroliše kontrolni blok, tako da vrednosti komponenti u tom bloku prate vrednost reference. Kako se isti upravljački signal dovodi i do uparenih komponenti u filtru, njihova vrednost prati vrednost komponenti u kontrolnom bloku. Obično se kao referenca uzima precizni otpornik ili povorka pravougaonih impulsa fiksne frekvencije.

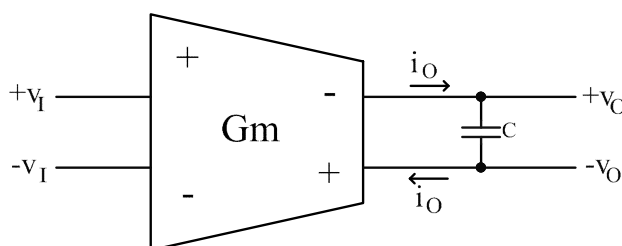
Zbog prethodno pomenutih osobina, u ovom radu primenjuje se vremenski-kontinualni filtar. Dve topologije koje se najčešće koriste za ove filtre su MOSFET-C i G_m -C [88], [89]. Osnovni element G_m -C filtra je integrator, prikazan na slici 4.19. Ulazni signal se vodi na linearni konvertor (označen na slici sa G_m), tj. naponsko-strujni konvertor kod koga je izlazna struja linearno zavisna od ulaznog napona, sa faktorom konverzije tj. transkonduktansom G_m .



Slika 4.18. Arhitektura vremenski-kontinualnih filtara sa automatskim podešavanjem

Izlazna struja, jednaka $I_o = 2 \cdot G_m \cdot V_{in}$, integrirani se kondenzatorom C , sa polom na učestanosti ω_p :

$$\omega_p = \frac{G_m}{C}. \quad (4-23)$$



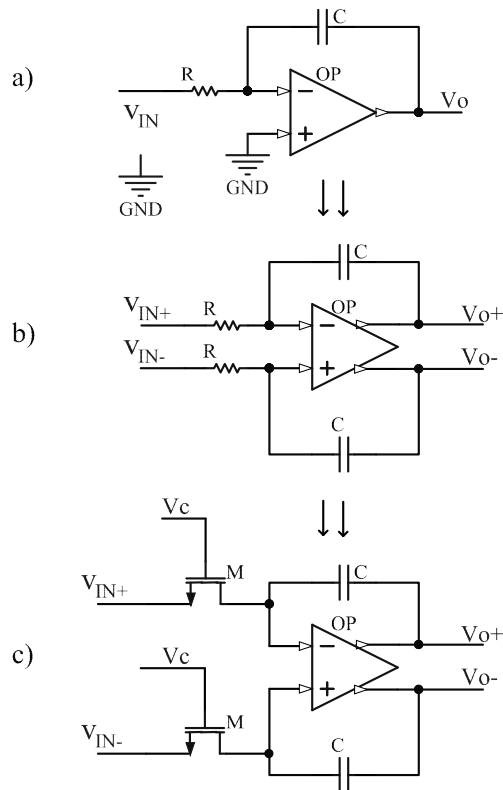
Slika 4.19. G_m - C integrator

Transkonduktanski pojačavač radi u kolu otvorene petlje, te je potrebno da bude što linearniji, pošto nema povratne sprege koja će popraviti njegovu linearnost. Da bi se realizovao linearni transkonduktanski pojačavač, koriste se razne konfiguracije tranzistorskih kola kod kojih je transkonduktansa G_m obično određena vrednošću integrisanog otpornika. Linearni transkonduktanski pojačavač sa malom distorzijom je moguće realizovati sa MOS tranzistorima, za kola kod kojih je transkonduktansa G_m fiksna. Za pojačavače kod kojih je potrebno podešavanje tj. kontrola transkonduktanse, linearno pojačanje je mnogo teže realizovati, i obično se linearnost značajno pogoršava na višim frekvencijama. Podešavanje kod ovog tipa filtra je neophodno, prvenstveno zbog tolerancije pasivnih komponenti kao i zbog temperaturne zavisnosti transkonduktanse G_m . Kada je potrebna veća linearnost kola koja se mogu podešavati, radi podešavanja koristi se niz kapacitivnosti ili otpornika koji se povezuju u paralelu preko MOS prekidača, čime se realizacija ovih kola značajno komplikuje. Mana G_m - C topologije su i parazitne kapacitivnosti na izlazu konvertora koje se sabiraju sa kapacitivnošću C na slici 4.19, i utiču na pol ω_p . Na višim frekvencijama ove parazitne kapacitivnosti nisu zanemarljive u odnosu na kapacitivnost C , uz to se na pozitivnom i negativnom izlazu transkonduktanskog

pojačavača ove kapacitivnosti mogu razlikovati, čime se kviri uparenost ovih izlaza. Takođe, ove kapacitivnosti su nelinearne u odnosu na napon koji se javlja na njima, nisu jednake za sve integratore u integrisanom kolu, što povećava distorziju i komplikuje podešavanje za ovu topologiju filtra [87]. Uticaj parazitnih kapacitivnosti se može značajno umanjiti dodavanjem operacionog pojačavača na izlaz transkonduktansnog pojačavača, čime se realizuju G_m -C-OP filtri, ali se ova topologija ređe primenjuje u praksi zbog veće kompleksnosti. Pošto transkonduktanski pojačavači u G_m -C filtrima na svojim izlazima nemaju otpornike, ne postoji potreba za niskoomskim izlaznim stepenima, tako da se u ovoj topologiji mogu izvesti jednostavna kola koja rade na visokim frekvencijama za sisteme gde linearnost nije od velikog značaja.

MOSFET-C filtri razvijeni su iz aktivnih RC filtara, koji predstavljaju najčešći izbor pri projektovanju filtara u diskretnoj tehnologiji. Primer integratora RC tipa filtara dat je na slici 4.20.a). Ovaj tip filtara se retko koristi u integrisanim kolima, pošto se filtri ovog tipa mogu podešavati samo preko niza kapacitivnosti ili otpornika koji se povezuju u paralelu preko MOS prekidača, čime se realizacija ovih kola značajno komplikuje. Ipak, pomoću ove topologije dobijaju se filtri najveće linearnosti u integrisanoj tehnologiji, jer se konverzija napona u struju vrši preko otpornika R , koji i u integrisanoj tehnologiji ima veoma linearnu strujno-naponsku zavisnost. Izlazne parazitne kapacitivnosti spojene su na niskoomske izlaze operacionog pojačavača, tako da izlazne parazitne kapacitivnosti ovog tipa filtara nemaju značajan uticaj na njegov rad. Naponi na ulazima su konstantne DC vrednosti V_{CM} sve dok postoji jaka negativna povratna sprega u kolu, i zato su i naponi na ulaznim parazitnim kapacitivnostima operacionog pojačavača konstantni, pa ulazne kapacitivnosti operacionog pojačavača nemaju značajnog uticaja na rad filtra. Na visokim frekvencijama bliskim jediničnom pojačanju, kada pojačanje operacionog pojačavača značajno opadne i povratna sprega više ne može da obezbedi konstantno V_{CM} na ulazu pojačavača, uticaj parazitnih kapacitivnosti postaje značajan. To u većini praktičnih realizacija nema uticaja jer se propusni opseg filtara obično projektuje na frekvencijama znatno nižim od jedinične, gde je pojačanje operacionog pojačavača veliko.

Kada se otpornici u aktivnim RC filtrima zamene ekvivalentnim MOS tranzistorima koji rade u omskoj oblasti, dobijaju se MOSFET-C filtri. MOS tranzistori koriste se umesto otpornika prvenstveno zato što se njihova otpornost može naponski kontrolisati, a prednost im je i to što su manjih dimenzija od integrisanih otpornika.



Slika 4.20. a) Aktivni R-C integrator b) balansirani diferencijalni aktivni R-C integrator c) MOSFET-C integrator

Otpornost MOS tranzistora u omskoj oblasti za sliku 4.20.c), za režim malih signala, je jednaka [59]

$$r_{DS} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th})} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_c - V_x - V_{th})}, \quad (4-24)$$

gde je V_c napon na gejtu MOS tranzistora kojim se kontroliše otpornost r_{DS} . Za veće signale na MOS tranzistoru, kada nije ispunjen uslov da je napon $V_{ds} \ll 2 \cdot V_{ov}$, otpornost je nelinearno zavisna od napona između drejna i sorsa. Nelinearna zavisnost otpornosti se značajno smanjuje kada se MOS tranzistori nalaze u kolu u kom su ispunjeni sledeći uslovi: kada su na drejnovima para MOS tranzistora dovedeni balansirani signali, i kada su naponi na njihovom sorsu jednake vrednosti (u praksi kad su na virtuelnoj masi ili V_{CM}) što je ispunjeno za kolo na slici 4.20.b). Potrebno je i da MOS tranzistori budu u omskoj oblasti za sve vrednosti ulaznog signala, tj. sve dok je kontrolni napon V_c dovoljno visok da važe izrazi:

$$V_c > V_{inMAX} + V_{ov} + V_{th}, \quad (4-25)$$

$V_c > V_{CM} + V_{th}$. Kada su ispunjeni svi prethodni uslovi, parni članovi funkcije zavisnosti r_{DS} od v_{DS} se potiru, čime se postiže da je otpornost para MOS tranzistora skoro idealna. Nelinearnost uz odgovarajući lejaut može biti i ispod -60 dB, i javlja se prvenstveno zbog: neparnih članova funkcije zavisnosti otpornosti od v_{DS} (koji imaju mnogo manje vrednosti od parnih članova), neuparenosti MOS tranzistora i efekta podloge [90]. Prednost MOSFET-C topologije filtera je njihova velika sličnost sa aktivnim R-C filterima, tako da sva pravila, proračuni i osobine koje važe za R-C filtre mogu da se primene i na MOSFET-C filtre. Zbog

toga se njihovo projektovanje svodi na projektovanje klasičnog RC filtra, transformaciju ovog filtra u diferencijalni balansirani oblik, te zamenu otporničkih parova odgovarajućim parovima MOS tranzistora. Ovaj postupak prikazan je na slici 4.20.

4.2.2. Izbor i projektovanje bikvadratog filtra

Postoji veliki broj topologija aktivnih filtara propusnika opsega, koje se međusobno razlikuju po kompleksnosti tj. broju komponenti, osetljivosti na varijacije komponenti i uticaju OP na rad filtra.

Prenosna funkcija za filter drugog reda je oblika bikvadratne funkcije, jer se dobija kao količnik dva kvadratna polinoma. Ovi filtri u svom opštem obliku imaju dve nule i dva pola, i u literaturi se često nazivaju bikvadratnim filtrima [59]. Opšti oblik ove funkcije $T(s)$ je

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}, \quad (4-26)$$

gde je ω_0 učestanost filtra, a Q je faktor dobrote filtra. Vrednosti koeficijenata a_0 , a_1 , a_2 određuju tip filtra. Polovi filtra se mogu izračunati kao

$$p_1, p_2 = \frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - \frac{1}{4Q^2}}. \quad (4-27)$$

Propusni opseg (eng. *bandwidth* –BW) filtra je jednak:

$$BW = \frac{\omega_0}{Q}. \quad (4-28)$$

Procena uticaja varijacije aktivnih i pasivnih komponenti filtra na frekvenciju pola i na Q faktor vrši se preko analize osetljivosti (eng. *sensitivity*) parametara. Osetljivost parametara filtra A definisana je preko jednačine

$$S_{x_i}^A = \frac{\partial A}{\partial x_i} \cdot \frac{x_i}{A} = \frac{\partial A}{\partial x_i} / \frac{\partial x_i}{x_i} = \frac{\% \text{ promene } u \text{ } A}{\% \text{ promene } u \text{ } x_i}, \quad (4-29)$$

gde je A parametar filtra čija se osetljivost analizira, a x_i komponenta filtra čija se uticaj varijacije analizira.

Prema broju OP potrebnih za realizaciju bikvadratnih filtara, vrši se podela na filtre sa jednim OP (eng. *single amplifier biquad* –SAB) i filtre sa više operacionih pojačavača (obično tri ili četiri). Najpopularniji tip SAB filtara su *Sallen and Key* –SK filtri (nazvani po imenima autora radova u kojima su prvi put opisani, što je slučaj za većinu naziva filtara [90]), koji koriste operacioni pojačavač povezan u kolo neinvertujućeg pojačavača sa fiksnim pojačanjem. SK filtri omogućavaju projektovanje filtara velikog opsega različitih vrednosti pola i Q faktora, sa selekcionim komponentama koje se mogu naći u komercijalnoj ponudi. Selekcione komponente su u MOSFET-C topologiji kondenzatori i parovi MOS tranzistora (koji zamenjuju otpornike) koji određuju parametre filtra.

Drugi tip SAB filtara koristi operacione pojačavače kao naponske pojačavače što većeg pojačanja (idealno beskonačnog); ovi filtri nazivaju se filtrima sa više povratnih petlji

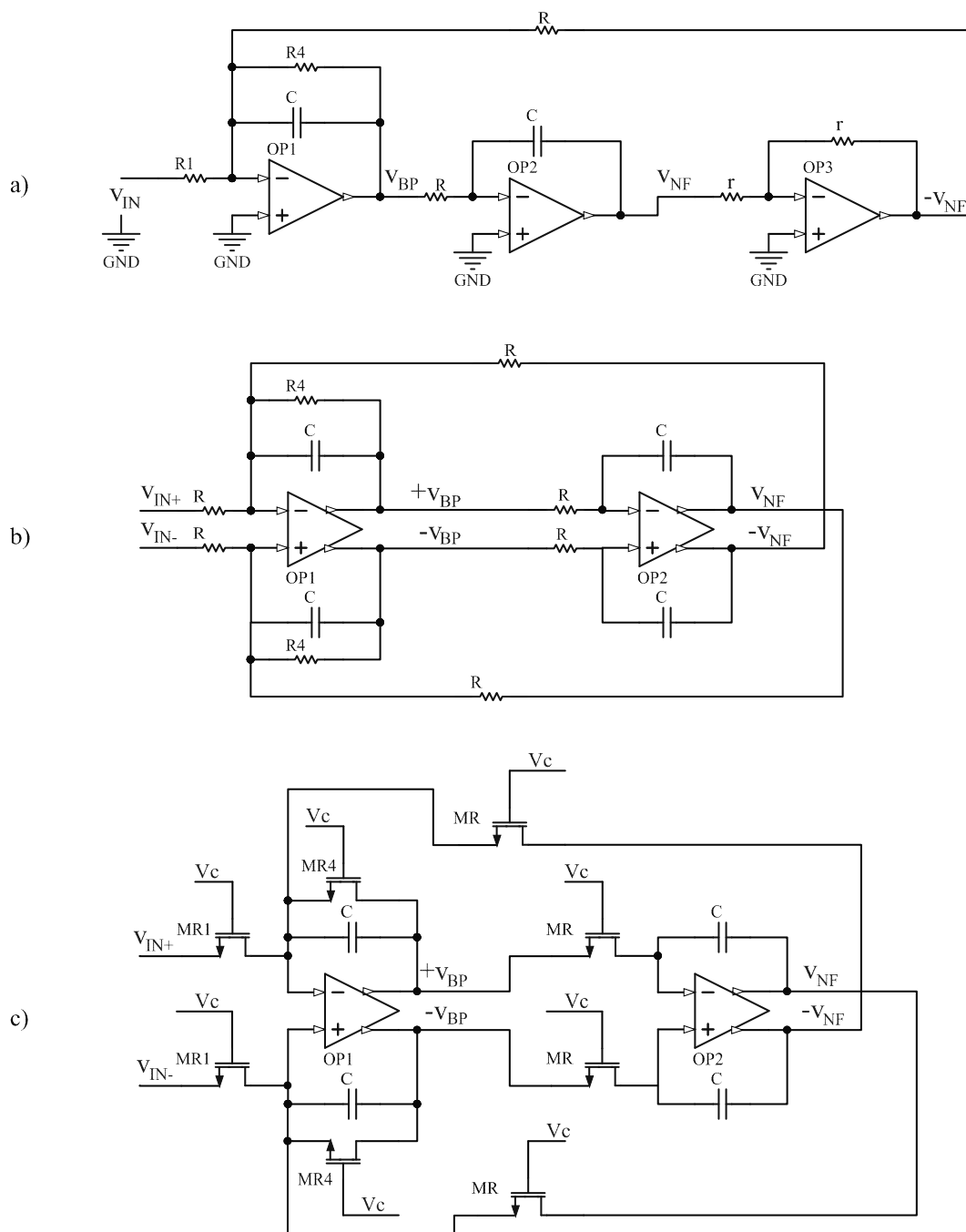
(eng. *multi-feedback-MFB*), jer sadrže i pozitivnu i negativnu povratnu petlju. U odnosu na SK filtre, osetljivost na varijacije komponenti je manja, lakše se realizuju u balansirano-diferencijalnom obliku [91], ali je opseg potrebnih vrednosti selekcionih komponenti (otpornika i kondenzatora koji podešavaju parametre filtra) znatno veći nego u SK filtrima, pa se mogu primeniti za ograničen skup parametara filtara.

Pored opisanih, postoji još veliki broj SAB filtara, no većinom su u pitanju varijacije u topologiji pomenutih filtara, sličnih karakteristika. Filtri sa jednim operacionim pojačavačem su u integrisanoj tehnologiji prvenstveno povoljni zbog manje potrošnje, ali oni po pravilu imaju veću osetljivost na ograničenja realnih operacionih pojačavača po pitanju GBP i konačnog pojačanja. Takođe, imaju veću osetljivost na promene selekcionih komponenti u filtru. Projektovanje ovog tipa filtra je komplikovanije, sa manjim slobodama u izboru kombinacija komponenti, jer iste komponente utiču kako na frekvenciju pola, tako i na faktor dobrote i pojačanje filtra.

Kod bikvadratnih filtara koji su realizovani pomoću više operacionih pojačavača, često se koriste *Antoniu* filtri, popularni zbog male osetljivosti na neidealne osobine operacionih pojačavača od kojih se realizuju. Ovi filtri baziraju se na OP-RC rezonatorima, dobijenih zamenom kalem L u L-C-R rezonatoru sa odgovarajućem OP-RC kolom. Pod L-C-R rezonatorom podrazumeva se pasivno kolo kojim se može realizovati pasivni bikvadratni filter [59]. Odgovarajuće OP-RC kolo projektovano je tako da ima induktivnu ulaznu impedansu, čime simulira induktivnost L , ali zbog svoje strukture ova topologija filtra nije praktična za realizaciju u potpuno diferencijalnom obliku.

Filtar predložen u ovoj disertaciji naziva se *Tow-Thomas* filter. Bazira se na topologiji sastavljenoj od dva integratora povezana u kaskadu u povratnoj petlji (eng. *two-integrator-loop*) [92]. *Tow-Thomas* filter je izabran jer je kod svih operacionih pojačavača pozitivni ulaz spojen na masu, pa je transformacija ovog filtra u diferencijalni balansirani oblik veoma jednostavna, i svodi se na zamenu operacionih pojačavača sa jednim ulazom sa FD operacionim pojačavačima i simetričnim rasporedom pasivnih komponenti oko mase, (slika 4.21.b). Konačno MOSFET-C kolo se dobija zamenom svih parova otpornika sa odgovarajućim NMOS tranzistorima, kao što je prikazano na slici 4.21.c).

Prednost *Tow-Thomas* filtra u ovom obliku je i manji broj potrebnih operacionih pojačavača. U bazičnom obliku jedan operacioni pojačavač služi kao invertor jediničnog pojačanja, kao što se može videti na slici 4.21.a) gde treći operacioni pojačavač služi da se invertuje signal v_{NF} . Kako se kod FD pojačavača invertovanje vrši prostim ukrštanjem izlaza FD-OP, potrebno je ukupno dva operaciona pojačavača za realizaciju MOSFET-C *Tow-Thomas* filtra. Ovaj tip filtra istovremeno vrši dve filtarske funkcije. Na izlazu v_{BP} dobija se funkcija filtra propusnika opsega, a na izlazu v_{NF} dobija se funkcija NF filtra.



Slika 4.21. Tow-Thomas filtar a) sa jednostrukim OP b) u RC-OP topologiji c) u MOSFET-C topologiji

Prenosna funkcija, za filtar realizovan sa idealnim OP i sa oznakama komponenti kao na slici 4.21.c), je:

$$\frac{V_o}{V_i} = \frac{\frac{1}{R_1 C} s}{s^2 + \frac{1}{R_4 C} s + \frac{1}{R^2 C^2}}, \quad (4-30)$$

gde se pod otpornostima R , R_1 i R_4 podrazumevaju otpornosti r_{DS} MOS tranzistora MR , MR_1 i MR_4 . Poređenjem ove jednačine sa jednačinom (4-26), dobijaju se jednačine za centralne učestanost filtra ω_0 , faktora dobrote i pojačanja na centralnoj frekvenciji $A(\omega_0)$:

$$\omega_0 = \frac{1}{RC}, \quad (4-31)$$

$$Q = \frac{R_4}{R}, \quad (4-32)$$

$$A(\omega_0) = \frac{a_1 Q}{\omega_0} = \frac{R_4}{R_1}. \quad (4-33)$$

Osetljivost parametara ovog filtra na varijacije pasivnih elemenata je manja od 1, i srazmerna je onoj kod pasivnih LCR kola, tj. ova osetljivost je minimalna moguća. Kod aktivnih filtara najznačajnija je osetljivost faktora dobrote na aktivne elemente filtra, tj. na operacione pojačavače. Uticaj A_{vDC} , konačnog DC pojačanja OP-a je opisan preko sledeće jednačine [93], za beskonačnu vrednost jedinične učestanosti ω_t :

$$S_A^Q = \frac{2Q}{A_{vDC}} \quad (4-34)$$

Iz ove jednačine se može videti da je osetljivost na A_{vDC} srazmerna Q *Tow-Thomas* filtra, dok je kod *SK* filtara mnogo veća osetljivost, srazmerna Q^2 [59].

Zbog konačnog ω_t operacionog pojačavača, stvarna centralna učestanost ω_0 će biti manja od vrednosti dobijene pomoću jednačine (4-31), dok će stvarni Q faktor biti veći od vrednosti dobijene pomoću jednačine (4-32) [94]. U slučaju kada ω_0 nije značajno manje od GBW, Q faktor može postati negativan, tj. filter može postati nestabilan. Da bi se uticaji neidealnosti operacionog pojačavača eliminisali, moguće je primeniti kompenzacione tehnike: a) prepodešavanje, b) pasivna kompenzacija operacionog pojačavača c) aktivna kompenzacija operacionog pojačavača.

Prepodešavanje se svodi na procenu uticaja operacionog pojačavača na parametre filtra, i projektovanje filtra sa parametrima koji su različiti u odnosu na željenu vrednost tako da se kompenzuju uticaji operacionog pojačavača. Kao konačni rezultat dobija se željena vrednosti parametara. Ova metoda ne zahteva dodatne komponente ali nije previše korisna kod integrisane tehnologije, zbog procesnih varijacija selekcionih komponenti. Pasivna kompenzacija OP-a je nepraktična iz istog razloga, a zahteva i povećani broj selekcionih komponenti. Aktivna kompenzacija zahteva dodatne operacione pojačavače u balansiranoj diferencijalnoj topologiji (minimalno jedan operacioni pojačavač) tako da se značajno povećava potrošnja filtra. Da bi se uticaj konačne ω_t minimizovao, potrebno je ispuniti sledeći uslov [90]:

$$\omega_t > 20 \cdot Q \cdot \omega_0. \quad (4-35)$$

4.2.3. Kolo za podešavanje parametara filtra

Kao što je napomenuto u opisu filterarskog bloka, za vremensko-kontinualne topologije filtra potrebno je i kolo za podešavanje parametara filtra. Pored procesnih varijacija pasivnih komponenti, zbog kojih RC vremenska konstanta može da ima tačnost od

samo 30%, postoji i uticaj temperaturnih varijacija na pasivne komponente. Zavisnost otpornosti otpornika od temperature je značajan. Za AMS 0,35 μm tehnologiju temperaturni koeficijent je oko 600 ppm/ $^{\circ}\text{C}$ [71], i za promenu temperature od 0 $^{\circ}\text{C}$ do 85 $^{\circ}\text{C}$ (što je operativni temperaturni opseg za komercijalna integrisana kola), promena otpornosti je oko 5 %. Zavisnost vrednosti r_{DS} (MOS tranzistora koji radi u omskoj oblasti) ne prikazuje se kao jedan od procesnih parametara CMOS tehnologije pošto vrednost r_{DS} zavisi od više faktora, prvenstveno od temperaturnog koeficijenta za V_{th} od 1,1 mV/ $^{\circ}\text{C}$. U proseku r_{DS} ima veću temperaturnu zavisnost od otpornika. Temperaturni koeficijent kondenzatora za AMS tehnologiju je mnogo manji i iznosi 30 ppm/ $^{\circ}\text{C}$.

Postoje dve osnovne arhitekture kojima se ostvaruje automatsko podešavanje: direktno i indirektno podešavanje. Direktno podešavanje se vrši na samom filteru, tako što se ulaz i izlaz filtra prepovežu na kolo za podešavanje sve dok se ne podesi upravljački signal. Ova arhitektura se ređe koristi iako rezultuje najboljim podešavanjem parametara filtra, jer zahteva da se filter s vremena na vreme odvoji od ostatka kola i poveže na kolo za podešavanje, što nije prihvatljivo u većini mernih sistema. Arhitektura indirektnog podešavanja prikazana je na slici 4.18, gde kontrolni blok predstavlja repliku selekcionog elementa filtra, i podešavanje se vrši kontinualno, a upravljački signal kojim se vrši podešavanje se istovremeno koristi i na glavnom filteru. Kod MOSFET-C filtra upravljački signal V_C predstavlja napon na gejtozima MOS-tranzistora koji zamenjuju otpornike. Iako ova arhitektura ne daje tako dobre rezultate kao arhitektura direktnog podešavanja, ako su komponente u kontrolnom bloku uparene sa komponentama u glavnom filteru dobija se tačnost parametara filtra srazmerna tačnosti uparenosti.

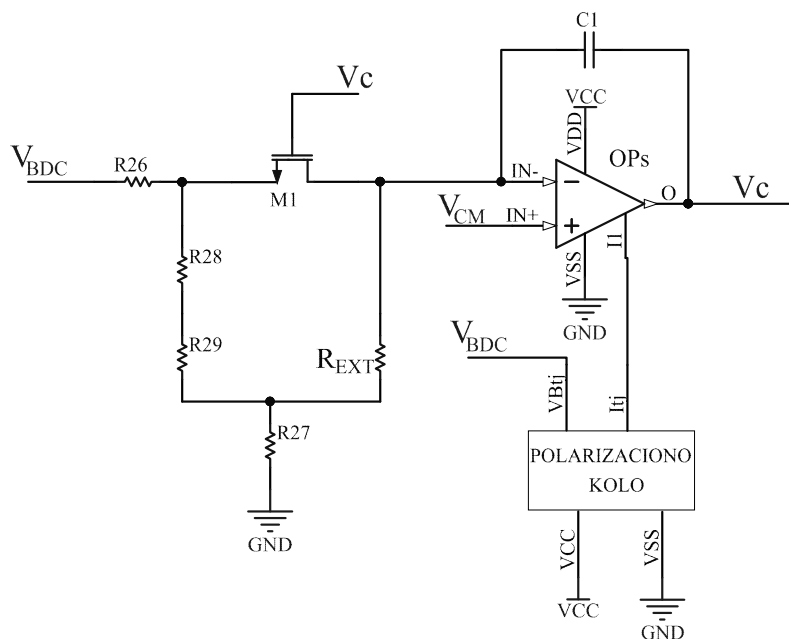
Po pitanju tipa eksterne reference, kada je referenca povorka pravougaonih impulsa frekvencije f_{cl} , što se naziva frekvencijsko podešavanje, moguće je ostvariti zavisnost RC konstante filtra od frekvencije f_{cl} . Frekvencijsko podešavanje se može izvesti i pomoću PLL petlje, kao i preko adaptivnih filtara, ali pošto sve ove metode zahtevaju povorku pravougaonih impulsa, postoji velika verovatnoća da će se ovaj signal superponirati na koristan signal, ili preko kontrolnog napona V_c ili preko supstrata na integrisanom kolu. Kod visokofrekventnih filtara sa velikim Q , faktor dobrote je veoma osetljiv na parazitne komponente i neidealnosti integratora, tada je potrebno kontrolisati i vrednost faktora dobrote dodatnim kolima za podešavanje.

Kada se za eksternu referencu koristi referentni otpornik, ne postoji problem sa prekidačkim smetnjama, ali se kontroliše samo otpornost r_{DS} parova MOS tranzistora u MOSFET-C filteru, tj otpornost R u izrazu za centralnu frekvenciju ω_0 . Kapacitivnost C može imati značajne procesne varijacije, do 10 %, ali kako je temperaturni koeficijent kondenzatora veoma mali, podešavanjem vrednosti referentne otpornosti moguće je kompenzovati varijacije kapacitivnosti i dobiti željenu centralnu frekvenciju filtra. Podešavanje otpornosti se može izvršiti na više načina kada se integrisano kolo fabrikuje. Najjednostavnije metode su: merenje impulsnog odziva filtra i merenje maksimalne amplitude na izlazu filtra. Merenjem impulsnog odziva filtra može se odrediti tačna vrednost R-C konstante. Da bi se primenila metoda maksimuma amplitude potrebno je dovesti signal sa generatora funkcija na ulaz filtra, menjati frekvenciju signala i pratiti amplitudu signala na izlazu filtra. Vrednost referentne otpornosti se podešava sve dok se na izlazu filtra ne dobije maksimalna amplituda za signale na centralnoj frekvenciji. Kako je referentna otpornost diskretni otpornik, moguće je izabrati otpornik malog temperaturnog koeficijenta.

Na primer, SMD otpornici sa koeficijentom od 10 ppm/°C su uobičajeni i jeftini. Zbog pomenutih osobina ovaj tip eksterne reference je izabran i biće primenjen u ovom radu.

Šema kola za podešavanje prikazana je na slici 4.22. Eksterna referenca je predstavljena idealnim otpornikom R_{EXT} . NMOS tranzistor M1 je istih dimenzija kao i NMOS tranzistori označeni sa MR na slici 4.21.c. Porede se vrednosti otpornosti R_{EXT} i r_{DS} otpornost drejn-sors M1, koji čine razdelnik napona čiji izlaz se dovodi na negativni ulaz OP_S i poredi sa naponom V_{CM} . Izlaz OP_S je povezan na gejt M1 u kolu negativne povratne sprege, kojom se vrši izjednačavanje napona na ulazima OP_S . Napon V_C na izlazu OP_S raste sve dok se otpornost r_{DS} od tranzistora M1 ne izjednači sa otpornošću R_{EXT} i dobije ravnotežno stanje. Operacioni pojačavač OP_S je povezan u kolo integratora sa kondenzatorom C1 čime se kontrolni napon V_C integrali (da ne bi došlo do naglih promena V_C). Istim naponom kontrolišu se i MOS tranzistori MR, MR1, MR4 na slici 4.21.c), koji će pratiti otpornost R_{EXT} u slučaju da su MR i M1 zadovoljavajuće upareni. Odgovarajućim lejutom moguće je dobiti uparenost MOS tranzistora sa karakteristikama koje se razlikuju manje od 0.1 %. Da bi otpornosti r_{DS} ovih MOS tranzistora imale iste vrednosti, pored uparenosti u dimenzijama i lejutu, i uslovi rada ovih tranzistora se moraju podudarati. Poželjno je da na sorsu i drejnu ovih tranzistora budu isti DC naponi, ali kako je kod MR jednosmerni napon na sorsu i drejnu jednak V_{CM} tj. njegov $V_{SD}=0$ V, te vrednosti napona se ne mogu primeniti na M1, jer se onda taj tranzistor ne bi mogao koristiti u kolu razdelnika napona. Zbog toga mora postojati neka mala razlika napona između gejta i sorsa M1. Izabrano je da V_{SD} bude oko 50 mV pri $V_D=V_{CM}$. Otpornici R26-R29 služe za generisanje referentnog napona od 100 mV koji se dovodi na razdelnik. Nije neophodno da ovaj napon bude stabilan, pošto manja odstupanja ovog napona neće uticati na rad kola; međutim, potrebno je da se na R26 i R27 dobiju jednake apsolutne vrednosti napona, da bi se i na R_{EXT} i MR pojavile jednake vrednosti napona.

Pošto naponi na drejnu i sorsu MR i M1 nisu u potpunosti podudarni, vrednost njihove r_{DS} se razlikuje za oko 2%. Kako je ta razlika fiksna, kada se podešavanje filtra vrši po prethodno opisanoj metodi traženja maksimalne amplitude, ona ne utiče na rad filtra. Zbog kola za podešavanje otpornost r_{DS} tranzistora MR je temperaturno stabilna.

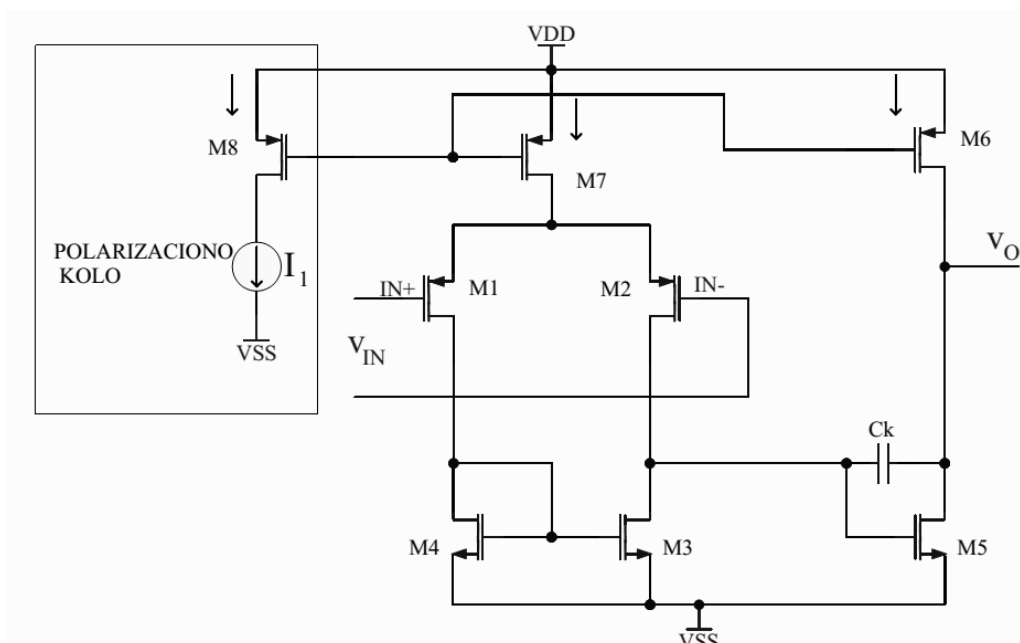


Slika 4.22. Šema kola za podešavanje parametara filtra

Za jednostruki operacioni pojačavač OP_S pojačanje na visokim frekvencijama nije od značaja pošto je promena vrednosti r_{DS} tranzistora M1 sporo promenljivi proces, te je važnije da ovo kolo ima značajno DC pojačanje, da bi se naponi na njegovim ulazima što više podudarali. Pored toga, poželjno je da kolo za podešavanje ima minimalnu moguću potrošnju. Zbog toga je OP_S projektovan kao dvostepeni pojačavač. Ova topologija omogućava veliko DC pojačanje i veliki izlazni opseg, za male polarizacione struje. Veliki izlazni opseg poželjan je zbog vrednosti kontrolnog napon filtra V_C koja mora biti značajno veća od V_{CM} , jednačina (4-25). Simulacijom je dobijena vrednost V_C od 2,31 V, no zbog temperaturnih varijacija V_C može biti i viši i približiti se naponu napajanja VDD.

Šema OP_S je prikazana na slici 4.23. Prvi stepen je realizovan kao PMOS diferencijalni pojačavač, da bi opseg ulaznog CM signala ovog operacionog pojačavača preklapao sa ostatkom kola. Radi smanjenja ofseta između ulaza OP_S , ulazni PMOS tranzistori M1 i M2 su projektovani sa kanalom dužine $L=2\ \mu\text{m}$. Zbog toga se povećava parazitna kapacitivnost ulaznog MOS para, ali to ne utiče na DC pojačanje, samo na propusni opseg OP_S koji u kolu za podešavanje nije značajan. Kako je OP_S povezan u kolo integratora, kondenzator C_k na slici 4.22. stabilizuje i podiže marginu faznog ugla zatvorene petlje kola za podešavanje, te zbog toga sam OP_S nema potrebe za značajnom internom kompenzacijom. Interna kompenzacija se kod dvostepenih pojačavača obično realizuje sa kompenzacionim elementima između gejta i drejna izlaznog tranzistora M5; u ovom kolu realizovana je preko kondenzatora male kapacitivnosti $C_k=0,5\ \text{pF}$. DC pojačanje OP_S je 82dB, a ukupna potrošnja je 0,9 mW.

Primenom kola za podešavanje moguće je kontrolisati centralnu frekvenciju filtra u širokom opsegu vrednosti, što može biti korisno kod nekih sistema, npr. kod elektronskih sistema kod kojih se menja frekvencija pobudnog signala na senzoru.



Slika 4.23. Šema dvostepenog pojačavača sa jednim izlazom

Vrednosti širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u kolu za podešavanje predstavljene su u tabeli 4.7.

Tabela 4.7. Širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u kolu za podešavanje parametara filtra

$W_{M1,2}=40 \mu\text{m}$	$L_{M1,2}=2 \mu\text{m}$	$W_{M3,4}=3,4 \mu\text{m}$	$W_{M5}=45,9 \mu\text{m}$	$W_{M6}= 45,9 \mu\text{m}$
$W_{M7}= 6,8 \mu\text{m}$	$W_{M8}=3,4 \mu\text{m}$	$C_k=0,3 \text{ pF}$	$I_1=15 \mu\text{A}$	
$W_{M1M}=4,5 \mu\text{m}$	$L_{M1M}=3 \mu\text{m}$	$R_{26,27}=7,5 \text{ k}\Omega$	$R_{28,29}=500 \Omega$	$V_{bdc}=1,8 \text{ V}$

4.2.4. Procedura proračuna i simulacija filtarskog bloka

Prilikom proračuna filtarskog bloka najpre je projektovano i simulirano kolo prikazano na slici 4.21.b), tj. *Tow-Thomas* filtar realizovan u balansirano-diferencijalnoj RC topologiji. Analizirani su parametri filtra sa idealnim komponentama, potom su otpornici zamenjeni sa odgovarajućim parovima MOS tranzistora, da bi na kraju bio analiziran rad filtra u MOSFET-C topologiji.

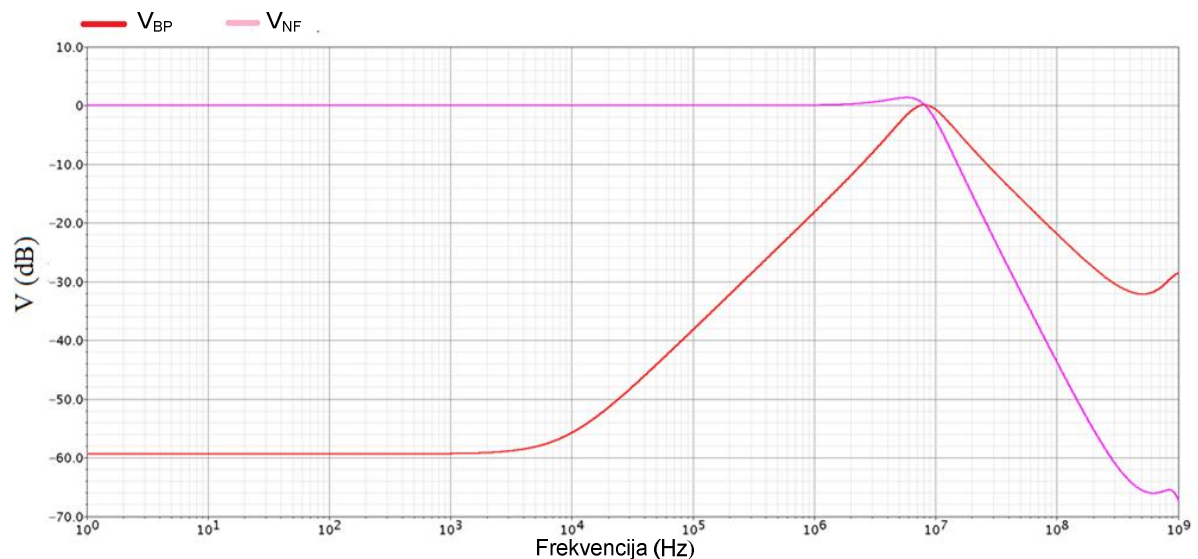
Tow-Thomas filtar sa idealnim pasivnim komponentama (slika 4.21.b), projektovan je sa centralnom frekvencijom od 8 MHz na osnovu jednačine (4-31). Da bi filtar bio što selektivniji tj. da bi propusni opseg bio što uži, potrebno je da faktor dobrote bude što veći, jednačina (4-28). Zbog direktne zavisnosti osetljivosti parametara filtra na faktor dobrote, jednačina (4-34), kao i radi smanjenja uticaja konačne ω_b , jednačina (4-35), poželjno je da faktor dobrote bude što manji. Kao kompromis izabrana je vrednost $Q = 1$. Pojačanje filtra na centralnoj frekvenciji je podešeno na jediničnu vrednost, jednačina (4-33).

Grafik prenosne funkcije u zavisnosti od frekvencije prikazan je na slici 4.24. Prikazane su funkcija propusnika opsega V_{BP} i funkcija NF filtra V_{NF} . Na funkciji V_{NF} može

se videti kako zbog $Q > 0,7$ postoji preskok na frekvencijama bliskim ω_0 koji je za veći faktor dobrote još izraženiji, zbog čega pojačanje filtra postaje osetljivije na varijacije komponenti za veliki faktor dobrote.

Za razliku od idealne funkcije propusnika opsega kod koje je prenosna nula u koordinatnom početku, na slici 4.24. može se videti da prenosna funkcija počinje da raste od 10 kHz. Korišćenjem pz analize iz *Spectre* dobija se tačna frekvencija realne nule od 8,72 kHz.

Pomeranje nule sa nulte frekvencije je takođe posledica konačnog DC pojačanja i jediničnog pojačanja operacionog pojačavača korišćenog u filtru, u ovom slučaju OP2 sa slike 4.21, koji je povezan u kolo osnovnog integratora (bez otpornika u povratnoj spregi), i zbog kojeg se javlja pomenuta nula u prenosnoj funkciji filtra.



Slika 4.24. Grafik prenosne funkcije za V_{NF} i V_{BP}

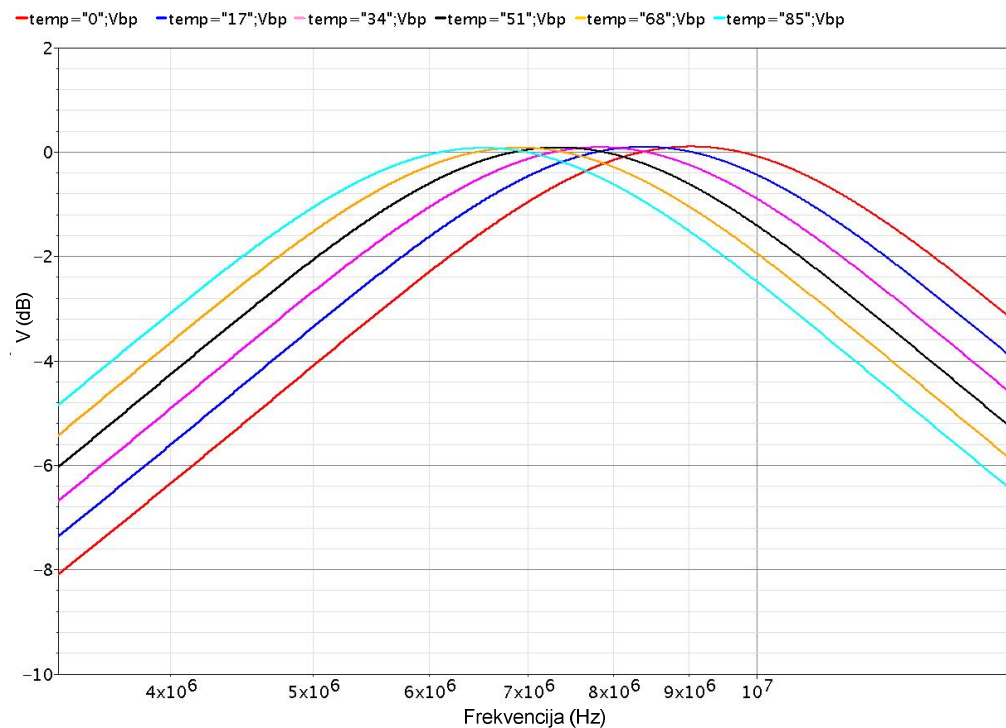
Učestanost realne nule ω_{r0} , za slučaj kad je $\omega_T \gg \omega_0$, izračunava se kao:

$$\omega_{r0} = \frac{\omega_0}{A_{vDC}} \quad (4-36)$$

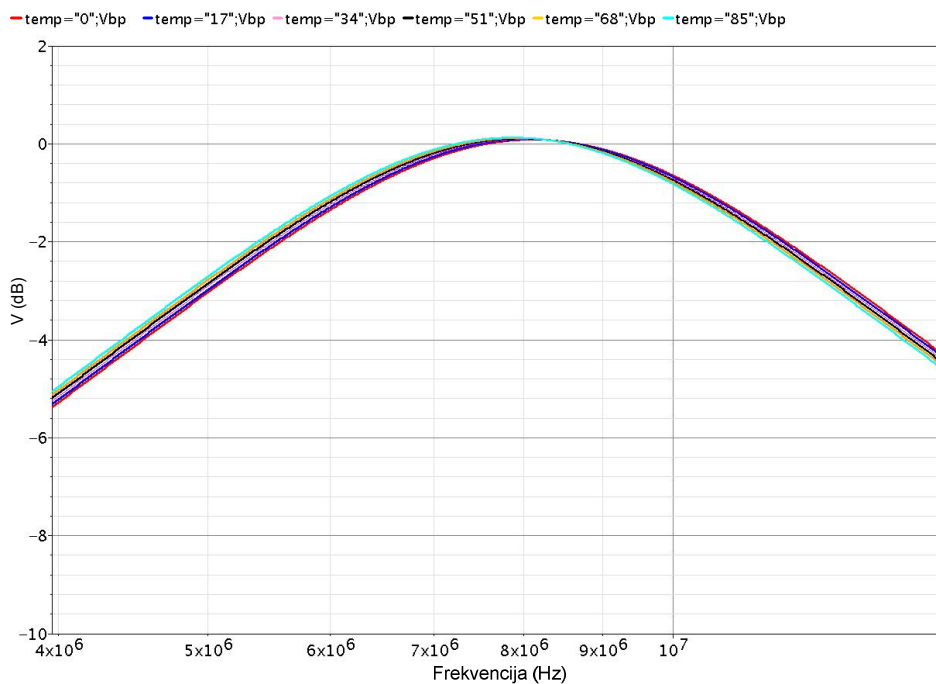
Kada se uvrsti vrednost DC pojačanja operacionog pojačavača (iz tabele 4.6) u prethodnu jednačinu, dobija se $\omega_{r0} = 9,26$ kHz. Ova vrednost je bliska vrednosti dobijenoj simulacijom. Takođe, na slici 4.24. može se videti da je na frekvencijama manjim od ω_{r0} slabljenje filtra oko 59 dB, što je jednako DC pojačanju operacionog pojačavača u filtru.

Na osnovu rezultata simulacije dobijena je centralna učestanost od 7,8 MHz, kao posledica uticaja neidealnosti operacionih pojačavača. Da bi se dobila željena centralna učestanost od 8 MHz, kapacitivnost C je smanjena za 2,5%, sa 3,31 pF na 3,24 pF. Ovde je primenjena tehnika prepodešavanja filtra, koja kod fabrikovanih integrisanih kola nema praktične svrhe zbog procesnih varijacija, ali je korisna pri analizi rezultata simulacije. Na slici 4.24. može se videti da na višim frekvencijama prenosna funkcija propusnika filtra ima idealni oblik sve do frekvencija od oko 300 MHz, gde počinju da utiču nedominantni polovi operacionih pojačavača.

Zamenom idealnih kondenzatora u filtru realnim, i zamenom otpornika parovima MOS tranzistora, kao na slici 4.21.c), moguće je obaviti simulaciju MOSFET-C filtra. Dimenzije MOS tranzistora su određene prema jednačini (4-24), pri čemu su, radi bolje uparenosti, izabrane dužine kanala tranzistora znatno veće od minimalne moguće.



a)

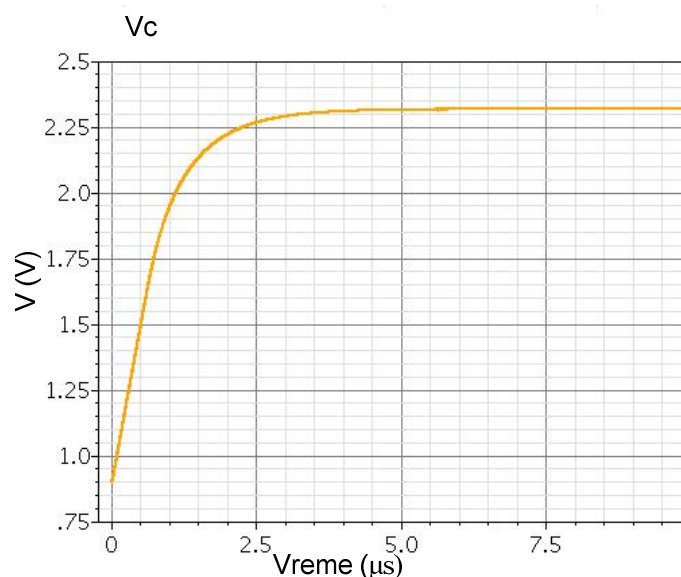


b)

Slika 4.25. Amplitudna karakteristika pri promeni temperature a) bez kola za podešavanje b) sa kolom za podešavanje

Da bi se proučio uticaj neidealnih osobina MOS tranzistora i kondenzatora (koji određuju parametre filtra), prvo je simuliran rad filtra sa konstantnim kontrolnim naponom V_c . Otpornost r_{DS} MOS tranzistora je preko V_c podešena tako da se poklapa sa vrednošću otpornosti R , tako da se dobije proračunata ω_0 . Analizom rezultata simulacije ustanovljeno je da su se polovi i nule filtra u MOSFET-C topologiji pomerili za manje od 0,02 % u odnosu na filter sa idealnim komponentama. Iz svega navedenog može se zaključiti da parazitne kapacitivnosti parova MOS tranzistora nemaju značajan uticaj na rad filtra. Kada se izvrši parametrizovana simulacija sa promenom radne temperature filtra, centralna frekvencija filtra se menja za oko 20 % u opsegu od 6,5 MHz do 9,1 MHz, za temperaturni opseg od 0 °C do 85 °C, pri čemu se pojačanje na centralnoj frekvenciji menja za 13 % .

Razlika između ponašanja filtra sa kolom za podešavanje i filtra sa konstantnim naponom V_c je prikazana na 4.25. Kod filtra koji kontroliše kolo za podešavanje, za ceo temperaturni opseg dobija se promena centralne frekvencija filtra od 1 %, od 7,87 MHz do 8,11 MHz, pri čemu se pojačanje na centralnoj frekvenciji menja za 0,5 %. Kolu za podešavanje potrebno je oko 7 μ s da podesi otpornost r_{DS} MOS tranzistora. To je period potreban da pri uključivanju kola kontrolni napon poraste na konstantnu vrednost, slika 4.26.



Slika 4.26. Promena kontrolnog napona V_c pri uključivanju kola

U tabeli 4.8. navedene su karakteristike projektovanog filterarskog bloka. Navedeni polovi su nalaze u levoj poluravni kompleksne učestanosti.

Tabela 4.8. Karakteristike filtarskog bloka

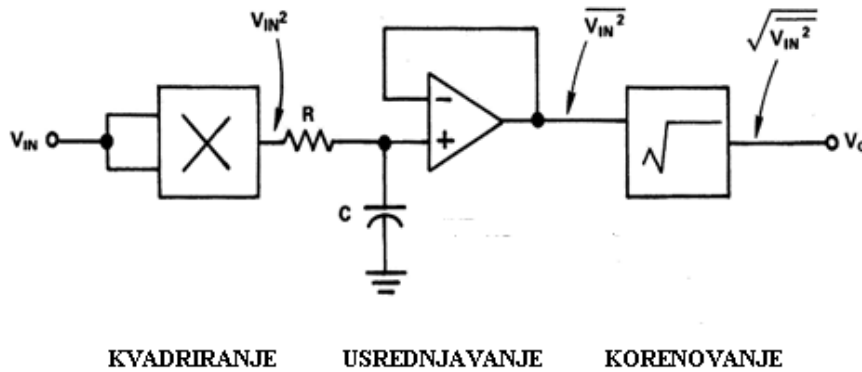
$A(\omega_0)$	0,1 dB
BW	10 MHz
Margina faznog ugla	52° na 5,6 MHz
Distorzija (THD) za $V_{in,pp}=0.5V$	-57 dB
Promena $A(\omega_0)$ od 0 do 85 °C	0,5 %
Nula (kHz)	Real:8,73 Im: 0
Pol 1 (MHz)	Real:3,95 Im: 7,01
Pol 2 (MHz)	Real:3,95 Im: 7,01
Potrošnja	50 mW
$W_{MR,MR1,MR4}=4,5 \mu m$	$L_{MR,MR1,MR4}=3 \mu m$

4.3. Precizni visokofrekvencijski AC-DC konvertor

Precizni visokofrekvencijski AC-DC konvertor na svom izlazu daje DC signal koji je linearno srazmeran efektivnoj vrednosti ulaznog visokofrekvencijskog signala, uz precizno određen prenosni odnos konverzije.

U prototipu u diskretnoj tehnologiji precizni visokofrekvencijski AC-DC konvertor je razvijen pomoću integrisanog kola AD8361, i koristi se za merenje RMS.

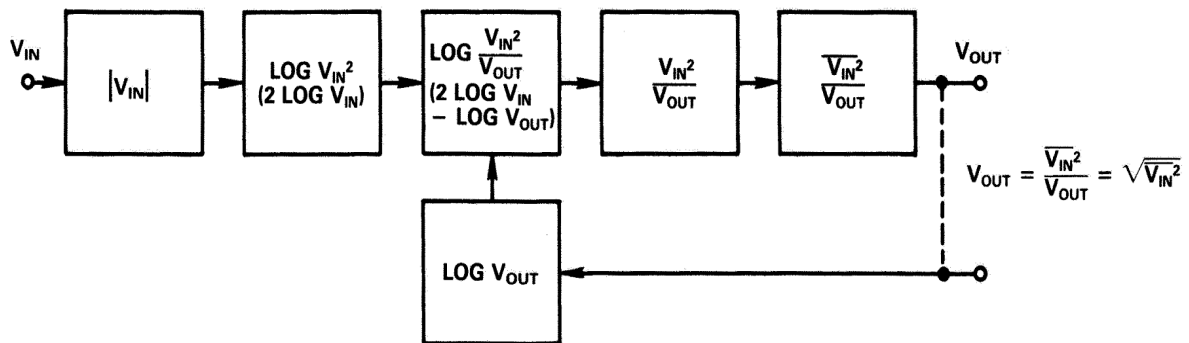
Prva precizna kola za merenje RMS su realizovana pomoću topologije prikazane na slici 4.27, gde su matematičke funkcije potrebne za izračunavanje RMS vrednosti AC signala realizovane odgovarajućim elektronskim kolima [95]. Kvadriranje je realizovano pomoću analognog množača, kod koga je na oba ulaza doveden ulazni signal. Usrednjavanje je realizovano pomoću NF filtra, a korenovanje pomoću analognog kola za korenovanje. Ova metoda ima ograničen dinamički opseg ulaznog signala, jer kolo za kvadriranje na svom izlazu mora da obezbedi signale velike amplitude, npr. za signale čiji je dinamički opseg 10:1, na izlazu dobijaju se signali sa dinamičkim opsegom 100:1.



Slika 4.27. Topologija kola za direktnu RMS konverziju [95]

Da bi se eliminisalo ovo ograničenje, većina RMS kola vrši indirektnu konverziju. Jedna od čestih topologija prikazana je na slici 4.28. Na ulazu se koristi blok za dobijanje apsolutne vrednosti signala, kojeg prati grupa kola koja istovremeno vrše kvadriranje ulaznog signala i deljenje izlaznim signalom, čime se izbegava da se u bilo kojoj tački u kolu pojavi signal V_{in}^2 . Kvadriranje i deljenje je rešeno preko bloka za logaritmovanje i kvadriranje, na njegovom izlazu dobija se $\log(V_{in}^2)$. Izlaz ovog kola povezuje se na blok delitelja na čijem izlazu se dobija $\log(V_{in}^2/V_{out})$, i poslednjeg bloka koji vrši antilogaritmovanje.

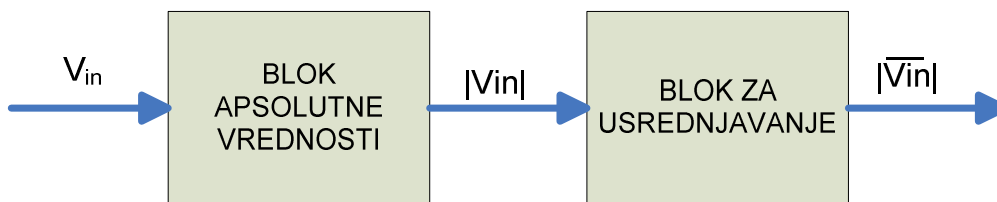
Sledeći blok je NF filter koji vrši usrednjavanje signala V_{in}^2/V_{out} i na čijem izlazu se dobija DC vrednost srazmerna RMS vrednosti ulaznog signala. Za merenje signala mobilne telefonije i bežičnih mreža razvijena su RMS kola kompleksnije topologije koji rade na veoma visokim frekvencijama, reda gigaherca, sa velikim dinamičkim opsegom ali i nešto manje tačnosti [96].



Slika 4.28. Topologija kola za indirektnu RMS konverziju [95]

Predstavljena kola za merenje RMS su predviđena za rad sa signalima različitih oblika i daju na svom izlazu tačnu RMS vrednost nezavisno od oblika ulaznog signala. RMS kola se većinom realizuju u bipolarnoj tehnologiji, jer se kola za logaritamske i ostale nelinearne matematičke funkcije najjednostavnije realizuju kao translinearne kola (kola kod kojih je strujno-naponska karakteristika eksponencijalna), koja se mogu dobiti povezivanjem parnog broja translinearnih kola u petlju [97]. Pošto je i kod bipolarnih tranzistora strujno-naponska karakteristika eksponencijalna, translinerna kola dobrih karakteristika se lako realizuju, dok su translinerna kola prihvatljivih karakteristika mnogo kompleksnija sa MOS tranzistorima. U slučaju da je oblik signala poznat, što je slučaj u ovom elektronskom

sistemu koje ima sinusoidalnu pobudu, nema potrebe za univerzalnim kolom i vrednost RMS napona može se dobiti preko jednostavnije topologije, predstavljene na slici 4.29.



Slika 4.29. Topologija AC-DC konvertora za ulazne signale poznatog oblika

Blok apsolutne vrednosti može se realizovati kao kolo dvostranog usmerača, a blok za usrednjavanje kao NF filter. Kada je poznat oblik ulaznog signala, RMS vrednost signala se može dobiti množenjem izlaznog DC signala faktorom konverzije, koji je jedinstven za svaki (određeni) oblik signala. Kada je u pitanju sinusoidalni signal, blok apsolutne vrednosti na svom izlazu daje povorku pozitivnih poluperioda, a blok za usrednjavanje daje na svom izlazu srednju vrednost ove povorke, srazmerne RMS naponu:

$$V_{izAVG} = 0,637 \cdot K_{AV} \cdot V_{inPK} = 0,9 \cdot K_{AV} \cdot V_{inRMS}, \quad (4-37)$$

gde su V_{inPK} i V_{inRMS} maksimalna i RMS vrednost ulaznog signala, a K_{AV} prenosni odnos konvertora.

Kako je frekvencija ulaznog signala 8 MHz, a na izlazu je potrebno dobiti DC signal, blok za usrednjavanje moguće je realizovati pomoću jednostavnog NF filtra. NF filter prvog reda, realizovan pomoću RC kola, je sasvim dovoljan da bi se izvršilo potrebno filtriranje, tj. usrednjavanje. Da bi se realizovao blok apsolutne vrednosti odgovarajućih karakteristika u integrisanoj MOS tehnologiji, potrebno je kompleksnije kolo.

4.4. Blok apsolutne vrednosti

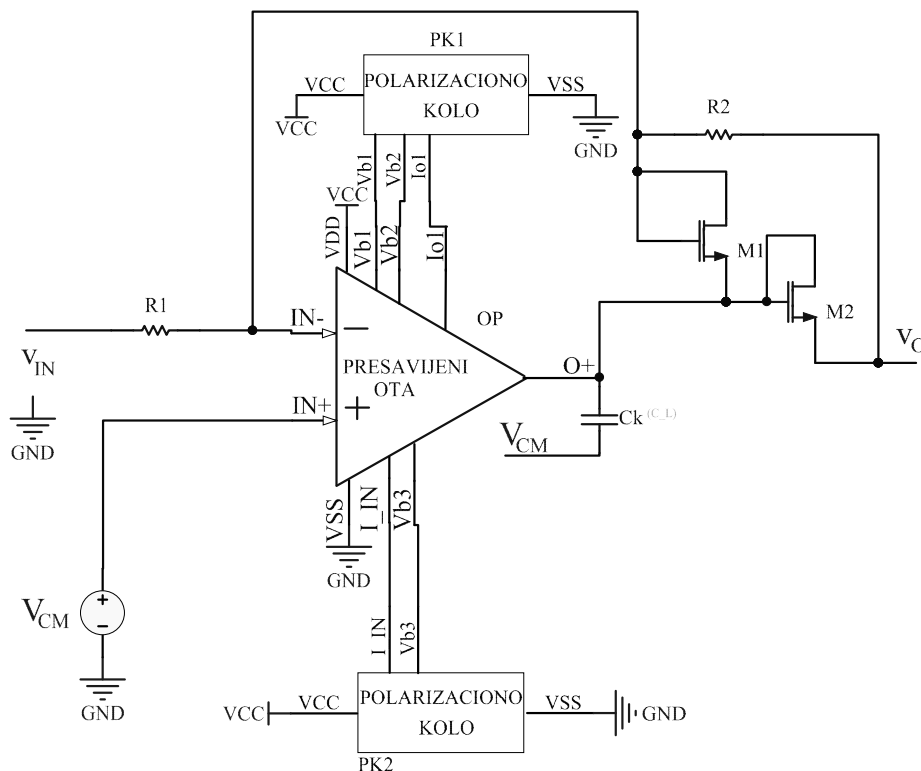
Blok apsolutne vrednosti na svom izlazu treba da obezbedi apsolutnu vrednost ulaznog, sinusoidalnog signala. Ovo kolo mora da ima što linearniju prenosnu karakteristiku, za što veći opseg ulaznog napona. Da bi se projektovalo ovo kolo (sa dobrim karakteristikama za signale frekvencije 8 MHz), razmatrane su četiri različite konfiguracije:

- kolo preciznog usmerača, realizovano sa operacionim pojačavačem i diodama u povratnoj sprezi (najjednostavnije rešenje),
- kolo preciznog usmerača realizovanog sa operacionim transkonduktansnim pojačavačem (OTA) i AB izlaznim stepenom, koje je nešto kompleksnije, sa boljim osobinama, ali nije prikladno za rad na frekvencijama reda megaherca;
- kolo preciznog usmerača realizovanog sa CCII kolom i AB strujnim usmeračem, koje ima odgovarajući propusni opseg, ali mu ostale karakteristike nisu dovoljno dobre i
- kolo preciznog usmerača realizovanog sa G_m strujno-naponskim konvertorom i AB strujnim usmeračem, koje je pokazalo zadovoljavajuće karakteristike, i primenjeno je kao blok apsolutne vrednosti u predloženom elektronskom sistemu.

4.4.1. Kolo preciznog usmerača realizovano sa operacionim pojačavačem i diodama u povratnoj sprezi

Precizni usmerač može se realizovati sa diodama u kolu negativne povratne sprege operacionog pojačavača. Primer ovog kola prikazan je na slici 4.30, gde su diode zamenjene sa NMOS tranzistorima, pošto se u AMS 0,35 μm CMOS C35 tehnologiji ne mogu realizovati diode. NMOS tranzistori imaju kratkospojene gejti i drejn, pa su im strujno-naponske karakteristike slične diodi. Kako se u ovom kolu dioda koristi kao prekidačka komponenta koja provodi struju u jednom smeru, i gde tačan oblik strujno-naponske karakteristike nije od značaja, ova zamena ne utiče na rad kola.

Kada je ulazni signal u pozitivnoj poluperiodi, tranzistor M1 provodi i zatvara petlju negativne povratne sprege oko OTA. Virtuelna masa (tj. napon V_{CM}) se uspostavlja na negativnom ulazu OTA, a izlaz OTA je manji od napona V_{CM} za napon provođenja M1. Zbog toga M2 ne provodi i izlazni napon je jednak nuli.

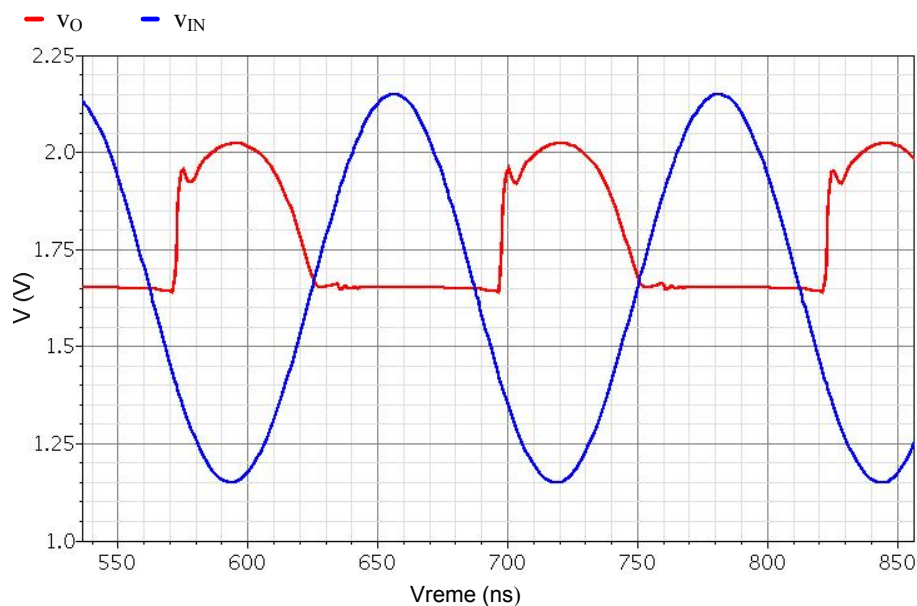


Slika 4.30. Kolo preciznog usmerača

Kada je ulazni signal negativne poluperiode, izlaz operacionog pojačavača teži da bude pozitivan, pri čemu v_{gsM1} teži negativnoj vrednosti, pa se M1 isključuje. M2 se uključuje, i preko R2 zatvara petlju negativne povratne sprege operacionog pojačavača. Pri tome se kolo ponaša kao kolo invertujućeg pojačavača. U slučaju da su R1 i R2 jednakih otpornosti, izlazni napon je jednak negativnoj vrednosti ulaznog napona. Dakle, kolo radi kao invertujući polutalasni usmerač. Na slici 4.31, prikazani su izlazni signali kola dobijeni pomoću *Spectre* simulatora.

Uloga tranzistora M1 je da obezbedi da kolo negativne povratne sprege ostane zatvoreno i tokom pozitivne poluperiode. U suprotnom, izlaz operacionog pojačavača bi u toku te poluperiode ušao u režim zasićenja, čime bi se povećalo vreme potrebno da promeni

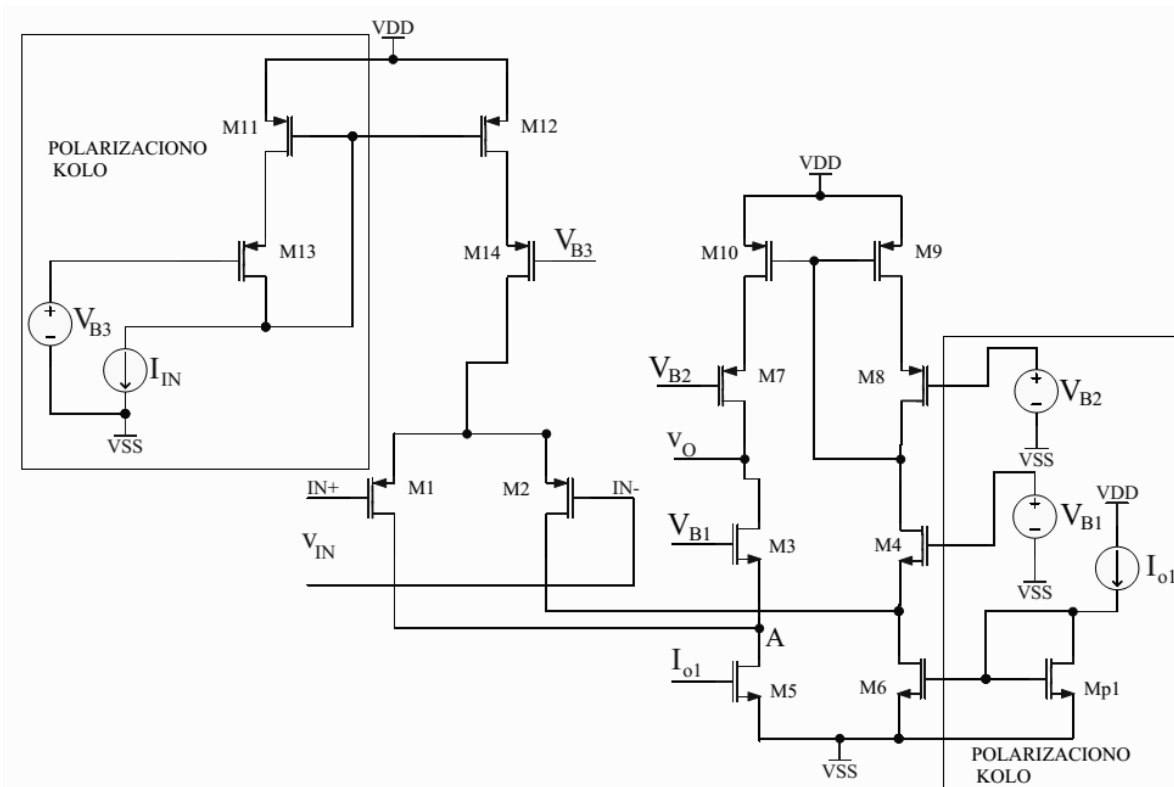
stanje kad počne negativna poluperioda na ulazu. Uz manje modifikacije ovo kolo može da radi i kao dvostrani ispravljač [98].



Slika 4.31. Ulazni i izlazni signal usmerača prikazanog na slici 4.30.

Operacioni pojačavač sa jednim izlazom realizovan je modifikacijom FD presavijenog kaskodnog pojačavača (prikazan u odeljku 4.1.6), tako da dobije OTA sa jednim izlazom. Ova modifikacija je jednostavna i svodi se na promenu izlaznog dela presavijenog pojačavača, gde se jedan od izlaza FD pojačavača zamenjuje strujnim ogledalom (slika 4.32).

Pri projektovanju ovog pojačavača, izvršene su minimalne izmene dimenzija i polarizacije MOS tranzistora. Karakteristike dobijenog presavijenog pojačavača su slične onim koje su dobijene kod FD pojačavača. Glavna razlika u odnosu na prethodnu konfiguraciju je nešto manje (oko 10 %) jedinično pojačanje ω_T , zbog nižih nedominantnih polova. Frekvencije na kojima se javljaju ovi polovi su niže, jer su se parazitne kapacitivnosti u izlaznom delu pojačavača povećale zbog strujnog ogledala.



Slika 4.32. Šema presavijenog pojačavača sa jednim izlazom

Kada bi kolo preciznog usmerača bilo idealno, izlazni signal bi bio u obliku povorke pozitivnih poluperioda. Međutim, simulacije sa realim komponentama pokazuju da se dobija izobličen i izlazni signal umanjene amplitude. Značajna izobličenja signala se javljaju oko nulte vrednosti, ograničavajući pravilan rad ovog kola na frekvencije signala mnogo niže od GBP upotrebljenog operacionog pojačavača.

Izobličenja nastaju jer u tom intervalu nije uspostavljena negativna povratna sprega. Uzroci ovog efekta su: konačno vreme potrebno da se dioda (MOS tranzistor) isključi, konačno pojačanje operacionog pojačavača u otvorenoj petlji i konačna vrednost slurejta operacionog pojačavača (koji onemogućava trenutnu promenu izlaznog signala u periodu kada nijedna dioda - MOS tranzistor - ne provodi, pa operacioni pojačavač prelazi u rad u otvorenoj petlji, i dolazi do značajnog povećanja izlazne otpornosti operacionog pojačavača) [99]. Zbog svih ovih ograničenja, ovo kolo nema zadovoljavajuću tačnost za signale čija je frekvencija 8 MHz u primenjenoj tehnologiji. Simulacijom u *Spectre* ustanovljeno je da ovo kolo daje prihvatljive rezultate za ulazne signale frekvencije ispod 100 kHz.

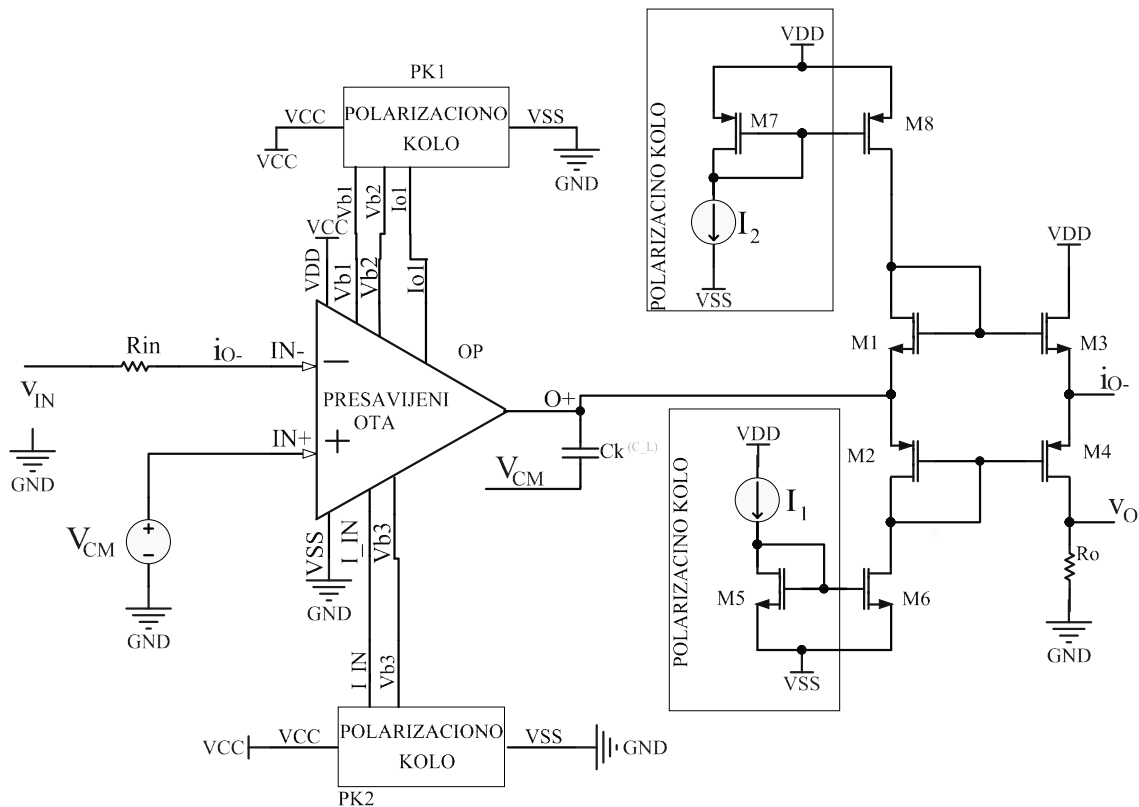
4.4.2. Kolo preciznog usmerača realizovanog sa operacionim transkonduktansnim pojačavačem i AB izlaznim stepenom

Kombinacijom operacionog transkonduktansnog pojačavača (OTA) i AB izlaznog stepena moguće je realizovati precizni usmerač sa znatno boljim frekvencijskim opsegom u odnosu na prethodno kolo. Šema ovog kola prikazana je na slici 4.33, a korišćeno OTA kolo je prikazano na slici 4.32. OTA i AB izlazni stepen su u ovom kolu povezani u kolo naponsko-strujnog konvertora, pri čemu izlazni stepen istovremeno ima funkciju strujnog usmerača, a otpornik R_o na izlazu kola ima ulogu strujno-naponskog konvertora.

Povezivanjem srednje tačke izlaznog stepena na negativni ulaz OTA, ostvarena je naponsko-strujna konverzija. Negativna povratna sprega izjednačava napone na ulazu operacionog pojačavača, pa je struja konverzije i_K jednaka:

$$i_K = \frac{v_{IN}}{R_{in}}, \quad (4-38)$$

gde je v_{IN} ulazni napon, jednosmerne komponente V_{CM} . Struja i_K prolazi kroz otpornik R_{in} , te se na izlaznom stepenu deli na dve poluperiode. Kada je v_{IN} manji od V_{CM} , provodi PMOS tranzistor M4 i struja i_K teče kroz otpornik R_o . Kada je v_{IN} veći od V_{CM} , M4 je isključen, M3 provodi i struja i_K ne teče kroz R_o . Na izlazu se dobija povorka pozitivnih poluperioda, prikazanih na slici 4.34.

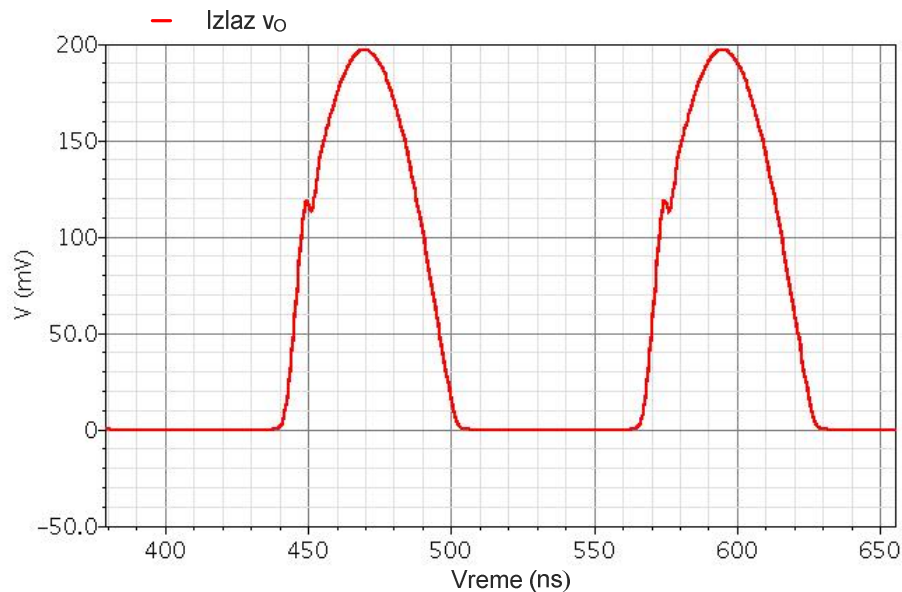


Slika 4.33. Šema OTA-AB usmerača

Radi analize rada ovog kola posmatra se izlazni signal v_o . Ovo kolo radi kao jednostrani usmerač gde je zavisnost izlaznog napona od ulaznog jednaka:

$$V_{oAVG} = 0,318 \cdot \frac{R_o}{R_{in}} \cdot V_{inPK} = 0,636 \cdot \frac{R_o}{R_{in}} \cdot V_{inRMS}, \quad (4-39)$$

gde je V_{oAVG} srednja vrednost izlaznog signala kola, V_{inPK} i V_{inRMS} su maksimalna i RMS vrednost ulaznog signala, a odnos R_o i R_{in} određuje naponsko pojačanje usmerača.



Slika 4.34. Izlazni signal OTA-AB usmerača

Iako je u pitanju jednostrani usmerač, signal na njegovom izlazu se lako usrednjava jednostepenim NF filtrom kao i kod dvostranog usmerača, zbog visoke frekvencije signala. U tom slučaju jedino je amplituda rezultujućeg DC signala dvostruko manja u odnosu na dvostrani usmerač.

Strujna ogledala M7-M8 i M5-M6 određuju polarizacionu struju kroz izlazni stepen. Pošto je ova struja male vrednosti (oko $20 \mu\text{A}$), ulazna otpornost izlaznog stepena je dovoljno velika da ne optereti značajno izlaz presavijenog pojačavača, tako da ne dolazi do značajnog pada pojačanja otvorene petlje kola.

Ako se posmatra pozitivna poluperioda izlaza v_o , M4 treba da prestane da provodi čim v_{IN} postane pozitivan, ali zbog polarizacione struje kroz M4, I_{pM4} , to se dešava tek kad je struja i_K veća od I_{pM4} . Iz istog razloga, M4 se uključuje i pre nego što ulazni napon postane manji od V_{CM} , čim je i_K manji od polarizacione struje kroz M4. Zbog toga ovaj kolo ne radi kao usmerač sve dok je:

$$i_K < |I_{pM4}|. \quad (4-40)$$

Iz ove jednačine jasno je da polarizaciona struja kroz izlazne MOS tranzistore M4 i M3 treba da bude što manja da bi kolo usmerača bolje razdvajalo pozitivnu i negativnu poluperiodu.

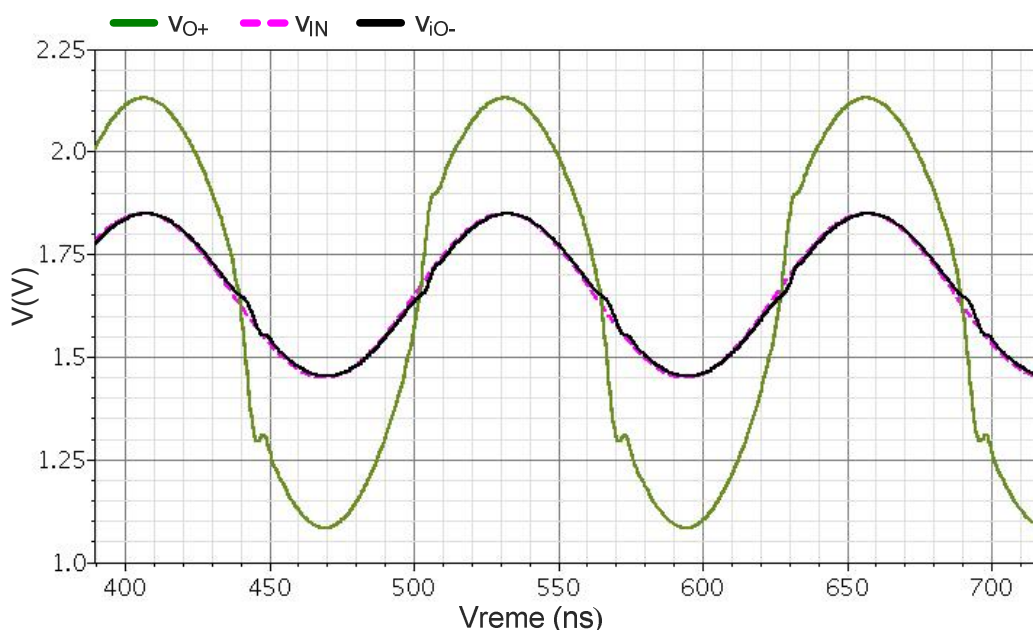
Zbog zavisnosti prenapona gejta V_{ov} od struje kroz MOS tranzistor, V_{ov} značajno poraste kad je maksimalna vrednost i_k mnogo veća od polarizacione struje, jednačina (4-20). Porast prenapona gejta ograničava maksimalni odnos struja i_{kMAX} i I_{pM4} . Struja I_{pM4} bi trebalo da bude što veća da bi V_{ov} minimalno porastao, što je u suprotnosti sa uslovom (4-40). Potrebno je projektovati dimenzije M3 i M4 tako da rade u slaboj inverziji (*eng. weak inversion*) za izabranu polarizacionu struju. Time se ograničava porast V_{ov} . Izabrane su dimenzije M3 i M4 za koje je $V_{ov}=0,035 \text{ V}$ za $I_{pM4}=1 \mu\text{A}$, i izabrana je maksimalna struja $i_K=250 \mu\text{A}$ za koju je prenapon gejta $V_{ovMAX}=0,49 \text{ V}$, a vršna vrednost ulaznog napona V_{inPK} se dobija prema sledećem proračunu

$$|V_{inPK}| < -|V_{ovM6}| - |V_{ovM4MAX}| - |V_{inM4}| + V_{CM} = -0.1 - 0.49 - 0.8 + 1.65 = 0.26 \text{ V. (4-41)}$$

U odnosu na prethodno kolo usmerača kod kojeg se negativna povratna sprema ne uspostavlja u značajnom vremenskom periodu, kod OTA-AB usmerača prekid povratne sprege se javlja u mnogo kraćem periodu (slika 4.34.) izlazni signal je mnogo bliži idealnom.

Na slici 4.34. vidi se da postoji preskok na ulaznoj ivici ovog signala. Ovaj preskok se javlja zbog konačnog vremena potrebnog da se uključi PMOS tranzistor M4 kada ulazni napon poraste iznad V_{CM} . Vreme uključivanja MOS tranzistora zavisi od njegove parazitne kapacitivnosti i polarizacione struje kroz tranzistor. Veća polarizaciona struja i manje parazitne kapacitivnosti MOS tranzistora ubrzavaju uključivanje tranzistora, što smanjuje naponski preskok u ovom kolu.

Parazitna kapacitivnost utiče i na izbor minimalne vrednosti $V_{ov}=0,03 \text{ V}$. Manja vrednost od izabrane je poželjna zbog minimizacije V_{ovMAX} , ali bi i značajno povećala dimenzije MOS tranzistora. Dužina kanala L MOS tranzistora M1-M4 je $0,4 \mu\text{m}$, da bi se smanjile parazitne kapacitivnosti i povećala brzina rada. Međutim, time se smanjuje uparenost MOS tranzistora, što je ovde prihvatljivo, jer neuparenost nema veliki uticaj na rad kola. Zbog neuparenosti promeniće se samo polarizacione struje kroz M3 i M4, no odudaranja polarizacione struje od proračunate (do 20-30 %) ne utiču na rad usmerača .



Slika 4.35. Signali u OTA-AB usmerača: v_{IN} - ulazni signal, v_{O+} izlaz OTA, v_{IO-} signal u tački i_{O-} .

Signal na izlazu OTA prati promene na ulazu i teži vrednosti koja će polarizovati tranzistore u izlaznom stepenu tako da signal u tački i_{O-} prati pozitivni ulaz OTA kola. Da se ovi tranzistori ne bi isključivali u radu i povećali izobličenja u kolu, izabrana je polarizaciona struja od $20 \mu\text{A}$. Kako ovi tranzistori određuju polarizacionu struju M3 i M4 koja je reda $1 \mu\text{A}$, odnos dimenzija W/L M1 i M2 je 20 puta veći od odnosa dimenzija M3 i M4. Pošto se struje kroz M1 i M2 za sve vrednosti ulaznog signala ne menjaju značajno u odnosu na polarizacionu struju, njihov napon V_{ov} je konstantan, za razliku od M3 i M4 kod kojih i struja i V_{ov} rastu sa povećavanjem ulaznog napona. Zbog toga je i na OTA izlazu

potreban veći opseg napona, što je još jedan ograničavajući faktor za ulazni naponski opseg (za $V_{inPK} = 0,25$ V potrebno je oko 0,4 V više od ulaznog naponskog opsega čime se dolazi do granice izlaznog naponskog opsega). Signali koji se javljaju u kolu usmerača prikazani su na slici 4.35. Da bi ovo kolo pravilno radilo, napon V_{CM} mora biti oko polovine napona napajanja, $V_{DD}/2 = 1,65$ V, dok ostala kola u elektronskom sistemu rade sa V_{CM} od 0,9 V.

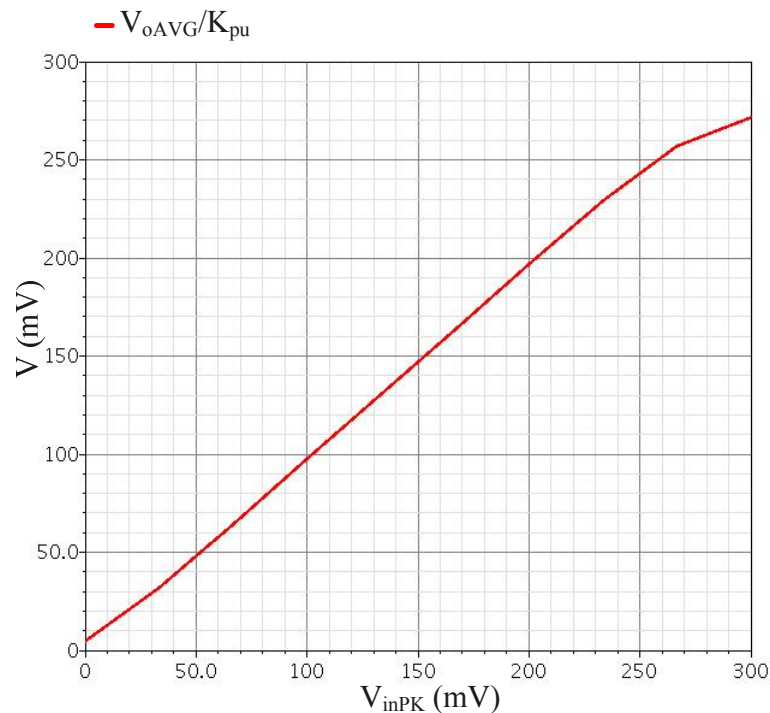
Nelinearnost preciznog usmerača je u ovoj doktorskoj disertaciji specificirana kao maksimalno odstupanje signala na izlazu kola od očekivane vrednosti izlaznog signala, dobijenog preko linearne prenosne karakteristike kola za poznatu ulaznu vrednost signala. Izražava se u odnosu na merni opseg, tj. izlazni opseg pune skale (eng. *fullscale*). U ovoj disertaciji se koristi proračun terminalne nelinearnosti, koja je [1]

$$\Delta = \frac{|V_{izAVG} - V_{izID}|_{\max}}{V_{izMAX} - V_{izMIN}} \cdot 100\%, \quad (4-42)$$

gde je V_{izAVG} izmerena srednja vrednost izlaznog signala, a V_{izID} njegova očekivana srednja vrednost. Minimalna i maksimalna vrednost izlaznog signala su označene sa V_{izMAX} i V_{izMIN} .

Kvalitet rada preciznog usmerača može se proceniti i preko relativne tačnosti, tj. relativne greške, preko jednačine

$$\delta_A = \frac{V_{izAVG} - V_{izID}}{V_{izID}} \cdot 100\%. \quad (4-43)$$



Slika 4.36. Normalizovana prenosna funkcija OTA-AB usmerača

Napon na izlazu ove konfiguracije jednak je:

$$V_{oAVG} = \frac{R_o}{R_{in}} 0,318 \cdot V_{inPK} = K_{pu} \cdot V_{inPK} \cdot \quad (4-44)$$

gde je V_{oAVG} srednja vrednost izlaznog napona, V_{inPK} vršna vrednost ulaznog napona, i K_{pu} nagib prenosne funkcije ove konfiguracije.

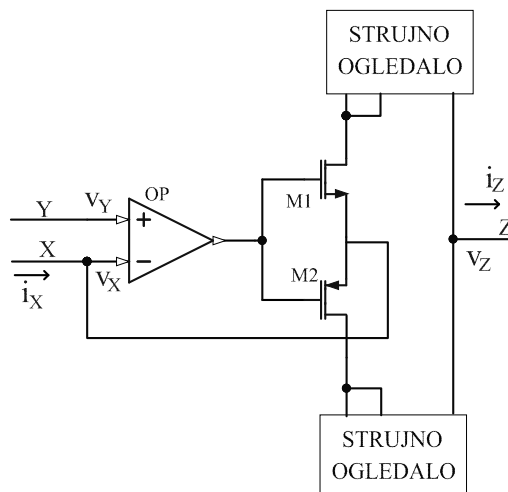
Zbog izobličenja izlaznog signala, nelinearnost ovog usmerača je značajna. Simulacijom je dobijena vrednost od 2,4 % za opseg V_{inPK} od 0,025 V do 0,25 V. Normalizovana prenosna funkcija ovog kola prikazana je na slici 4.36, za ulazne signale frekvencije 8 MHz. Za ulazne signale $V_{inPK} > 0,25$ V, izlazni signal prestaje da prati signal na ulazu, a nelinearnost usmerača se naglo povećava, zbog ograničenja u opsegu izlaznog napona. Za male vrednosti ulaznog signala nelinearnost se povećava, zbog male struje i_k .

Za promenu temperature od 0 °C do 85 °C, parametrizovanom analizom u *Spectre* dobijena je relativna promena izlaznog signala usmerača od 0,7 %.

Osnovna mana prethodne topologije je dvostruka uloga izlaznog AB stepena, ovaj stepen istovremeno vrši naponsko-strujnu konverziju i razdvaja pozitivnu i negativnu poluperiodu signala. To dovodi do oprečnih zahteva za projektovanje izlaznog stepena. Da bi to kolo vršilo konverziju potrebno je da se nalazi u zatvorenoj petlji zbog čega bi polarizacione struje trebalo da budu što veće (radi ubrzanja rada kola), a zbog potrebe da radi kao usmerač potrebno je da polarizacione struje budu što manje. Izabrani kompromis nije omogućio da se u AMS 0,35 μm CMOS C35 dobije prihvatljiva nelinearnost na željenom opsegu ulaznog napona, za signale frekvencije 8 MHz, te je izvršena modifikacija kola, prikaza u nastavku teksta.

4.4.3. Kolo preciznog usmerača realizovanog sa CCII kolom i AB strujnim usmeračem

Kolo OTA i AB izlaznog stepena prošireno je dodavanjem strujnih ogledala na priključcima izlaznog stepena, čime se dobija jedna od realizacija strujnog prenosnika druge generacije (eng. *second generation current conveyor – CCII*) čija je principna šema prikazana na slici 4.37 [100].

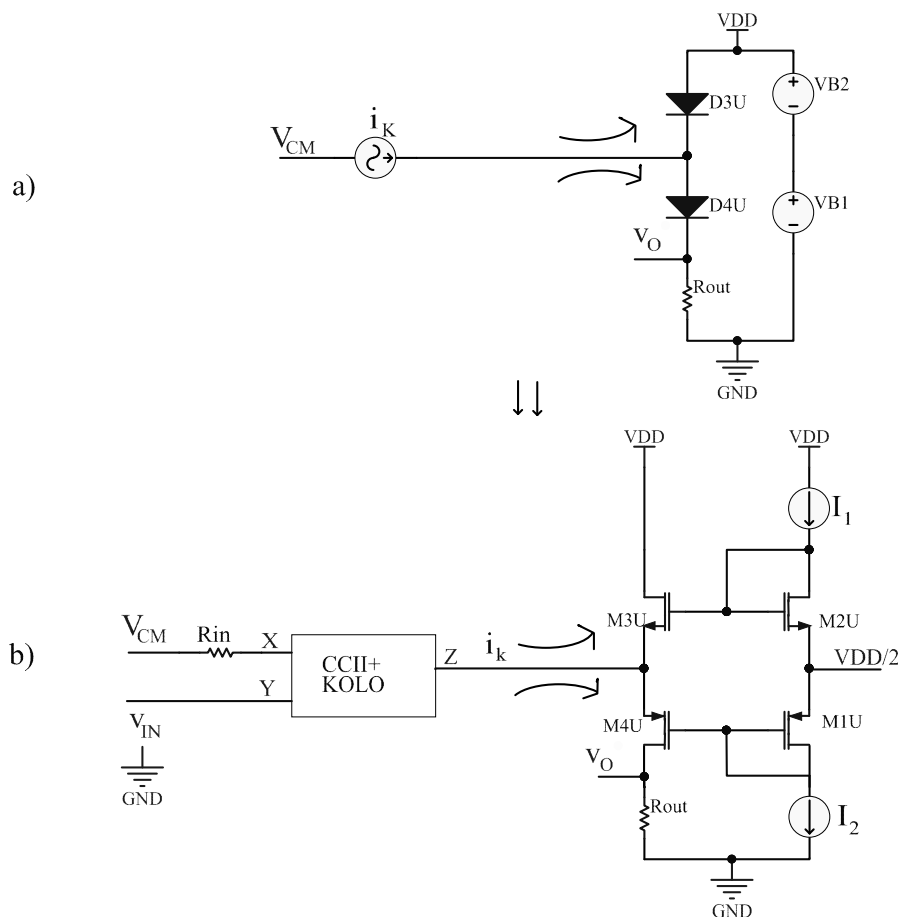


Slika 4.37. CCII strujni prenosnik

Zbog negativne povratne sprege v_X je jednak v_Y , struja i_X koja dolazi na X ulaz preko tranzistora M1 i M2 se deli na dve poluperiode, koje se preslikavaju preko strujnih ogledala i sabiraju u tački Z, tako da je struja i_Z jednaka i_X . U ovom kolu izlazna i ulazna struja nisu invertovane, ova realizacija se naziva i CCII+ kolo.

Na slici 4.38.a) prikazana je principna šema preciznog strujnog usmerača realizovanog pomoću strujnog izvora i diodnog usmerača. Diodni usmerač čine diode D3U i D4U koje su polarisane naponima VB1 i VB2, tako da se nalaze na granici oblasti provođenja. Dodavanjem otpornika na X ulaz CCII kola dobija se naponsko-strujni konvertor, slika 4.38.b). Za realizaciju preciznog usmerača često se koristi CCII kolo u kombinaciji sa diodnim usmeračem [101]-[102]. Za ovu realizaciju potrebna su dva CCII kola i dodatna kola za smanjenje temperaturne zavisnosti pada napona na diodama. Takođe, diode nisu dostupne u izabranoj tehnologiji, te su zamenjene CMOS AB strujnim usmeračem [103]. Principna šema preciznog usmerača realizovanog korišćenjem CCII kola i AB strujnog usmerača prikazana je na slici 4.38.b). Sa slike se može videti da je AB strujni usmerač veoma sličan AB izlaznom kolu, samo je povezivanje ulaza i izlaza malo drugačije. Srednja tačka između M1U i M2U je povezana na konstantni napon V_{CM} , ovaj napon se zbog simetrije kola preslikava na ulaz strujnog usmerača, kada nema spoljnih signala.

Strujni izvori I_1 i I_2 preko strujnih ogledala M1U-M3U i M2U-M4U određuju polarizacionu struju tranzistora M3U i M4U. Kako i ovde važi nejednačina (4-40), potrebno je da ta struja bude što manja. Kada je ulazna struja i_K pozitivna, ona prolazi kroz M4U, pri čemu se povećava V_{GSM4U} i smanjuje V_{GSM3U} , što dovodi do isključivanja M3. Za negativnu ulaznu struju i_K uključuje se M3U, a isključuje M4U.

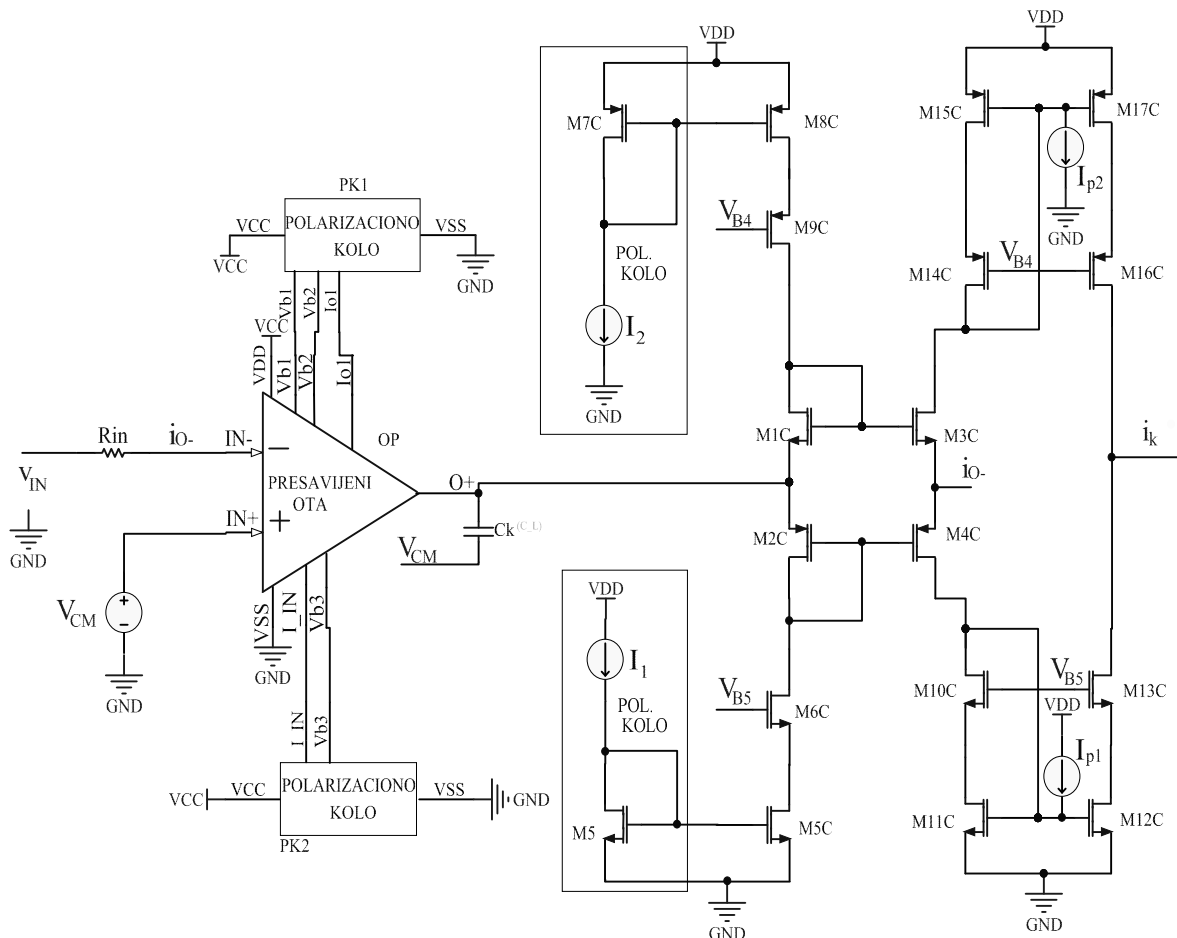


Slika 4.38. a) Principna šema preciznog strujnog usmerača b) Principna šema preciznog usmerača izvedenog sa CCII-AB kolom

Ulazna impedansa ovog kola je mala i iznosi:

$$r_{inU} = \left(\frac{1}{g_{mM3U}} + \frac{1}{g_{mM2U}} \right) \parallel \left(\frac{1}{g_{mM4U}} + \frac{1}{g_{mM1U}} \right). \quad (4-45)$$

Šema CCII kola prikazana je na slici 4.39. Polarizaciona struja kroz M3C i M4C je u odnosu na prethodno kolo povećana sa $1 \mu\text{A}$ na $30 \mu\text{A}$. Dimenzije MOS tranzistora povećane su samo dva puta. Zato se ovi MOS tranzistori mnogo brže uključuju i ne dolazi do naponskog preskoka u ovom kolu. Poželjno je da struja na izlazu CCII strujnog kola bude što veća da bi CMOS AB strujni usmerač bio što precizniji, a kako veća struja kroz MOS tranzistore povećava i njihov napon praga, kao kompromis u ovom kolu izabrano je $i_{kMAX} = 400 \mu\text{A}$.



Slika 4.39. Šema CCII kola

Naponi praga M3C i M4C su povećani u odnosu one u na prethodno prikazanom kolo, no kako je odnos između maksimalne struje i_K i polarizacionih struja kroz ove MOS tranzistore mnogo manji nego kod prethodnog kola (u ovom kolu je $400 \mu\text{A}/30 \mu\text{A}$ a u prethodnom kolu, slika 4.33, je $250 \mu\text{A}/1 \mu\text{A}$), prenapon gejta za maksimalnu struju V_{ovMAX} je manji za $0,2 \text{ V}$. Zato se ulazni naponski opseg kola nije promenio u odnosu na onaj u prethodno prikazanom kolu.

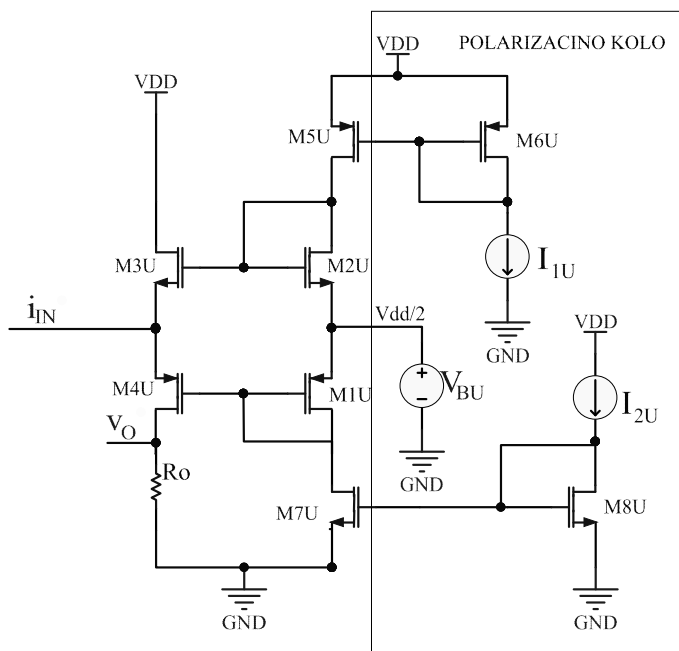
Pošto je i polarizaciona struja kroz M1C i M2C veća, i njihova transkonduktansa je veća. Da ovi tranzistori ne bi predstavljali preveliko opterećenje na izlazu OTA kola, u ovom kolu koriste se kaskodna strujna ogledala (M5C-M6C i M8C-M9C) čime se povećava otpornost opterećenja na izlazu OTA kola. Pad napona na dodatnim MOS tranzistorima

smanjuje ulazni naponski opseg kola, ali zbog smanjenja V_{ovMAX} naponski opseg je skoro isto kao i prethodnom kolu.

Strujna ogledala (M10C, M11C, M12C, M13C i M14C, M15C, M16C, M17C) realizovana su kao kaskodna kola, da bi im se poboljšala tačnost strujnog prenosnog odnosa. Prenosni odnos je jedinični, da bi se uparenost lakše realizovala. Zbog kaskodne realizacije, postoji značajan pad napona na ogledalima. Da oni ne bi ograničili naponski opseg kola, projektuju se MOS tranzistori sa veoma niskim naponom praga, pa su i njihove dimenzije veće ($W_{PMOS} = 166 \mu\text{m}$ i $W_{NMOS} = 56 \mu\text{m}$), što ograničava frekvencijski opseg.

Da bi se poboljšao frekvencijski opseg kola i smanjilo vreme kad su isključeni tranzistori u strujnim ogledalima, dodati su strujni izvori [104] koji povećavaju polarizacionu struju kroz ogledala. Strujni izvori $I_{p1}=I_{p2}=10 \mu\text{A}$ realizovani su pomoću kaskodnih strujnih ogledala. Radi preglednosti, na šemi su prikazani preko simbola strujnih izvora. Simulacijom je određena nelinearnost prenosnog odnosa CCII strujno-naponskog konvertora, rezultati nisu u potpunosti zadovoljili, prvenstveno zbog različitih strujnog prenosnog odnosa gornjeg i donjeg strujnog ogledala. Simulacijom je dobijena nelinearnost od 0,8 % za ulazni opseg signala V_{inPK} od 0,025 V do 0,25 V.

Šema CMOS AB strujnog usmerača prikazana je na slici 4.40. Kao i kod prethodnih kola, da bi se dobio potreban propusni opseg kola potrebno je minimizovati dimenzije MOS tranzistora M3U i M4U. Da bi ovo kolo pravilno radilo, potrebno je da njegova ulazna otpornost bude mnogo manja od izlazne otpornosti naponsko-strujnog konvertora koji se priključuje na njegov ulaz. Iz jednačine (4-45) vidi se da se smanjenje ulazne otpornosti ovog kola dobija povećanjem transkonduktansi MOS tranzistora; za iste dimenzije tranzistora potrebno je povećati polarizacionu struju kroz njih. Ovaj uslov je suprotan sa uslovom iz nejednačine (4-40). Kao kompromis izabrana je polarizaciona struja kroz M3U i M4U od $I_{1U} = I_{2U} = 5 \mu\text{A}$, za koju je ulazna otpornost AB strujnog usmerača 3,3 k Ω . Polarizacione struje kroz kolo određuju gornje (M5U i M6U) i donje strujno ogledalo (M7U i M8U). Pošto tačna vrednost polarizacione struje i izlazna otpornost strujnih ogledala ne utiču na rad kola, ova ogledala su realizovana bez kaskodnog stepena.



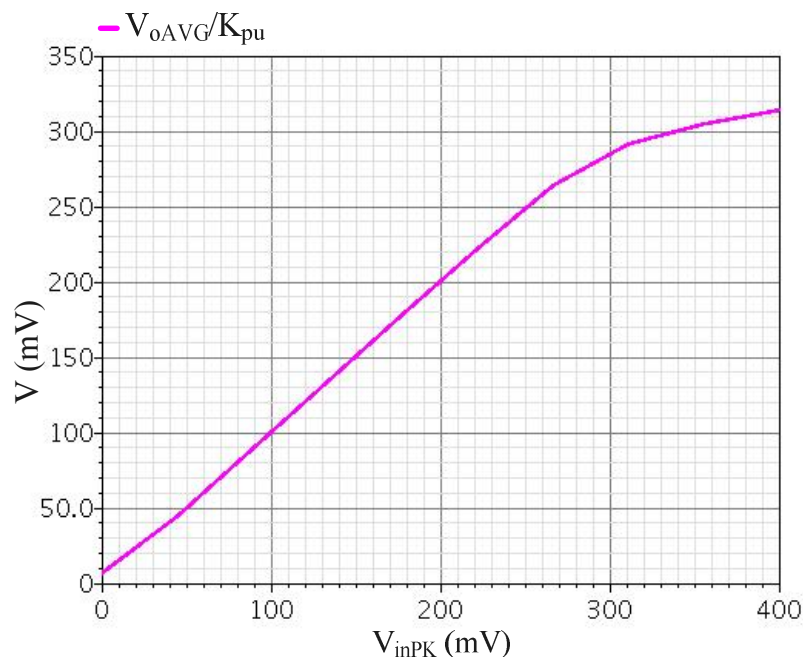
Slika 4.40. Šema AB strujnog usmerača

Napon na izlazu ovog kola jednak je

$$V_{oAVG} = \frac{R_o}{R_{in}} 0,318 \cdot V_{inPK} = K_{pu} \cdot V_{inPK} \quad (4-46)$$

Na slici 4.41. prikazana je normalizovana prenosna funkcija u zavisnosti od amplitude za precizni usmerač realizovan sa CCII kolom i AB strujnim usmeračem. Nelinearnost je 1,5 % za ulazni opseg signala V_{inPK} od 0,025 V do 0,25 V.

Za napone manje od 25mV izlazna struja CCII konvertora postaje srazmerna polarizacionoj struji AB strujnog usmerača, tako da se na izlazu kola ne javlja pravilno ispravljena poluperioda, što smanjuje tačnost celog kola. Zbog toga je za male amplitude ulaznog signala, reda 25 mV, relativna greška 5,6 %. Amplitudska karakteristika celog kola ima pad od -3 dB na oko 100MHz. Kako je ovo kolo u otvorenoj petlji, kao propusni opseg uzima se frekvencija gde se amplituda smanji za 0,1 dB, što je za ovo kolo na frekvenciji od 22 MHz. Za promenu temperature od 0 °C do 85 °C, parametrizovanom analizom u *Spectre* dobijena je relativna promena izlaznog signala usmerača od 0,5 %.



Slika 4.41. Normalizovana prenosna funkcija u zavisnosti od amplitude

4.4.4. Kolo preciznog usmerača realizovan sa G_m strujno-naponskim konvertorom i AB strujnim usmeračem

Da bi se proširio opseg ulaznog napona preciznog usmerača, projektovan je novi sistem kod kog je primenjeno drugačije rešenje za strujno-naponski konvertor. Kod ovog rešenja primenjeno je kolo transkonduktansnog pojačavača, tj. G_m kolo, koje je po funkciji slično OTA kolu, ali za razliku od njega ima konstantnu transkonduktansu g_m .

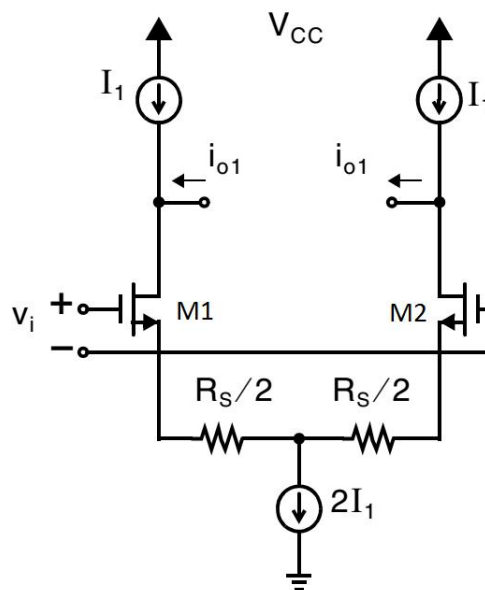
Najjednostavniji način da se realizuje kolo sa fiksnim g_m jeste povezivanje "degenerativnih" otpornika u kolu sorsa tranzistora diferencijalnog kola, kao što je prikazano na slici 4.42. Ako pretpostavimo da je v_{gs} tranzistora nezavisna od ulaznog napona, izlazna struja ovog kola i_o jednaka je

$$i_o = \frac{v_{IN}}{R_S}. \quad (4-47)$$

Transkonduktansa g_m ovog kola jednaka je

$$g_m = \frac{1}{2/g_{mM1,2} + R_S}, \quad (4-48)$$

gde je $g_{mM1,2}$ transkonduktansa MOS tranzistora M1 i M2. Da bi transkonduktansa ovog kola bila fiksna, $g_{mM1,2}$ mora biti mnogo veće od R_S , tj. $g_{mM1,2} \gg R_S$, i postaje jednaka $g_m = 1/R_S$. Kod MOS tranzistora v_{gs} se značajno menja promenom ulaznog napona, i jednačina (4-47) je primenljiva samo za male vrednosti ulaznog napona, kada je polarizaciona struja tranzistora dovoljno velika da je i njihov g_m velik.

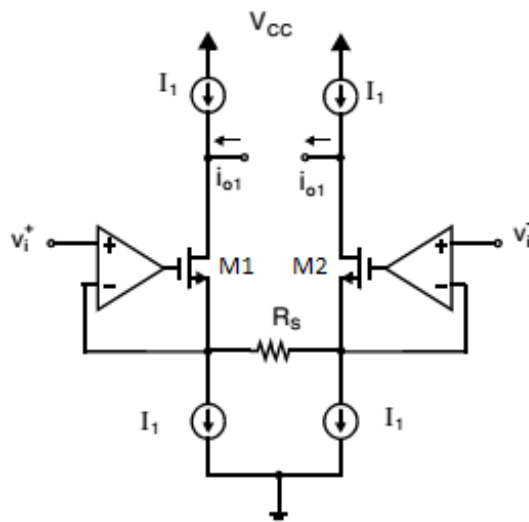


Slika 4.42. Osnovno G_m kolo [59]

Da bi se realizovali transkonduktanski pojačavači sa fiksnim g_m , potrebno je koristiti kompleksnije topologije od osnovne verzije G_m kola. Korišćenjem invertora dobijaju se jednostavna kola sa fiksnom transkonduktansom, primenjiva na visokim frekvencijama, ali male linearnosti [105]-[106].

Korišćenjem ukrštenih parova diferencijalnih MOS tranzistora dobijaju se kola kod kojih je transkonduktansa određena dimenzijama tranzistora, i može podešavati preko polarizacionih struja i napona, no i ovo su kola male linearnosti [107]-[108]. Ova metoda se često koristi kao zamena za otpornike u integrisanim kolima [109].

Primenom BiCMOS kola, kod kojih par MOS tranzistora koji radi u omskoj oblasti zamenjuje otpornik (slično MOSFET-C kolima), dobijaju se G_m kola kod kojih se transkonduktansa takođe može podešavati preko kontrolnog napona. Ovo kolo ima bolju linearnost od prethodne topologije [110]. Primenjuju se i CMOS verzije ove topologije, nešto kompleksnije realizacije [111].



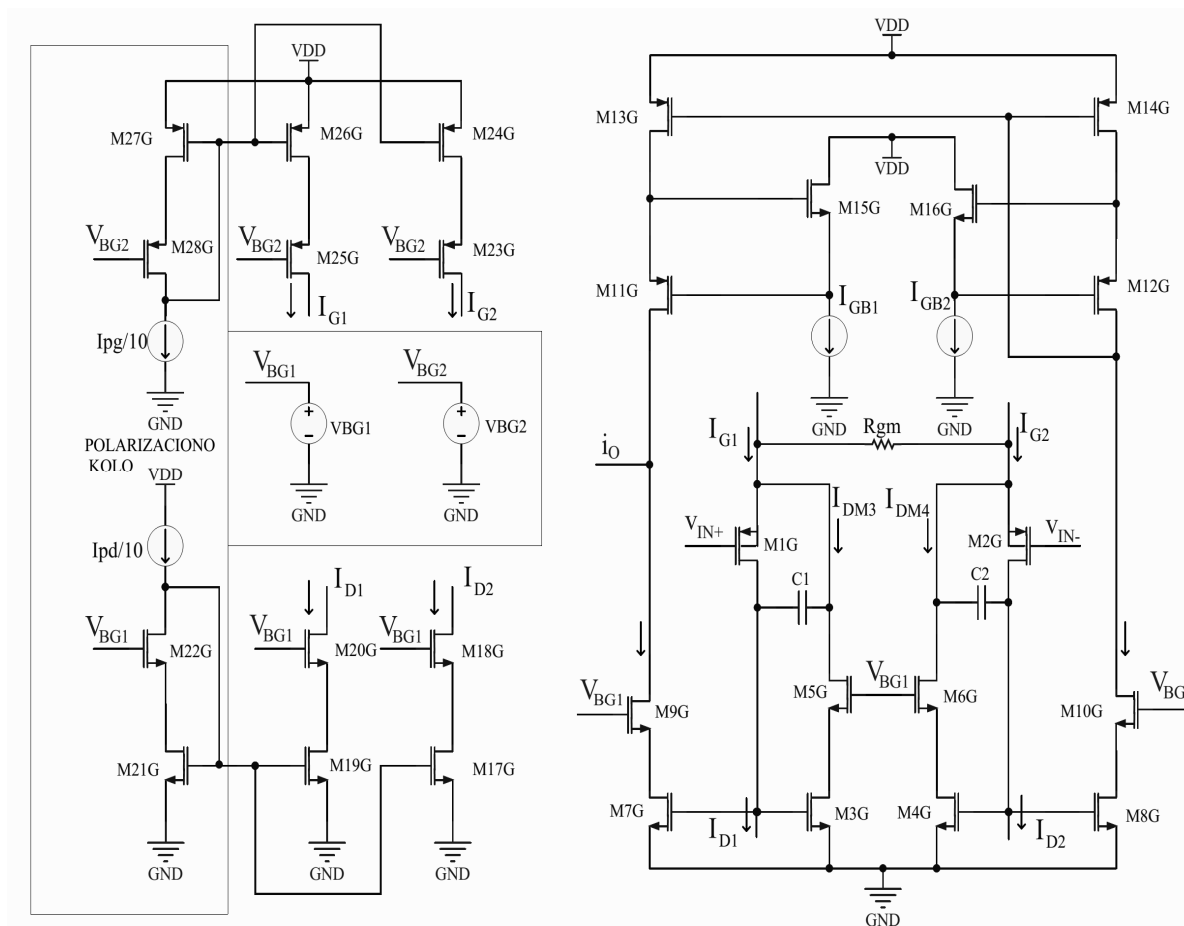
Slika 4.43. G_m kolo sa operacionim pojačavačima na ulaznim tranzistorima[59]

Jedan od načina da se realizuje kolo sa konstantnom transkonduktansom, bez korišćenja velikih polarizacionih struja ili bipolarnih tranzistora, je primena dodatnog para pojačavača na ulaznim tranzistorima. Na slici 4.43. prikazana je principna šema kola, na kojoj se vidi da se primenom operacionih pojačavača u kolu negativne povratne sprege ulazni naponi v_{i+} i v_{i-} preslikavaju na otpornik R_s , tako da je transkonduktansa ovog kola jednaka $1/R_s$. U praksi se umesto potpuno razvijenog operacionog pojačavača koriste pojačavači jednostavnije konstrukcije u kolu negativne povratne sprege, koji osiguravaju da se naponi između gejta i sorsa ulaznih tranzistora fiksni (nezavisni od ulaznog napona). Postoji veći broj kola koja su realizovana na ovom principu, uz manje varijacije u realizaciji povratne sprege [111], [73], [112].

Šema G_m kola projektovanog u ovoj disertaciji prikazana je na slici 4.44. Naponi v_{gs} MOS tranzistora M1G i M2G fiksirani su pomoću negativne povratne sprege koja obezbeđuje da se struje kroz ove tranzistore ne menjaju. Negativna povratna sprega ostvarena je pomoću M3G i M5G za M1G, i M4G i M6G za M2G.

Za ulazne tranzistore upotrebljeni su PMOS tranzistori, M1G i M2G, iz dva razloga: da se eliminiše negativni uticaj napona podloge na ulazni napon kratkim spajanjem sorsa na podlogu (što je nemoguće kod NMOS tranzistora), i jer se V_{CM} ulaznog napona podudara sa srednjom vrednošću ulaznih napona u ostatku kola (jednak je 0,9 V).

PMOS tranzistori na ulazu se mogu posmatrati i kao pomerači naponskog DC nivoa. Da bi ovi tranzistori radili u oblasti zasićenja, napon na njihovom drejnu mora biti oko 1,7 V, što je približno $V_{DD}/2$, tako da napon na otporniku R_{gm} može da ima maksimalne varijacije ka V_{DD} i masi. Otpornik R_{gm} određuje transkonduktansu kola, pa se ona ne može menjati eksternim kontrolnim signalom. Za tim u ovom kolu nema ni potrebe, jer se pojačanje usmerača određuje relativnim odnosom vrednosti R_{gm} i otpornika u AB strujnom usmeraču. Time se eliminiše uticaj temperature na prenosni odnos ovog kola. Pošto se primenjuje konstantni otpornik za određivanje transkonduktanse, ovo kolo može postići veliku linearnost.



Slika 4.44. Šema kola fiksne transkonduktanse

Kada je diferencijalni ulazni napon jednak nuli, nema struje kroz otpornik R_{gm} . Kada se menja ulazni napon, počinje da teče i struja kroz R_{gm} , i kroz M1G. Time se povećava napon na gejtju M3G, a samim tim i njegova struja, što dovodi do smanjenja struje kroz M1G, čime se ostvaruje negativna povratna sprega i struja kroz M1G ostaje konstantna. Isti princip važi i za M2G i M4G. Otpornik R_{gm} određuje transkonduktansu ovog kola.

M3G i M4G su povezani u kaskodnu vezu sa M5G i M6G da bi se povećala njihova izlazna otpornost, koja bi inače bila bliska vrednosti R_{gm} i uticala bi na ukupnu transkonduktansu i linearnost G_m kola. Iz istog razloga i strujna ogledala, koja čine tranzistori M23G do M28G, projektovana su kao kaskode.

Napon V_{ov} je određen potrebom da naponi na drejnu tranzistora M1G i M2G budu što bliži $V_{DD}/2=1,65$ V, a da pri tome dimenzije M1G i M2G ne budu prevelike. Kao kompromis izabran je $V_{ov}=0,15$ V, vrednost dobijena preliminarnim simulacijama.

Polarizaciona struja kroz M1G i M2G je određena strujnim ogledalima koje čine tranzistori od M17G do M22G. Vrednost ove struje određena je potrebom da pol koji se javlja na ovim tranzistorima ne smanji previše propusni opseg G_m kola. Izabrana je vrednost od 200 μ A. Strujna ogledala koja čine tranzistori M23G do M28G određuju polarizacionu struju I_{D1} i I_{D2} kroz kaskodne parove M3G-M5G i M4G-M6G.

Sve promene struje kroz R_{gm} se preslikavaju kroz M3G i M4G. Zbog toga je potrebno da njihove polarizacione struje budu dovoljno velike, tako da i za maksimalnu struju kroz R_{gm} , struja kroz M3G i M4G ne padne na nulu. Takođe, struja kroz R_{gm} mora

da bude dovoljno velika da bi se dobio potrebni propusni opseg kola. Izabrana je vrednost struja od 1,3 mA. Preko tranzistora M7G i M9G, koji su spojeni su u kolo strujnog ogledala sa M3G i M4G, promena struje se prenosi na izlaz kola.

Strujno ogledalo koje se sastoji od MOS tranzistora M11G do M13G preslikava struju sa drejna M9G na izlaz kola I_o , tako da se u toj tački sabiraju struje iz M7G i M9G. Kako se na otporniku R_{gm} pojavljuje diferencijalni napon v_{in} , struja kroz njega je jednaka $i_{R_{gm}}=2 \cdot v_{in}/R_{gm}$. Zbog transformacije diferencijalnog strujnog signala u jednostrani strujni izlazni signal, izlazna struja je dvostruko veća od struje kroz otpornik:

$$I_o = \frac{4 \cdot V_{inPK}}{R_{gm}} \quad (4-49)$$

Sva izlazna strujna ogledala razvijena su u kaskodnom obliku (M7G do M13G), da bi se povećala izlazna otpornost G_m kola, koja mora biti bar dva reda veličine veća od ulazne otpornosti narednog stepena da ne bi došlo do značajnog efekta strujnog razdelnika između izlaza G_m kola i ulaza usmerača.

Zbog značajne polarizacione struje kroz izlazne tranzistore, izlazna otpornost kola nije dovoljno velika. Da bi se povećala izlazna otpornost PMOS tranzistora (koja je oko 3 puta manja od izlazne otpornosti NMOS strujnog ogledala), korišćeno je *gain-boosting* kolo, realizovano pomoću MOS tranzistora M15G i M16G. Ovim kolom se povećava otpornost ogledala na 240 k Ω . Zbog povećanja parazitnih kapacitivnosti u PMOS ogledalu, *gain-boosting* kolo značajno smanjuje propusni opseg ogledala. Da bi propusni opseg ostao dovoljno velik, da se signali na 8 MHz ne oslabe, potrebno je obezbediti dovoljnu struju kroz *gain-boosting* kolo. Zato su polarizacione struje kroz M15G i M16G jednake 1,5 mA. Ova vrednost je određena pomoću strujnih izvora I_{GB1} i I_{GB2} , takođe realizovanih preko kaskodnih strujnih ogledala.

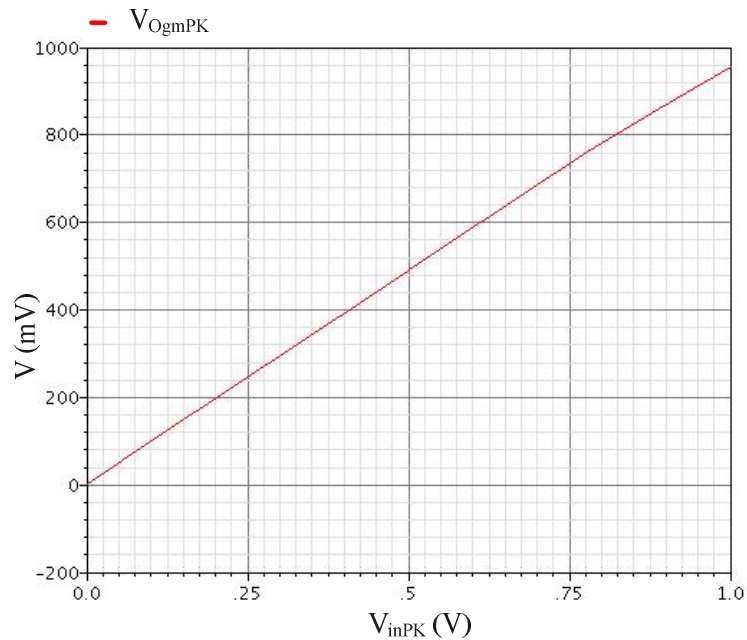
Pored značajnog povećanja potrošnje celog kola, *gain-boosting* kolo smanjuje i izlazni opseg napona G_m kola, jer je maksimalna vrednost V_{oCMmax} koji može da se pojavi na izlazu i_o , ograničena naponima praga M11G i M12G, te prenaponima gejta M15G i M16G, iznosi:

$$V_{oCMmax} = V_{DD} - |V_{ovM15G}| - |V_{ovM11G}| - |V_{thM11G}|, \quad (4-50)$$

tj. V_{oCMmax} je smanjen za vrednost V_{thM11G} .

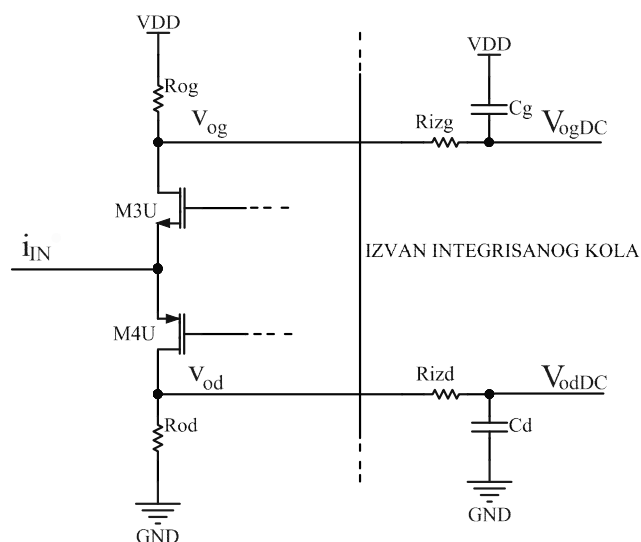
Petlje oko ulaznih MOS tranzistora (M3G i M5G za M1G, i M4G i M6G za M3G) mogu biti nestabilne. Radi podizanja margine faznog ugla ovih petlji koriste se kondenzatori C_1 i C_2 . Bez njih, margina faznog ugla ovih petlji je 37°, a sa $C_1=C_2=0,3$ pF podiže se na 55°.

Otpornost R_{gm} određuje i transkonduktansu kola. Izborom veće otpornosti povećava se ulazni opseg G_m kola jer se smanjuju varijacije struje kroz kolo, pa MOS tranzistori rade u režimu zasićenja za širi naponski opseg. Međutim, povećanjem R_{gm} smanjuje se maksimalna izlazna struja. Kako je naredni stepen AB strujni usmerač, potrebno je da izlazna struja G_m kola bude mnogo veća od polarizacione struje usmerača. Kao kompromis izabrana je vrednost $R_{gm} = 2000 \Omega$.

Slika 4.45. Prenosna funkcija G_m kola

Na slici 4.45. prikazana je normalizovana prenosna funkcija G_m kola, kod koje se vidi da je linearni opseg prenosne funkcije mnogo veći nego kod prethodno analiziranih. Za ulazne napone manje od 0,6 V vršne vrednosti, nelinearnost je 0,15 % pune skale. Nagib prenosne funkcije u zavisnosti od amplitude nije jedinični, već je jednak $K_{Gm} = 0,997$. Iako se negativnom povratnom spregom teži konstantnom naponu na ulaznim tranzistorima, male varijacije su neminovne, zbog čega nagib prenosne funkcije nije jedinični.

Povezivanjem ovog kola sa AB strujnim usmeraćem dobija se precizni usmerać, koji je veoma sličan usmerać prikazanom na slici 4.40. Jedina razlika je dodatni otpornik u kolu drejna tranzistora M3U, kojim se dobija drugi izlaz ovog kola, kao što je prikazano na slici 4.46. Potreba za drugim izlazom se javlja zbog nesavršenosti strujnih ogledala primenjenih na izlazu G_m kola. Kako PMOS i NMOS tranzistori nemaju iste karakteristike, javlja se ofset struja od oko $1\mu A$, koja utiče na rad AB strujnog usmerača, jer se superponira na izlaznu struju konvertora.



Slika 4.46. Izlazni deo AB strujnog usmerača

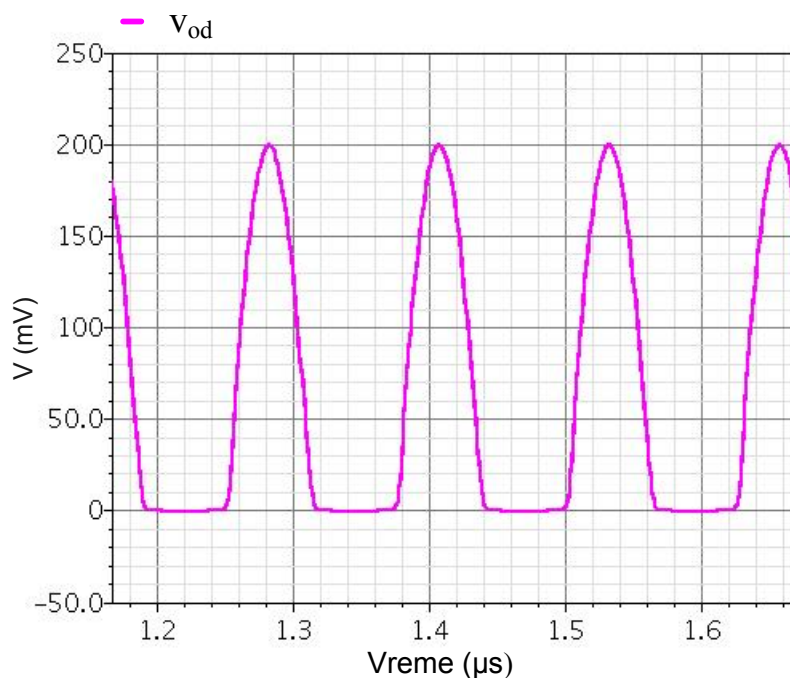
Korišćenjem AB strujnog usmerača sa dva izlaza, uticaj ofset struje se potire, u slučaju da su otpornici R_{od} i R_{og} jednake vrednosti. Ako se meri razlika između dva izlazna napona, v_{od} i v_{og} , izlazni diferencijalni signal je:

$$v_{og} = V_{dd} - i_{ing} R_{og} - i_{of} R_{og},$$

$$v_{od} = i_{ind} R_{od} + i_{of} R_{od},$$

$$v_{oDIFF} = v_{og} - v_{od} = V_{dd} - i_{in} R_o, \quad (4-51)$$

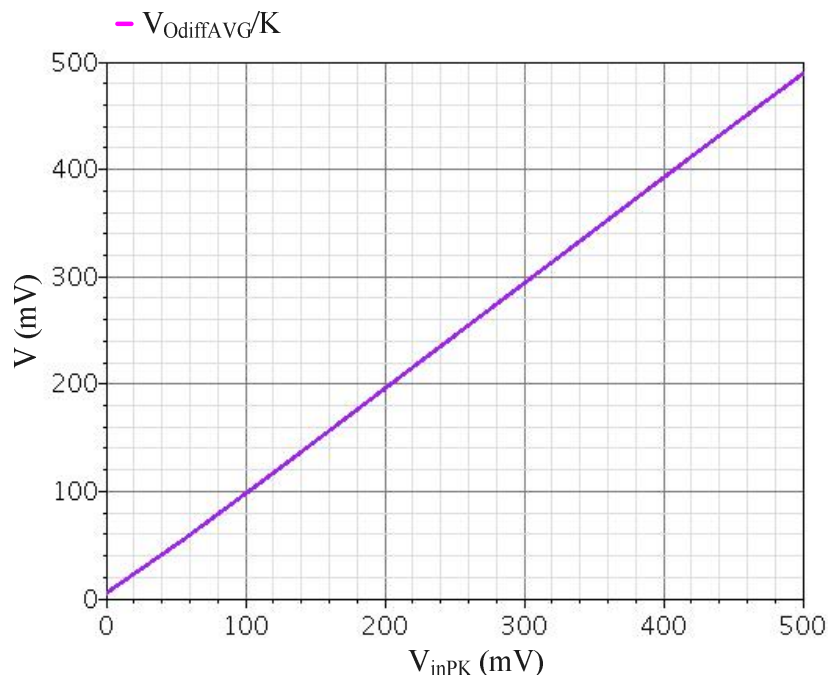
gde su i_{ing} i i_{ind} pozitivna i negativna poluperioda ulazne struje, v_{oDIFF} razlika između gornjeg i donjeg izlaznog napona, i $R_o = R_{od} = R_{og}$. Naponski signal v_{od} prikazan je na slici 4.47.



Slika 4.47. Izlaz AB strujnog usmerača

Nelinearnost ovog preciznog usmerača za opseg od 0,025 V do 0,5 V vršne vrednosti ulaznog napona je jednaka 0,3 % pune skale. Pored toga, ovo kolo ima prihvatljivu tačnost i za male ulazne signale. Relativna greška za $V_{in}=25\text{mV}$ je 1,1 %. Za promenu temperature od 0 °C do 85 °C, parametrizovanom analizom u *Spectre* dobijena je relativna promena izlaznog signala usmerača od 0,1 %.

Normalizovana prenosna funkcija kola prikazana je na slici 4.48.



Slika 4.48. Normalizovana prenosna funkcija usmerača u zavisnosti od amplitude

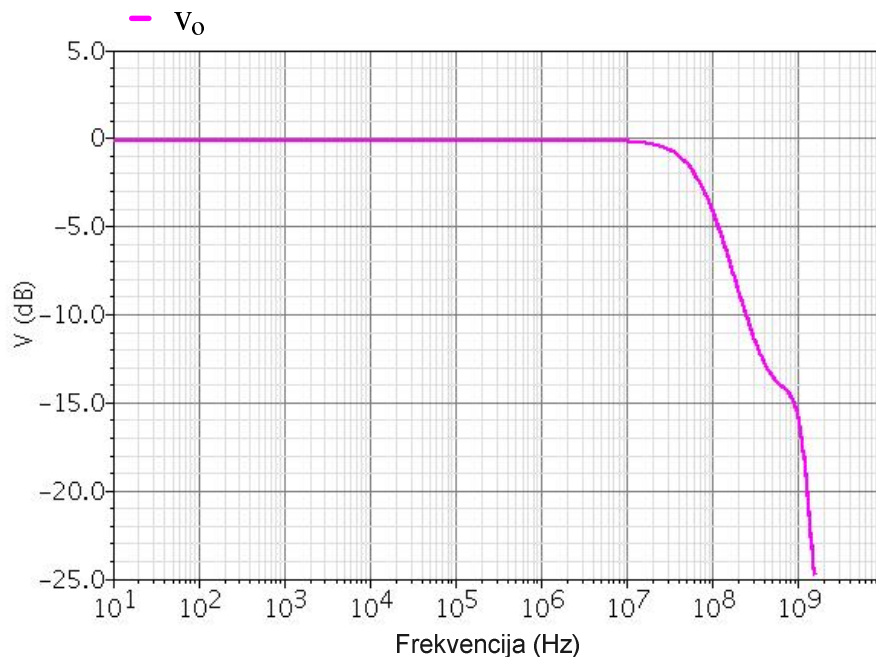
Da bi se dobio što veći naponski signal na izlazu preciznog usmerača, bira se maksimalna vrednost otpornika R_o za koji usmeračko kolo pravilno radi. U slučaju da je R_o prevelik, v_{od} može porasti toliko da M4U izađe iz oblasti zasićenja.

$$V_{od\max} = V_{bU} - |V_{ovM4U}| + |V_{ovM1U}| - |V_{thM4U}| + |V_{thM1U}| = -|V_{ovM4U}| + |V_{ovM1U}| \quad (4-52)$$

Simulacijom je određena vrednost od $V_{odMAX}=1,5$ V, i izabran je $R_o = 1$ k Ω , za kojeg je maksimalna vrednost izlaznog napona $V_{odPK}=1$ V. Ukupno pojačanje ovog usmerača dobija se primenom jednačine (4-49) u jednačinu (4-51), tako da je nagib G_m kola jednak

$$K = 4K_{Gm} \frac{R_o}{R_{gm}} = 2K_{Gm} = 1,99. \quad (4-53)$$

Prenosna funkcija u zavisnosti od frekvencije prikazana je na slici 4.49. Analizom kola je ustanovljeno da G_m kolo ograničava propusni opseg celog kola, dok sam AB strujni usmerač ima znatno veći propusni opseg i unosi polove na višim frekvencijama, tako da ne utiče na prenosnu funkciju u propusnom opsegu. Primena *gain-boosting kola* u strujnom ogledalu G_m kola ima najveći uticaj na prenosnu funkciju ovog kola, i ograničava ukupni propusni opseg na 16 MHz.



Slika 4.49. Prenosna funkcija usmerača u zavisnosti od frekvencije

U tabeli 4.9. prikazane su dimenzije MOS tranzistora koji se koriste u ovom kolu, kao i vrednosti polarizacionih struja i napona.

Tabela 4.9. Dimenzije tranzistora, vrednosti polarizacionih struja i napona u G_m kolu

Polarizacione struje	I_{G1}, I_{G2}	I_{D1}, I_{D2}	$I_{GB1,2}$			
	1500 μ A	200 μ A	1500 μ A			
Polarizacioni naponi	V_{BG1}	V_{BG2}				
	1,3 V	1,806 V				
Dimenzije MOS tranzistora	M1G, M2G	M3G, M4G, M7G, M8G	M5G, M6G, M9G, M10 G	M11G, M12G	M13G, M14 G	M15G, M16G
W (μ m)	166	133	163	200	100	150
Dimenzije MOS tranzistora	M26G, M24 G	M25G, M23G	M27G	M26G	M18G, M20 G	M17G, M19G
W (μ m)	100	200	10	100	10,8	10,8
Dimenzije MOS tranzistora	M21G	M22G	M28G			
	1,8	1,8	20			

4.4.5. Uporedni rezultati realizacija bloka apsolutne vrednosti

U tabeli 4.10. prikazani su rezultati simulacija svih blokova apsolutne vrednosti, razvijenih u ovom radu. Može se videti da je sa G_m -AB usmerač najlinearniji, ali se to plaća najvećom potrošnjom od svih opisanih kola. Pored toga, i kompleksnost ovog kola je velika (kolo sa najviše komponenti je CCII+ AB, ali i G_m -AB kolo ima skoro jednak broj komponenti). G_m -AB usmerač ima i znatno veći opseg ulaznog napona (za koje je

nelinearnost u zadovoljavajućim granicama) u odnosu na ostale usmerače, te se može koristiti za merenje najvećeg opsega impedansi. Ovo kolo ima i najmanju relativnu grešku za signale malih amplituda, tako da je moguće da se koristi i kod sistema kod kojih bi se upotrebio samo deo opsega ulaznog napona, npr. za senzore male impedanse i manjeg mernog opsega. Srednja vrednost V_{CM} ulaznog napona ovog kola je 0,9 V, kao i kod svih ostalih kola u analognom bloku. Sva ostala kola preciznih usmerača rade sa V_{CM} od 1,65V, te bi za njihovu primenu u analognom bloku bilo potrebno da se koristi i kolo za prilagođenje naponskog nivoa, što bi dodatno povećalo kompleksnost i potrošnju analognog bloka, jer realizacija kola odgovarajuće linearnosti na frekvencijama od interesa nije trivijalna.

Kolo CCII+ AB ima najveći propusni opseg, koji se može dodatno povećati uz manje povećanje potrošnje struje u kolu. Nelinearnost ovog kola u navedenom opsegu je ispod 1,5 %, tako da bi se ovo kolo moglo koristiti kao usmerač manje preciznosti za signale na višim frekvencijama.

OTA-AB je jednostavno kolo sa dvostruko manje komponenti od dva prethodno opisana usmerača. Ovo kolo bi se moglo koristiti za signale nižih frekvencija, do 1MHz, za koje bi i nelinearnost ovog usmerača bila znatno manja.

OP-diodno kolo je najjednostavnije od pomenutih usmerača, sa višestruko manjom potrošnjom, no ovo kolo se uspešno može koristiti kao usmerač samo za signale niskih frekvencija, do 100kHz.

Tabela 4.10. Usporedni rezultati realizacija bloka apsolutne vrednosti

Kolo	OP-diodni	OTA-AB	CCII+ AB	G_m -AB
Struja (mA)	3	8,24	8,64	11,8
Propusni opseg (MHz)	0,35	11	22	16
Nelinearnost (%)	35	2,4	1,5	0,3
Relativna greška za $V_{inPK}=25$ mV (%)	46	5,76	5,6	1,1
Promena izlaznog signala za temperaturni opseg od 0 °C do 85 °C (%)	0,5	0,7	0,5	0,1
Broj komponenti u kolu	18	22	42	40
Ulazni opseg V_{inPK} (V)	0,05 ÷ 0,5	0,025 ÷ 0,25	0,025 ÷ 0,25	0,012 ÷ 0,5
DC komponenta ulaznog napona V_{CM} (V)	1,65	1,65	1,65	0,9

4.5. Blok za usrednjavanje

Da bi se dobio visokofrekvencijski AC/DC konvertor, na izlaz preciznog usmerača povezuje se blok za usrednjavanje, kao što je prikazano na slici 4.29. Blok za usrednjavanje je projektovan kao jednostavno niskopropusno kolo, NF filtar, sačinjeno od otpornika i kondenzatora. Na izlazu ovog kola dobija se filtrirani DC signal, srazmeran v_{oDIFF} .

Ovaj blok određuje dinamičke karakteristike celog analognog bloka. Dinamičke karakteristike su veoma značajne za primenu u sistemima sa senzorima, jer oni moraju da mere veličine koje se menjaju u vremenu. Kao parametar dinamičke karakteristike koristi se dinamički odziv sistema (eng. *dynamic response*). Ako se odziv sistema meri u vremenskom domenu, onda je vreme odziva definisano kao vremenski interval potreban da izlaz sistema dostigne ustaljenu vrednost, nakon skokovite promene ulaznog signala.

Odziv sistema se može meriti i preko frekvencije. Dinamička svojstva sistema često se prikazuju u frekvencijskom domenu pomoću funkcije frekvencijskog odziva [1]. Frekvencijski odziv pokazuje do koje frekvencije se promena ulazne veličine na senzoru verno prenosi na izlaz sistema. U sistemu opisanom u ovoj disertaciji, promena ulazne veličine na senzoru dovodi do promene njegove impedanse, što se manifestuje u amplitudskoj modulaciji signala na radnoj frekvenciji od 8 MHz. Kako je u svim ostalim blokovima propusni opseg veći od 8 MHz, frekvencijski odziv celog analognog bloka je propusnim opsegom bloka za usrednjavanje.

Propusni opseg bloka za usrednjavanje bira se prema dinamičkim karakteristikama konkretnog senzora na ulazu analognog bloka. On mora biti veći od maksimalne frekvencije ulaznog signala senzora. Kako su veličine koje meri senzor najčešće mehaničke prirode, frekvencija promena ulaznog signala je retko veća od 100 Hz. S druge strane, kako se na izlazu NF filtra uvek pojavljuje i određena komponenta visokofrekvencijskog signala, potrebno je da pol filtra bude na dovoljno niskim frekvencijama, da bi se signal frekvencije od 8 MHz dovoljno oslabio. Takođe, niži propusni opseg smanjuje i šum na izlazu kola.

Propusni opseg NF filtra projektovan je sa graničnom frekvencijom od 1 kHz. Na izlazu filtra javlja se DC signal na koji je superponiran visokofrekvencijski signal, što može dovesti do pogrešnog odabiranja AD konvertora. Talasnost signala od 8 MHz na izlazu filtra od 1 kHz je veoma mala, i ovaj signal dovodi do relativne greške merenja srednje vrednosti signala na izlazu od 0,047 %. Prilikom projektovanja NF filtra potrebno je uzeti u obzir da ulazna otpornost ovog kola treba da bude dovoljno velika, da ne bi predstavljala značajno opterećenje za izlaz G_m -AB kola. Zbog toga su R_{izg} i R_{izd} na slici 4.46. izabrani tako da imaju vrednost dva reda veličine veću od R_{og} i R_{od} . Kako velike otpornosti povećavaju šum u kolu, kao kompromis izabrane su vrednosti $R_{izg} = R_{izd} = 100 \text{ k}\Omega$ i $C_g = C_d = 1,6 \text{ nF}$. Dimenzije kondenzatora i otpornika ovih vrednosti razvijenih u integrisanoj tehnologiji su veoma velike, zato je predviđeno da se ove komponente izvedu van integrisanog kola i realizuju kao diskretne komponente, kao što je prikazano i na slici 4.46. Ovim je omogućeno da se frekvencijski odziv analognog bloka podešava zavisno od konkretne potrebe, što je česta praksa kod integrisanih kola slične funkcije. Isti princip primenjuje se i kod AD8631, RMS kola koje se primenjuje u prototipu.

Kako je izlaz analognog bloka diferencijalan, na njega se može priključiti komercijalni A/D konvertor sa diferencijalnim ulazom. Većina A/D konvertora koji su danas u ponudi mogu da se koriste u konfiguraciji sa diferencijalnim ulazom.

4.6. Polarizaciona kola

Polarizaciona kola određuju polarizacione struje i napone u kolima prikazanim u ovom poglavlju. Na slici 4.50. prikazana je šema polarizacionog kola za presavijeni kaskodni FD pojačavač, prikazan na slici 4.7.

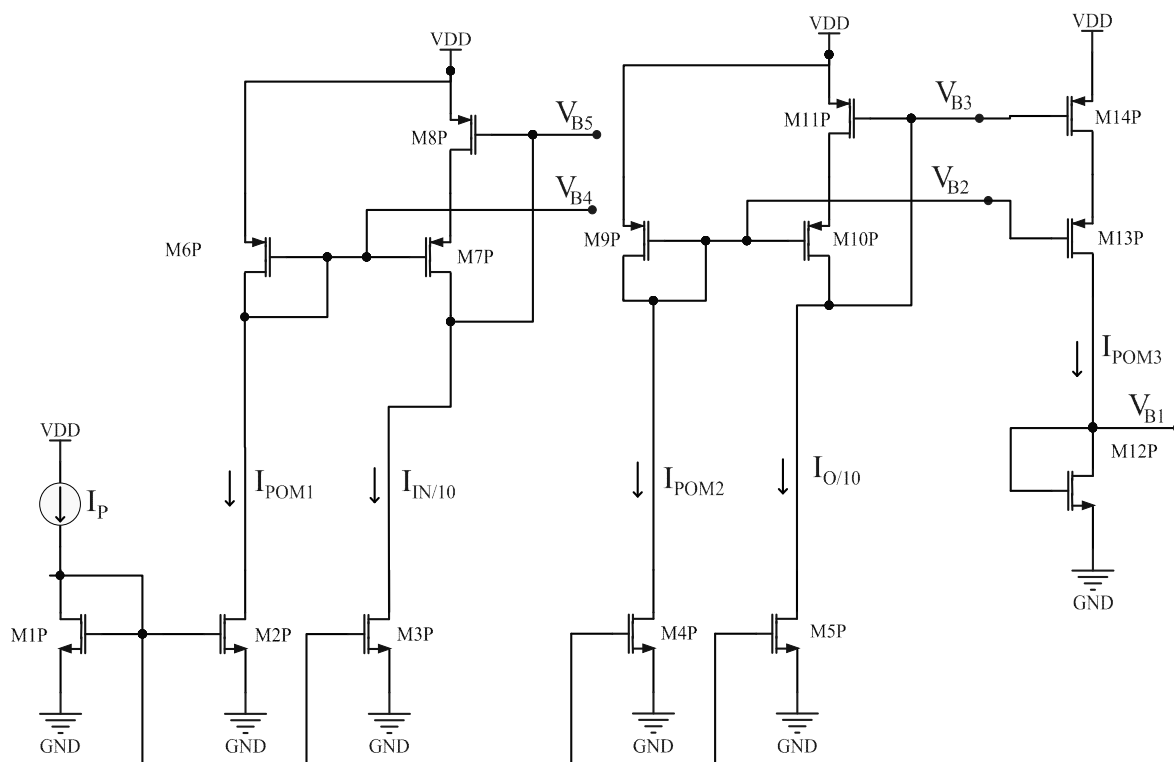
Kako bi se dobila odgovarajuća ulazna i izlazna polarizaciona struja u presavijenom pojačavaču, I_{IN} i I_O , podešavaju se polarizacioni naponi V_{B5} i V_{B3} na odgovarajuću vrednost. M8P i M7P iz polarizacionog kola, sa tranzistorima M11 i M12 iz pojačavača, čine kaskodno strujno ogledalo koje određuje ulaznu polarizacionu struju I_{IN} . Da bi se smanjila potrošnja kola, struja kroz M8P i M7P se bira tako da bude mnogo manja od struje I_{IN} . Strujna ogledala sa određenim prenosnim odnosom struja zahtevaju MOS tranzistore sa istim odnosom dimenzija. Kada je razlika u dimenzijama veoma velika, stvarni prenosni odnos se razlikuje od željenog. U praksi se ne projektuju strujna ogledala čiji je prenosni odnos veći od deset [62]. Zbog toga su i dimenzije M8P i M7P deset puta manje od M11 i M12, i struja kroz ove tranzistore iznosi 300 μA .

Isti princip se primenjuje pri proračunu M11P i M10P. Naponi V_{B5} i V_{B3} se ne podešavaju na predefinisane vrednosti, već su određeni ponašanjem strujnih ogledala. Polarizacioni napon V_{B4} određuje napon na gejtovim kaskodnih tranzistora M7P i M11, pomoćni napon neophodan je kod svih kaskodnih kola. Ova verzija kaskodnog ogledala naziva se modifikovano *Sooch* strujno ogledalo (nazvano prema autoru rada u kom je prvi put opisano). Razlikuje se od originalnog *Sooch* strujnog ogledala po drugačijem načinu generisanja pomoćnog napona na gejtovim kaskodnih tranzistora, koje zahteva veći naponski pad na tranzistorima, i nije praktičan za manje napone napajanja [62]. Dimenzije tranzistora kod originalnog i modifikovanog *Sooch* strujnog ogledala su približno iste, ali kod modifikovanog kola postoji potreba za dodatnim strujnim izvorom, u ovom kolu označenim sa I_{POM1} . Radi što manje potrošnje vrednost ove struje je podešena na 30 μA . Isti princip je upotrebljen i prilikom generisanja napona V_{B1} i V_{B2} , tako da su i I_{POM2} i I_{POM3} slične vrednosti.

Kako je V_{B4} podešen na 1,5 V (odeljak 4.1.7), a polarizaciona struja I_{POM1} je oko 30 μA , dimenzije MP6 su veoma male, što povećava uticaj procesnih varijacija na ovaj tranzistor. Za minimalnu vrednost širine gejta MOS tranzistora izabrana je $W > 1 \mu\text{m}$, zbog čega je bilo potrebno da se dužina L_{MP6} poveća na 1,4 μm , za koji je $W_{MP6} = 1,8 \mu\text{m}$. Strujno ogledalo sa višestrukim izlazima, kojeg čine M1P i M2P, M3P, M4P, M5P, preslikava strujni izvor I_P na odgovarajuću vrednost preko različitih prenosnih odnosa na izlazima strujnog ogledala.

U ovom potpoglavlju predstavljeno je polarizaciono kolo za presavijeni kaskodni FD OTA pojačavač. I u ostalim kolima predstavljenim u ovom poglavlju polarizaciona kola su realizovana na istovetan način. Razlikuju se samo u polarizacionim strujama i dimenzijama MOS tranzistora potrebnih da se generišu odgovarajući polarizacioni naponi. Zbog toga je detaljno prikazano samo ovo polarizaciono kolo. Polarizaciona kola su delimično prikazana

u šemama kola iz ovog poglavlja, tj. prikazani su MOS tranzistori koji su deo strujnih ogledala koja određuju polarizacione struje u kolima.



Slika 4.50. Šema polarizacionog kola za presavijeni kaskodni FD OTA pojačavač

U tabeli 4.11. prikazane su dimenzije MOS tranzistora u ovom kolu, kao i vrednosti polarizacionih struja i napona, dobijenih preko simulacije kola u *Cadencu*. Ukupna potrošnja ovog kola je 1,5 mW.

Tabela 4.11. Dimenzije tranzistora i vrednosti polarizacionih struja i napona u polarizacionom kolu

Polarizacione struje	I_p	I_{POM1}	I_{POM2}	I_{POM3}	$I_{IN/10}$	$I_{O/10}$
	30 μ A	29 μ A	30 μ A	32 μ A	295 μ A	64 μ A
Polarizacioni naponi	V_{B1}	V_{B2}	V_{B3}	V_{B4}	V_{B5}	
	1,594 V	1,806 V	2,28V	1,498 V	2,082 V	
Dimenzije MOS tranzistora	M1P, M2P, M4P	M3P	M5P	M6P	M7P	M8P
W/L (μ m)	3,5/1,4	33/1,4	7,3/1,4	1,8/1,4	29/0,7	42/0,7
Dimenzije MOS tranzistora		M9P	M10P	M11P	M12P	M13P
W/L (μ m)		3,4/1,4	13,6/0,7	24,2/0,7	1,4/2,8	6,8/0,7
						12,1/0,7

4.7. Analiza rezultata simulacija analognog bloka

Nakon projektovanja i simulacije pojedinačnih blokova analognog bloka: pojačavačkog, filterskog i bloka preciznog VF AC/DC konvertora, ovi blokovi su povezani u celinu, kao na slici 4.1, da bi se analiziralo ponašanje celog analognog bloka.

Radi smanjenja broja komponenti analognog bloka, testirana je konfiguracija analognog bloka kod kojeg nema ulaznog, pojačavačkog stepena, i gde je pojačavački blok integrisan u filtarski blok. Filtarski blok se može projektovati sa proizvoljnim pojačanjem, kao što se može videti iz jednačine (4-33), tako da je moguće koristiti i filtarski blok kao pojačavač. Ipak, simulacijom filtarskog bloka sa naponskim pojačanjem na centralnoj frekvenciji $A(\omega_0) = 2$, dobijena je značajna nelinearnost. Kao što je opisano u odeljku 0, zbog primene MOS tranzistora umesto otpornika, povećava se distorzija kod MOSFET-C kola. Takođe, da bi se dobilo pojačanje različito od jediničnog, potrebno je da MOS tranzistori u filtru budu različitih dimenzija, što dodatno utiče na povećanje nelinearnosti filtra.

Zbog prethodno opisanih razloga, primenjen je pojačavački stepen opisan u odeljku 4.1, sa pojačanjem zatvorene petlje $A = 2$. Ova vrednost pojačanja pojačavačkog stepena izabrana je zbog mernog opsega induktivnosti (tj. da bi se mogle meriti induktivnosti reda desetina nH). Pojačanje ovog stepena se može proizvoljno podešavati prilikom projektovanja, no zbog relativno malog pojačanja otvorene petlje na frekvenciji od 8 MHz, povećanje pojačanja A će negativno uticati na karakteristike pojačavača, i to treba izbegavati.

Analizom rezultata simulacije celog analognog bloka dobijena je znatno veća nelinearnost, oko 1 %, od nelinearnosti samog G_m -AB kola, kod kojeg je nelinearnost 0,3 %, za opseg ulaznih signala od 12 mV do 500 mV. Izvršena je pojedinačna provera nelinearnosti oba prethodna kola. Ustanovljeno je da pojačavački blok nema značajnu nelinearnost (manja je od 0,1 % za opseg signala od interesa), dok nelinearnost filtarskog bloka naglo raste za signale amplitude preko 400 mV (gde dostiže 0,25 %).

Izabran je opseg od 6 mV do 230 mV (pojačavački blok ima pojačanje 2), u kojem je nelinearnost analognog bloka ispod 0,5 %, za sinusoidalne signale frekvencije 8 MHz. Za amplitude ulaznog signala ispod 6 mV dolazi do naglog porasta nelinearnosti zbog ograničenja preciznog usmerača, dok za ulazne signale veće od 230 mV filtarski blok utiče na porast nelinearnosti.

Prenosna funkcija analognog bloka je linearna funkcija, kod koje je ulazna veličina maksimalna amplituda ulaznog sinusoidalnog napona V_{in} , a izlaz srednja vrednost diferencijalnog signala po jednačini (4-51) sa nagibom prenosne funkcije K_{AB} jednakim:

$$K_{AB} = K_{PB} \cdot K_{FB} \cdot K_{AV} \cdot K_{BU} = 2 \cdot 1 \cdot 1,994 \cdot 0,637 = 2,54 \quad (4-54)$$

gde je K_{PB} nagib prenosne funkcije pojačavačkog bloka, K_{FB} nagib prenosne funkcije filtarskog bloka, K_{PB} nagib prenosne funkcije bloka apsolutne vrednosti tj. preciznog usmerača, K_{PB} nagib prenosne funkcije bloka za usrednjavanje.

Ukupan šum na izlazu analognog bloka je 140 μ V, pri čemu najveći doprinos šumu imaju izlazni otpornici u kolu za usrednjavanje zbog njihove velike vrednosti $R_{izg} = R_{izd} = 100 \text{ K}\Omega$, njihov doprinos šumu je 75 %.

Za izabrani ulazni opseg, izlazni signal V_{izAVG} je u opsegu od 19 mV do 570 mV.

U parametre dinamičke karakteristike sistema spadaju: vreme uključivanja (eng. *Warm-up-time*) i frekvencijski odziv sistema. Vreme uključivanja sistema je određeno

kolom za podešavanje, kome treba oko 7 μ s da postavi pravilan kontrolni napon u filterskom bloku. Frekvencijski odziv sistema određuje kolo za usrednjavanje (podešeno na 1 kHz).

Ulazna otpornost analognog bloka R_{in} jednaka je otpornosti ulaznih otpornika u pojačavačkom bloku (slika 4.15.), označenih sa $R_1=2$ k Ω . Iako je ovo relativno mala ulazna otpornost, ovaj sistem je predviđen za merenje izlaza senzora male impedanse. Impedansa senzora na radnoj frekvenciji je oko dva reda veličine manja od pomenute ulazne otpornosti. Uticaj ulaznih otpornika na promenu izlazne impedanse senzora može se videti preko jednačine za paralelnu vezu senzora (izlazne kapacitivnosti C_S i induktivnosti L_S) i ulazne otpornosti analognog bloka:

$$|Z_{par}| = \frac{1}{\sqrt{\frac{1}{R_{in}^2} + \left(2\pi f C_S - \frac{1}{2\pi f L_S}\right)^2}}, \quad (4-55)$$

gde je $|Z_{par}|$ moduo impedanse paralelne veze senzora i ulazne otpornosti analognog bloka. Za senzor sa dominantnom induktivnom komponentom impedanse, sve dok je $L_S < 1$ μ H, uticaj ulazne otpornosti R_{in} na promenu modula impedanse je maksimalno 0,03 %, te se može zanemariti.

U slučaju da je potrebno meriti izlaz senzora kod kojih je u izlaznoj impedansi značajna komponenta otpornosti, ili veće induktivnosti ili kapacitivnosti, moguće je projektovati ulazni pojačavački stepen sa većom ulaznom otpornošću (tj. većim otpornikom R_1).

Kako je objašnjeno u odeljku 4.1, povećanje R_1 utiče na smanjenje margine faznog ugla operacionog pojačavača, jer se javlja dodatni pol na ulazu presavijenog pojačavača. Moguće je kompenzovati uticaj ovog pola, dodavanjem kompenzacionih kondenzatora paralelno sa otpornikom R_2 (slika 4.15.). Ovom metodom omogućeno je povećanje ulaznog otpornika na $R_1 = 6$ k Ω , pri čemu je pomoću kompenzacionih kondenzatora od 0,15 pF margina faznog ugla podešena na vrednost od 54°.

Tabela 4.12. Karakteristike analognog bloka

Ulazni opseg V_{inPK}	6 ÷ 230 mV
Izlazni opseg signala V_{izAVG}	19 ÷ 570 mV
Nagib prenosne funkcije K_{AB}	2,54
Nelinernost	0,5 %
Šum na izlazu	140 μ V
Promena izlaznog signala za temperaturni opseg od 0 °C do 85 °C (%)	0,4 %
Vreme startovanja	7 μ s
Frekvencijski odziv	1 kHz
R_{in}	2 k Ω
Potrošnja	109 mW

5. Različite konfiguracije elektronskog sistema za obradu signala

Kao što je objašnjeno u uvodu, jedan od ciljeva ove disertacije je razvijanje elektronskog sistema koji se može primeniti za veći broj senzora. Kako postoji veliki broj senzora koji se primenjuje u praksi, opsezi promene impedanse na izlazu senzora mogu biti veoma različiti. Zato je potrebno prilagoditi ulazni merni opseg elektronskog sistema konkretnom senzoru. U ovom poglavlju analizirana je i linearnost prenosne funkcije sistema, kao i metoda povećanja osetljivosti mernog sistema.

5.1. *Drajverski blok*

5.1.1. *Naponski drajverski blok*

Drajverski blok obezbeđuje pobudu senzora i određuje struju kroz senzor prilikom merenja. U prototipu mernog sistema, opisanom u poglavlju 3, drajverski blok se sastoji od operacionog pojačavača i otpornika koji ograničava struju kroz senzor. Veća struja kroz senzor omogućava veći pad napona na senzoru, čime se povećava osetljivost mernog sistema i spušta donja granica opsega merenja.

Na izlazu operacionog pojačavača u drajverskom bloku dobija se sinusoidalni signal vršne amplitude od 1 V, a otpornikom od 100 Ω ograničena je struja kroz senzor na 10 mA vršne vrednosti. Ova vrednost struje je izabrana kao kompromis, jer povećanje struje kroz senzor povećava i ukupnu potrošnju mernog sistema. Takođe, velika struja kroz senzor može uticati i na promenu impedanse senzora, što je posebno izraženo kod senzora induktivnog tipa koji poseduje magnetno jezgro, jer kod njih može doći do saturacije jezgra [113]. Procenjeno je da izabrana struja neće imati značajan uticaj na impedansu senzora koji se meri.

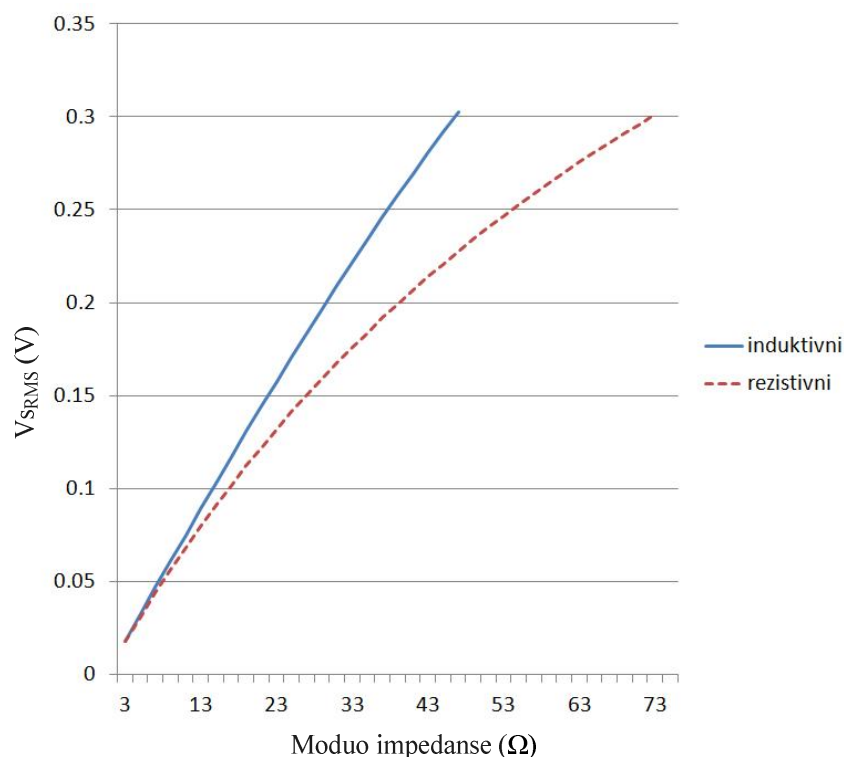
Kada se koristi ova konfiguracija drajverskog bloka za pobudu senzora, dobija se nelinearna zavisnost pada napona na senzoru, u zavisnosti od modula impedanse senzora. Kod senzora kod kojih je izlazna impedanse rezistivnog karaktera, ova zavisnost je izrazito polinomnog oblika, kao što se može videti na slici 5.1. Na ovoj slici prikazan je grafik zavisnosti pada napona od modula impedanse senzora, za izlazni napon na senzoru V_{SRMS} u

opsegu od 10 mV do 300 mV. Ovaj opseg je određen ulaznim opsegom analognog bloka elektronskog sistema opisanog u poglavlju 4.

Kod senzora kod kojih je impedansa na izlazu induktivnog i rezistivnog karaktera, ova zavisnost predstavljena je jednačinom

$$V_{S_{RMS}} = \frac{\sqrt{(\omega \cdot Ls)^2 + Rs^2}}{\sqrt{(\omega \cdot Ls)^2 + Rs^2 + Rr^2 + 2Rs \cdot Rr}} \cdot V_{i_{pkRMS}} \quad (5-1)$$

Za ovaj tip senzora, u slučaju da je $Rs \ll \omega \cdot Ls$, zavisnost je linearnija, kao što se može videti na slici 5.1. Za manje vrednosti modula impedanse ova funkcija se može smatrati linearnom, pošto je relativna greška manja od 1 %, sve dok modul impedanse ne poraste preko 14,5 Ω (tj. do induktivnosti od 300 nH). Obe funkcije prikazane na slici 5.1. mogu se precizno aproksimirati preko polinomske aproksimacije drugog stepena.



Slika 5.1. Zavisnost pada napona na senzoru od modula impedanse

Zbog jednostavnije konstrukcije ovaj tip drajverskog bloka je primenjen u prototipu mernog sistema, pošto kod senzorskog elementa, opisanog u poglavlju 3, impedansa ne pokriva ceo merni opseg elektronskog sistema

5.1.2. Naponski drajverski blok u integrisanoj tehnologiji

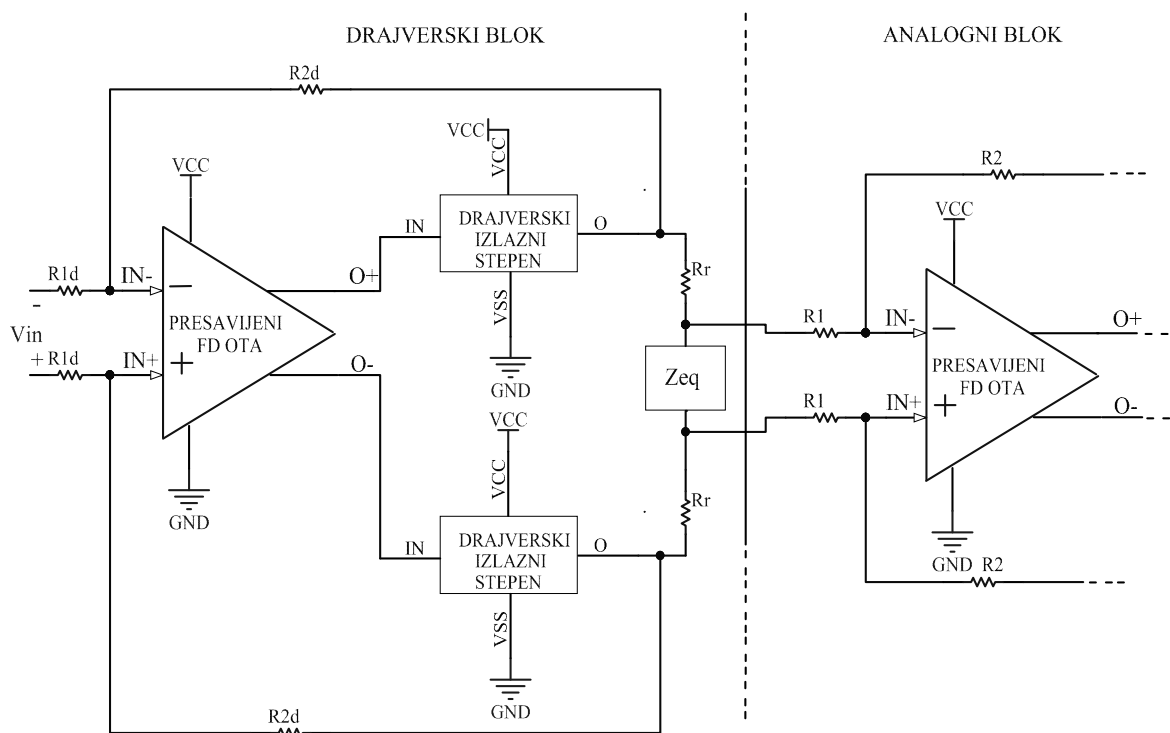
Za realizaciju naponskog drajverskog bloka u integrisanoj tehnologiji koristi se operacioni pojačavač razvijen u odeljku 4.1. Izvršena je modifikacija izlaznog stepena, da bi se omogućilo da ovaj pojačavač može na svom izlazu da pruži struju vršne vrednosti od 10 mA. Zbog toga je povećana polarizaciona struja kroz izlazni MOS tranzistor M1 (prikazan na slici 4.11.a) na 12 mA. Ova polarizaciona struja obezbeđuje da M1 ostane u režimu zasićenja pri maksimalnoj struji na izlazu pojačavača.

Povećane su i dimenzije MOS tranzistora u izlaznom stepenu, tako da se umesto vrednosti u tabeli 4.4. za izlazni stepen operacionog pojačavača u analognom bloku, koristi dimenzije MOS tranzistora prikazane u tabeli 5.1. Svi ostali elementi operacionog pojačavača koji se koriste u naponskom bloku su isti kao i kod operacionog pojačavača u analognom bloku.

Tabela 5.1. Širine kanala MOS tranzistora i polarizacionih struja koji se javljaju u izlaznom stepenu

$W_{M1}=1360 \mu\text{m}$	$W_{M2}=900 \mu\text{m}$	$W_{M3}=90 \mu\text{m}$	$I_1=1200 \mu\text{A}$
---------------------------	--------------------------	-------------------------	------------------------

Na slici 5.2. prikazana je principna šema povezivanja senzora sa drajverskim i analognim blokom. Primenom FD operacionog pojačavača kao drajvera omogućeno je napajanje senzora diferencijalnim signalom, tako da se na ulazu analognog bloka pojavljuje diferencijalni oblik signala, srazmeran impedansi senzora. Sa parom otpornika $R_r = 50 \Omega$ i naponom na izlazu drajverskog bloka od 1 V, struja kroz senzor ograničena je na 10 mA vršne vrednosti. Potrošnja drajverskog bloka je 105 mW. Za promenu temperature od 0°C do 85°C , simulacijom u *Spectre* dobijena je relativna promena izlaznog napona od 0,2 %.



Slika 5.2. Principna šema povezivanja senzora u elektronski sistem sa naponskim drajverskim blokom, razvijenim u integriranoj CMOS tehnologiji

Za opisani drajverski blok u integriranoj tehnologiji, i za analogni blok opisan u poglavlju 4, opseg merenja je od 13 nH do 470 nH, za senzore kod kojih je impedansa na izlazu dominantno induktivnog karaktera. Za senzore rezistivnog tipa, opseg merenja je od $0,6 \Omega$ do 30Ω .

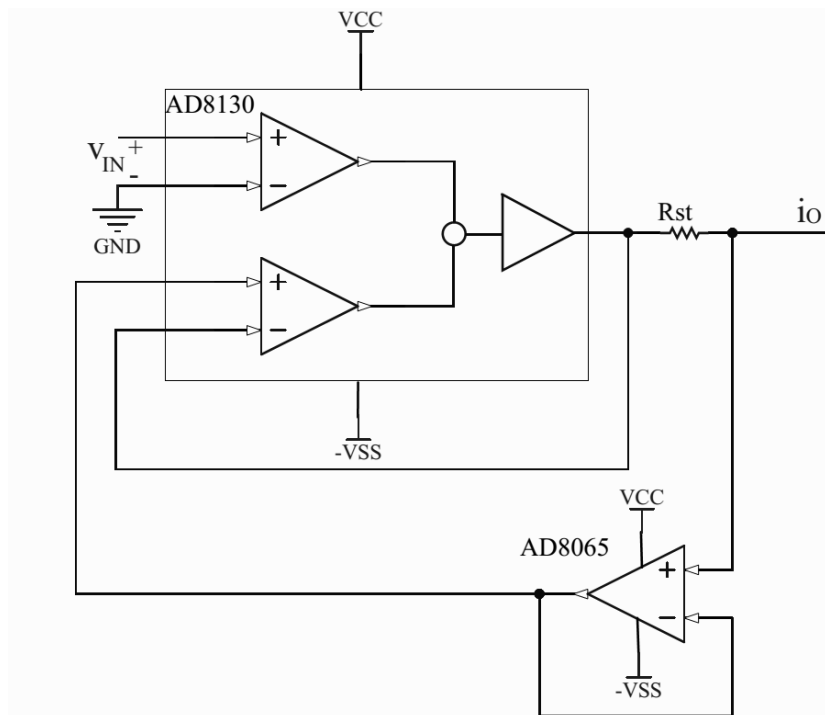
5.1.3. *Strujni drajverski blok sa diskretnim komponentama*

Kada se primenjuje naponski drajverski blok, zavisnost pada napona od impedanse senzora je nelinearna, osim u slučaju kada je otpornik R_r mnogo veći od impedanse senzora. U tom slučaju zavisnost je praktično linearna, ali se tad ne iskorišćava veći deo mernog opsega mernog sistema. Ako je potrebno realizovati drajverski blok sa linearnom zavisnošću pada napona od impedanse senzora, potrebno je koristiti strujni izvor za pobudu senzora.

Strujni izvor koji radi na frekvencijama reda MHz ne može se nabaviti u komercijalnoj ponudi kao pojedinačna diskretna komponenta. U ovu svrhu najčešće se koristi *Howland* strujni izvor, nazvan po projektantu koji ga je prvi opisao. Sastoji se od operacionog pojačavača i otpornika u kolu povratne sprege. Da bi se *Howland* strujni izvor mogao koristiti na višim frekvencijama, potrebno je da jedinično pojačanje operacionog pojačavača bude bar dva reda veličine veće od frekvencije sinusoidalnog signala koji se dovodi na ulaz strujnog izvora [114]. Pored toga, u ovom kolu neophodno je koristiti otpornike veoma visoke tačnosti. U suprotnom, izlazna otpornost strujnog izvora drastično opada. Postoje i modifikovane varijante ovog kola, kod kojih su relaksiraniji zahtevi po pitanju tačnosti upotrebljenih otpornika, ali samo pri radu sa signalima nižih frekvencija, reda kiloherca [115]. Na višim frekvencijama izlazna otpornost ostaje veoma osetljiva na promenu otpornosti u kolu.

Umesto primene *Howland* izvora, strujni izvor koji se sastoji od diskretnih komponenti je razvijen pomoću integrisanog kola AD8130, visokofrekvencijskog diferencijalnog operacionog pojačavača. Isto integrisano kolo korišćeno je i na ulazu analognog bloka. Zbog arhitekture ovog pojačavača, koji sadrži dva diferencijalna ulaza, veoma je jednostavno realizovati strujni izvor koji radi na 8 MHz i ima veliku izlaznu otpornost. Šema kola prikazana je na slici 5.3. Za povratnu spregu koristi se jedan od diferencijalnih ulaza, čime se eliminiše potreba za preciznim otpornicima u povratnoj sprezi. Vrednost izlazne struje I_o određena je preko otpornika R_{st} , a operacioni pojačavač AD8065 povezan je u kolo kao jedinični pojačavač.

Ovaj pojačavač služi kao odvojni stepen, da relativno velike ulazne polarizacione struje kroz sekundarni diferencijalni ulaz AD8031 ne bi uticale na preciznost strujnog izvora, pri malim vrednostima izlazne struje [116]. Izlazna struja je podešena na 10 mA vršne vrednosti, preko $V_{in_{PK}} = 1$ V i $R_{st} = 100 \Omega$.



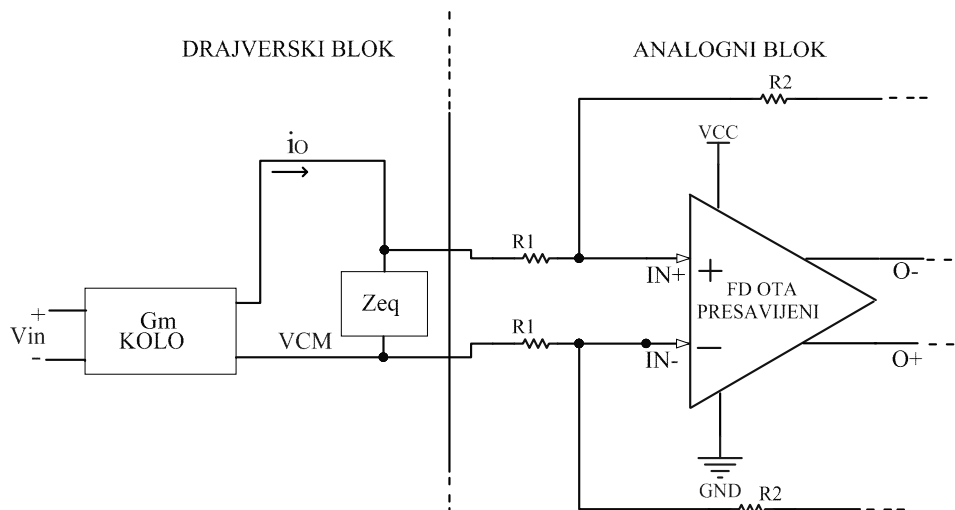
Slika 5.3. Šema strujnog izvora realizovanog diskretnim komponentama

5.1.4. Strujni drajverski blok u integrisanoj tehnologiji

Za realizaciju strujnog drajverskog bloka u integrisanoj tehnologiji koristi se G_m kolo fiksne transkonduktanse, opisano u odeljku 4.4.4. Izvršena je modifikacija ovog kola, da bi njegov izlaz mogao da obezbedi izlaznu struju vršne vrednosti od 10 mA.

Osim promene dimenzija i struja kroz tranzistore G_m kola, jedina razlika u odnosu na šemu prikazanu na slici 4.44. je izostavljanje M15G, M16G, IGB1 i IGB2. Ove komponente čine *gain-boosting* kolo, koje je služilo za podizanje izlazne impedanse G_m kola u sklopu preciznog usmerača. Kako su impedanse senzora koji se povezuju na strujni drajverski blok mnogo manje nego opterećenje G_m kola u kolu preciznog usmerača, *gain-boosting* kolo nije potrebno u ovoj konfiguraciji strujnog izvora.

Da bi se povećali strujni kapaciteti G_m kola, strujna ogledala M3G–M7G i M4G–M8G projektovana su sa prenosnim odnosom 1:5, tako da je izlazna struja G_m kola pet puta veća od struja kroz MOS tranzistore u ulaznom delu. Time se omogućava da se polarizacione struje I_{D1} , I_{D2} , I_{G1} i I_{G2} ne menjaju u odnosu na prethodni dizajn, pa se ne menjanju ni dimenzije tranzistora kroz koje prolaze ove struje. Dimenzije i polarizacione struje kroz M7G i M8G su povećane pet puta, što važi i za ostale tranzistore u izlazu G_m kola.



Slika 5.4. Principalska šema povezivanja senzora u elektronski sistem sa strujnim drajverskim blokom, razvijenim u integrisanoj MOS tehnologiji

Na slici 5.4. prikazana je principalska šema povezivanja senzora u elektronski sistem sa strujnim drajverskim blokom. Pošto je G_m kolo sa jednostrukim izlazom, drugi kraj senzora se povezuje na zajednički napon u kolu V_{CM} . Iz istog razloga i pad napona na senzoru nije diferencijalan, pa je negativni ulaz u analognom bloku povezan na V_{CM} . Pošto se na jedan od ulaza operacionog pojačavača u analognom bloku povezuje napon koji nije diferencijalan (drugi ulaz je povezan na tačku jednosmernog napona V_{CM}), pojačanje ovog pojačavača je dvostruko manje nego kod kola gde je na ulazu diferencijalni signal.

Potrošnja strujnog drajverskog bloka je 59 mW. Za promenu temperature od 0 °C do 85 °C, simulacijom u *Spectre* dobijena je relativna promena izlazne struje od 0,3 %.

5.2. Povećanje osetljivosti senzora

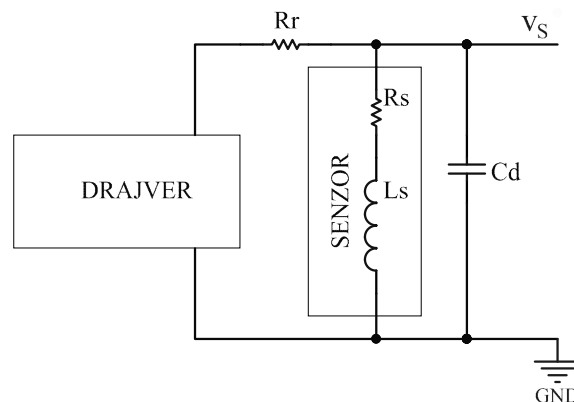
Pod pojmom osetljivosti senzora podrazumeva se priraštaj izlazne veličine za datu promenu ulazne veličine. Primenom metode kojom se povećava pad napona na izlazu senzora za datu promenu impedanse, može se reći da je izvršeno povećanje osetljivosti senzora sa promenljivom impedansom. Jedan od način za povećanja pada napona na senzoru je povećanje struje kojom se napaja senzor, ali kako je objašnjeno u prethodnom poglavlju povećanje struje ima negativnih posledica, i nije korisno povećavati je preko određene granice.

Kod senzora kod kojih je impedansa na izlazu induktivnog i rezistivnog karaktera, povećanje priraštaja napona može se obezbediti povezivanjem ovog tipa senzora paralelno sa kondenzatorom odgovarajuće vrednosti. Ovim postupkom se dobija paralelno rezonantno kolo, prikazano na slici 5.5. Ono se može posmatratati i kao filter propusnik opsega. Prenosna funkcija ovog kola je nelinearna, sa rezonantnom frekvencijom i faktorom dobrote:

$$\omega_0 = \sqrt{\frac{1}{L_s C_{ext}} - \left(\frac{R_s}{L_s}\right)^2}, \quad (5-2)$$

$$Q = \frac{1}{R_s} \sqrt{\frac{L_s}{C_{ext}}}, \quad (5-3)$$

gde je ω_0 rezonantna frekvencija paralelnog rezonantnog kola.



Slika 5.5. Šema povezivanja kondenzatora i senzora u kolo mernog sistema

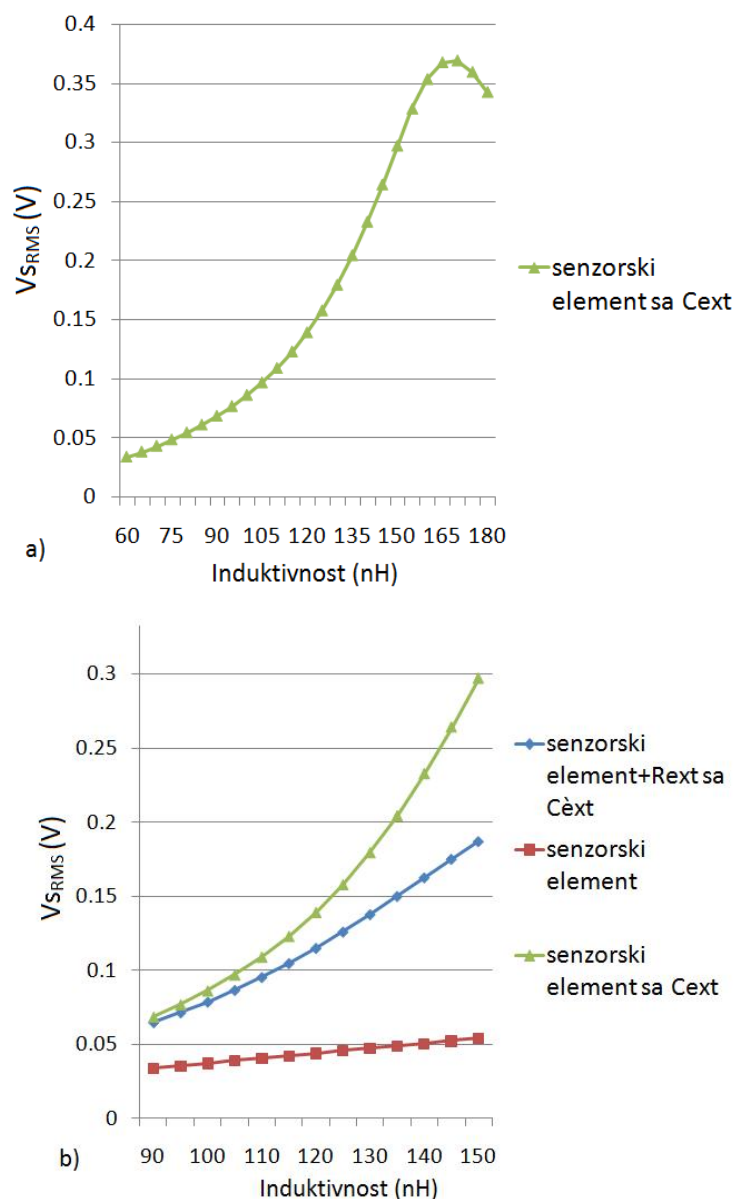
Faktor dobrote određuje selektivnost ovog kola, a time i nagib prenosne funkcije. Kada se kao senzor koristi manji senzorski element sa karakteristikama opisanim u poglavlju 4, zavisnost pada napona na senzoru od njegove induktivnosti prikazana je na slici 5.6.a). Kako je ova prenosna funkcija nelinearna, potrebno je iskoristiti najlinearniji deo ove funkcije. Procenjeno je da je potrebno koristiti oblast krive oko prevojne tačke, gde je i nagib krive najveći. Da bi se to ostvarilo potrebno je da se podesi vrednost kondenzatora C_{ext} tako da se maksimum funkcije dobija za vrednosti induktivnosti koja je za 10 % veća od maksimalne induktivnosti senzora koji se meri. Time se obezbeđuje da rezonantna frekvencija ω_0 iz jednačine (5-2) bude viša od merne frekvencije od 8 MHz, za sve vrednosti induktivnosti koje daje senzor.

Na slici 5.6.b) prikazan je odsečak krive zavisnosti pada napona na senzoru u zavisnosti od promene induktivnosti senzora povezanog u elektronski sistem, kao što je prikazano na slici 5.5, za merni opseg od 90 nH do 150 nH. Vidi se da je dodavanjem kondenzatora dobijena kriva sa mnogo većim nagibom u odnosu na krivu senzora bez C_{ext} . Ova kriva je izrazito nelinearna, ali se može precizno aproksimirati pomoću polinomske aproksimacije drugog reda. Ako je potrebno dobiti linearniju zavisnost, moguće je smanjiti Q -faktor paralelnog rezonantnog kola, čime se smanjuje selektivnost ovog kola, te se nagib krive smanjuje, i kriva postaje linearnija. Dodavanjem eksternog otpornika R_{ext} redno sa senzorskim elementom, efektivno se povećava otpornost R_s u jednačini (5-3), i smanjuje Q -faktor. Povezivanjem $R_{ext}=1 \Omega$ na red sa manjim senzorskim elementom, dobija se linearnija zavisnost, kao što se može videti na slici 5.6.b). Ukupna promena napona V_{SRMS} za opseg promene induktivnosti od 90 do 150 nH je:

- 0,22 V, za manji senzorski element u paraleli sa $C_{ext}=2,4$ nH,
- 0,12 V, za manji senzorski element na red sa $R_{ext}=1 \Omega$, i u paraleli sa $C_{ext}=2,4$ nH i
- 0,02 V, za manji senzorski element bez dodatnih komponenti.

Može se videti da se osetljivost manjeg senzorskog elementa povećala oko 10 puta povezivanjem paralelno sa kondenzatorom. Dodavanjem eksternog otpornika na red sa

manjim senzorskim elementom, osetljivost se smanjuje gotovo dvostruko, ali se dobija mnogo linearnija zavisnost. Opisanu metodu povećanja osetljivosti moguće je primeniti i kod senzora kod kojih je impedansa na izlazu kapacitivnog karaktera, paralelnim povezivanjem induktora fiksne vrednosti.



Slika 5.6. Zavisnost napona od promene induktivnosti senzorskog elementa: a) povezanog paralelno sa C_{ext} b) za više kombinacija povezivanja senzorskog elementa

Pored nelinearne zavisnosti, mana ove metode povećanja osetljivosti je i povećanje uticaja temperature na izlazni napon senzora. Promena temperature ima zanemarljiv uticaj na induktivnost, ali ima značajan uticaj na njegovu otpornost R_s [21]. Promena otpornosti zavisi od temperaturnog koeficijenta provodnih linija senzora. Promena R_s nema značajan uticaj na moduo impedanse senzora, tako da temperaturna osetljivost kod senzora bez paralelnog kondenzatora nije značajna. Na nagib prenosne funkcije paralelnog rezonantnog kola najveći uticaj ima njegov Q-faktor, koji je mnogo osetljiviji na promenu R_s . Neophodno je izvršiti temperaturnu kompenzaciju, da bi se minimizirala zavisnost osetljivosti kola od temperature.

Kako je C_{ext} diskretna komponenta, lako je pronaći SMD kondenzator odgovarajuće vrednosti i veoma malog temperaturnog koeficijenta. Ovi kondenzatori su jeftini i dostupni u komercijalnoj ponudi. Potrebno je kompenzovati R_s pod uticajem temperature. Jedna od mogućih metoda kompenzacije je povezivanje termistora sa negativnim temperaturnim koeficijentom (eng. *negative temperature coefficient* – NTC) na red sa senzorom, tako da se ukupna promena serijske otpornosti minimizuje. Mana ove metode je problem pronalaženja NTC termistora odgovarajuće otpornosti i temperaturnog koeficijenta, jer je izbor termistora male otpornosti koji su komercijalno dostupni veoma ograničen. Paralelnom vezom odgovarajućeg otpornika fiksne vrednosti sa NTC termistorom ovaj problem se može donekle prevazići.

Druga metoda kompenzacije je merenje eksterne temperature oko senzora pomoću temperaturnih senzora i temperaturnom kompenzacijom zavisnosti na softverskom nivou pomoću mikrokontrolera. Mana ove metode je potreba za još jednim senzorom u mernom sistemu. U komercijalnoj ponudi mogu se naći jeftini i mali temperaturni senzori kao diskretne komponente, tako da primena ovih senzora ne mora značajno da poveća cenu mernog sistema. U integrisanoj tehnologiji temperaturni senzor se može realizovati preko dioda ili bipolarnih tranzistora, zbog temperaturne zavisnosti napona p-n spoja od temperature. AMS 0.35 μm CMOS tehnologija omogućava upotrebu PNP tranzistora. Oni su lošijih karakteristika i nisu praktični za projektovanje pojačavača, ali se mogu koristiti kao temperaturni senzori. Pored dodatne komponente, da bi se izvršila kompenzacija potrebno je izvršiti merenje zavisnosti R_s od temperature i obraditi taj podatak u softveru, što komplikuje proces kalibracije senzora.

6. Diskusija

U ovom poglavlju prikazana je diskusija rezultata dobijenih u okviru istraživanja vezanih za ovu doktorsku disertaciju.

Merna metoda koja se zasniva na elektronskom mernom sistemu prikazanom u ovoj disertaciji, predstavlja pojednostavljenu varijantu strujno-naponske merne metode [6], a principski je slična i sa *lock-in* pojačavačima [40], opisanim u poglavlju 0. Umesto dva vektorska voltmetra, koji se koriste u strujno-naponskoj mernoj metodi, koristi se jedan precizni visokofrekvencijski AC-DC konvertor. Time je izbegnuta potreba za komplikovanim elektronskim kolima neophodnim za razvoj kvalitetnih vektorskih voltmetara, pošto se precizni AC-DC konvertori koji rade na visokim frekvencijama mogu realizovati sa znatno jednostavnijim elektronskim kolima.

Da bi se izabranom mernom metodom razvio elektronski merni sistem najboljih performansi zaključeno je da elementi sistema u što većoj meri moraju biti realizovani u okviru jednog integrisanog kola. Time se dobija sistem minimalnih dimenzija i potrošnje, ali i maksimalne tačnosti. Kako je fabrikacija integrisanog kola veoma skupa i nije bilo poznato kada će se sredstva za fabrikaciju moći obezbediti, primena merne metode proverena je na prototipu elektronskog mernog sistema koji je realizovan korišćenjem diskretnih komponenti. Analizom rezultata dobijenih merenjem na odgovarajućim sensorima pomeraja bilo je moguće verifikovati izabranu mernu metodu i odlučiti da li je svrsishodno razvijati integrisani elektronski merni sistem. Pri projektovanju prototipa korišćena su integrisana kola dostupna u komercijalnoj ponudi, pri čemu se težilo izboru kola koja će se moći projektovati i u integrisanoj verziji elektronskog mernog sistema.

Kod senzora čija je izlazna impedansa dominantno induktivnog karaktera poželjno je da se obezbedi što viša frekvencija pobudnog signala, jer se tako povećava i amplituda signala na izlazu senzora. Međutim, povećanje radne frekvencije elektronskih kola najčešće dovodi do povećanja njihove kompleksnosti i/ili potrošnje. Izabrano je da frekvencija pobudnog signala bude reda megaherca, pošto je za ove frekvencije moguće naći operacione pojačavače i ostala kola u komercijalnoj ponudi, a mogu se projektovati kola koja će raditi na tim frekvencijama, u dostupnoj integrisanoj tehnologiji.

Za frekvenciju pobudnog signala izabrana je maksimalna frekvencija pri kojoj se uticaj površinskog efekta na vodovima senzorskog elementa može zanemariti. Za dati senzorski element u pitanju je frekvencija od 8 MHz, dobijena analizom impedanse senzorskog elementa.

Analizom rezultata merenja na senzorskom elementu dobijena je maksimalna greška merenja prototipa od 3 %. Zbog značajne osetljivosti na temperaturu (promena signala za opseg od 0 °C do 70 °C je jednaka 5,2 %), ovaj prototip je prikladan za upotrebu samo u okruženju sa malom temperaturnom promenom. Velika osetljivost na temperaturne promene procenjena je kao uticaj jednostavnih topologija filtara koji su se primenili u prototipu. Mala promena parametara filtra ima značajan uticaj na pojačanje filtra na radnoj frekvenciji od 8 MHz. Zbog toga se obraća naročita pažnja na uticaj temperature pri projektovanju filtra u integrisanoj verziji elektronskog mernog sistema.

Primenjenom mernom metodom moguće je meriti samo moduo impedanse senzora, no to je dovoljno za merenje promenljive izlazne impedanse više vrsta senzora. Primenom filtra propusnika opsega u analognom kolu centralne frekvencije jednake frekvenciji signala kojim se pobuđuje mereni senzor, dobija se kolo koje ima elemente sličnosti sa principom rada *lock-in* pojačavača. *Lock-in* pojačavači se ponašaju kao filtri propusnici opsega sa veoma velikim faktorom dobrote. Moguće je realizovati *lock-in* pojačavače čiji je faktor dobrote reda milion, dok su praktične vrednosti faktora dobrote filtara realizovanih sa operacionim pojačavačima reda nekoliko desetina. Međutim, kompleksnost realizacije *lock-in* pojačavača je mnogo veća od klasičnih filtara.

Opseg induktivnosti koji se može meriti ovim prototipom je od 55 nH do 920 nH, kada se meri senzor sa dominantno induktivnom komponentom. Osnovno ograničenje za merenje senzora manje impedanse predstavljala je greška konverzije RMS kola primenjenog u prototipu. Greška konverzije se naglo povećava kada je vrednost RMS signala na ulazu ovog kola ispod 20 mV. Povećanje nelinearnosti za male vrednosti ulaznog napona je osobina koja je zajednička za većinu preciznih AC/DC konvertora, zbog čega se obratila posebna pažnja izboru odgovarajuće topologije konvertora u integrisanoj verziji kola.

Analizom rada prototipa zaključeno je da se izabrana merna metoda može uspešno koristiti za obradu signala sa senzora male izlazne impedanse, i da je predložena merna metoda primenjiva. Kao sledeći korak, pristupljeno je projektovanju analognog bloka mernog sistema u programskom paketu *Cadence*. Izabrane su topologije elektronskih kola koje vrše iste funkcije kao i kod prototipa, ali su prikladne za realizaciju u integrisanom obliku. Težilo se izboru optimalne topologije sa performansama jednakim ili boljim od kola upotrebljenim u prototipu, po mogućnosti manje kompleksnosti.

Za pojačavački element, umesto diferencijalnog operacionog pojačavača sa arhitekturom koja sadrži dva para diferencijalnih ulaza primenjenog u prototipu, projektovan potpuno diferencijalni operacioni pojačavač, realizovan sa presavijenim kaskodnim pojačavačem. Zbog relativno malog pojačanja otvorene petlje projektovanog operacionog pojačavača, od 39,3 dB na radnoj frekvenciji, pojačavački blok je projektovan sa pojačanjem $A=2$. Potpuno diferencijalna arhitektura primenjena je i u ostalim blokovima analognog bloka, čime je dobijen dvostruko veći opseg izlaznog napona u projektovanim kolima (u odnosu na kola sa jednim izlazom), manji uticaj eksternog šuma, i manja nelinearnost (zbog potiskivanja parnih harmonika na izlazu ovih kola).

Kao filtarski blok primenjena je MOSFET-C topologija filtara, koja omogućava podešavanje parametara filtra pomoću eksterne reference, što je neophodno kod filtara projektovanih u integrisnim kolima zbog velike tolerancije integrisanih pasivnih komponenti. Kao kolo za podešavanje ovog filtra primenjena je arhitektura sa referentnim

otpornikom. Time je izbegnuta primena kompleksnije arhitekture sa referentnom povorkom pravougaonih impulsa, koji mogu da se superponiraju na koristan signal. U filtarskom bloku primenjuje se *Tow-Thomas* filtar. Zbog primene potpuno diferencijalnog operacionog pojačavača, za realizaciju ovog filtra je potreban jedan operacioni pojačavač manje od ostalih topologija bikvadratnih filtara. Dovoljna su dva FD pojačavača u *Tow-Thomas* filtru da bi se dobio bikvadratni propusnik opsega. Osetljivost parametara ovog filtra na varijacije pasivnih elemenata je minimalna moguća, manja je od 1 (srazmerna je pasivnim LCR kolima). Bez kola za podešavanje parametara filtra, pri promeni temperature kola od 0 °C do 85 °C, dobijena je promena pojačanja na centralnoj frekvenciji filtra od 13 %. Sa kolom za podešavanje, promena pojačanja je smanjena na 0,5 %.

Kod prototipa u diskretnoj tehnologiji kao precizni visokofrekvencijski AC/DC konvertor primenjeno je integrisano kolo AD8361, koji meri RMS vrednost signala. Ovo kolo je predviđeno za rad sa signalima različitih oblika i daje na svom izlazu tačnu RMS vrednost nezavisno od oblika ulaznog signala. U CMOS tehnologiji otežana je realizacija RMS kola koja rade na visokim frekvencijama, zbog potrebe za translinearnim komponentama u RMS kolima. Kako je u ovom elektronskom mernom sistemu poznat oblik pobudnog signala, merenje amplitude signala može se obaviti jednostavnijom topologijom. Precizni visokofrekvencijski AC-DC konvertor može se realizovati pomoću topologije koja sadrži blok apsolutne vrednosti i blok za usrednjavanje. Blok za usrednjavanje je trivijalan i realizovan je pomoću NF filtra.

Blok apsolutne vrednosti na svom izlazu daje signal apsolutne vrednosti, za sinusoidalni signal na svom ulazu. Pri projektovanju ovog bloka razmatrane su četiri različite konfiguracije, dok nije bila projektovana nova konfiguracija sa prihvatljivim osobinama. Osnovni problem prilikom projektovanja ovih kola je: obezbeđivanje velikog dinamičkog opsega ulaznog signala, male nelinearnosti prenosne karakteristike, i rad ovog kola na visokim frekvencijama. Kolo preciznog usmerača realizovanog sa G_m strujno-naponskim konvertorom i AB strujnim usmeračem pokazalo je zadovoljavajuće osobine, i primenjeno je kao blok apsolutne vrednosti u elektronskom sistemu. Od projektovanih preciznih usmerača ovo kolo jedino ima nelinearnost prenosne funkcije manju od jedan posto, konkretno 0,3 % za opseg od 12 mV do 500 mV vršne vrednosti amplitude ulaznog napona, ovaj opseg je četiri puta veći od prethodnih konfiguracija. Donja granica opsega ulaznog napona je dvostruko manja nego kod ostalih konfiguracija. Takođe, temperaturna neosetljivost je mnogo bolja. Za promenu temperature od 0 °C do 85 °C, dobijena je relativna promena izlaznog signala usmerača od 0,1 %, što je pet puta manja promena od ostalih konfiguracija.

Analizom rezultata simulacije celog analognog bloka (za opseg ulaznog napona koji je određen pri analizi rada preciznog usmerača) dobijena je znatno veća nelinearnost, oko 1 %, u odnosu na nelinearnost samog preciznog usmerača, koji iznosi 0,3 %. Zbog toga je analizirana nelinearnost pojedinih delova analognog bloka i ustanovljeno je da pojačavački blok nema značajnu nelinearnost (manja je od 0,1 % za opseg signala od interesa), dok nelinearnost filtarskog bloka naglo raste za signale amplitude preko 400 mV, kada dostiže vrednost od 0,25 %.

Izabran je opseg ulaznog napona od 6 mV do 230 mV (pojačavački blok ima pojačanje 2), u kojem je nelinearnost prenosne funkcije analognog bloka ispod 0,5 %, za sinusoidalne signale frekvencije 8 MHz. Za amplitude ulaznog signala ispod 6 mV dolazi do

naglog porasta nelinearnosti zbog ograničenja preciznog usmerača, dok za ulazne signale veće od 230 mV filtarski blok utiče na porast nelinearnosti.

Dok je struktura analognog bloka u principu jednaka za sve tipove senzora, te su i željene karakteristike uvek iste, kod drajverskog bloka koji obezbeđuje pobudu senzora struktura značajno zavisi od tipa senzora i željenih karakteristika mernog sistema. Pobuda senzora vršena je sa strujom vršne vrednosti od 10 mA. Ova vrednost struje je izabrana kao kompromis, jer je s jedne strane poželjno je da se senzor pobuđuje što većom strujom da bi se povećao i pad napona na senzoru, a sa druge strane povećanje struje kroz senzor povećava ukupnu potrošnju kroz kolo.

Naponski drajverski blok je jednostavnije topologije od strujnog drajverskog bloka, naročito kod struktura sa diskretnim komponentama. Nedostatak ovog tipa drajvera je nelinearna zavisnost pada napona na senzoru. Ova nelinearnost se može aproksimirati pomoću polinomijalne aproksimacije drugog reda. U slučaju kad impedansa senzora ne pokriva ceo opseg merenja elektronskog sistema, može se dobiti približno linearna prenosna karakteristika za segmente opsega merenja elektronskog mernog sistema. Strujni drajverski blok omogućava linearnu prenosnu karakteristiku, i poželjan je kod senzora kod kojih promena izlazne impedansa pokriva ceo opseg merenja elektronskog sistema. Zbog jednostavnije konstrukcije, naponski drajverski blok je primenjen u elektronskom sistemu, pošto se za merenje senzorskog elementa (opisanog u poglavlju 3) ne može iskoristiti ceo merni opseg elektronskog mernog sistema.

Kod senzora kod kojih je mali opseg promene izlazne impedanse (kao kod senzora opisanog u radu [117], gde je promena izlazne induktivnosti u opsegu od 80 nH do 96 nH) najčešće je potrebna velika rezolucija merenja, i poželjno je povećati osetljivost senzora. Kod senzora dominantno induktivnog ili kapacitivnog karaktera moguće je povećati osetljivost povezivanjem senzora u rezonantno kolo, bez izmene u ostatku mernog sistema. Zavisno od faktora dobrote dobijenog rezonantnog kola, povećava se i osetljivost senzora, pri čemu raste i nelinearnost prenosne funkcije. U slučaju da je nelinearnost prenosne funkcije prevelika, moguće ju je podešavati dodavanjem otpornika u rezonantno kolo, čime se smanjuje njegov faktor dobrote. Takođe, uticaj temperature na rezonantno kolo se povećava, tako da je potrebno primeniti neku od metoda temperaturene kompenzacije senzora. Praktične vrednosti povećanja osetljivosti senzora ovom metodom su oko 5 puta do 10 puta, preko ove vrednosti nelinearnost i temperaturni uticaj na prenosnu karakteristiku postaju preveliki za tačna merenje.

Analizom rezultata simulacija blokova elektronskog mernog sistema projektovanog u integrisanom obliku može se zaključiti da, iako primenjena metoda predstavlja pojednostavljenu verziju strujno-naponskih metoda i *lock-in* pojačavača, primenom ove merne metode dobijen je sistem čije su merne karakteristike srazmerne vrhunskim sistemima razvijenih preko pomenutih metoda. Ograničenje u odnosu na pomenute metode je primena ove metode samo kod senzora kod kojih je dovoljno merenje modula njihove izlazne impedanse. Za senzore kod kojih je izlazna impedansa induktivnog tipa, opseg merenja projektovanog sistema je od 13 nH do 470 nH, što je srazmerno opsegu sistema nastalih od strujno-naponskih metoda i *lock-in* pojačavača. Ovi sistemi su slični i po pitanju dinamičkog odziva sistema, tačnosti i temperaturene osetljivosti. Međutim, primenjenom metodom projektovan je sistem čija su dimenzije, potrošnja, i kompleksnost dizajna mnogo manji nego kod sistema nastalih od strujno-naponskih metoda i *lock-in* pojačavača.

7. Zaključak

Elektronski sistemi za obradu signala za senzore malih impedansi zastupljeni su u svim oblastima primene, kako u industriji tako i potrošačkoj elektronici koja se koristi u svakodnevnom životu. Početna motivacija za istraživanjem na ovu temu nastala je iz potrebe za razvojem elektronskih sistema za obradu signala za senzore malih impedansi, prvenstveno za senzore pomeraja koji su u više varijanti projektovani na Fakultetu tehničkih nauka.

U ovoj doktorskoj disertaciji je razvijen elektronski sistem za obradu signala sa senzora promenljive izlazne impedanse, koji se može primenljivati na različitim tipovima senzora. Kao što je izloženo, detaljnim pregledom literature uočeno je da za elektronske sisteme za obradu signala sa senzora postoji veliki broj predloženih rešenja. Veliki broj konfiguracija primenjuje su već duži niz godina u komercijalnim uređajima, ali se najčešće radi o laboratorijskim mernim instrumentima. Postoji konstantna potreba za razvojem novih rešenja kojima se mogu razviti jeftini elektronski sistemi malih dimenzija, koji će biti isplativi za proizvodnju u velikom broju primeraka.

Na osnovu analize postojećih rešenja, za projektovani elektronski sistem primenjena je merna metoda koja predstavlja pojednostavljenu varijantu strujno-naponske merne metode, a poseduje i elemente sličnosti sa *lock-in* pojačavačima. Merna metoda prikazana u ovoj doktorskoj disertaciji testirana je preko prototipa elektronskog mernog sistema realizovanim sa diskretnim komponentama, merenjima na prethodno razvijenom senzoru pomeraja, za dve različite veličine senzora. Opisana je eksperimentalna postavka koja je korišćena u disertaciji, dati su eksperimentalni rezultati primene realizovanog prototipa elektronskog mernog sistema. Analogni i drajverski blok, kritični elementi ovog sistema, projektovani su u obliku integrisanog kola. Ova kola projektovana su u AMS 0.35 μm CMOS (C35 *mixed signal*) tehnologiji. Analizirana su postojeća rešenja dostupna u literaturi, za topologije koje se primenjuju u integrisanoj verziji elektronskog mernog sistema, a primenjena su rešenja za koje je procenjeno da su najadekvatnija za izabranu tehnologiju. Detaljno je opisana procedura projektovanja ovih blokova u programskom paketu *Cadence*, prikazana je arhitektura ovih blokova i objašnjena svrha pojedinih delova kola. Rezultati simulacija svih topologija su prikazani i analizirani, kako pojedinačno tako i u sklopu analognog i drajverskog bloka.

Razvijen je prototip mernog sistema sa diskretnim komponentama. Merenja izvedena na ovom prototipu dokazala su da se sa predloženom mernom metodom mogu dobiti zadovoljavajući rezultati merenja. Dobijena je maksimalna greška merenja od 3 %. Zbog temperaturne osetljivosti izlaza prototipa (promena signala na izlazu prototipa za opseg od 0 °C do 70 °C je jednaka 5,2 %), ovaj prototip je prikladan za upotrebu samo u okolini sa malom temperaturnom promenom. Rezultati koji su proistekli iz ovog dela doktorske disertacije su objavljeni u naučnom radu kategorije M23 [49]:

- M. Brkić, S. M. Djurić, M. S. Damjanović, and L. F. Nagy, "Signal Processing Interface for Displacement Measurement," *Sensor Letters*, vol. 11, no. 8, pp. 1426–1431, August 2013, kao i u radovima [50], [118] i tehničkom rešenju [119].

Implementacijom analognog i drajverskog bloka u obliku integrisanog kola smanjuju se dimenzije i potrošnja, a poboljšavaju merne karakteristike u odnosu na konfiguraciju u diskretnoj tehnologiji. Analizom rezultata simulacije ovih blokova, ustanovljeno je da su skoro sve karakteristike projektovanog integrisanog kola značajno bolje od prototipa. Nelinearnost kola je 0,5 %, dakle, značajno manja nego kod prototipa. Temperaturna osetljivost je 0,4 % kod integrisanog kola, oko deset puta manja u odnosu na prototip. Potrošnja je 0,18 W, oko tri puta manja od prototipa, iako stvarna razlika u potrošnji nije tako velika, jer je kod prototipa merena i potrošnja digitalnih kola. Frekvencijski odziv integrisanog kola i prototipa je praktično isti, pošto se određuju na isti način, preko NF filtra na izlazu kola. Ulazni opseg napona je od 6 mV do 230 mV, tako da integrisano kolo može da meri impedanse manje vrednosti u odnosu na prototip.

U odnosu na elektronska merna kola prikazana u pregledu oblasti projektovano kolo u integrisanom obliku odlikuje se malim dimenzijama, visokom tačnošću i prosečnom potrošnjom. Kompleksnost dizajna je mala u odnosu na većinu kola koja su opisana u literaturi. Dinamički odziv sistema je velik, reda kiloherca, osetljivost rezultata merenja na temperaturne promene je mala. Maksimalna pobudna frekvencija je 16 MHz, tipične vrednosti za kola prikazana u pregledu istraživanja. Ovo kolo pogodno je za merenje senzora male izlazne impedanse. Za pobudnu struju od 10 mA vršne vrednosti, opseg merenja je od 13 nH do 470 nH, za senzore kod kojih je impedansa na izlazu dominantno induktivnog karaktera. Za senzore rezistivnog tipa, opseg merenja je do 0,6 Ω do 30 Ω.

Opisani elektronski sistem omogućava merenje modula izlazne impedanse senzora u sistemima gde je potrebno kontinuirano merenje u realnom vremenu. Zbog velikog dinamičkog odziva sistema, koje korisnik sistema može lako podešavati, moguće je vršiti merenje ulaznih veličina velike dinamike.

Ograničenje razvijenog elektronskog mernog sistema je što ovo kolo može meriti samo moduo impedanse senzora. Međutim, to je dovoljno kod merenja više vrsta senzora promenljive izlazne impedanse, kao što je senzor pomeraja opisan u poglavlju 3. Ovaj sistem se može primeniti za merenje senzora čija je izlazna impedansa rezistivnog, kapacitivnog i induktivnog karaktera, kao i senzora kompleksne impedanse. Ipak, prvenstveno je predviđen za rad sa sensorima promenljive induktivnosti (koji često imaju i značajnu otpornost na izlazu), jer je uočeno da za ovaj tip senzora postoji mali broj jeftinih i preciznih elektronskih mernih sistema.

Analiza rada kola projektovanih u integrisanoj tehnologiji izvršena je preko simulacija u programskom paketu *Cadence*, na nivou električne šeme, pri čemu su primenjivani realni modeli komponenata.

Dalji pravci istraživanja biće usmereni ka daljoj integraciji ovog sistema. U slučaju dobijanja finansijskih sredstava za fabrikaciju integrisanog kola, biće izvršeno projektovanje lejauta. U slučaju da se pojavi potreba za radom sistema na višim frekvencijama, izvršiće se projektovanje kola u drugoj integrisanoj tehnologiji, koja će omogućiti rad sa bržim komponentama. Takođe, dalja istraživanja su moguća u pravcu primene drugih topologija koje će omogućiti bolje karakteristike mernog sistema. Proučiće se primena topologija koje će omogućiti merenje izlaza senzora manjih izlaznih impedansi, kao i topologija koje će smanjiti potrošnju ovog sistema. Proučiće se mogućnosti integracije digitalnih blokova u integrisano kolo, što je olakšano razvojem projektovanih kola u CMOS tehnologiji. Pored minijaturizacije sistema, integracijom digitalnog bloka mogu se značajno povećati mogućnosti ovog sistema, kako po pitanju proširenja mernih opsega, tako i po pitanju kontrole elementa analognog bloka, čime se mogu podešavati merne karakteristike sistema.

8. Literatura

- [1] M. Popovic, *Senzori i merenja*. Zavod za udžbenike i nastavna sredstva, 2004.
- [2] H. Kulah and K. Najafi, "A monolithic three-axis micro-g micromachined silicon capacitive accelerometer," *Journal of Microelectromechanical Systems*, vol. 14, no. 2, pp. 235–242, 2005.
- [3] M. Nabipoor and B. Y. Majlis, "A new passive telemetry LC pressure and temperature sensor optimized for TPMS," *Journal of Physics: Conference Series*, vol. 34, no. 1, pp. 770–775, 2006.
- [4] J. C. Butler, A. J. Vigliotti, F. W. Verdi, and S. M. Walsh, "Wireless, passive, resonant-circuit, inductively coupled, inductive strain sensor," *Sensors and Actuators A: Physical*, vol. 102, no. 1–2, pp. 61–66, 2002.
- [5] S. M. Djuric, L. Nagy, and M. Damnjanovic, "Inductive Displacement Sensor for Force Measuring in Humanoid Robotic Application: Testing the Invariance on Angular Displacement," *Third International Conference on Sensor Technologies and Applications*, IEEE, pp. 100–104, 2009.
- [6] J. G. Webster and M. Szyper, *Electrical Measurement, Signal Processing, and Displays*. CRC Press, 2003.
- [7] A. D. Inglis, B. M. Wood, M. Côté, R. B. Young, and M. D. Early, "Direct determination of capacitance standards using a quadrature bridge and a pair of quantized Hall resistors," *IEEE Transactions on Instrumentation and Measurement*, vol. 52, no. 2, pp. 559–562, 2003.
- [8] A. C. Corney, "A Universal Four-Pair Impedance Bridge," *IEEE Transactions on Instrumentation and Measurement*, vol. 28, no. 3, pp. 211–215, 1979.
- [9] *The Impedance Measurement Handbook- A Guide to Measurement Technology and Techniques*. Agilent Technologies, 2000.
- [10] N. Li, H. Xu, W. Wang, Z. Zhou, G. Qiao, and D. Li, "A high-speed bioelectrical impedance spectroscopy system based on the digital auto-balancing bridge method," *Measurement Science and Technology*, vol. 24, no. 6, pp. 1–12, 2013.
- [11] M. A. Atmanand, V. J. Kumar, and V. G. K. Murti, "A microcontroller-based quasi-balanced bridge for the measurement of L, C and R," *IEEE Transactions on Instrumentation and Measurement*, vol. 45, no. 3, pp. 757–761, 1996.
- [12] T. Radil, P. M. Ramos, and A. Cruz Serra, "Impedance Measurement With Sine-Fitting Algorithms Implemented in a DSP Portable Device," *IEEE Transactions on Instrumentation and Measurement*, vol. 57, no. 1, pp. 197–204, 2008.
- [13] M. Witczak, R. Rybski, and J. Kaczmarek, "Impedance measurement with the D-optimum experimental conditions," *IEEE Transactions on Instrumentation and Measurement*, vol. 58, no. 8, pp. 2535–2543, 2009.

- [14] D. Allred, V. Krishnan, W. Huang, and D. Anderson, "Implementation of an LMS adaptive filter on an FPGA employing multiplexed multiplier architecture," *The Thrity-Seventh Asilomar Conference on Signals, Systems & Computers*, pp. 918–921, 2003.
- [15] J. Diao, Z. Zhou, N. Li, H. Nie, H. Yu, and H. Xu, "High Accuracy Biological Impedance Measurement System Design and Calibration," *Third International Conference on Digital Manufacturing & Automation*, no. 1, pp. 466–470, 2012.
- [16] P. M. Ramos, F. M. Janeiro, M. Tlemçani, and A. Cruz Serra, "Recent developments on impedance measurements with DSP-based ellipse-fitting algorithms," *IEEE Transactions on Instrumentation and Measurement*, vol. 58, no. 5, pp. 1680–1689, 2009.
- [17] P. M. Ramos and F. M. Janeiro, "Implementation of DSP Based Algorithms for Impedance Measurements," *IEEE International Conference on Signal Processing and Communications (ICSPC 2007)*, pp. 24–27, 2007.
- [18] N. Li, H. Xu, Z. Zhou, Z. Sun, X. Xu, and W. Wang, "Wide bandwidth cell impedance spectroscopy based on digital auto balancing bridge method," *2011 IEEE Biomedical Circuits and Systems Conference, BioCAS 2011*, pp. 53–56, 2011.
- [19] M. Hrušković and J. Hribik, "Digital Capacitance and Inductance Meter," *Measurement Science Review*, vol. 8, no. 3, 2008.
- [20] M. E. Rizkalla, H. C. Gundrum, and M. T. Kara, "A microprocessor-based dynamic inductance/capacitance meter," *Proceedings of the 35th Midwest Symposium on Circuits and Systems*, IEEE, pp. 140–143, 1992.
- [21] P. A. Passeraub, P. Besse, and R. S. Popovic, "Temperature compensation of an integrated low power inductive proximity microsensor," *Sensors and Actuators A: Physical*, vol. 82, no. 1–3, pp. 62–68, 2000.
- [22] P. Kejík, C. Kluser, R. Bischofberger, and R. S. Popovic, "A low-cost inductive proximity sensor for industrial applications," *Sensors and Actuators, A: Physical*, vol. 110, no. 1–3, pp. 93–97, 2004.
- [23] P. A. Passeraub, P. Besse, C. de Raad, and R. S. Popovic, "A differential relaxation oscillator as a versatile electronic interface for sensors," *Sensors and Actuators A: Physical*, vol. 58, no. 2, pp. 141–148, 1997.
- [24] A. D. DeHennis and K. D. Wise, "A wireless microsystem for the remote sensing of pressure, temperature, and relative humidity," *Journal of Microelectromechanical Systems*, vol. 14, no. 1, pp. 12–22, 2005.
- [25] *LDC1314: 4-channel, 12-bit Inductance-to-Digital Converter with I2C for Inductive Sensing*. Texas Instruments, 2014.
- [26] T. J. Harpster, B. Stark, and K. Najafi, "A passive wireless integrated humidity sensor," *14th IEEE International Conference on Micro Electro Mechanical Systems*, IEEE, pp. 553–557, 2001.
- [27] G. S. Katranas, T. Meydan, A. Ovari, F. Borza, M. Yasin, C. Malvicino, H. Pfützner, M. Vázquez, M. Rohn, and B. Marquardt, "Simulation and measurement of bilayer

- sensor characteristics,” *Sensors and Actuators A: Physical*, vol. 129, no. 1–2, pp. 243–246, 2006.
- [28] S. T. J. Kaiser, “Passive Telemetric Readout System,” *IEEE Sensors Journal*, vol. 6, no. 5, pp. 1340–1345, 2006.
- [29] A. Baldi, W. Choi, and B. Ziaie, “A self-resonant frequency-modulated micromachined passive pressure transducer,” *IEEE Sensors Journal*, vol. 3, no. 6, pp. 728–733, 2003.
- [30] G. J. Radosavljević, L. D. Živanov, W. Smetana, A. M. Marić, M. Unger, and L. F. Nad, “A wireless embedded resonant pressure sensor fabricated in the standard LTCC technology,” *IEEE Sensors Journal*, vol. 9, no. 12, pp. 1956–1962, 2009.
- [31] C. Zhang, L. Guo, L.-F. Wang, J.-Q. Huang, and Q.-A. Huang, “A passive wireless integrated humidity sensor based on dual-layer spiral inductors,” *IEEE Sensors 2014 Proceedings*, IEEE, pp. 657–660, 2014.
- [32] M. Ma, Z. Liu, W. Shan, Y. Li, K. Kalantar-Zadeh, and W. Wlodarski, “Passive wireless gas sensors based on the LTCC technique,” *IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications (IMWS-AMP)*, IEEE, pp. 1–3, 2015.
- [33] R. Nopper, R. Niekrawietz, and L. Reindl, “Wireless readout of passive LC sensors,” *IEEE Transactions on Instrumentation and Measurement*, vol. 59, no. 9, pp. 2450–2457, 2010.
- [34] R. Nopper, R. Has, and L. Reindl, “A wireless sensor readout system-circuit concept, simulation, and accuracy,” *IEEE Transactions on Instrumentation and Measurement*, vol. 60, no. 8, pp. 2976–2983, 2011.
- [35] D. Marioli, E. Sardini, M. Serpelloni, and A. Taroni, “A Distance Compensated Telemetric Humidity Sensor Based on the Parasitic Capacitance Variation,” *IEEE Instrumentation and Measurement Technology Conference Proceedings*, IEEE, pp. 655–660, 2006.
- [36] T. S. Rathore, “A simple circuit for digital impedance measurement,” *International Journal of Engineering and Technology*, vol. 3, no. 5, pp. 309–312, 2011.
- [37] S. M. R. Taha, “Digital Measurement of the Polar and Rectangular Forms of Impedances,” *IEEE Transactions on Instrumentation and Measurement*, vol. 38, no. 1, pp. 59–63, 1989.
- [38] M. A. Atmanand, V. J. Kumar, and V. G. K. Murti, “A novel method of measurement of L and C,” *IEEE Transactions on Instrumentation and Measurement*, vol. 44, no. 4, pp. 898–903, 1995.
- [39] L. Orozco, *Use Synchronous Detection to Make Precision, Low Level Measurements*. Analog Devices, 2014.
- [40] *About Lock-In Amplifiers*. Stanford Research Systems, 2009.
- [41] R. W. Porto, V. J. Brusamarello, R. Azambuja, and O. Frison, “Design and analysis of a GMR eddy current probe for NDT,” *Proceedings of the International Conference on Sensing Technology, ICST*, pp. 424–429, 2013.

- [42] M. Min, O. Märten, and T. Parve, “Lock-in measurement of bio-impedance variations,” *Measurement*, vol. 27, no. 1, pp. 21–28, 2000.
- [43] *AD5933: 1 MSPS, 12-Bit Impedance Converter, Network Analyzer*. Analog Devices, 2013.
- [44] R. Casanella, Ò. Casas, and R. Pallàs-Areny, “Differential synchronous demodulator for modulating sensors and impedance measurements,” *Measurement Science and Technology*, vol. 16, no. 8, pp. 1637–1643, 2005.
- [45] M. Rahal and A. Demosthenous, “An ASIC front end for planar high-frequency contactless inductive position sensors,” *IEEE Transactions on Instrumentation and Measurement*, vol. 58, no. 9, pp. 3021–3030, 2009.
- [46] A. Zarafshani, N. Huber, N. Béqo, B. Tunstall, G. Sze, C. Chatwin, and W. Wang, “A flexible low-cost, high-precision, single interface electrical impedance tomography system for breast cancer detection using FPGA,” *Journal of Physics: Conference Series*, vol. 224, pp. 1–4, 2010.
- [47] M. Steffen, K. Heimann, N. Bernstein, and S. Leonhardt, “Multichannel simultaneous magnetic induction measurement system (MUSIMITOS),” *Physiological measurement*, vol. 29, no. 6, pp. 291–306, 2008.
- [48] S. D. Senturia, *Microsystem design*. Kluwer Academic Publishers, 2001.
- [49] M. Brkic, S. M. Djuric, M. S. Damnjanovic, and L. F. Nagy, “Signal Processing Interface for Displacement Measurement,” *Sensor Letters*, vol. 11, no. 8, pp. 1426–1431, 2013.
- [50] S. M. Djuric, L. Nagy, M. Damnjanovic, N. M. Djuric, M. V. Brkic, A. B. Menicanin, and D. L. Zivanov, “Inductive Displacement Sensor in Humanoid Robotic Application,” *INTERMAG, Washington, DC*, 2010.
- [51] S. M. Djuric, L. F. Nagy, M. S. Damnjanovic, N. M. Djuric, and L. D. Zivanov, “A novel application of planar-type meander sensors,” *Microelectronics International*, vol. 28, no. 1, pp. 41–49, 2011.
- [52] *AD9834, a 75 MHz low power DDS -Datasheet*. Analog Devices, 2014.
- [53] *AD8021 Low Noise, High Speed Amplifier for 16-Bit Systems -Datasheet*. Analog Devices, 2006.
- [54] *AD8130 Low Cost 270 MHz Differential Receiver Amplifiers -Datasheet*. Analog Devices, 2005.
- [55] *AD8361 LF to 2.5 GHz TruPwr™ Detector -Datasheet*. Analog Devices, 2015.
- [56] *REF5045-Low-Noise, Very Low Drift, Precision Voltage Reference -Datasheet*. Texas Instruments, 2008.
- [57] Working Group 1 of the Joint and Committee for Guides in Metrology, *Evaluation of measurement data – Guide to the expression of uncertainty in measurement*. JCGM, 2008.
- [58] “<http://www.europractice-ic.com/>.” .

- [59] A. S. Sedra and K. C. Smith, *Microelectronic Circuits*, 6th ed. Oxford University Press, 2009.
- [60] Miloš Živanov, *Elektronika-komponente i pojačavačka kola*, 1st ed. Novi Sad, 2001.
- [61] B. Razavi, *Design of Analog CMOS Integrated Circuits*. McGraw-Hill, 2001.
- [62] Paul R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits*, 5th ed. John Wiley & Sons, 2009.
- [63] M. Kenneth, T. C. Carusone, and D. Johns, *Analog Integrated Circuit Design*, 2nd ed. John Wiley & Sons, 2012.
- [64] M. Y. Ren, T. Wu, M. X. Song, and C. X. Zhang, "Design procedures for a fully differential telescopic cascode two-stage CMOS operational amplifier," *Procedia Engineering*, vol. 29, pp. 4030–4034, 2012.
- [65] N. Bako, Z. Butkovic, and A. Baric, "Design of fully differential folded cascode operational amplifier by the gm/Id methodology," *MIPRO, Proceedings of the 33rd International Convention*, pp. 89–94, 2010.
- [66] M. M. Ahmadi, "A new modeling and optimization of gain-boosted cascode amplifier for high-speed and low-voltage applications," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 53, no. 3, pp. 169–173, 2006.
- [67] M. Das, "Improved design criteria of gain-boosted CMOS OTA with high-speed optimizations," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 49, no. 3, pp. 204–207, 2002.
- [68] N. Mukahar and S. H. Ruslan, "A 93.36 dB, 161 MHz CMOS Operational Transconductance Amplifier (OTA) for a 16 Bit Pipeline Analog-to-Digital Converter (ADC)," *IJECE*, vol. 2, no. 1, pp. 106–111, 2012.
- [69] N. Mukahar, S. H. Ruslan, and W. M. Jubadi, "Operational Transconductance Amplifier Design for A 16-bit Pipelined ADC," pp. 1026–1031, 2008.
- [70] M. Song, J. Yin, Y. Cao, and Z. Jin, "A Low-Power Low-Voltage High-Performance Fully Differential OTA in 65-nm CMOS Process," *CHINACOM*, pp. 2–5, 2011.
- [71] *0,35um CMOS process parameters, ENG-182*. Austriamicrosystems, 2007.
- [72] R. A. Hastings, *The Art of Analog Layout*, 2nd ed. Pearson Prentice Hall, 2006.
- [73] T. Kwan and K. Martin, "An adaptive analog continuous-time CMOS biquadratic filter," *IEEE Journal of Solid-State Circuits*, vol. 26, no. 6, pp. 859–867, 1991.
- [74] J. David, *Characterizing Differential Amplifiers for Communications Circuits-Measuring Performance with Simulation for First Pass Success*. Cadence Design Systems, Inc., 2012.
- [75] P. E. Allen and D. R. Holberg, *CMOS Analog Circuit Design*. Oxford University Press, 2002.
- [76] J. H. Botma, R. F. Wassenaar, and R. J. Wiegerink, "A low-voltage CMOS op amp with a rail-to-rail constant-gm input stage and a class AB rail-to-rail output stage," *IEEE International Symposium on Circuits and Systems*, no. 1, pp. 1314–1317, 1993.

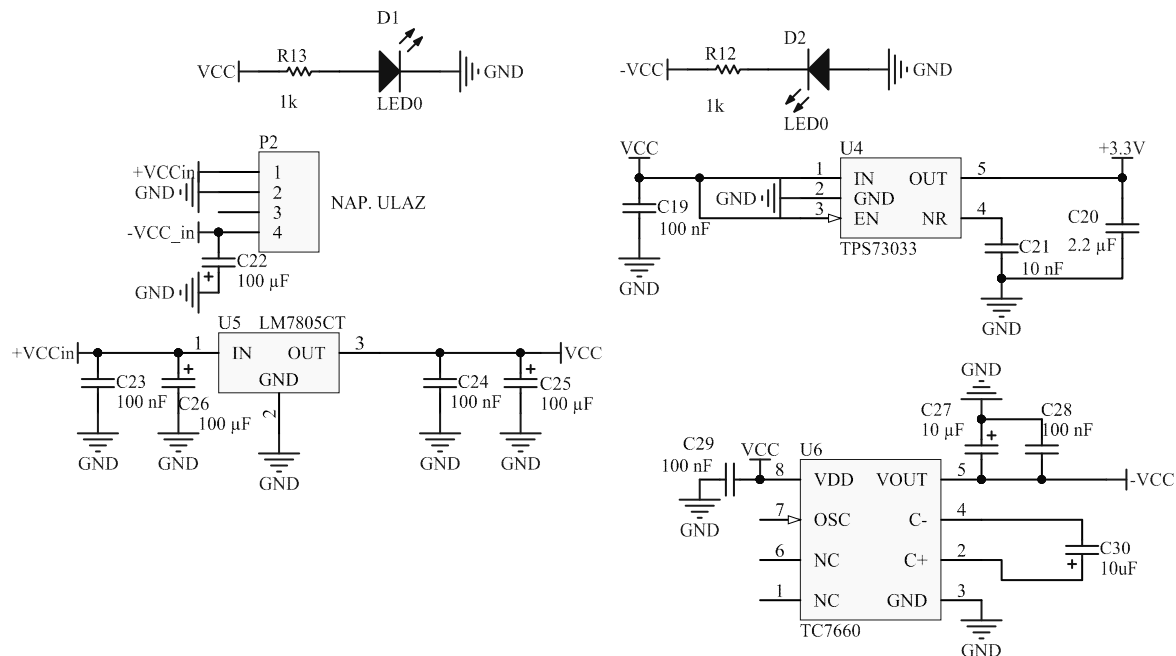
- [77] B. Sekerkiran, "A compact rail-to-rail output stage for CMOS operational amplifiers," *IEEE J. Solid-State Circuits*, vol. 34, no. 1, pp. 107–110, 1999.
- [78] A. Zeki and H. Kuntman, "High-linearity low-voltage self-cascode class AB CMOS current output stage," *IEEE International Symposium on Circuits and Systems. Emerging Technologies for the 21st Century. Proceedings*, vol. 4, pp. 257–260, 2000.
- [79] E. Sánchez-Sinencio, J. Silva-Martínez, and F. J. Duque-Carrillo, "Common-Mode Control Techniques for Low Voltage Continuous-Time Analog Signal Processors," *OSEE*, 2000.
- [80] R. Chawla, F. Adil, G. Serrano, and P. E. Hasler, "Programmable Gm-C filters using floating-gate operational transconductance amplifiers," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 54, no. 3, pp. 481–491, 2007.
- [81] L. Luh, J. Chôma, and J. Draper, "A continuous-time common-mode feedback circuit (CMFB) for high-impedance current-mode applications," *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, vol. 47, no. 4, pp. 363–369, 2000.
- [82] A. Fazli Yeknami and A. Alvandpour, "A 0.7 V 600 nW 87 dB SNDR DT-delta sum modulator with partly body-driven and switched op-amps for biopotential signal acquisition," *IEEE Biomedical Circuits and Systems Conference: Intelligent Biomedical Electronics and Systems for Better Life and Better Environment, BioCAS*, pp. 336–339, 2012.
- [83] M. M. Zhang and P. J. Hurst, "Effect of nonlinearity in the CMFB circuit that uses the differential-difference amplifier," *IEEE International Symposium on Circuits and Systems*, pp. 22–25, 2006.
- [84] M. Tian, V. Visvanathan, J. Hantgan, and K. Kundert, "Striving for small-signal stability," *IEEE Circuits and Devices Magazine*, vol. 17, no. 1, pp. 31–41, 2001.
- [85] S. Tešić and D. Vasiljević, *Osnovi elektronike*. Beograd: Građevinska knjiga, 2005.
- [86] J. S. Wilson, *Sensor Technology Handbook, Volume 1*. Newnes, 2005.
- [87] Y. P. Tsvividis, "Integrated continuous-time filter design-an overview," *IEEE Journal of Solid-State Circuits*, vol. 29, no. 3, pp. 166–176, 1994.
- [88] Y. Tsvividis, "Continuous-time filters in telecommunications chips," *IEEE Communications Magazine*, vol. 39, no. 4, IEEE, pp. 132–137, 2001.
- [89] S. Lindfors, J. Jussila, K. Halonen, and L. Siren, "A 3-V Continuous-Time Filter with On-Chip Tuning for IS-95," *IEEE Journal of Solid-State Circuits*, vol. 34, no. 8, pp. 1150–1154, 1999.
- [90] W. K. Chen, *The Circuits and Filters Handbook*. CRC Press, Inc., 2009.
- [91] E. M. Spinelli, G. Hornero, O. Casas, and M. Haberman, "A design method for active high-CMRR fully-differential circuits," *International Journal of Instrumentation Technology*, vol. 1, no. 2, p. 103, 2012.
- [92] R. Raut and M. N. S. Swamy, *Modern Analog Filter Analysis and Design: A Practical Approach*. John Wiley & Sons, 2011.

- [93] L. Thomas, "The Biquad: Part I-Some practical design considerations," *IEEE Transactions on Circuit Theory*, vol. 18, no. 3, IEEE, pp. 350–357, 1971.
- [94] P. B. Mital and U. Kumar, "Effects of Non-Idealities of OP-AMPS on Active Filters: An Analytical Study," *Active and Passive Electronic Components*, vol. 17, no. 3, pp. 179–201, 1994.
- [95] L. C. Charles Kitchin, *RMS to DC Conversion Application Guide*. Analog Devices, 1986.
- [96] E. Nash, *Application note: Improving Temperature, Stability, and Linearity of High Dynamic Range RMS RF Power Detectors*. Analog Devices, 2003.
- [97] J. Mulder, A. C. Van der Woerd, W. Serdijn, and A. H. M. Van Roermund, "An RMS-DC converter based on the dynamic translinear principle," *IEEE Journal of Solid-State Circuits*, vol. 32, no. 7, pp. 1146–1150, 1997.
- [98] C. Toumazou and F. J. Lidgley, "Wide-band precision rectification," *IEEE Proceedings (Electronic Circuits and Systems)*, vol. 134, IET, pp. 1–7, 1987.
- [99] F. J. Lidgley, K. Hayatleh, and C. Toumazou, "New current-mode precision rectifiers," *1993 IEEE International Symposium on Circuits and Systems*, pp. 1322–1325, 1993.
- [100] C. Toumazou, F. J. Lidgley, and D. Haigh, *Analogue IC Design: The Current-mode Approach*. IET, 1992.
- [101] B. Wilson and V. Mannama, "Current-mode rectifier with improved precision," *Electronics Letters*, vol. 31, no. 4, pp. 247–248, 1995.
- [102] J. Koton, N. Herencsar, K. Vrba, and O. Cicekoglu, "Versatile precision full-wave rectifier using current and voltage conveyor," *International Conference on Applied Electronics (AE)*, pp. 1–4, 2010.
- [103] J. Ramirez-Angulo, "High frequency low voltage CMOS diode," *Electronics Letters*, vol. 28, no. 3, p. 298, 1992.
- [104] M. Kumngern, S. Lerkvaranyu, and K. Dejhan, "Wide-band CMOS precision rectifier circuit," *International Symposium on Communications and Information Technologies, ISCIT*, pp. 315–320, 2008.
- [105] B. Nauta, "A CMOS transconductance-C filter technique for very high frequencies," *IEEE Journal of Solid-State Circuits*, vol. 27, no. 2, pp. 142–153, 1992.
- [106] P. Pandey and J. Silva-Martinez, "A 500 MHz OTA-C 4-order lowpass filter with class AB CMFB in 0.35 μm CMOS technology," *Proceedings of the IEEE 2004 Custom Integrated Circuits Conference*, IEEE, pp. 57–60, 2004.
- [107] Z. Wang and W. Guggenbuhl, "A voltage-controllable linear MOS transconductor using bias offset technique," *IEEE Journal of Solid-State Circuits*, vol. 25, no. 1, pp. 315–317, 1990.
- [108] A. K. Gupta and N. Bhat, "Asymmetric cross-coupled differential pair configuration to realize neuron activation function and its derivative," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 52, no. 1, pp. 10–13, 2005.

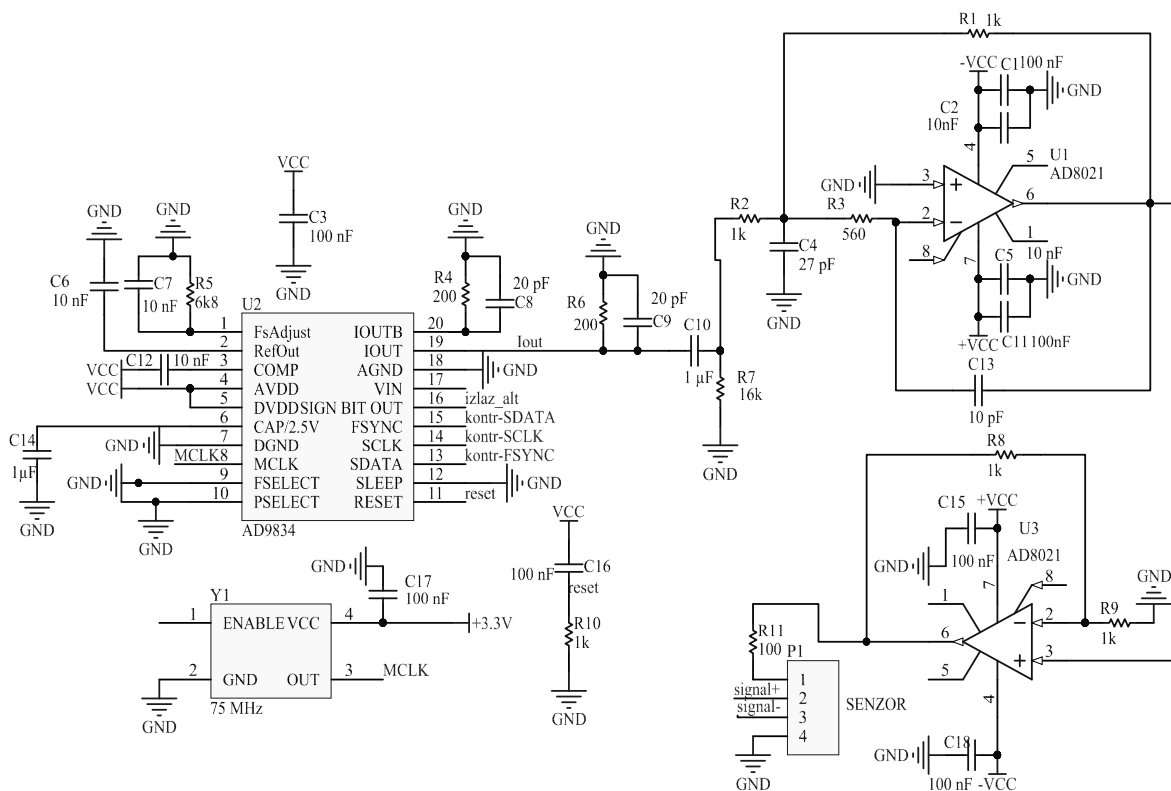
- [109] P. T. Tran and B. M. Wilamowski, "VLSI implementation of cross-coupled MOS resistor circuits," *27th Annual Conference of the IEEE Industrial Electronics Society*, vol. 3, IEEE, pp. 1886–1891, 2001.
- [110] C. C. Enz, "A low-distortion BiCMOS seventh-order Bessel filter operating at 2.5 V supply," *IEEE Journal of Solid-State Circuits*, vol. 31, no. 3, IEEE, pp. 321–330, 1996.
- [111] L. Yang, Z. Gong, Y. Shi, and Z. Chen, "A highly linear baseband Gm-C filter for WLAN application," *Journal of Semiconductors*, vol. 32, no. 9, IOP Publishing, pp. 1–7, 2011.
- [112] S. D. Willingham, K. W. Martin, and A. Ganesan, "A BiCMOS low-distortion 8-MHz low-pass filter," *IEEE Journal of Solid-State Circuits*, vol. 28, no. 12, pp. 1234–1245, 1993.
- [113] N. Garcia, *Power Inductors and Peak Current Handling Capability*. Renco Electronics, Inc., 2012.
- [114] P. Bertemes-Filho, V. C. Vincence, M. S. Santos, and I. X. Zanatta, "Low power current sources for bioimpedance measurements: A comparison between Howland and integrated CMOS OTA circuits," *Journal of Electrical Bioimpedance*, vol. 3, no. 1, pp. 66–73, 2012.
- [115] P. Bertemes-Filho, A. Felipe, and V. Vincence, "High Accurate Howland Current Source: Output Constraints Analysis," *Circuits and Systems*, vol. 4, pp. 451–458, 2013.
- [116] A. Birkett, "Bipolar current source maintains high output impedance at high frequencies," *EDN network*, pp. 1–4, 2005.
- [117] S. M. Djurić, N. M. Djurić, and M. S. Damnjanović, "The optimal useful measurement range of an inductive displacement sensor," *MIDEM*, vol. 45, no. 2, pp. 132–141, 2015.
- [118] M. Brkic, S. M. Djuric, M. S. Damnjanović, and L. F. Nagy, "Signal Processing Interface for Inductive Displacement Sensor," *Key Engineering Materials*, vol. 543, pp. 352–355, 2013.
- [119] M. Damnjanovic, M. Brkic, S. Djuric, L. Nagy, and L. Živanov, *Laboratorijski prototip: Merni sistem za obradu podataka sa induktivnog senzora pomeraja*. Fakultet tehničkih nauka, 2013.

A.Prilog

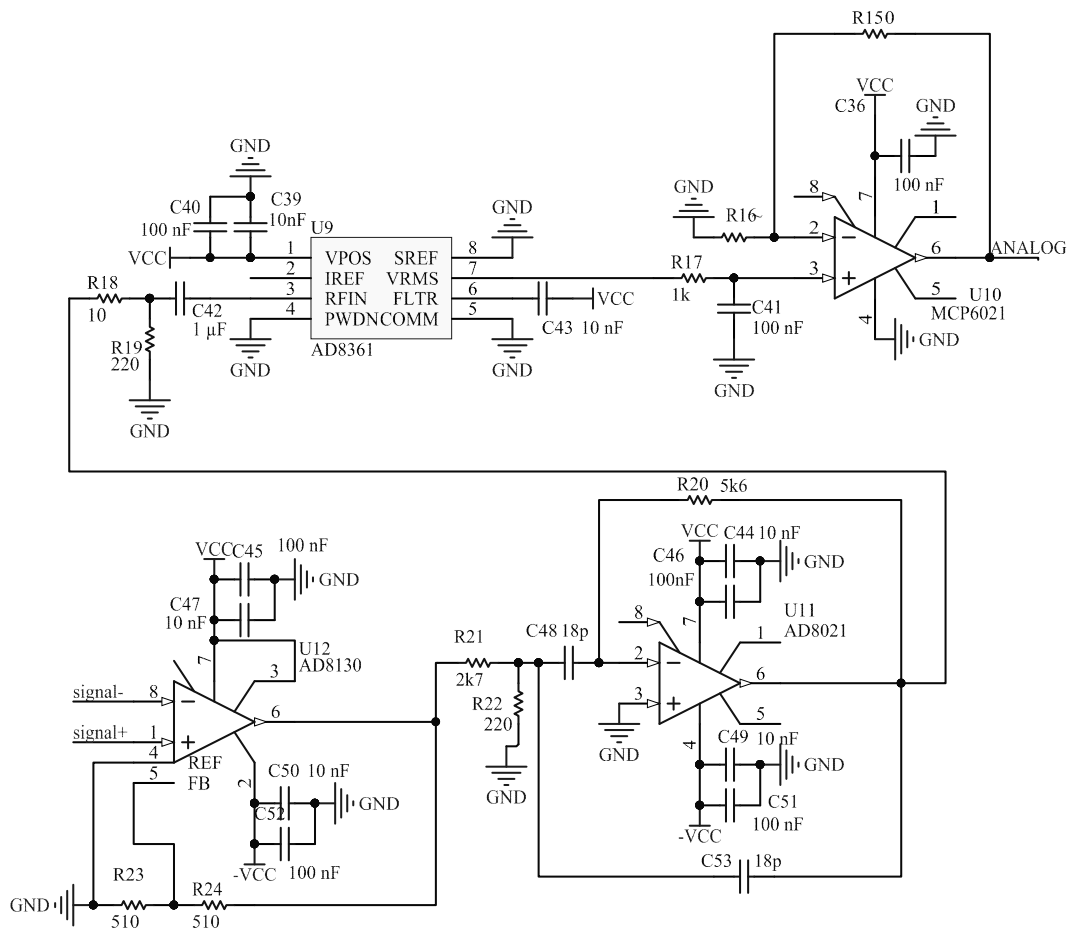
U ovom dodatku data je šema prototipa za obradu signala sa senzora promenljive izlazne impedanse, realizovanog pomoću diskretnih komponenti.



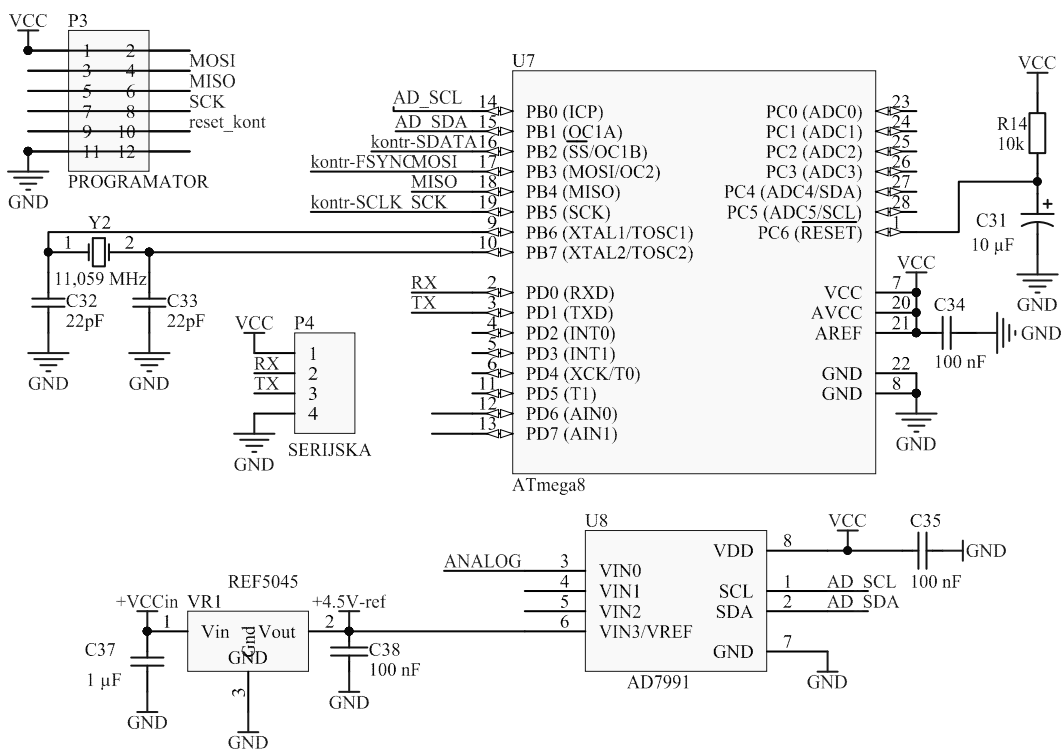
Slika A.1. Napajanje prototipa



Slika A.2. Izvor sinusoidalnog signala i pobudni drajver za senzor



Slika A.3. Analogni blok



Slika A.4. Digitalni blok