

УНИВЕРЗИТЕТ У НИШУ
ЕЛЕКТРОНСКИ ФАКУЛТЕТ

Александра Медведева 14 · Поштански фах 73
18000 Ниш · Србија
Телефон 018 529 105 · Телефакс 018 588 399
E-mail: efinfo@elfak.ni.ac.rs; <http://www.elfak.ni.ac.rs>
Текући рачун: 840-1721666-89; ПИБ: 100232259



UNIVERSITY OF NIŠ
FACULTY OF ELECTRONIC ENGINEERING

Aleksandra Medvedeva 14 · P.O. Box 73
18000 Niš - Serbia
Phone +381 18 529 105 · Fax +381 18 588 399
E-mail: efinfo@elfak.ni.ac.rs
<http://www.elfak.ni.ac.rs>

ДЕКАН
25.11.2014.

О Б А В Е Ш Т Е Њ Е
НАСТАВНИЦИМА И САРАДНИЦИМА ЕЛЕКТРОНСКОГ ФАКУЛТЕТА

Докторска дисертација кандидата **мр Сање Алексић** под насловом «**Моделирање и симулација карактеристика МОС транзистора напрезаних јаким електричним пољем**» и Извештај Комисије за оцену и одбрану докторске дисертације налазе се у Библиотеци Електронског факултета у Нишу и могу се погледати до **10.12.2014. године**.

Примедбе на наведени извештај достављају се декану Факултета у напред наведеном року.

ЕЛЕКТРОНСКИ ФАКУЛТЕТ У НИШУ

— Декан



Проф. др Драган Јанковић

Примљено	25.11.2014
Број	
ОФ/03-008/14-005	

NASTAVNO-NAUČNOM VEĆU ELEKTRONSKOG FAKULTETA U NIŠU

Predmet: Izveštaj Komisije za ocenu i odbranu doktorske disertacije mr Sanje Aleksić

Na sednici Nastavno-naučnog veća Elektronskog fakulteta u Nišu koja je održana 20.11.2014. godine imenovani smo u Komisiju za ocenu i odbranu doktorske disertacije mr Sanje Aleksić pod naslovom:

MODELIRANJE I SIMULACIJA KARAKTERISTIKA MOS TRANZISTORA NAPREZANIH JAKIM ELEKTRIČNIM POLJEM

Komisija je pregledala urađenu doktorsku disertaciju i Nastavno-naučnom veću Elektronskog fakulteta u Nišu podnosi

IZVEŠTAJ

Doktorska disertacija mr Sanje Aleksić je izložena na 173 strane teksta formata A4 i sadrži 114 slika i 24 tabele. Disertacija se sastoji od kratkog sadržaja na srpskom i engleskom jeziku, uvoda, četiri tematska poglavlja, zaključka i spiska korišćene literature. Spisak literature sadrži 152 bibliografske jedinice koje, prema saznanjima članova Komisije za ocenu i odbranu doktorske disertacije, obuhvataju sve značajnije do sada publikovane rezultate koji su u vezi sa problematikom koja je predmet istraživanja u ovoj doktorskoj disertaciji. Pored toga, u disertaciji je navedena lista od 19 naučnih radova publikovanih u časopisima i zbornicima konferencija, u kojima je mr Sanja Aleksić autor ili koautor.

Pri određivanju teme doktorske disertacije vodilo se računa o tome da je visoka pouzdanost rada MOS tranzistora jedan od najvažnijih uslova koji mora biti ispunjen, kako bi se obezbedio pravilan i pouzdan rad uređaja u koji se komponente ugrađuju. Jedan od najčešćih uzroka nestabilnog rada MOS komponenata, pored visoke temperature i zračenja, je izlaganje oksida gejta i cele strukture komponente jakim električnim poljima, što se dešava kada se na kontakt gejta dovode naponi koji su po svojim vrednostima veoma blizu probojnom naponu.

Zbog toga je i osnovni cilj ove doktorske disertacije bilo istraživanje efekata koji se javljaju pri naponskom naprezanju oksida gejta komercijalnih MOS i snažnih VDMOS tranzistora. Pri tome su korišćeni trenutno najsavremeniji programi za simulaciju tehnološkog niza za proizvodnju i električnih karakteristika poluprovodničkih komponenata ATHENA i ATLAS koji su sastavni deo Silvaco TCAD (*Technology Computer-Aided Design*) softverskog paketa. Efikasne, pouzdane i robustne numeričke tehnike i najnoviji modeli fizickih parametara, koji su ugrađeni u simulator električnih karakteristika ATLAS, omogućavaju korisniku da razdvoji i odvojeno analizira uticaje centara zahvata (defekata) koji

se pri naprezanju generišu u različitim oblastima strukture komponente, na njene električne karakteristike. Na taj način je moguće uočiti kako generisani neutralni i nanelektrisani donorski i akceptorski centri zahvata generisani u oksidu, na međupovršini Si/SiO₂ i u balku poluprovodnika utiču na električne karakteristike MOS i VDMOS tranzistora (napon praga, prenosnu i izlazne karakteristike), što je analizom eksperimentalno dobijenih rezultata primenama SMG (*Subthreshold MidGap*) ili CP (*Charge Pumping*) tehnika gotovo nemoguće pouzdano utvrditi. Dobijeni rezultati simulacije uticaja generisanih centara zahvata na električne karakteristike MOS i VDMOS tranzistora su omogućili kandidatu da detaljno obrazloži i da adekvatna objašnjenja uočenih efekata koji se javljaju pri naprezanju jakim električnim poljima, kao i da razvije tehniku simulacije električnih karakteristika MOS i VDMOS tranzistora naprezanih jakim električnim poljem. Predložena tehnika je verifikovana na primeru simulacije električnih karakteristika n-kanalnog VDMOS tranzistora snage IRF510 inostranog proizvođača, koji je realizovan u standardnoj Si-gejt tehnologiji sa heksagonalnom strukturu, koji je naprezen dovođenjem napona $V_S=+80V$ na kontakt gejta u trajanju do $t=150$ minuta.

U uvodnom delu doktorske disertacije kandidat daje sistematizovani literturni pregled o HEF (*High Electric Field*) naprezanju MOS komponenata, a ukazano je i na mali broj rezultata u dostupnoj literaturi i pokušaja da se HEF naprezanje i njegov uticaj na električne karakteristike poluprovodničkih komponenata simulira korišćenjem TCAD softverskih alata.

U drugom poglavlju doktorske disertacije date su osnovne karakteristike Silvaco TCAD softverskog paketa koji je trenutno najpoznatiji softverski alat koji se koristi za projektovanje, simulaciju i optimizaciju karakteristika poluprovodničkih komponenata i kola, a posebna pažnja je posvećena programu za simulaciju tehnološkog niza za proizvodnju ATHENA i električnih karakteristika ATLAS, koji su korišćeni u ovoj doktorskoj disertaciji za simulaciju HEF naprezanja MOS i VDMOS tranzistora. Najpre je opisan ugrađeni sistem osnovnih poluprovodničkih jednačina koji je ugrađen u program ATLAS, a zatim je dat pregled modela pokretljivosti nosilaca i procesa generacije i rekombinacije nosilaca, kao i vrednosti njihovih parametara koji se najčešće koriste u postupku simulacije električnih karakteristika poluprovodničkih komponenata. Drugi deo ovog poglavlja je posvećen modelima degradacije koji su ugrađeni u program ATLAS koji omogućavaju simulaciju HEF naprezanja MOS tranzistora. Najpre je dat pregled najvažnijih karakteristika centara zahvata koji se generišu pri HEF naprezanju, a zatim su opisani načini njihovog definisanja u balku oksida i poluprovodnika i na međupovršini Si/SiO₂, kao i njihove implementacije u definisani sistem osnovnih poluprovodničkih jednačina i date modele fizičkih parametara ugrađene u program ATLAS. Pored ove mogućnosti da se koncentracije generisanih centara zahvata definišu u domenu simulacije program ATLAS ima i nekoliko ugrađenih modela degradacije (*Hansh*-ov model, *Power-Low* model, *RD* model) koji su takođe opisani u ovom poglavlju. Na kraju dat je pregled modela struje gejta gde je posebna pažnja posvećena struji gejta koja potiče od FN (*Flower-Nordheim*) tunelovanja i injekcije vrućih nosilaca, koje se najčešće javljaju pri HEF naprezanju.

U trećem poglavlju su dati pregledi rezultata simulacije električnih karakteristika (napon praga, struja curenja, prenosna karakteristika) tipičnih struktura n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage. S obzirom da na gustinu generisanih centara zahvata i njihove karakteristike utiče veći broj parametara i da su simulacije zahtevne kako po pitanju potrebnih računarskih resursa, tako i po pitanju utroška CPU vremena, neophodno je koristiti specijalne tehnike projektovanja numeričkog eksperimenta. DOE (*Design of Experiment*) tehnike projektovanja eksperimenta, koje su opisane na početku ovog poglavlja, značajno ubrzavaju postupak simulacije i analize HEF naprezanja, pri čemu

redukovani broj simulacija ne utiče na tačnost izvedenih zaključaka. Odvojeno su analizirani uticaji fiksnih naelektrisanja na međupovršini Q_f , donorskih i akceptorskih centara zahvata DT^I i AT^I generisanih na međupovršini Si/SiO₂, donorskih i akceptorskih centara zahvata DT^B i AT^B generisanih u balku poluprovodnika i efekta depasivizacije veza $Si\equiv H$ na međupovršini Si/SiO₂, na električne karakteristike n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage. Sređeni rezultati simulacije su od velike pomoći pri analizi eksperimentalnih rezultata, s obzirom da ukazuju na smer promene električnih parametara u zavisnosti od prisustva generisanih centara zahvata i naelektrisanja u strukturi komponente.

U četvrtom poglavlju je opisana eksperimentalna karakterizacija komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprezanju. Najpre su opisane karakteristike komponente koja je korišćena u eksperimentima, kao i sam tok eksperimenta i procedura električne karakterizacije naprezane komponente, hardverska i softverska platforma eksperimenta. Razvijen je softverski paket **CPPMS** (*Collection, Processing and Presentation Measured and Simulated data*), koji se koristi za prikupljanje, obradu i prezentaciju rezultata eksperimenta, a s obzirom da je povezan sa paketima koji su sastavni deo Silvaco TCAD softverskog paketa koji služe za vizuelnu prezentaciju dobijenih rezultata simulacije (TonyPlot), program CPPMS daje mogućnost korisniku da poredi eksperimentalno određene karakteristike i karakteristike dobijene simulacijom. Na kraju su prikazani i detaljno opisani dobijeni eksperimentalni rezultati.

U petom poglavlju je data procedura simulacije električnih karakteristika komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprezanju. Najpre je predložena i opisana metoda inverznog modeliranja tehnološkog niza za proizvodnju naprezane komponente, na osnovu podataka o komponenti koji su dostupni iz literature i tehničke dokumentacije. Verifikacija dobijene raspodele primesa u definisanom 2D domenu simulacije je urađena tako što su simulirane električne karakteristike komponente i pri tome je dobijeno veoma dobro slaganje sa rezultatima koji su dati u tehničkoj dokumentaciji. Na osnovu rezultata simulacije datih u trećem poglavlju i dobijenih eksperimentalnih rezultata za naprezane komponente prikazanih u četvrtom poglavlju, konstatovano je da dominantan uticaj na električne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 do trenutka kada nastupa turn-on efekat, tj. kada vrednost napona praga počinje da raste, imaju proces depasivizacije na međupovršini, kao i donorski centri zahvata generisani na međupovršini Si/SiO₂ i u balku poluprovodnika. Zbog toga je simuliran njihov uticaj na električne karakteristike komponente lako je tranzistor IRF510 u eksperimentu naprezen naponom $V_S=80V$ proces depasivizacije vodonika na površini je simuliran i za nešto veće i nešto manje napone naprezanja, kako bi se što bolje razumelo šta se u stvari, i pri kojim naponima dešava na međupovršini Si/SiO₂. Turn-on efekat je objašnjen generisanjem negativnog naelektrisanja usled zahvatanja elektrona FN struje na centrima zahvata koji su generisani u balku oksida. S obzirom da su poznate vrednosti pozitivnog naelektrisanja generisanog pri depasivizaciji vodonika, predložene su dve metode za određivanje generisanog naelektrisanja na međupovršini i u oksidu. Jedna metoda se zasniva na korišćenju dobro poznatog analitičkog izraza koji povezuje promenu napona praga i generisano naelektrisanje, a druga metoda se zasniva na korišćenju prednosti simulatora. Naime, određene su vrednosti napona praga kada se vrednost naelektrisanja na međupovršini menja u opsegu od -10^{11} do $+5 \cdot 10^{11} \text{ cm}^{-2}$. Dobijeni rezultati simulacije (vrednosti napona praga), su upoređeni sa određenim eksperimentalnim vrednostima, pri čemu se dobija ekvivalentno naelektrisanje svedeno na međupovršinu Si/SiO₂, koje odgovara određenim vrednostima napona praga. Kako je vrednost pozitivnog naelektrisanja koja je posledica depasivizacije već određeno, lako se određuje naelektrisanje koje obuhvata: fiksno naelektrisanje, naelektrisanja generisanih centara

zahvata usled HEF naprezanja, kao i nanelektrisanje generisano u oksidu gejta. Na kraju je realizovana simulacija električnih karakteristika n-kanalnog VDMOS tranzistora snage naprezanog dovođenjem napona $V_S=80V$ na kontakt gejta u trajanju do 150 minuta. Dobijeni rezultati su upoređeni sa eksperimentalnim i dobijeno je veoma dobro slaganje.

Konačno, u zaključku, koji predstavlja šesto poglavlje ove doktorske disertacije su istaknuti najznačajniji realizovani rezultati istraživanja.

Po oceni članova Komisije, najznačajniji doprinosi doktorske disertacije mr Sanje Aleksić, koje treba posebno istaći su:

- Po prvi put je odvojeno i potpuno nezavisno, korišćenjem programa ATLAS, simuliran i analiziran uticaj generisanih donorskih i akceptorskih centara zahvata koje se nalaze na međupovršini Si/SiO₂ i u balku poluprovodnika na električne karakteristike (napon praga V_{TH} , struju curenja I_L , struju saturacije I_{SAT} , prenosnu karakteristiku $I_D=f(V_{GS})$) n-kanalnog MOS i n-kanalnog VDMOS snažnog tranzistora.
- Pokazano je da donorski centri zahvata DT^I , koji se generišu na međupovršini Si/SiO₂ pri HEF naprezanju, utiču na smanjivanje vrednosti napona praga V_{TH} kod oba simulirana tranzistora. Uticaj na V_{TH} je utoliko izraženiji ukoliko je veća gustina generisanih DT^I i ako su njihove pridružene energije u zabranjenoj zoni bliži dnu provodne zone E_C . Smanjivanje vrednosti V_{TH} je praćeno rastom struje curenja I_L .
- Pokazano je da akceptorski centri zahvata AT^I , koji se generišu na međupovršini Si/SiO₂ pri HEF naprezanju, utiču na povećanje vrednosti napona praga V_{TH} , kako kod n-kanalnog MOS, tako i kod n-kanalnog VDMOS tranzistora snage. Uticaj na V_{TH} je utoliko izraženiji ukoliko je veća gustina generisanih AT^I i kada se njihove pridružene energije udaljavaju od dna provodne zone E_C .
- Na osnovu dobijenih rezultata simulacije utvrđeno je da donorski centri zahvata DT^B generisani u balku poluprovodnika utiču na smanjivanje vrednosti napona praga V_{TH} i porast struja I_L i I_{SAT} n-kanalnog MOS tranzistora, a da akceptorski centri zahvata AT^B u balku poluprovodnika povećavaju vrednost V_{TH} , pri čemu se struje I_L i I_{SAT} smanjuju.
- Slično kao i kod n-kanalnog MOS tranzistora, pokazano je da prisustvo DT^B utiče na povećanje vrednosti napona praga V_{TH} n-kanalnog VDMOS tranzistora snage. Međutim, s obzirom da struja u ovom slučaju struja posle prolaska kroz kanal teče vertikalno, najpre kroz tanji n-epitaksijalni sloj, a zatim kroz n⁺-supstrat, prisustvo akceptorskih centara zahvata AT^B u balku poluprovodnika u određenim slučajevima redukuje struju drejna za više od dva reda veličine. Naime, zbog jonizacije AT^B brzina rekombinacije u balku poluprovodnika raste i to je razlog što se gube nosioci nanelektrisanja i smanjuje struja drejna.
- Programom ATLAS, korišćenjem ugrađenog RD (*Reaction-Diffusion*) modela simulirani su procesi depasivizacije veza Si≡H na međupovršini Si/SiO₂ i njihov uticaj na električne karakteristike n-kanalnog MOS tranzistora, čija je debljina oksida gejta $d_{ox}=10\text{nm}$ naprezanog naponom $V_S=6-9V$ na kontaktu gejta u trajanju do $t=30\text{min}$, i n-kanalnog VDMOS tranzistora snage čija je debljina oksida gejta $d_{ox}=60\text{nm}$ naprezanog naponom $V_S=40-50V$ na kontaktu gejta u trajanju do $t=30\text{min}$.
- Pokazano je da, pozitivno nanelektrisanje koje se generiše na međupovršini Si/SiO₂ pri depasivaciji smanjuje vrednost napona praga kod oba tranzistora. Efekat smanjivanja je izraženiji i brži kod viših napona naprezanja V_S . S obzirom da posle izvesnog vremena procesi

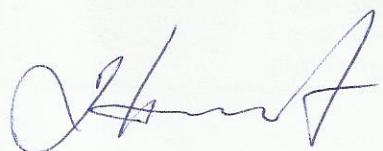
koji se dešavaju na međupovršini ulaze u ravnotežu, to će i vrednost napona praga sve manje smanjivati i konvergiraće ka nekoj graničnoj vrednosti.

- Poznata metoda projektovanja numeričkog eksperimenta je adaptirana je i unapređena za slučaj kada je neophodno posmatrati uticaj većeg broja parametara, čije je vrednosti potrebno odrediti, na dobijene rezultate simulacije. Modifikovana metoda je iskorišćena za predloženu metodologiju inverznog modeliranja tehnološkog niza za proizvodnju poluprovodničkih komponenata, gde se na osnovu malog broja poznatih tehnoloških parametara koji su dostupni iz tehničke dokumentacije i literature, kao i na osnovu izmerenih električnih karakteristika komponente, rekonstruiše i simulira tehnološki niz za proizvodnju, pri čemu se dobija raspodela primesa u definisanom domenu simulacije, koja je neophodna za simulaciju njenih električnih karakteristika.
- Projektovana je i realizovana hardverska i softverska platforma za eksperimentalnu karakterizaciju komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izlagan HEF naprezanju. Razvijen je softverski paket **CPPMS** (*Collection, Processing and Presentation Measured and Simulated data*), koji se koristi za prikupljanje, obradu, prezentaciju i poređenje podataka dobijenih eksperimentom i simuliranih karakteristika.
- Izvršeno je inverzno modeliranje tehnološkog niza za proizvodnju n-kanalnog VDMOS tranzistora IRF510 i određeni su tehnološki parametri procesa koji dominantno utiču na raspodelu primesa u definisanom 2D domenu simulacije. Pri tome su korišćeni parametri koji su dostupni iz tehničke dokumentacije proizvođača tranzistora i iskustva i podaci iz literature o korišćenoj tehnologiji. Dobijeni rezultati simulacije električnih karakteristika nenačezane komponente se u potpunosti slažu sa karakteristikama komponente koje daje proizvođač, kao i sa eksperimentalno izmerenim vrednostima što potvrđuje tačnost postupka inverznog inženjeringu tehnološkog niza za proizvodnju.
- Definisana je procedura simulacije HEF naprezanja komercijalnog n-kanalnog VDMOS tranzistora snage IRF510. Analizom dobijenih eksperimentalnih rezultata uočeno je da je promena električnih karakteristika pri HEF naprezanju posledica prisustva generisanog pozitivnog nanelektrisanja usled depasivizacije vodonika na međupovršini Si/SiO₂, generisanih donorskih centara zahvata na međupovršini Si/SiO₂ i balku poluprovodnika, kao i generisanog negativnog nanelektrisanja u oksidu usled zahvatanja elektrona FN struje tunelovanja na generisanim defektima. Predložene su dve metode kojima se mogu odrediti promne gustina generisanih nanelektrisanja pri naprezanju komponente u zavisnosti od napona naprezanja V_S i generisanih nanelektrisanja pri naprezanju komponente u zavisnosti od vremena naprezanja t , pri čemu se jedna zasniva na primeni analitičkog izraza koji daje zavisnost promene napona praga od promene nanelektrisanja, a druga na korišćenju dobijenih rezultata simulacije.

Na osnovu svega izложенog, članovi Komisije sa zadovoljstvom predlažu Nastavno-naučnom veću Elektronskog fakulteta u Nišu da doktorsku disertaciju kandidata mr Sanje Aleksić pod naslovom „Modelovanje i simulacija karakteristika MOS tranzistora naprezanih jakim električnim poljem”, prihvati i odobri njegovu usmenu odbranu.

Niš, 24.11.2014.

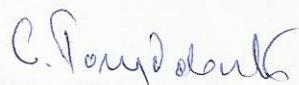
Komisija u sastavu:



1. Prof. dr Dragan Pantić, Elektronski fakultet, Niš



2. Prof. dr Biljana Pešić, Elektronski fakultet, Niš



3. Prof. dr Snežana Golubović, Elektronski fakultet, Nišu



4. Prof. dr Nebojša Mitrović, FTN, Čačak