

УНИВЕРЗИТЕТ У НИШУ
ЕЛЕКТРОНСКИ ФАКУЛТЕТ

Александра Медведева 14 · Поштански фах 73
18000 Ниш · Србија
Телефон 018 529 105 · Телефакс 018 588 399
E-mail: efinfo@elfak.ni.ac.rs; http://www.elfak.ni.ac.rs
Текући рачун: 840-1721666-89; ПИБ: 100232259



UNIVERSITY OF NIŠ
FACULTY OF ELECTRONIC ENGINEERING

Aleksandra Medvedeva 14 · P.O. Box 73
18000 Niš - Serbia
Phone +381 18 529 105 · Fax +381 18 588 399
E-mail: efinfo@elfak.ni.ac.rs
http://www.elfak.ni.ac.rs

ДЕКАН
18.11.2016.

ОБАВЕШТЕЊЕ
НАСТАВНИЦИМА И САРАДНИЦИМА ЕЛЕКТРОНСКОГ ФАКУЛТЕТА

У складу са чланом 72. Закона о високом образовању („Службени гласник Републике Србије“, број 76/2005, 100/2007-аутентично тумачење, 97/2008, 44/2010, 93/2012, 89/2013, 99/2014, 45/2015-аутентично тумачење, 68/2015 и 87/2016) и чланом 133. Статута Електронског факултета у Нишу Извештај Комисије о пријављеним кандидатима на конкурс који је објављен дана 21.10.2016. године у дневном листу «Народне новине» за избор **једног сарадника у звање асистент за ужу научну област Електроника (кандидат мр Милица Јовановић)** налази се у Библиотеци Електронског факултета у Нишу и може се погледати до **19.12.2016. године**.

Извештај се може погледати и на сајту Факултета (Информације/ Обавештења/ Избори у звања 2016/ 2017).

Примедбе на наведени извештај достављају се декану Факултета у напред наведеном року.

ЕЛЕКТРОНСКИ ФАКУЛТЕТ У НИШУ



Декан
Проф. др Драган Јанковић

Јако Груновић

С.Ј.

IZBORNOM VEĆU ELEKTRONSKOG FAKULTETA U NIŠU

Izorno veće Elektronskog fakulteta u Nišu na sednici održanoj 03. 11. 2016. godine donelo je odluku broj: 03/01-109/16-007 kojom je imenovana Komisija za pisanje izveštaja o prijavljenim kandidatima na konkurs za izbor *jednog saradnika u zvanje asistent na period u trajanju od tri (3) godine*, za užu naučnu oblast Elektronika, u sastavu:

1. Prof. dr Goran Lj. Đorđević, Elektronski fakultet u Nišu,
2. Prof. dr Mile Stojčev, Elektronski fakultet u Nišu,
3. Prof. dr Aleksandar Peulić, Fakultet tehničkih nauka u Čačku

ЕЛЕКТРОНСКИ ФАКУЛТЕТ
У НИШУ

Примљено	17.11.2016
Број	
	03/01-109/16-007

Prema članu 133. stav 4. i 119. Statuta Elektronskog fakulteta u Nišu, Komisija je dužna da sačini izveštaj o prijavljenim kandidatima sa predlogom za izbor određenog kandidata u odgovarajuće zvanje, u skladu sa uslovima utvrdjenim zakonom.

Na osnovu uvida u konkursni materijal prijavljenih kandidata, koje je dostavila služba fakulteta, Komisija podnosi Izbornom veću Elektronskog fakulteta u Nišu sledeći

IZVEŠTAJ

Na konkurs objavljen u dnevnom listu „Narodne novine“ dana 21.10.2016. godine javio se jedan kandidat, mr Milica Jovanović, dipl. ing. asistent pripravnik Elektronskog fakulteta u Nišu.

Izveštaj o prijavljenom kandidatu, mr Milici Jovanović

1. BIOGRAFSKI PODACI

a) Lični podaci

Milica Jovanović je rođena 15.04.1979. godine u Čupriji.

b) Podaci o dosadašnjem obrazovanju

Osnovnu školu i Gimnaziju završila je u Čupriji. Elektronski fakultet u Nišu upisala je 1998. godine i diplomirala 15.12.2003. na smeru Računarska tehnika i informatika sa prosečnom ocenom 8,43 i ocenom 10 na diplomskom ispitu. Tema diplomskog rada bila je „VHDL proširenje SimArch simulatora“.

Magistarske studije upisala je školske 2004/05. godine na Elektronskom fakultetu u Nišu, na smeru za elektroniku, naučna oblast Projektovanje i inženjering mikrosistema. Godine 2011. je odbranila magistarsku tezu pod nazivom “Višekanalni MAC protokoli za bežične senzorske mreže”.

Doktorske studije upisala je školske 2011/12. godine na Elektronskom fakultetu u Nišu, na smeru za elektroniku. Godine 2012. je odbranila temu doktorske disertacije pod nazivom “Razrešavanje komunikacionih konflikata primenom RF tonova”, a dana 20.10.2016. godine predala urađenu doktorsku disertaciju Elektronskom fakultetu na ocenu i odbranu.

c) Profesionalna karijera

U periodu od 2.9.2004. od 15.1.2005. radila je u Srednjoj tehničkoj školi u Čupriji, gde je bila angažovana na predmetima: Računari i informatika, Računari i programiranje i AutoCAD.

U periodu od 8. marta 2005. godine do 7. februara 2013. godine zapošljena je na Elektronskom fakultetu u Nišu u zvanju asistent pripravnik, a od 7. februara 2013. godine do danas u zvanju asistent. Na Fakultetu je bila angažovana u izvođenju računskih i laboratorijskih vežbi iz predmeta Digitalna elektronika, Arhitekture mikrosistema, Internet i web tehnologije, Programabilna digitalna kola, Programiranje industrijskih kontrolera, Računarske mreže i interfejsi, Arhitekture digitalnih sistema, Multimedijalne komunikacije, Mikroarhitekture i Konkurentno programiranje.

Mr Milica Jovanović je autor ili koautor 12 tehničkih rešenja i 22 naučna rada: 1 poglavlja u knjizi, 4 rada u međunarodnim časopisima, 4rada u časopisu nacionalnog značaja, 11 rada u zbornicima sa međunarodnih konferencija i 2 rada u zbornicima sa domaćih konferencija.

2. PREGLED I MIŠLJENJE O DOSADAŠNJEM NAUČNOM I STRUČNOM RADU KANDIDATA

2.1. Naučni radovi

a) M13 Poglavlje u knjizi M11

- a1) **M. Mitic**, M. Stojcev, and Z. Stamenkovic, "An Overview of SoC Buses", *Embedded Systems Handbook, Digital Systems and Applications*, V. Oklobdzija (Ed.), chapter 7, pp. 7.1- 7.16, CRC Press, Boca Raton, 2008, ISBN 978-0-8493-8619-0.

b) M23 Rad u međunarodnom časopisu

- b1) **Milica D. Jovanovic**, Igor Z. Stojanovic, Sandra M. Djosic, Goran Lj. Djordjevic, „Intra-Cluster Tone-Based Contention Resolution Mechanism for Wireless Sensor Networks”, *Computers and Electrical Engineering*, Elsevier, available online October 2016, DOI: 10.1016/j.compeleceng.2016.10.008, ISSN: 0045-7906, <http://www.sciencedirect.com/science/article/pii/S0045790616305250>
- b2) Igor Z. Stojanovic, **Milica D. Jovanovic**, Goran Lj. Djordjevic, „Dual-mode inter-router communication channel for deflection-routed networks-on-chip“, *The Journal of Supercomputing*, Springer, Vol. 71, No. 7, pp. 2597-2613, June 2015, DOI 10.1007/s11227-015-1407-y, ISSN 0920-8542 (Print), ISSN 1573-0484, <http://link.springer.com/article/10.1007/s11227-015-1407-y>
- b3) **Milica D. Jovanovic**, Goran L. Djordjevic, "Reduced-Frame TDMA Protocols for Wireless Sensor Networks", *International Journal of Communication Systems*, Wiley, Vol. 27, No. 10, pp. 1857-1872, 2014, ISSN: 1099-1131, DOI=10.1002/dac.2439.
- b4) Andrija S. Velimirovic, Goran Lj. Djordjevic, Maja M. Velimirovic, **Milica D. Jovanovic**, "Fuzzy ring-overlapping range-free (FRORF) localization method for wireless sensor networks", *Computer Communications*, Vol. 35, No. 13, pp. 1590-1600, 2012, ISSN 0140-3664, DOI: 10.1016/j.comcom.2012.05.006.
- c) **M24 Rad u časopisu međunarodnog značaja verifikovanom posebnom odlukom**
- c1) Andrija S. Velimirović, Goran Lj. Djordjević, Maja M. Velimirović, **Milica D. Jovanović**, "A Fuzzy Set-Based Approach to Range-Free Localization in Wireless

Sensor Networks”, *Facta Universitatis, Ser. Elect. and Energet.*, University of Nis, Vol. 23, No. 2, pp. 227-244, 2010, ISSN 0535-3670.

- c2) **Milica Mitic**, Mile Stojcev, “An Overview of On-Chip Buses”, *Facta Universitatis, Ser. Elect. and Energet.*, University of Nis, Vol. 19, No. 3, pp. 405-428, 2006, ISSN 0353-3670.
- d) **M52 Rad u časopisu nacionalnog značaja**
- d1) Miljan Petrović, **Milica Jovanović**, „Realization of Universal Periodic Sequence Generator on FPGA“, *Serbian Journal of electrical engineering*, Faculty of Technical Science, Čačak, Serbia, Vol. 13, No. 1, pp. 59-70, 2016, ISSN 1451-4859, DOI: 10.2298/SJEE1601059P
- d2) **M. D. Jovanovic**, G. Lj. Djordjevic, “Contention Resolution Mechanism for Receiver-Driven TDMA-Based Wireless Sensor Networks”, *Facta Universitatis, Series: Automatic Control and Robotics*, University of Niš, Serbia, Vol. 12, No. 1, pp. 53-73, 2013. ISSN 1820-6417, <http://casopisi.junis.ni.ac.rs/index.php/FUAutContRob/article/view/12/6>
- e) **M33 - Rad saopšten na skupu međunarodnog značaja štampan u celini**
- e1) I. Stojanović, **M. Jovanović**, S. Došić, G. Đorđević, “Improved Deflection Routing Method for Bufferless Networks-on-Chip”, *Proceedings of xlvi international scientific conference on information, communication and energy systems and technologies, ICEST 2014*, vol. 1, pp. 91- 94, Nis, Serbia, June 2014, ISBN 978-86-6125-031-6.
- e2) Igor Z. Stojanovic, **Milica D. Jovanovic**, and Goran Lj. Djordjevic, “Low-Cost Port Allocation Scheme for Minimizing Deflections in Bufferless On-Chip Networks”, *In Proc. Of 21st Telecommunications forum TELFOR 2013*, pp. 345-360, Serbia, Belgrade, November 2013., <http://www.telfor.rs/>
- e3) **M. D. Jovanovic** and G.Lj. Djordjevic, “Receiver-driven TDMA Protocol with Tone-based Contention Resolution Mechanism for Wireless Sensor Networks”, *Proceedings of International Scientific Conference, UNITEH 2012*, vol. 1, pp. I-183- I-188, Gabrovo, Bulgaria, November 2012, ISSN 1313-230X.
- e4) **M. D. Jovanović**, G. S. Nikolić, B. D. Petrović, G. Lj. Djordjević, “TDMA Protocols with Reduced Frame for Wireless Sensor Networks”, *Proceedings of XI International SAUM Conference, SAUM 2012*, pp. 435-438, Nis, Serbia, November 2012, ISBN 978-86-6125-072-9.
- e5) B. D. Petrović, G. S. Nikolić, **M. D. Jovanović**, “Dimensioning of a Motor Drive Inverter for Lift Systems“, *Proceedings of XI International SAUM Conference, SAUM 2012*, pp. 32-35, Nis, Serbia, November 2012, ISBN 978-86-6125-072-9.
- e6) B. Petrović, G. Nikolić, **M. Jovanović**, “Power Consumption Analysis of Distributed Lift System”, *Proceedings of XLVI International Scientific Conference on Information, Communication and Energy Systems and Technologies, ICEST 2011*, vol. 2, pp. 279- 282, Nis, Serbia, June 2011, ISBN 978-86-6125-031-6.
- e7) **M. D. Jovanovic**, G. Lj. Djordjevic, “Design of a TDMA-based Multi-Channel MAC protocol for Wireless Sensor Networks”, *Proceedings of XLVI International Scientific Conference on Information, Communication and Energy Systems and Technologies, ICEST 2011*, vol. 1, pp. 251- 255, Nis, Serbia, June 2011, ISBN 978-86-6125-031-6.
- e8) **M. D. Jovanovic**, et. al., “Multi-Channel Media Access Control for Wireless Sensor Networks: a Survey”, *Proceedings of 10-th International Conference on*

Telecommunications in Modern Satellite, Cable and Broadcasting Services, TELSIKS 2011, vol. 2, pp 741-744, Nis, Serbia, October 2011, ISBN 978-1-4577-2016-1.

- e9) **Milica D. Jovanovic** and Goran Lj. Djordjevic, "CT-MAC: Energy-Efficient Contention-based MAC Protocol for Wireless Sensor Networks", *Proceedings of XLV International Scientific Conference on Information, Communication and Energy Systems and Technologies, ICEST 2010*, vol. 1, pp. 19-22, Ohrid, Macedonia, June 2010, ISBN 978-9989-786-58-7.
- e10) **Milica Jovanovic** and Goran Lj. Djordjevic, "TFMAC: Multi-channel MAC Protocol for Wireless Sensor Networks" *Proceedings of 8-th International Conference on Telecommunications in Modern Satellite, Cable and Broadcasting Services – TELSIKS 2007*, pp. 23-26, Nis, Serbia, September 2007, ISBN 978-1-4244-1467-9.
- e11) **Milica Mitic** and Mile Stojcev, "A Survey of Three System-on-Chip Buses: AMBA, CoreConnect and Wishbone", *Proceedings of XLI International Scientific Conference on Information, Communication and Energy Systems and Technologies - ICEST 2006*, pp. 282-286, Sofia, Bulgaria, Jun 2006, ISBN-10: 954-9518-37-x, ISBN-13: 978-954-9518-37-5.
- f) **M63 - Rad saopšten na skupu nacionalnog značaja štampan u celini**
- f1) Miljan Petrović, **Milica Jovanović**, "Realizacija univerzalnog generatora periodičnih sekvenci na FPGA čipu", *Proceedings of 59th ETRAN 2015*, Srebrno jezero, Jun 2015
- f2) Dragan Stankovic, **Milica Mitic**, Goran Lj. Djordjevic, "VHDL opis konfigurabilnog mikrokontrolera za implementaciju na FPGA", *Proceedings of 13th Telecommunications Forum - TELFOR 2005*, Beograd, November 2005, <http://www.telfor.rs/telfor2005/radovi/PEL-7.13.pdf>
- g) **M72 - Odbranjen magistarski rad**
- g1) **Milica Jovanović**, „Višekanalni MAC protokoli za bežične senzorske mreže“, magistarska teza, Elektronski fakultet, Univerzitet u Nišu, September 2011.

2.2 Učešće u naučno-istraživačkim projektima

1. "Bežične senzorske mreže" - projekat je finansiran od strane Ministarstva za nauku i tehnologiju Republike Srbije u periodu 2004-2008 godine.
2. "Rekonfigurabilni embedded sistemi" - projekat je finansiran od strane Ministarstva za nauku i tehnološki razvoj Republike Srbije u periodu 2008-2010 godine.
3. „Rekonfigurabilne visoko-pouzdan platforme male potrošnje“, projekat je finansiran od strane Ministarstva za nauku i tehnološki razvoj Republike Srbije u periodu 2011 – do danas.
4. "Embedded System Design“, projekat je finansiran od strane DAAD, Germany, u period 2009-2011.

3. PODACI O OBJAVLJENIM RADOVIMA

U okviru naučno-istraživačkog rada kandidat mr Milica Jovanović je objavila jedno poglavlje u knjizi međunarodnog značaja, četiri rada u međunarodnim časopisima, četiri rada u vodećem časopisu nacionalnog značaja, jedanaest radova prezentovanih na skupovima međunarodnog

značaja štampana u celini, i dva rada prezentovana na skupovima nacionalnog značaja štampana u celini.

Naučni radovi kandidata mogu se svrstati u tri kategorije. U prvu kategoriju spadaju radovi iz oblasti projektovanja sistema na čipu (radovi **a1**, **b2**, **c2**, **e1**, **e2**, **e11** i **f2**), u drugu radovi iz oblasti primenjene elektronike (radovi **d1**, **e5**, **e6** i **f1**) a u treću radovi iz oblasti bežičnih senzorskih mreža (radovi **b1**, **b3**, **b4**, **c1**, **d2**, **e3**, **e4**, **e7**, **e8**, **e9**, **e10**, **g1**).

Radovi **a1**, **c2** i **e11** posvećeni su analizi komunikacionih arhitektura savremenih sistema na čipu (SoC). Potreba za integracijom velikog broja heterogenih komponenti na jednom čipu dovela je do razvoja i primene brojnih komunikacionih arhitektura zasnovanih na unapređenim konceptima klasičnih rešenja, ali i na potpuno novim konceptima. U radu **a1** je dat sveobuhvatan pregled savremenih komunikacionih arhitektura za SoC. U prvom delu rada, uvedeni su kriterijumi za klasifikaciju komunikacionih arhitektura prema topologiji sprežne mreže, metodu za arbitražu i mehanizmu za prenos podataka preko deljivog komunikacionog medijuma. Na osnovu uvedenih kriterijuma, u drugom delu rada izložena je komparativna analiza većeg broja karakterističnih komunikacionih arhitektura. Analizom u radu **c2** prevashodno su obuhvaćene komunikacione arhitekture zasnovane na magistrali. U radu je ukazano na činjenicu da standardna rešenja, poput deljive magistrale (karakteristična za tradicionalne mikroprocesorske sisteme) nisu adekvatna za primenu u sistemima na čipu zbog nemogućnosti proširenja i ograničenog komunikacionog kapaciteta. Na primeru većeg broja magistrala na čipu pokazano je kako se ova ograničenja mogu prevazići kroz hijerarhijsku organizaciju magistrale, primenom složenijih postupaka za arbitražu i efikasnijih tehnika za prenos podataka preko magistrale. Rad **e11** posvećen je uporednoj analizi tri magistrale na čipu, *AMBA*, *CoreConnect* i *Wishbone*. Predstavljene su osnovne karakteristike ovih magistrala i ukazano je na oblast primene svake od njih.

U radu **f2** predstavljeno je konfigurabilno jezgro mikrokontrolera zasnovano na arhitekturi PIC mikrokontrolera iz *mid-range* familije. Jezgro je opisano u VHDL-u i prilagođeno implementaciji na Xilinx FPGA. Jezgro podržava veći broj konfigurabilnih opcija koje se odnose na veličinu programske i registarske memorije, uključivanje/isključivanje pojedinih perifernih jedinica kao i statičku konfiguraciju njihovog režima rada. Zahvaljujući tome, jezgro se odlikuje fleksibilnošću koju poseduju procesori opšte namene uz istovremeno optimalno iskorišćenje hardverskih resursa. U punoj konfiguraciji, jezgro zauzima 832 slajsa i može da radi na maksimalnoj frekvenciji od 65 MHz. U minimalnoj konfiguraciji, zauzeće resursa FPGA kola se smanjuje na 451 slajs uz maksimalnu taktnu frekvenciju od 100MHz.

Radovi **b2**, **e1** i **e2** su posvećeni deflekcionim mrežama na čipu. U radu **b2** je izvršena detaljna analiza deflekcionih mreža na čipu uz identifikaciju vitalnih problema koji utiču na performanse mreže i razradu metodologije za ocenu performansi u cilju sveobuhvatnog vrednovanja i poređenja predloženih i postojećih rešenja. Takođe, detaljno je analizirano predloženo rešenje za supresiju misrutiranja flitova u mrežama na čipu zasnovanim na deflekcionom rutiranju. Ovo rešenje uvodi mehanizam za kontrolu kanala između rutera koji sprečava nepotrebne preskoke flitova stvarajući povratnu petlju kojom se deflektovani flitovi sa izlaza vraćaju na ulaz tekućeg rutera, onda kada je to moguće. Efekat povratne petlje je sličan smeštanju flitova u pomoćni, centralni bafer rutera, ali sa znatno manje hardverskih resursa, bez potrebe za baferom, koji ne samo da povlači za sobom veću površinu čipa (a time i cenu), već i znatno povećava ukupnu potrošnju energije. U **e2** je predstavljena tehnika za smanjenje stope deflekcije flitova u ruterima bez bafera, koja modifikuje algoritam rada stepena za alokaciju portova – PAS. Ova tehnika identifikuje dve problematične situacije prisutne u PAS stepenu CHIPPER rutera, koje se tiču nasumične dodele prioriteta flitovima koji treba da konfiguriraju arbiterske blokove PAS stepena. Predloženo rešenje modifikuje algoritam dodele prioriteta flitovima uvodeći ograničenje da se prioritet uvek dodeljuje flitu sa manjim brojem produktivnih pravaca, čime se povećava maksimalu propusnost mreže na čipu za 41%, uz očuvanje male hardverske složenosti CHIPPER rutera. U **e1** je predstavljena tehnika za

kontrolu kanala između dva susedna rutera. Ova tehnika omogućava izbor jednog od dva režima rada kanala: propuštanje flitova pravo (standardna razmena flitova između rutera), i vraćanje flitova sa izlaza na ulaze tekućih rutera. Vraćanje flitova sa izlaza na ulaze tekućih rutera stvara povratnu petlju kojom se pruža mogućnost deflektovanim flitovima da ostanu u tekućem ruteru i u narednom ciklusu ponovo nadmeću za dodelu produktivnih portova. Evaluacija predloženog rešenja potvrđuje povećanje maksimalne propusnosti mreže na čipu, zasnovane na ruterima sa ili bez bafera, za 7-12%.

Radovi **e5** i **e6** su vezani za razvoj, upravljanje i monitoring liftova i liftovskih postrojenja. U radu **e6** je prikazana analiza distribuirane strukture napajanja kod sistema lifta i, na bazi te analize, predložena su rešenja za praktičnu realizaciju. Zahtevi u pogledu napajanja jednog ovakvog sistema su definisani prema industrijskom standardu. Danas, tipični elektronski sistemi su implementirani na dva načina: 1. sa centralizovanim izvorom napajanja i 2. sa distribuiranom strukturom napajanja. Prednosti primene distribuirane strukture napajanja su višestruke, a među najznačajnijim su: svi podsistemi se napajaju iz jednog izvora čime se eliminiše redundantno ožičavanje; pomoću DC/DC konvertora obezbeđuje se električna izolacija između blokova napajanja čime se postiže visoka pouzdanost. Korišćenjem ovog pristupa u radu je prikazana praktična realizacija bloka napajanja u sistemu lifta. U početnoj fazi projektovanja i implementacije kao konvertor za generisanje potrebnog napona na određitu korišćen je linearni naponski regulator. Uprkos maloj efikasnosti i značajnoj osetljivosti na promene ulaznog napona pokazano je da je ovaj izbor dobar za zgrade niske spratnosti, posebno zbog niske cene, lake implementacije i velike pouzdanosti. Takođe, predložene su i značajne prednosti realizacije bloka napajanja pomoću DC/DC konvertora kao što su mali pad napona ulaz/izlaz, velika efikasnost, rad sa velikim opsegom ulaznih napona, mala struja curenja itd. Rad **e5** daje razvoj i praktično poboljšanje indukcionog motora koji se koristi u sistemu lifta. Uvedene su fundamentalne operacije indukcionog motora, obe komponente, hadvera i softvera, i opisane različite tehnike za kontrolu. Razmotreno je i nekoliko pitanja vezanih za dimenzionisanje sistema. Na kraju, rad se bavi praktičnim problemima realizacije sistema lifta koji su iskrslili u toku realizacije sistema lifta i predstavlja odgovor na seriju kompromisa i problema koji su se javili u procesu dizajniranja, testiranja i servisiranja.

U radovima **d1** i **f1** je predstavljen postupak realizacije univerzalnog generatora periodičnih digitalnih signala baziranog na IIR (*Infinite Impulse Response*) filtru. Korišćena je razvojna ploča Spartan 3E-Starter Board. U softverskom razvojnom okruženju Xilinx 14.7 opisan je generator primenom VHDL jezika, a zatim je odrađena sinteza i implementacija u skladu sa FPGA čipom na ploči. Realizovana je direktna kanonična forma filtra, kao i hardverski optimizovana struktura sa jednim registarskim kolom i nešto drugačijim principom upravljanja. Uporedna analiza ova dva digitalna sistema ukazuje na ključne razlike, prednosti, slabosti.

Radovi **e7**, **e8**, **e10** i **g1** se bave višekanalnim MAC protokolima za primenu u bežičnim senzorskim mrežama. Bežičnu senzorsku mrežu čini skup prostorno razuđenih senzorskih čvorova, tj. autonomnih, baterijski napajanih uređaja sa mogućnošću RF komunikacije malog dometa. Senzorski čvorovi međusobno saraduju u cilju formiranja samo-organizujuće bežične mreže multihop tipa. U radu **e10** je predložen TFMAC, višekanalni MAC protokol sa vremenskim rasporedom. Vreme se deli na cikluse, a svaki ciklus na vremenske slotove fiksnog trajanja. Tokom svakog vremenskog slota, čvor može da koristi jednu od nekoliko raspoloživih frekvencija za komunikaciju sa susednim čvorovima. Raspored korišćenja vremenskih slotova/frekvencija koji garantuje komunikaciju bez konflikata kreira se na distribuiran način, kroz razmenu ograničenog broja poruka između susednih čvorova tokom prvog vremenskog slotu u ciklusu. U radu su takođe opisani tok i rezultati simulacione analize koja je sprovedena u cilju evaluacije performansi predloženog komunikacionog protokola. Pri tome su kao ulazni parametri korišćeni: komunikaciono opterećenje (učestalost generisanja poruka u senzorskim čvorovima), gustina mreže (izražena prosečnim brojem susednih čvorova) i broj raspoloživih frekvencija. Simulaciona analiza pokazuje da i sa relativno malim brojem raspoloživih frekvencija (2-4) predloženi protokol značajno

poboljšava performanse bežične senzorske mreže u pogledu maksimalne komunikacione propusnosti i prosečnog vremena prenosa paketa. Pri tome, poboljšanja su značajnija u "gustim" mrežama (u kojima svaki čvor ima 5 i više suseda), gde se sa četiri i više raspoloživih frekvencija maksimalna komunikaciona propusnost povećava za 100%, a prosečno vreme prenosa paketa smanjuje za oko 50%, u odnosu na referentnu bežičnu mrežu u kojoj se za komunikaciju između čvorova koristi samo jedna frekvencija. Rad **e7** daje proširenje TFMAC protokola, kroz poboljšanje samokonfigurabilnosti i autonomnosti rada, na sledeći način: rad protokola je podeljen na dve glavne faze: 1) fazu inicijalizacije, u kojoj senzorski čvorovi prvo otkrivaju susede a zatim distribuirano uspostavljaju višekanalni TDMA raspored, i 2) aktivnu fazu, u kojoj se odvija regularna razmena podataka. Drugo poboljšanje se tiče poboljšanja originalne šeme uvedene u TFMAC-u, novom hijerarhijskom TDMA raspodelom, koja olakšava sinhronizaciju i adaptaciju na promene topologije za vreme aktivnog perioda. Simulacioni rezultati pokazuju da predloženi višekanalni protokol za vreme procesa samokonfiguracije postiže prihvatljive performanse u pogledu trajanja faze inicijalizacije. Rad **d6** daje pregled postojećih višekanalnih protokola za bežične senzorske mreže i predlaže njihovu klasifikaciju na: protokole sa vremenskim rasporedom, protokole zasnovane na nadmetanju i hibridne protokole. U radu su detaljno opisana tri reprezentativna protokola: TFMAC, MMSN i Y-MAC. Objasnjeno je osnovno ponašanje protokola, kao i prednosti i nedostaci.

Magistarska teza **g1** predstavlja detaljno projektovan protokol TFMAC, koji je predstavljen u prethodna dva rada. U tezi je prvo dat pregled postojećih MAC protokola za bežične senzorske mreže, sa posebnim osvrtom na višekanalne MAC protokole. Nakon toga je predstavljeno originalno rešenje TFMAC protokola, sa detaljnim opisom distribuiranih algoritama za dodelu parova kanal/slot kojim se izbegavaju kolizije i parovi ravnomerno raspoređuju među čvorovima. Protokol TFMAC predviđa da mreža, u toku svog životnog veka prolazi kroz tri režima rada: neaktivan režim, režim inicijalizacije i aktivan režim. Predloženi protokol omogućava samokonfiguraciju mreže u režimu inicijalizacije. U toku aktivnog rada, TFMAC, osim prenosa podataka, obezbeđuje sinhronizaciju čvorova, dodavanje novih čvorova i izbacivanje čvorova koji su otkazali uz odgovarajuće automatske korekcije u vremenskom rasporedu. Simulacija rada TFMAC u namenski razvijenom simulatoru bežičnih senzorskih mreža daje vrednosti parametara potrebnih za period inicijalizacije mreže (vremena trajanja pojedinih faza režima inicijalizacije, i minimalnog broja slotova u frejmu). Simulacije pokazuju da vreme inicijalizacije u najvećoj meri zavisi od gustine mreže, tako da za mrežu gustine 16 prelazi 400 s. Iako je vreme trajanja inicijalizacije relativno dugo, inicijalizacija se obavlja samo jedanput, na početku životnog veka mreže, pa se povećana potrošnja energije u ovoj fazi kompenzuje dugim životnim vekom mreže. Simulacijom rada mreže u aktivnom režimu dobijeni su rezultati koji pokazuju poboljšanje performansi rada mreže sa povećanjem broja kanala, u smislu povećanja propusne moći i smanjenje kašnjenja, uz minimalno smanjenje energetske efikasnosti. Simulacije pokazuju da se poboljšanje performansi uočava do određenog graničnog broja kanala, nakon koga se sa povećanjem broja kanala postižu samo minimalna poboljšanja. Ovaj granični broj kanala zavisi od gustine mreže, tako da za mreže srednje gustine (tj. gustine od 6 - 12) ne prelazi 10 kanala. Ovi rezultati pokazuju da se optimalne performanse TFMAC protokola u mrežama srednje gustine mogu postići upotrebom standardnih višekanalnih radio primopredajnika (kod kojih se broj ortogonalnih kanala kreće između 8 i 16).

Radovi **b3**, **e3** i **e4** se bave TDMA MAC protokolima. Tradicionalni TDMA MAC protokoli zahtevaju frejm velike dužine, da bi obezbedili komunikaciju bez kolizija, što stvara problem lošeg iskorišćenja kanala i velikog kašnjenja poruka. U radu **e4** je uvedena klasa TDMA protokola, takozvani TDMA protokoli sa redukovanom dužinom frejmom (engl. *Reduced Frame* TDMA, RF-TDMA), koji dozvoljavaju da isti slot koristi više od jednog čvora u nekoj 2-hop okolini. Da bi izbegli kolizije, ovi protokoli svaki TDMA slot proširuju kratkim periodom za CSMA mehanizam za razrešavanje konflikata. Simulacioni rezultati pokazuju da RF-TDMA protokoli mogu da

značajno smanje kašnjenje poruka i povećaju maksimalnu propusnu moć u odnosu na tradicionalne TDMA protokole, uz neznatno smanjenje energetske efikasnosti. Rad **b3** predstavlja proširenje koncepta RF-TDMA protokola datog u prethodnom radu sa tradicionalnih protokola sa dodelom slota za slanje poruke (engl. *transmitter driven* TDMA, TD-TDMA) na protokole sa dodelom slotova za prijem poruke (eng. *receiver-driven* TDMA, RD-TDMA). Za poboljšanje performansi RF-TDMA protokola predložene su dve strategije: prva je fino podešavanje dužine frejma a druga je redukovanje broja konfliktnih dodela slotova upotrebom heurističkog algoritma za dodelu slotova. Simulacioni rezultati pokazuju da TDMA protokoli sa redukovanom dužinom frejma značajno smanjuju kašnjenje poruka i povećavaju maksimalnu propusnu moć kod obe vrste protokola, TD-TDMA i RD-TDMA. Ovo poboljšanje se postiže uz minimalno smanjenje energetske efikasnosti. Takođe, simulacioni rezultati pokazuju i da ispravan izbor algoritma za dodelu slotova može da značajno poboljša rezultate protokola. Rad **e3** se bavi TDMA protokolima sa dodelom slota za prijem poruke.

Radovi **b1**, **d2**, i **e9** se bave upotrebom RF tonova za razrešenje konflikata u bežičnim senzorskim mrežama. U radu **e9** je predstavljen CT-MAC, MAC protocol sa zajedničkim aktivnim periodom. Slično ostalim MAC protokolima sa zajedničkim aktivnim periodom (S-MAC, T-MAC, SCP-MAC) CT-MAC organizuje rad čvorova u vremenski frejm, tokom koga su čvorovi aktivni u kratkom vremenskom periodu, a ostatak provode u režimu smanjene potrošnje. Za razliku od postojećih rešenja, CT-MAC za razrešavanje konflikata ne koristi kontrolne pakete (tipa RTS/CTS), već kratke RF tonove. Rezultati simulacije pokazuju da se ovim značajno smanjuje gubitak energije usled kolizija, preslušavanja i nepotrebnog slušanja u poređenju sa SCP-MAC protokolom.

Postojeći RD-TDMA protokoli su pogodni za upotrebu samo u slučaju saobraćaja male gustine, zato što za razrešavanje konflikata koriste CSMA, koji pati od problema skrivenih i izloženih terminala. U radu **d2** je predložen mehanizam za razrešavanje konflikata TONE koji uspešno rešava oba problema. TONE koristi dvofazni mehanizam za signaliziranje, upotrebom RF tonova. Traženje pobjednika u skupu potencijalnih pošiljaoca se obavlja u nizu eliminacionih rundi, upotrebom binarne šeme za eliminaciju. Simulacioni rezultati pokazuju da TONE prevazilazi CSMA i značajno poboljšava performanse RD-TDMA protokola u slučaju saobraćaja velike gustine. Osim toga, RD-TDMA protokoli sa TONE mehanizmom za razrešavanje konflikata pokazuju veću energetska efikasnost od tradicionalnih TD-TDMA protokola, uz izvesno smanjenje propusne moći.

U radu **b1** je predložena upotreba TONE mehanizma u intraklasterskom MAC protokolu za zvezdaste topologije, nazvanom STAR/TONE. Predstavljen je mehanizam TONE, koji koristi novi algoritam za podelu grupa BM-BCD i dat analitički model za podešavanje parametara frejma STAR/TONE protokola. Simulacioni rezultati pokazuju da predloženi algoritam za podelu grupa značajno smanjuje prosečnu potrošnju energije senzorskih čvorova tokom perioda za nadmetanje.

Radovi **b4** i **c1** se bave lokalizacijom u bežičnim senzorskim mrežama primenom fazi logike. Lokalizacija u bežičnim senzorskim mrežama se odnosi na sposobnost određivanje lokacije senzorskog čvora, sa prihvatljivom tačnošću, na osnovu poznavanja pozicije nekoliko sidara. Merenje snage prijemnog signala (RSS) je prilično popularan vid indirektna lokalizacije, zbog jednostavnosti i male cene. Međutim, zbog male preciznosti merenja i neuniformnosti radio propagacije, ovi pristupi imaju veliku grešku procene. Radovi predlažu metod za lokalizaciju zasnovan na primeni fazi logike, kao poboljšanje indirektna metode lokalizacije na bazi preklapanja prstenova. U predloženom metodu se pomoću fazi funkcije pripadnosti na osnovu RSS merenja generišu fazi prstenovi koji ograničavaju položaj svakog senzorskog čvora u odnosu na svako sidro. Dalje, generiše se fazi skup regiona kao presek prstenova iz različitih skupova prstenova. Konačno, na fazi skup regiona se primenuje metod težišta da bi se čvor lokalizovao. Rezultati simulacije pokazuju da predložen metod poboljšava preciznost lokalizacije u prisustvu neuniformnosti radio propagacije, pa čak i u slučaju regularnog prostiranja radio talasa.

4. MIŠLJENJE O ISPUNJENOSTI USLOVA ZA IZBOR

Kandidat, mr Milica Jovanović, ispunjava zakonom propisane uslove i uslove predviđene Statutom Elektronskog fakulteta u Nišu za izbor u zvanje asistent za užu naučnu oblast Elektronika.

Kandidat Milica Jovanović ima akademsko zvanje magistra nauka i do sada je objavila 22 rada, od toga 1 poglavlje u knjizi međunarodnog značaja, 4 rada u međunarodnim časopisima, 4 rada u časopisima nacionalnog značaja, 11 na međunarodnim konferencijama i 2 na konferencijama nacionalnog značaja. Aktivno je učestvovala kao istraživač na tri projekata koje finansira Ministarstvo za nauku i tehnologiju Republike Srbije i jednom međunarodnom projektu.

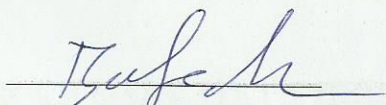
Kandidat Milica Jovanović je do sada uspešno učestvovala u realizaciji auditivnih i laboratorijskih vežbi iz više predmeta u oblasti za koju se bira i u saradnji sa predmetnim nastavnicima učestvovala u pripremi i inovaciji pomenutih predmeta.

5. PREDLOG ZA IZBOR KANDIDATA

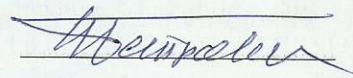
Na osnovu svega napred navedenog Komisija smatra da kandidat mr Milica Jovanović, dipl. ing. ispunjava sve uslove predviđene Zakonom o Univerzitetu i Statutom Elektronskog fakulteta u Nišu za izbor u zvanje asistent. Zato predlaže Izbornom veću Elektronskog fakulteta u Nišu da Milicu Jovanović izabere u zvanje asistent za užu naučnu oblast Elektronika.

U Nišu, 17. 11. 2016. god.

Članovi komisije:


Dr Goran Lj. Đorđević

redovni profesor Elektronskog fakulteta u Nišu


Dr Branislav Petrović

redovni profesor Elektronskog fakulteta u Nišu


Dr Aleksandar Peulić

vanredni profesor Fakulteta inženjerskih nauka u Kragujevcu