

УНИВЕРЗИТЕТ У НИШУ
ЕЛЕКТРОНСКИ ФАКУЛТЕТ

Александра Медведева 14 · Поштански фах 73
18000 Ниш · Србија
Телефон 018 529 105 · Телефакс 018 588 399
E-mail: einfo@elfak.ni.ac.rs; <http://www.elfak.ni.ac.rs>
Текући рачун: 840-1721666-89; ПИБ: 100232259



UNIVERSITY OF NIŠ
FACULTY OF ELECTRONIC ENGINEERING

Aleksandra Medvedeva 14 · P.O. Box 73
18000 Niš - Serbia
Phone +381 18 529 105 · Fax +381 18 588 399
E-mail: einfo@elfak.ni.ac.rs
<http://www.elfak.ni.ac.rs>

ДЕКАН
11.12.2017.

ОБАВЕШТЕЊЕ
НАСТАВНИЦИМА И САРАДНИЦИМА ЕЛЕКТРОНСКОГ ФАКУЛТЕТА

Докторска дисертација кандидата дипл. инж. Момира Станковића под насловом «Пројектовање и реализација управљачких система са активним потискивањем поремећаја» и Извештај Комисије за оцену и одбрану докторске дисертације доступни су на увид јавности у електронској верзији на званичној интернет страници Факултета и налазе се у штампаном облику у Библиотеци Електронског факултета у Нишу и могу се погледати до **10.01.2018. године.**

Примедбе на наведени Извештај достављају се декану Факултета у напред наведеном року.

ЕЛЕКТРОНСКИ ФАКУЛТЕТ У НИШУ



Декан

Проф. др Драган Јанковић

ИЗВЕШТАЈ О ОЦЕНИ ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

ПОДАЦИ О КАНДИДАТУ

Презиме, име једног
родитеља и име Станковић Ранислав Момир
Датум и место рођења 01.05.1985. године, Земун, Београд

Основне студије

Универзитет Универзитет одбране у Београду
Факултет Војна академија
Студијски програм Војноелектронско инжењерство
Звање Дипломирани инжењер електронике
Година уписа 2004.
Година завршетка 2009.
Просечна оцена 9,37

Магистер студије, магистарске студије

Универзитет
Факултет
Студијски програм
Звање
Година уписа
Година завршетка
Просечна оцена
Научна област
Наслов завршног рада

Докторске студије

Универзитет Универзитет у Нишу
Факултет Електронски факултет
Студијски програм Електротехника и рачунарство
Година уписа 2011.
Остварен број ЕСПБ бодова 504
Просечна оцена 10,00

НАСЛОВ ТЕМЕ ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Наслов теме докторске дисертације Пројектовање и реализација управљачких система са активним потискивањем поремећаја
Име и презиме ментора, звање др Милица Наумовић, редовни професор у пензији
Број и датум добијања сагласности за тему докторске дисертације 8/20-01-004/17-029, 15.05.2017.године

ПРЕГЛЕД ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Број страна 128
Број поглавља 7
Број слика (шема, графикона) 39
Број табела 15
Број прилога 0

**ПРИКАЗ НАУЧНИХ И СТРУЧНИХ РАДОВА КАНДИДАТА
који садрже резултате истраживања у оквиру докторске дисертације**

| Р. бр. | Аутор-и, наслов, часопис, година, број волумена, странице | Категорија |
|--------|--|------------|
| 1 | <p>Momir Stanković, Stojadin Manojlović, Slobodan Simić, Srdjan Mitrović, Milica Naumović: 'FPGA system-level based design of multi-axis ADRC controller, <i>Mechatronics</i>, Elsevier, ISSN: 0957-4158, 2016, Vol. 40, pp. 146-155, DOI:10.1016/j.mechatronics.2016.10.005.</p> <p>Прецизно управљање вишеосних система применом стандардних техника управљања базираних на познавању модела система је прилично ограничено због неодређености модела система услед честе нелинеарне међуосне динамике. У раду је предложена примена управљања са активним потискивањем поремећаја (<i>Active Disturbance Rejection Control - ADRC</i>) чија је основна одлика могућност пројектовања робусног система уз минимално познавање модела система. Пројектовани систем је имплементиран на <i>Field Programmable Gate Array-FPGA</i> хардверску платформу применом алата за пројектовање хардвера на системском нивоу, чиме је значајно поједностављен поступак реализације, као и избора оптималне хардверске структуре у смислу постизања најбољег компромиса између перформанси управљања и заузећа хардверских ресурса.</p> | M22 |
| 2 | <p>Momir Stanković, Milica Naumović, Stojadin Manojlović, Slobodan Simić: Optimized pure hardware FPGA-based implementation of Active Disturbance Rejection Control, <i>Electrical Engineering</i>, Springer-Verlag, DOI: 10.1007/s00202-016-0495-x.</p> <p>У раду је предложен поступак оптималне <i>Field Programmable Gate Array-FPGA</i> хардверске имплементације управљања са активним потискивањем поремећаја (<i>Active Disturbance Rejection Control - ADRC</i>). Минимално заузеће хардверских ресурса при задатим жељеним перформансама управљања је постигнуто избором оптималне хардверске структуре алгорита и оптималног представљања сигнала и коефицијента у формату са фиксном децималном тачком. За разлику од традиционалног поступка пројектовања <i>FPGA</i> применом <i>VHDL</i> хардверског језика, у овом раду је предложен поступак пројектовања на системском нивоу применом графичких алата, чиме је значајно олакшан поступак имплементације. Експериментална верификација реализованих система, спроведена у лабораторијским условима на мотору једносмерене струје, је показала задовољавајуће перформансе управљања у различитим радним режимима.</p> | M23 |
| 3 | <p>Momir Stankovic, Stojadin Manojlovic, Slobodan Simic, Zoran Jovanovic, "Implementation of Active Disturbance Rejection Control on FPGA", <i>Interanational Conference ETRAN, AUI1.5, Vrnjaska banja</i> 2014.</p> <p>У раду је анализиран и описан поступак имплементације управљања са активним потискивањем поремећаја (<i>Active Disturbance Rejection Control - ADRC</i>) на <i>Field Programmable Gate Array-FPGA</i> хардверску платформу. Представљени су дискретни модели <i>ADRC</i>-а са различитим формама дискретног проширеног орсервера стања и кроз симулациону анализу су упоређене њихове перформансе. Хардверска имплементације је реализована применом графичких алата за пројектовање <i>FPGA</i> хардвера, конкретно применом <i>Xilinx System Generator -XSG</i> алата. Експериментална верификација је спроведена на лабораторијском моделу брзинског серво система. Добијени резултати су показали високе перформансе и робусност система у различитим радним режимима при променљивом спољашњем моменту оптерећења.</p> | M33 |
| 4 | <p>Momir Stankovic, Stojadin Manojlovic, Slobodan Simic, Milica Naumovic, "An FPGA-Based Design of Antenna Subsystem Control Unit for Didactic Radar", <i>Interanational Conference ETRAN, AUI3.4, Srebrno jezero</i>, 2015.</p> <p>Рад описује поступак пројектовања управљачке јединице лабораторијског модела дидактичког радара. Пројектовани систем се састоји од модула за управљање микроталасним прекидачима, који служе за мултиплексирање радарских сигнала, серво модула за управљање платформом на којој се налази радарска антена и комуникационог управљачког модула, који омогућује програмабилност система, преко <i>LAN</i> мреже. Сви модули су реализовани и симулационо тестирати применом <i>Xilinx</i>-ових <i>System Generator</i> и <i>ISE</i> софтверских пакета и након тога имплементирани на</p> | M33 |

комерцијални FPGA чип. Предложено решење је експериментално верификовано на лабораторијском моделу дидактичког радара, где је показало задовољавајуће резултате.

Momir Stanković, Milica Naumović, Stojadin Manojlović, Srdan Mitrović, Goran Dikić, "Analiza metode smanjenja uticaja šuma merenja kod upravljanja sa aktivnim potiskivanjem poremećaja", INFOTEH, Vol.15, SUP 1.3, Jahorina, Mart 2016.

5 У раду је анализирана метода смањења утицаја мерног шума код концепта управљања са активном потискивањем поремећаја (*Active Disturbance Rejection Control - ADRC*). Разматрани алгоритам је детаљно описан на моделу система n -тог реда, у склопу чега су изведене зависности перформанси управљања од вредности мерног шума, за класичан и модификован ADRC. Квалитет естимације тоталног поремећаја, облик управљачког сигнала и стабилност система, разматрани су у зависности од пропусног опсега контролера и пропусног опсега опсервера. Симулациона анализа, спроведена на моделу брзинског сервосистема у присуству Гаусовог белог шума на излазу система, показала је значајне предности описаног алгоритма у односу на стандардан ADRC алгоритам.

M33

Momir Stankovic, Stojadin Manojlovic, Slobodan Simic, Srdjan Mitrovic, Milica Naumovic, "FPGA-Based System Level Design of Control Systems: Case Study of Three-Axis Positioning Controller Implementation", New Trends in Signal Processing, 12-14. October, 2016, Liptovsky Mikulas, Slovakia. DOI: 10.1109/NTSP.2016.7747790

6 У раду је предложена методологија имплементације управљачких алгоритама на *Field Programmable Gate Array-FPGA* хардвер применом алата за пројектовање на системском нивоу. На овај начин је омогућено пројектовање у графичком окружењу што представља значајно поједностављење у односу на стандардан начин пројектовања применом VHDL хардверског језика. Поред тога, предложена методологија дефинише поступак проналажења најбољег компромиса између заузећа хардверских ресурса са једне, као и перформанси управљања са друге стране. Методологија је детаљано описана на студији случаја пројектовања пропорционално-интегралног регулатора за управљање троосног позиционог серво система. Експериментални резултати, спроведени у лабораторијским условима, потврдили су ваљаност предложене методологије.

M33

НАПОМЕНА: уколико је кандидат објавио више од 3 рада, додати нове редове у овај део документа

ИСПУЊЕНОСТ УСЛОВА ЗА ОДБРАНУ ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Кандидат испуњава услове за оцену и одбрану докторске дисертације који су предвиђени Законом о високом образовању, Статутом Универзитета и Статутом Факултета.

ДА

НЕ

У извештају *Комисије за оцену испуњености критеријума за покретање поступка за пријаву докторске дисертације, покретање поступка за оцену и одбрану докторске дисертације и избор у звање наставника на Електронском факултету у Нишу*, бр. 07/03-035/17-002 од 25.09.2017. године, наводи се да кандидат, дипл.инж. Момир Станковић **ИСПУЊАВА** све предвиђене критеријуме за покретање поступка за оцену и одбрану докторске дисертације. Наиме, кандидат, дипл.инж. Момир Станковић, доставио је Факултету доказ да је првопотписани аутор рада у часопису са SCI листе, па је Комисија сходно томе предложила покретање поступка за оцену и одбрану докторске дисертације.

ВРЕДНОВАЊЕ ПОЈЕДИНИХ ДЕЛОВА ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Кратак опис појединих делова дисертације (*до 500 речи*)

Дисертација је изложена на $viii+128$ страна кроз 7 поглавља: Увод; Управљање са активним потискивањем поремећаја (ADRC); Пројектовање ADRC регулатора са резонантним проширеним опсервером стања; Оптимално подешавање параметара ADRC регулатора са резонантним проширеним опсервером стања; Реализација система аутоматског управљања применом FPGA технологије; Пројектовање и реализација ADRC система за управљање троосном платформом лабораторијског дидактичког радара; Закључак.

У **уводном** делу је описан развој теорије аутоматског управљања, с освртом на место концепта управљања са активним потискивањем поремећаја (ADRC). Поред тога, анализирани су дигиталне технологије за реализацију система аутоматског управљања. Предмет и циљеви научног истраживања, као и структура дисертације такође су дати у Уводу.

У **другом** поглављу, на општем моделу система n -тог реда, изложене су основне идеје управљања са активним потискивањем поремећаја (*Active Disturbance Rejection Control-ADRC*), које се огледају у дефинисању појма тоталног поремећаја, пројектовању проширеног опсервера стања (*Extended State Observer-ESO*) за естимацију тоталног поремећаја и примени закона управљања којим се омогућује његово активно потискивање. Анализирани су основни недостаци постојећих форми ADRC-а. На крају поглавља, кроз одговарајућу литературу, описане су практичне примене ADRC-а у различитим системима.

У **трећем** поглављу је предложена модификација структуре генерализованог проширеног опсервера стања уграђивањем резонантног модела поремећаја, у циљу ефикасне естимације простопериодичних типова тоталног поремећаја познате фреквенције. За предложени модел опсервера изведене су функције преноса које описују зависност грешке естимације стања од облика тоталног поремећаја и на основу њих је показана конвергенција стања у случају простопериодичних типова тоталних поремећаја. Детаљном анализом ефикасности потискивања простопериодичног спољашњег поремећаја, као и квалитета праћења простопериодичних референци, показане су предности предложеног решења у односу на ADRC алгоритме са постојећим структурама проширеног опсервера стања. Поред тога, спроведана је анализа робусности и осетљивости на мерни шум предложених управљачких структура која је показала да пројектовани регулатор задржава приближно исте индексе робусности као и стандардни ADRC регулатори.

У **четвртном** поглављу је предложена метода оптималног подешавања параметара ADRC система. Описана метода је базирана на примени генетског алгоритма. Оптимизациони проблем је постављен тако да се његовим решењем постигну максималне перформансе система у прелазном режиму при задатим индексима робусности и осетљивости на мерни шум. Упоредна анализа одзива система са конвенционално и оптимално подешеним параметрима регулатора је показала да систем са оптимално подешеним параметрима постиже значајно боље перформансе, како у погледу потискивања спољашњих поремећаја, тако и у случају праћења задатих референци.

У **петом** поглављу дате су основне карактеристике FPGA (*Field Programmable Gate Array*) технологије, у оквиру чега су описани, како развој и интерна архитектура хардвера, тако и општи прилаз његовом пројектовању. У другом делу овог поглавља предложена је методологија реализације управљачких система на FPGA применом графичких алата за пројектовање, чиме је постигнуто значајно смањење времена пројектовања и олакшана оптимизација заузећа хардверских ресурса.

У **шестом** поглављу је описана практична примена предложеног ADRC алгоритма реализованог на FPGA чипу за управљање кретањем троосне платформе лабораторијског дидактичког радара. Спроведена симулациона и експериментална верификација је показала високе перформансе предложеног решења, уз минимално заузеће хардверских ресурса FPGA чипа.

У **последњем** поглављу су дата закључна разматрања спроведеног научног истраживања, након чега следи листа референци коришћених током израде докторске дисертације.

ВРЕДНОВАЊЕ РЕЗУЛТАТА ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Ниво остваривања постављених циљева из пријаве докторске дисертације (*до 200 речи*)

Кандидат је све постављене циљеве, који су били дефинисани у пријави теме докторске дисертације, успешно остварио. У потпуности су реализовани главни циљеви научног истраживања који су се односили на пројектовање и хардверску реализацију оптимално подешених робусних алгоритама управљања са активним потискивањем поремећаја (ADRC). Наиме, детаљна анализа у временском и фреквенцијском домену показала је високе перформансе и индексе робусности пројектованог ADRC система на бази резонантног проширеног опсервера стања, при дејству различитих типова простопериодичних поремећаја. У поређењу са конвенционално подешеним регулаторима показане су значајне предности система са предложеним оптималним подешавањем параметара. Са аспекта практичне хардверске реализације, описане су могућности и ограничења примене комерцијалног FPGA хардвера у реализацији управљачких алгоритама, а пре свега предложених структура ADRC управљања. Посебна пажња посвећена је пројектовању хардвера применом графичких софтверских алата, попут (*Xilinx System Generator-XSG*), што је допринело томе да се FPGA технологија, као имплементациони

хардвер, приближи пројектантима управљачких система. Реализација свих постављених циљева научног истраживања је симулационо и експериментално верификована у лабораторијским условима на проблему позиционирања троосне платформе лабораторијског дидактичког радара.

Вредновање значаја и научног доприноса резултата дисертације (до 200 речи)

Чланови Комисије посебно истичу следеће научне доприносе докторске дисертације:

- Предложена је модификација и унапређење постојећих алгоритама управљања са активним потискивањем поремећаја (ADRC) и решен један од недостатака стандардних ADRC алгоритама. Увођењем резонантног модела у структуру проширеног опсервера стања, омогућена је естимација тоталних поремећаја простопериодичног облика, а самим тим ефикасно потискивање простопериодичних спољашњих поремећаја и праћење простопериодичних референци.
- Дефинисана је метода оптималног подешавања параметара ADRC регулатора, базирана на примени нумеричког генетског алгоритма, која је обезбедила бољи однос перформансе/робусност у односу на постојеће методе подешавања параметара ADRC регулатора.
- Предложена је методологија за реализацију управљачких алгоритама на FPGA хардверској платформи применом графичких софтверских алата, која значајно олакшава и временски скраћује поступак имплементације, у односу на стандардни поступак реализације који се у потпуности ослања на VHDL програмирање. Поред тога, предложена методологија је омогућила једноставније постизање оптималне искоришћености ресурса FPGA хардвера.
- Извршена је практична лабораторијска реализација и експериментална верификација модификоване структуре ADRC алгоритма реализоване на FPGA хардверу, решавањем проблема управљања кретањем троосне платформе реалног дидактичког радара.

Потребно је нагласити да је значајан део научних резултата и доприноса приказаних у дисертацији већ публикован у међународним часописима са SCI листе, као и у зборницима радова међународних и домаћих научних конференција.

Оцена самосталности научног рада кандидата (до 100 речи)

Кандидат дипл. инж. Момир Станковић је у току рада на изради докторске дисертације показао завидан ниво самосталности, и то пре свега у домену анализе проблема, избора потенцијалних решења и критичком осврту на добијене резултате. Део научног истраживања који се односио на практичне хардверске реализације система управљања реализован је у лабораторијама Катедре војноелектронског инжењерства, Војне академије у Београду, у сарадњи са наставницима Катедре.

ЗАКЉУЧАК (до 100 речи)

На основу увида у докторску дисертацију и вишегодишњи научни рад кандидата, Комисија сматра да докторска дисертација садржи низ оригиналних научних доприноса и решења у области теорије и практичне реализације система аутоматског управљања са активним потискивањем поремећаја. Добијени резултати представљају добру основу за будућа истраживања у овој области у циљу даљег унапређења управљачких алгоритама и њихове практичне примене у управљању система који захтевају високе перформансе и робусност.

Имајући у виду остварене научне резултате, Комисија предлаже Наставно-научном већу Електронског факултета у Нишу да се докторска дисертација кандидата дипл.инж. Момира Станковића под називом “Пројектовање и реализација управљачких система са активним потискивањем поремећаја” прихвати и да се кандидату одобри одбрана докторске дисертације.

КОМИСИЈА

Број одлуке НСВ о именовану Комисије

8/20-01-008/17-020






Датум именовања Комисије

30.11.2017.

Р. бр.

Име и презиме, звање

Потпис

| | | | | |
|----|--|---|-----------------------|---|
| 1 | <p>др Милица Наумовић, редовни професор у пензији</p> <p>Аутоматика</p> <p style="font-size: small;">(Научна област)</p> | <p>Електронски факултет, Универзитет у Нишу</p> <p style="font-size: small;">(Установа у којој је запослен)</p> | председник, ментор |  |
| 2. | <p>др Томислав Шекара, редовни професор</p> <p>Аутоматика</p> <p style="font-size: small;">(Научна област)</p> | <p>Електротехнички факултет, Универзитет у Београду</p> <p style="font-size: small;">(Установа у којој је запослен)</p> | члан |  |
| 3. | <p>др Зоран Јовановић, редовни професор</p> <p>Аутоматика</p> <p style="font-size: small;">(Научна област)</p> | <p>Електронски факултет, Универзитет у Нишу</p> <p style="font-size: small;">(Установа у којој је запослен)</p> | члан |  |
| 4. | <p>др Бранислав Петровић, редовни професор</p> <p>Електроника</p> <p style="font-size: small;">(Научна област)</p> | <p>Електронски факултет, Универзитет у Нишу</p> <p style="font-size: small;">(Установа у којој је запослен)</p> | члан |  |
| 5. | <p>др Слободан Симић, доцент</p> <p>Радарски системи</p> <p style="font-size: small;">(Научна област)</p> | <p>Војна академија, Универзитет одбране у Београду</p> <p style="font-size: small;">(Установа у којој је запослен)</p> | члан |  |

**ЕЛЕКТРОНСКИ ФАКУЛТЕТ
У НИШУ**

Датум и место:

07.12.2017. године, Ниш

| | |
|------------------|------------|
| Примљено | 11.12.2017 |
| Број | |
| 09/05-007/17-007 | |