





UNIVERZITET U NIŠU  
ELEKTRONSKI FAKULTET



**SANJA M. ALEKSIĆ**

**MODELOVANJE I SIMULACIJA  
KARAKTERISTIKA  
MOS TRANZISTORA NAPREZANIH  
JAKIM ELEKTRIČNIM POLJEM**

**doktorska disertacija**

Niš, 2014. godina



UNIVERSITY OF NIŠ  
FACULTY OF ELECTRONIC  
ENGINEERING



**SANJA M. ALEKSIĆ**

**MODELING AND SIMULATION OF  
MOS TRANSISTORS UNDER HIGH  
ELECTRIC FIELD STRESS**

**doctoral dissertation**

Niš, 2014.

*Mojoj porodici*

*hvala*



<b>AUTOR</b>	
Ime i prezime	Sanja Aleksić
Datum rođenja	24.07.1971.

<b>DOKTORSKA DISERTACIJA</b>	
Naziv	Modelovanje i simulacija karakteristika MOS tranzistora napreznih jakim električnim poljem
Broj strana	173
Broj slika	114
Broj tabela	24
Broj bibliografskih jedinica	152
Ustanova gde je rađena disertacija	Elektronski fakultet u Nišu
Mentor	dr Dragan Pantić, redovni profesor
Datum prijave teme doktorske disertacije	06.06.2013.
Broj odluke i datum prihvatanja teme doktorske disertacije	07/03-029/13-005 28.08.2013.
Komisija za ocenu podobnosti teme	<ol style="list-style-type: none"> <li>1. dr Dragan Pantić, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu, mentor</li> <li>2. dr Biljana Pešić, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu</li> <li>3. dr Snežana Golubović, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu</li> <li>4. dr Nebojša Mitrović, redovni profesor, Univerzitet u Kragujevcu, Fakultet tehničkih nauka u Čačku</li> </ol>
Komisija za odbranu disertacije	<ol style="list-style-type: none"> <li>1. dr Dragan Pantić, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu, mentor</li> <li>2. dr Biljana Pešić, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu</li> <li>3. dr Snežana Golubović, redovni profesor, Univerzitet u Nišu, Elektronski fakultet u Nišu</li> <li>4. dr Nebojša Mitrović, redovni profesor, Univerzitet u Kragujevcu, Fakultet tehničkih nauka u Čačku</li> </ol>
Datum odbrane	

<b>AUTHOR</b>	
Name and surname	Sanja Aleksić
Date of birth	24.07.1971.

<b>DOCTORAL DISSERTATION</b>	
Title	Modeling and simulation MOS transistors under high electric field stress
Number of pages	173
Number of figures	114
Number of tables	24
Number of references	152
Institution	Faculty of electronic engineering Niš
Mentor	dr Dragan Pantić, full-time profesor
Date of doctoral dissertation submit	06.06.2013.
Number of decision and the date of acceptance of the doctoral dissertation theme	07/03-029/13-005 28.08.2013.
Commission for the assessment of the doctoral dissertation theme	<ol style="list-style-type: none"> <li>1. dr Dragan Pantić, full-time professor, University of Niš, Faculty of Electronic Engineering, mentor</li> <li>2. dr Biljana Pešić, full-time professor, University of Niš, Faculty of Electronic Engineering</li> <li>3. dr Snežana Golubović, full-time professor, University of Niš, Faculty of Electronic Engineering</li> <li>4. dr Nebojša Mitrović, full-time professor, University of Kragujevac, Faculty of Technical Sciences Čačak</li> </ol>
Commission for the dissertation defense	<ol style="list-style-type: none"> <li>1. dr Dragan Pantić, full-time professor, University of Niš, Faculty of Electronic Engineering, mentor</li> <li>2. dr Biljana Pešić, full-time professor, University of Niš, Faculty of Electronic Engineering</li> <li>3. dr Snežana Golubović, full-time professor, University of Niš, Faculty of Electronic Engineering</li> <li>4. dr Nebojša Mitrović, full-time professor, University of Kragujevac, Faculty of Technical Sciences Čačak</li> </ol>
Date of defense	

# SADRŽAJ

## REZIME

## ABSTRACT

## SPISAK SLIKA

## SPISAK TABELA

## UVOD ..... 1

## POGLAVLJE 1. TCAD SOFTVERSKI ALAT ZA SIMULACIJU ELEKTRIČNIH KARAKTERISTIKA MOS TRANZISTORA..... 9

1.1	KARAKTERISTIKE SILVACO TCAD SOFTVERSKOG PAKETA.....	11
1.2	SISTEM OSNOVNIH POLUPROVODNIČKIH JEDNAČINA .....	13
1.2.1	<i>Poisson-ova jednačina .....</i>	<i>14</i>
1.2.2	<i>Jednačine kontinuiteta .....</i>	<i>15</i>
1.2.3	<i>Transportne jednačine .....</i>	<i>15</i>
1.2.4	<i>Jednačina provođenja toplote.....</i>	<i>18</i>
1.3	MODELI FIZIČKIH PARAMETARA .....	19
1.3.1	<i>Model pokretljivosti nosilaca naelektrisanja.....</i>	<i>19</i>
1.3.2	<i>Modeli generacije i rekombinacije nosilaca naelektrisanja .....</i>	<i>23</i>
1.4	MODELI DEGRADACIJE ELEKTRIČNIH KARAKTERISTIKA MOS TRANZISTORA.....	29
1.4.1	<i>Generisanje defekata pri naprezanju MOS tranzistora .....</i>	<i>29</i>
1.4.2	<i>Modeli degradacije.....</i>	<i>43</i>
1.4.3	<i>Modeli struje gejta.....</i>	<i>50</i>

## POGLAVLJE 2. ANALIZA UTICAJA DEFEKATA GENERISANIH TOKOM NAPREZANJA NA KARAKTERISTIKE MOS TRANZISTORA ..... 57

2.1	PROJEKTOVANJE NUMERIČKOG EKSPERIMENTA .....	58
2.1.1	<i>Metoda nominalnog dizajna.....</i>	<i>58</i>
2.1.2	<i>Metoda skrining analize.....</i>	<i>59</i>
2.1.3	<i>Metoda kompletne faktorijalne analize .....</i>	<i>59</i>
2.1.4	<i>Metoda kompletne kompozitne analize.....</i>	<i>60</i>
2.2	SIMULACIJA UTICAJA GENERISANIH DEFEKATA NA ELEKTRIČNE KARAKTERISTIKE N-KANALNOG MOS TRANZISTORA.....	61
2.2.1	<i>Simulacija tehnološkog niza za proizvodnju.....</i>	<i>61</i>
2.2.2	<i>Simulacija električnih karakteristika .....</i>	<i>65</i>
2.2.3	<i>Simulacija uticaja fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub>.....</i>	<i>66</i>
2.2.4	<i>Simulacija uticaja defekata generisanih na međupovršini Si/SiO<sub>2</sub>.....</i>	<i>68</i>
2.2.5	<i>Simulacija uticaja defekata generisanih u balku poluprovodnika .....</i>	<i>73</i>
2.2.6	<i>Simulacija efekata depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub>.....</i>	<i>79</i>

2.3	SIMULACIJA UTICAJA GENERISANIH DEFEKATA NA ELEKTRIČNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA .....	84
2.3.1	<i>Simulacija tehnološkog niza za proizvodnju</i> .....	84
2.3.2	<i>Simulacija električnih karakteristika</i> .....	88
2.3.3	<i>Simulacija uticaja fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub></i> .....	89
2.3.4	<i>Simulacija uticaja defekata generisanih na međupovršini Si/SiO<sub>2</sub></i> .....	91
2.3.5	<i>Simulacija uticaja defekata generisanih u balku poluprovodnika</i> .....	95
2.3.6	<i>Simulacija efekata depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub></i> .....	99
2.4	POREĐENJE ELEKTRIČNIH KARAKTERISTIKA MOS I VDMOS TRANZISTORA .....	103
 <b>POGLAVLJE 3. EKSPERIMENTALNA ANALIZA PONAŠANJA VDMOS TRANZISTORA</b>		
<b>SNAGE TOKOM HEF NAPREZANJA .....</b>		<b>108</b>
3.1	VDMOS TRANZISTOR SNAGE IRF510 .....	109
3.1.1	<i>Struktura komponente</i> .....	109
3.1.2	<i>Električne karakteristike VDMOS tranzistora snage IRF510</i> .....	110
3.2	EKSPERIMENTALNA ANALIZA.....	112
3.2.1	<i>Tok eksperimenta</i> .....	112
3.2.2	<i>Softverski paket</i> .....	114
3.2.3	<i>Rezultati merenja</i> .....	117
 <b>POGLAVLJE 4. SIMULACIJA HEF NAPREZANJA VDMOS TRANZISTORA SNAGE IRF510</b>		
4.1	SIMULACIJA TEHNOLOŠKOG NIZA ZA PROIZVODNJU.....	122
4.2	SIMULACIJA ELEKTRIČNIH KARAKTERISTIKA .....	128
4.3	UTICAJ DEFEKATA GENERISANIH NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA ELEKTRIČNE KARAKTERISTIKE TRANZISTORA IRF510 .....	132
4.4	UTICAJ DEFEKATA GENERISANIH U BALKU POLUPROVODNIKA NA ELEKTRIČNE KARAKTERISTIKE TRANZISTORA .....	136
4.5	UTICAJ EFEKTA DEPASIVIZACIJE VODONIKA NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA ELEKTRIČNE KARAKTERISTIKE TRANZISTORA .....	140
 <b>POGLAVLJE 5. ZAKLJUČAK .....</b>		<b>155</b>
<b>POGLAVLJE 6. PREGLED LITERATURE .....</b>		<b>161</b>

## REZIME

Jedan od najčešćih uzroka nestabilnog rada MOS komponenata, pored visoke temperature i zračenja, je izlaganje oksida gejta i cele strukture komponente jakim električnim poljima, što se dešava kada se na kontakt gejta dovode naponi koji su po svojim vrednostima veoma blizu probojnom naponu. Zbog toga je i osnovni cilj ove doktorske disertacije bilo istraživanje efekata koji se javljaju pri naponskom naprezanju oksida gejta komercijalnih MOS i snažnih VDMOS tranzistora. Pri tome su korišćeni programi za simulaciju tehnološkog niza za proizvodnju i električnih karakteristika poluprovodničkih komponenata ATHENA i ATLAS koji su sastavni deo Silvaco TCAD (Technology Computer-Aided Design) softverskog paketa.

Osnovna ideja je da se iskoristi prednost koju omogućavaju simulator električnih karakteristika poluprovodničkih komponenata ATLAS, a to je mogućnost da se razdvoje i odvojeno analiziraju različiti efekti. Na taj način je moguće uočiti kako generisani neutralni i naelektrisani donorski i akceptorski centri zahvata (defekti) generisani u oksidu, na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika utiču na električne karakteristike MOS i VDMOS tranzistora, kao što su: napon praga, struja curenja, prenosna i izlazne karakteristike, itd.

Opisan je ugrađeni sistem osnovnih poluprovodničkih jednačina koji je ugrađen u program ATLAS, a zatim je dat pregled modela pokretljivosti nosilaca i procesa generacije i rekombinacije nosilaca, kao i vrednosti njihovih parametara koji se najčešće koriste u postupku simulacije električnih karakteristika poluprovodničkih komponenata. Takođe je dat i pregled modela degradacije koji su ugrađeni u program ATLAS koji omogućavaju simulaciju HEF naprezanja MOS tranzistora.

Odvojeno su analizirani uticaji fiksnih naelektrisanja na međupovršini  $Q_f$ , donorskih i akceptorskih centara zahvata  $[(DT)]^I$  i  $[(AT)]^I$  generisanih na međupovršini Si/SiO<sub>2</sub>, donorskih i akceptorskih centara zahvata  $[(DT)]^B$  i  $[(AT)]^B$  generisanih u balku poluprovodnika i efekta depasivizacije veza Si≡H na međupovršini Si/SiO<sub>2</sub>, na električne karakteristike n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage. Korišćenjem ovih rezultata, koji ukazuju na smer promene električnih karakteristika u zavisnosti od prisustva generisanih centara zahvata i

naelektrisanja u strukturi komponente, kao i rezultata dobijenih eksperimentalnom karakterizacijom komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprezanju dovođenjem napona  $V_S=+80V$  na kontakt gejta u trajanju do  $t=150$  minuta, identifikovano je koji defekti i naelektrisanja se generišu pri HEF naprezanju i koji efekti dominantno utiču na promene električnih karakteristika. Konačno, simulirano je HEF naprezanje tranzistora IRF510 pri čemu je dobijeno veoma dobro slaganje sa eksperimentalno određenim karakteristikama.

## ABSTRACT

One of the most frequent causes of the unstable operation of the MOS components is, besides high temperature and radiation, the exposure of gate oxides and the component structure to powerful electric fields, which happens when the voltages, whose values are similar to the breakdown voltage, are conducted onto the gate contact. Therefore, this doctoral dissertation explores the effects produced by the voltage strain of the gate oxides of the commercial MOS and powerful VDMOS transistors. The research is based on the use of the programs for the simulation of the technological string for the production of electrical characteristics of the semiconducting components of ATHENA and ATLAS, which are the components of Silvaco TCAD (Technology Computer-Aided Design) software package.

The main idea is to benefit from the characteristic of the electrical characteristics simulator of the semiconducting components ATLAS to separate and analyse separately various effects. Thus, it is possible to observe that generated neutral and electrified donor and acceptor centres of operation (defects), generated in the oxide on the mid-surface Si/SiO<sub>2</sub> and in a bulk of semiconductors, affect the electrical characteristics of MOS and VDMOS transistors, such as: threshold voltage, drain current, transmitting and output characteristics, etc.

The study offers a description of the built-in system of basic semiconducting equations, built into the program ATLAS, and a review of the mobility model of the carriers and the generation process and carrier recombinations, as well as the values of their parameters that are most frequently used in the procedure of simulation of the electrical characteristics of semiconducting components. Moreover, a review of degradation models, built into the program ATLAS that enable the simulation of HEF strain of MOS transistors, is presented.

The effects of fixed charges on mid-surface, donor and acceptor centres of operation generated on the mid-surface Si/SiO<sub>2</sub> of donor and acceptor centres of operation generated in a bulk of semiconductors and the effect of the depassivation of the links Si≡H on mid-surface Si/SiO<sub>2</sub>, on electrical characteristics of n-channel MOS and n-channel VDMOS power transistors have been analysed separately. The results of

this research, which indicate the direction of the change of electrical characteristics depending on the presence of generated centres of operation and charge in the component structure, as well as the results obtained by experimental characterisation of the commercial n-channel VDMOS transistor of IRF510 power, exposed to HEF strain by conducting the voltage  $=+80V$  onto the gate contact for  $=150$  minuta, have been used to identify which defects and charges are generated during HEF strain and which effects have a dominant impact on the changes of electrical characteristics. Lastly, the HEF strain of the transistor IRF510 has been simulated, the results of which are analogous to a great extent to the experimentally determined characteristics.



# SPISAK SLIKA

SLIKA 1.1.	BLOK DIJAGRAM SILVACO TCAD SOFTVERSKOG PAKETA. ....	12
SLIKA 1.2.	POKRETLJIVOSTI ELEKTRONA I ŠUPLJINA U ZAVISNOSTI OD KONCENTRACIJE PRIMESA .....	21
SLIKA 1.3.	NEKI OD FIZIČKIH MEHANIZAMA KOJI UČESTVUJU U DEGRADACIJI MOS TRANZISTORA TOKOM INJEKCIJE VRUĆIH NOSILACA U OKSID .....	37
SLIKA 1.4.	DEFINISANJE ENERGETSKIH NIVOVA $DT$ I $AT$ PARAMETROM E.LEVEL U PROGRAMU ATLAS. ...	40
SLIKA 1.5.	ŠEMATSKI PRIKAZ R-D MODELA. ....	49
SLIKA 2.1.	PRIMER NOMINALNOG DIZAJNA NUMERIČKOG EKSPERIMENTA ZA SLUČAJ KADA SE MENJA VREDNOST TRI PARAMETRA.....	59
SLIKA 2.2.	PRIMER SKRINING PROJEKTOVANJA NUMERIČKOG EKSPERIMENTA ZA SLUČAJ 3 PARAMETRA....	59
SLIKA 2.3	PRIMER KOMPLETNE FAKTORIJALNE ANALIZE NUMERIČKOG EKSPERIMENTA U SLUČAJU KADA SE MENJAJU VREDNOSTI TRI PARAMETRA. ....	60
SLIKA 2.4.	METODA KOMPOZITNE ANALIZE NUMERIČKOG EKSPERIMENTA ZA SLUČAJ KADA SE MENJAJU VREDNOSTI TRI PARAMETRA. ....	60
SLIKA 2.5.	POPREČNI PRESEK STRUKTURE N-KANALNOG MOS TRANZISTORA I KONAČNA RASPODELA PRIMESA U DEFINISANOM 2D DOMENU SIMULACIJE.....	65
SLIKA 2.6.	SIMULIRANA PRENOSNA KARAKTERISTIKA N-KANALNOG MOS TRANZISTORA U LOGARITAMSKOJ (A) I LINEARNOJ RAZMERI (B).....	66
SLIKA 2.7.	SIMULIRANE IZLAZNE KARAKTERISTIKE N-KANALNOG MOS TRANZISTORA.....	66
SLIKA 2.8.	UTICAJ FIKSNOG NAELEKTRISANJA $Q_f$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA PRENOSNU KARAKTERISTIKU N - KANALNOG MOS TRANZISTORA $I_D = f(V_S)$ U LINEARNOJ (A) I LOGARITAMSKOJ RAZMERI (B). ....	67
SLIKA 2.9.	UTICAJ FIKSNOG NAELEKTRISANJA $Q_f$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA NAPON PRAGA $V_{TH}$ N - KANALNOG MOS TRANZISTORA. ....	67
SLIKA 2.10.	PROCESI JONIZACIJE $DT^I$ I $AT^I$ U ZAVISNOSTI OD POLOŽAJA NJIHOVOG ENERGETSKOG NIVOVA U ZABRANJENOJ ZONI I NJIHOV UTICAJ NA NAPON PRAGA $V_{TH}$ I STRUJU CURENJA $I_L$ .....	68
SLIKA 2.11.	PROMENE VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $DT^I$ I $E.LDT^I$ KOD N-KANALNOG MOS TRANZISTORA. ...	70
SLIKA 2.12.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $DT^I$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> (A) I KONCENTRACIJA ELEKTRONA U SILICIJUMU (B) KOD N- KANALNOG MOS TRANZISTORA. ....	71
SLIKA 2.13.	PROMENE VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NAT^I$ I $E.LAT^I$ KOD N-KANALNOG MOS TRANZISTORA. ....	71
SLIKA 2.14.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU JONIZOVANIH $AT^I$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> (A) I KONCENTRACIJA ELEKTRONA U SILICIJUMU (B) KOD N-KANALNOG MOS TRANZISTORA. ....	72

SLIKA 2.15.	PROCESI JONIZACIJE $DT^B$ I $AT^B$ U BALKU U ZAVISNOSTI OD POLOŽAJA NJIHOVOG ENERGETSKOG NIVOA U ZABRANJENOJ ZONI POLUPROVODNIKA I NJIHOV UTICAJ NA NAPON PRAGA $V_{TH}$ I STRUJU SATURACIJE $I_{SAT}$ .....	73
SLIKA 2.16.	RASPODELA KONCENTRACIJE ELEKTRONA U BALKU POLUPROVODNIKA U ZAVISNOSTI OD PROMENE POLOŽAJA ENERGETSKOG NIVOA DONORSKIH CENTARA ZAHVATA GENERISANIH PRI NAPREZANJU KOD N-KANALNOG MOS TRANZISTORA JAKIM ELEKTRIČNIM POLJEM $E.LDT^B$ , U ZABRANJENOJ ZONI POLUPROVODNIKA, ZA KONSTANTNU GUSTINU DONORSKIH CENTARA ZAHVATA $NDT^B=10^{17} \text{ cm}^{-3}$ .....	75
SLIKA 2.17.	PROMENA VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^B$ I $E.LDT^B$ KOD N-KANALNOG MOS TRANZISTORA. ....	76
SLIKA 2.18.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $DT^B$ U BALKU POLUPROVODNIKA ZA: A) $NDT^B=10^{17} \text{ cm}^{-3}$ , $E.LDT^B=0.1 \text{ eV}$ I B) $NDT^B=10^{17} \text{ cm}^{-3}$ , $E.LDT^B=0.7 \text{ eV}$ KOD N-KANALNOG MOS TRANZISTORA. ....	76
SLIKA 2.19.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I KONCENTRACIJE ELEKTRONA U BALKU POLUPROVODNIKA ZA: A) $NDT^B=10^{17} \text{ cm}^{-3}$ , $E.LDT^B=0.1 \text{ eV}$ I B) $NDT^B=10^{17} \text{ cm}^{-3}$ , $E.LDT^B=0.7 \text{ eV}$ . ....	77
SLIKA 2.20.	PROMENA VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NAT^B$ I $E.LAT^B$ KOD N-KANALNOG MOS TRANZISTORA. ....	77
SLIKA 2.21.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $AT^B$ U BALKU POLUPROVODNIKA ZA: A) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.1 \text{ eV}$ , I B) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.7 \text{ eV}$ KOD N-KANALNOG MOS TRANZISTORA. ....	78
SLIKA 2.22.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I KONCENTRACIJE ELEKTRONA U BALKU POLUPROVODNIKA ZA: A) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.1 \text{ eV}$ I B) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.7 \text{ eV}$ . KOD N-KANALNOG CMOS TRANZISTORA. ....	78
SLIKA 2.23.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I BRZINA REKOMBINACIJE U BALKU POLUPROVODNIKA ZA: A) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.1 \text{ eV}$ , I B) $NAT^B=8 \cdot 10^{17} \text{ cm}^{-3}$ , $E.LAT^B=0.7 \text{ eV}$ KOD N-KANALNOG MOS TRANZISTORA. ....	79
SLIKA 2.24.	KONCENTRACIJE ATOMSKOG VODONIKA H U SILICIJUMU, RASPODELE GUSTINE STRUJE U OKSIDU I POTENCIJALA U POLISILICIJUMU POSLE $t=1$ MIN NAPREZANJA ZA RAZLIČITE VREDNOSTI NAPONA NA GEJTU $V_S$ KOD N-KANALNOG MOS TRANZISTORA. ....	80
SLIKA 2.25.	1D RASPODELE KONCENTRACIJE H I $H_2$ GENERISANIH DEPASIVIZACIJOM U PRESEKU KANALA MOS TRANZISTORA ZA RAZLIČITE VREDNOSTI NAPONA NA GEJTU $V_S$ KOD N-KANALNOG MOS TRANZISTORA. ....	81
SLIKA 2.26.	PROMENE GUSTINA GENERISANOG NAELEKTRISANJA NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> U ZAVISNOSTI OD NAPONA NA GEJTU $V_S$ I VREMENA NAPREZANJA. ....	81

SLIKA 2.27.	PRENOSNE KARAKTERISTIKE N-KANALNOG MOS TRANZISTORA ZA RAZLIČITA VREMENA NAPREZANJA I NAPONE NA GEJTU $V_S$ : A) 7V, B) 8V I C) 9V.....	82
SLIKA 2.28.	ELEKTRIČNO POLJE U OKSIDU GEJTA N-KANALNOG MOS I N-KANALNOG VDMOS TRANZISTORA U ZAVISNOSTI OD PRIMENJENOG NAPONA NA GEJTU $V_S$ . ....	83
SLIKA 2.29.	A) RASPODELA POTENCIJALA U POLISILICIJUMU, GUSTINA STRUJE U OKSIDU GEJTA I RASPODELA DEPASIVIZACIJOM OSLOBOĐENOG VODONIKA U SILICIJUMU POSLE NAPREZANJA $t=1$ MIN U SLUČAJU KADA JE NAPON NA GEJTU $V_S=7.5$ V I B) PRENOSNE KARAKTERISTIKE TRANZISTORA ZA RAZLIČITA VREMENA NAPREZANJA.....	83
SLIKA 2.30.	POPREČNI PRESEK STRUKTURE N-KANALNOG VDMOS TRANZISTORA I KONAČNA RASPODELA PRIMESA U DEFINISANOM 2D DOMENU SIMULACIJE. ....	88
SLIKA 2.31.	SIMULIRANA PRENOSNA KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE U LOGARITAMSKOJ (A) I LINEARNOJ RAZMERI (B). ....	89
SLIKA 2.32.	SIMULIRANE IZLAZNE KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE. ....	89
SLIKA 2.33.	UTICAJ FIKSNOG NAELEKTRISANJA $Q_f$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA PRENOSNU KARAKTERISTIKU SNAŽNOG N-KANALNOG VDMOS TRANZISTORA $I_D = f(V_S)$ U LINEARNOJ (A) I LOGARITAMSKOJ RAZMERI (B). ....	90
SLIKA 2.34.	PROMENA NAPONA PRAGA $V_{TH}$ SNAŽNOG N-KANALNOG VDMOS TRANZISTORA U ZAVISNOSTI OD PROMENE VREDNOSTI GUSTINE FIKSNOG NAELEKTRISANJA $Q_f$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> . ....	90
SLIKA 2.35.	PROMENE NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $DT^I$ I $E.LDT^I$ . ....	92
SLIKA 2.36.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $DT^I$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> ZA: A) $NDT^I=10^{14}$ CM <sup>-2</sup> , $E.LDT^I=0.5$ EV I B) $NDT^I=10^{14}$ CM <sup>-2</sup> , $E.LDT^I=0.8$ EV. ....	92
SLIKA 2.37	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I KONCENTRACIJA ELEKTRONA U SILICIJUMU ZA: A) $NDT^I=10^{14}$ CM <sup>-3</sup> , $E.LDT^I=0.5$ EV, I B) $NDT^I=10^{14}$ CM <sup>-3</sup> , $E.LDT^I=0.8$ EV. ....	92
SLIKA 2.38.	PROMENE VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $IL$ (B) ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NAT^I$ I $E.LAT^I$ . ....	93
SLIKA 2.39.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $DT^I$ NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> ZA: A) $NAT^I=10^{12}$ CM <sup>-2</sup> , $E.LAT^I=0.1$ EV, I B) $NAT^I=10^{12}$ CM <sup>-2</sup> , $E.LAT^I=0.5$ EV.....	94
SLIKA 2.40.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I KONCENTRACIJA ELEKTRONA U SILICIJUMU ZA: A) $NAT^I=10^{12}$ CM <sup>-2</sup> , $E.LAT^I=0.1$ EV, I B) $NAT^I=10^{12}$ CM <sup>-2</sup> , $E.LAT^I=0.5$ EV.....	94
SLIKA 2.41.	PROMENA VREDNOSTI NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $IL$ (B) U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^B$ I $E.LDT^B$ . ....	96
SLIKA 2.42.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $DT^B$ U BALKU POLUPROVODNIKA ZA: A) $NDT^B=5 \cdot 10^{17}$ CM <sup>-3</sup> , $E.LDT^B=0.1$ EV, I B) $NDT^B=5 \cdot 10^{17}$ CM <sup>-3</sup> , $E.LDT^B=0.7$ EV. ....	96

SLIKA 2.43.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I BRZINA REKOMBINACIJE U BALKU POLUPROVODNIKA ZA: A) $NDT^B=5 \cdot 10^{17} \text{cm}^{-3}$ , $E.LDT^B=0.1 \text{eV}$ , I B) $NDT^B=5 \cdot 10^{17} \text{cm}^{-3}$ , $E.LDT^B=0.7 \text{eV}$ .	97
SLIKA 2.44.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I JONIZOVANIH $AT^B$ U BALKU POLUPROVODNIKA ZA: A) $NAT^B=10^{15} \text{cm}^{-3}$ , $E.LAT^B=0.1 \text{eV}$ , I B) $NDT^B=10^{15} \text{cm}^{-3}$ , $E.LDT^B=0.7 \text{eV}$ .	98
SLIKA 2.45.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I BRZINA REKOMBINACIJE BALKU POLUPROVODNIKA ZA: A) $NAT^B=10^{15} \text{cm}^{-3}$ , $E.LAT^B=0.1 \text{eV}$ , I B) $NDT^B=10^{15} \text{cm}^{-3}$ , $E.LDT^B=0.7 \text{eV}$ .	98
SLIKA 2.46.	RASPODELA POTENCIJALA U POLISILICIJUMU, ELEKTRIČNOG POLJA U OKSIDU I GUSTINA STRUJE ZA: A) $NAT^B=10^{15} \text{cm}^{-3}$ , $E.LAT^B=0.1 \text{eV}$ , I B) $NDT^B=10^{15} \text{cm}^{-3}$ , $E.LDT^B=0.7 \text{eV}$ .	98
SLIKA 2.47.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA.	99
SLIKA 2.48.	KONCENTRACIJA ATOMSKOG VODONIKA $H$ U SILICIJUMU, GUSTINA STRUJE U OKSIDU I RASPODELA POTENCIJALA U POLISILICIJUMU POSLE $t=1 \text{min}$ NAPREZANJA ZA RAZLIČITE VREDNOSTI NAPONA $V_S$ .	100
SLIKA 2.49.	1D RASPODELE $H$ I $H_2$ U PRESEKU KROZ KANAL VDMOS TRANZISTORA ZA RAZLIČITE VREDNOSTI NAPONA NAPREZANJA NA GEJTU.	100
SLIKA 2.50.	PROMENE GUSTINA GENERISANOG NAELEKTRISANJA NA MEĐUPOVRŠINI $\text{Si}/\text{SiO}_2$ U ZAVISNOSTI OD VREMENA NAPREZANJA I NAPONA NA GEJTU $V_S$ .	100
SLIKA 2.51.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA NAPREZANOG NAPONOM NA GEJTU $V_S=40 \text{V}$ U: A) LINEARNOJ I B) LOGARITAMSKOJ RAZMERI.	101
SLIKA 2.52.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA NAPREZANOG NAPONOM NA GEJTU $V_S=45 \text{V}$ U: A) LINEARNOJ I B) LOGARITAMSKOJ RAZMERI.	101
SLIKA 2.53.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA NAPREZANOG NAPONOM NA GEJTU $V_S=50 \text{V}$ U: A) LINEARNOJ I B) LOGARITAMSKOJ RAZMERI.	101
SLIKA 2.54.	RASPODELA $H$ U DOMENU SIMULACIJE N-KANALNOG VDMOS TRANZISTORA NAPREZANOG NAPONOM NA GEJTU $V_{GS}=45 \text{V}$ POSLE: A) 1 MINUTA, B) 5 MINUTA I C) 20 MINUTA NAPREZANJA.	102
SLIKA 2.55.	RASPODELA $H_2$ U DOMENU SIMULACIJE N-KANALNOG VDMOS TRANZISTORA NAPREZANOG NAPONOM NA GEJTU $V_{GS}=45 \text{V}$ POSLE: A) 1 MINUTA, B) 5 MINUTA I C) 20 MINUTA NAPREZANJA.	102
SLIKA 2.56.	PROMENE NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) N-KANALNOG MOS I N-KANALNOG SNAŽNOG VDMOS TRANZISTORA U ZAVISNOSTI OD GUSTINE DONORSKIH CENTARA ZAHVATA $NDT^I$ I POLOŽAJA NJIHOVOG ENERGETSKOG NIVOA U ZABRANJENOJ ZONI $E.LDT^I$ .	103
SLIKA 2.57.	PROMENE NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) N-KANALNOG MOS I N-KANALNOG SNAŽNOG VDMOS TRANZISTORA U ZAVISNOSTI OD GUSTINE AKCEPTORSKIH CENTARA ZAHVATA $NAT^I$ I POLOŽAJA NJIHOVOG ENERGETSKOG NIVOA U ZABRANJENOJ ZONI $E.LAT^I$ .	104

SLIKA 2.58.	PROMENE NAPONA PRAGA $V_{TH}$ (A) I STRUJE CURENJA $I_L$ (B) N-KANALNOG MOS I N-KANALNOG SNAŽNOG VDMOS TRANZISTORA U ZAVISNOSTI OD GUSTINE DONORSKIH CENTARA ZAHVATA $NDT^B$ I POLOŽAJA NJIHOVOG ENERGETSKOG NIVOA U ZABRANJENOJ ZONI $E.LDT^B$ .....	105
SLIKA 2.59.	STRUJA DREJNA N-KANALNOG MOS TRANZISTORA U ZAVISNOSTI OD POLOŽAJA ENERGETSKOG NIVOA AKCEPTORSKIH CENTARA ZAHVATA U ZABRANJENOJ ZONI $E.LAT^B$ , KADA JE NJIHOVA GUSTINA $NAT^B=10^{15}cm^{-3}$ .....	106
SLIKA 2.60.	STRUJA DREJNA N-KANALNOG VDMOS TRANZISTORA U ZAVISNOSTI OD POLOŽAJA ENERGETSKOG NIVOA AKCEPTORSKIH CENTARA ZAHVATA U ZABRANJENOJ ZONI $E.LAT^B$ , KADA JE NJIHOVA GUSTINA: A) $NAT^B=10^{10}cm^{-3}$ I B) $NAT^B=10^{15}cm^{-3}$ .....	107
SLIKA 3.1.	SPOLJAŠNJI IZGLED I ELEKTRIČNI SIMBOL N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 $I_D(ON)$ ( $=5.6A$ , $BVDD_{SS}=100V$ , $r_{DS(on)}=0.54\Omega$ ). (© INTERSIL CORPORATION 1999.).....	109
SLIKA 3.2.	IZGLED POVRŠINE (LAYOUT) I POPREČNI PRESEK STRUKTURE ČELIJE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 (INTERSIL CORPORATION 1999.) [141].....	110
SLIKA 3.3.	PRENOSNA KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 NA $T=25^{\circ}C$ I $T=175^{\circ}C$ (© INTERSIL CORPORATION 1999.).....	111
SLIKA 3.4.	IZLAZNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 (© INTERSIL CORPORATION 1999.).....	111
SLIKA 3.5.	BLOK DIAGRAM SISTEMA ZA MERENJE I AKVIZICIJU PODATAKA U TOKU EKSPERIMENTA. ....	113
SLIKA 3.6.	BLOK ŠEMA SOFTVERSKOG PAKETA CPPMS. ....	114
SLIKA 3.7.	INICIJALNI PROZOR SOFTVERA ZA OBRADU REZULTATA MERENJA. ....	116
SLIKA 3.8.	EKSPERIMENTALNO ODREĐENE NATPRAGOVSKE (LEVO) I POTPRAGOVSKE KARAKTERISTIKE (DESNO) N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 NAPREZANOG POZITIVNIM JEDNOSMERNIM NAPONOM NA GEJTU $V_S = +80V$ DO 150 MINUTA. ....	117
SLIKA 3.9.	EKSPERIMENTALNO ODREĐENE NATPRAGOVSKE (LEVO) I POTPRAGOVSKE KARAKTERISTIKE (DESNO) N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 NAPREZANOG NEGATIVNIM JEDNOSMERNIM NAPONOM NA GEJTU $V_S = -80V$ DO 150 MINUTA. ....	118
SLIKA 3.10	ANALIZA PROMENE PRENOSNE KARAKTERISTIKE I NAPONA PRAGA TRANZISTORA IRF510 IZLOŽENOG HEF NAPREZANJU ( $V_S = +80V$ DO 150 MINUTA).....	119
SLIKA 3.11.	ANALIZA PROMENE PRENOSNE KARAKTERISTIKE I NAPONA PRAGA TRANZISTORA IRF510 IZLOŽENOG HEF NAPREZANJU ( $V_S = -80V$ DO 150 MINUTA).....	119
SLIKA 3.12.	PROMENA VREDNOSTI NAPONA PRAGA U ZAVISNOSTI OD HEF NAPREZANJA U SLUČAJU POZITIVNE I NEGATIVNE POLARIZACIJE NA KONTAKTU GEJTA.....	120
SLIKA 4.1.	REDOŚLED VAŽNIJIH TEHNOLOŠKIH PROCESA I FOTO-POSTUPAKA U POSTUPKU PROIZVODNJE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510. ....	124
SLIKA 4.2.	REDOŚLED FOTO POSTUPAKA, DIMENZIJE MASKI I KONAČNA RASPODELA PRIMESA U DEFINISANOM DOMENU SIMULACIJE JEDNE ČELIJE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510.....	127

SLIKA 4.3.	2D RASPODELA PRIMESA POLU-ČELIJE TRANZISTORA SA OZNAČENIM OBLASTIMA ( $N^+$ -SUPSTRAT, N - EPITAKSIJALNI SLOJ, P-OBLAST, $N^+$ -OBLAST I OBLAST KANALA) I KONTAKTIMA (SORS, DREJN I GEJT).....	127
SLIKA 4.4.	1D PROFILI PRIMESA U: A) VERTIKALNOM PRESEKU KROZ N-EPI/ $N^+$ -SUPSTRAT I B) HORIZONTALNOM PRESEKU UZ SAMU POVRŠINU KROZ KANAL VDMOS TRANZISTORA.....	128
SLIKA 4.5.	A) SIMULIRANA PROBOJNA KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 I B) POREĐENJE SIMULIRANE I MERENE ZAVISNOST $r_{DS(on)}$ OD STRUJE DREJNA. ....	129
SLIKA 4.6.	POREĐENJE SIMULIRANE I IZMERENE PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510.....	131
SLIKA 4.7.	POREĐENJE SIMULIRANIH PRENOSNIH KARAKTERISTIKE NA SOBNOJ ( $T=25^{\circ}C$ ) I POVIŠENOJ TEMPERATURI ( $T=175^{\circ}C$ ) I KARAKTERISTIKA IZ TEHNIČKE DOKUMENTACIJE TRANZISTORA SNAGE IRF510.....	131
SLIKA 4.8.	POREĐENJE SIMULIRANIH IZLAZNIH KARAKTERISTIKA TRANZISTORA SNAGE IRF510.....	132
SLIKA 4.9.	PROMENE NAPONA PRAGA $V_{TH}$ N-KANALNOG TRANZISTORA SNAGE IRF510 U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^I$ I $E.LDT^I$ .....	133
SLIKA 4.10.	PROMENE STRUJE CURENJA $I_L$ N-KANALNOG TRANZISTORA SNAGE IRF510 U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^I$ I $E.LDT^I$ , PRIKAZANE U: A) LOGARITAMSKOJ I B) LINEARNOJ RAZMERI.....	133
SLIKA 4.11.	SIMULIRANE PRENOSNE KARAKTERISTIKE N-KANALNOG TRANZISTORA SNAGE IRF510 U SLUČAJU KADA JE: $NDT^I=10^{12} \text{ cm}^{-2}$ I $E.LDT^I=0.5 \text{ eV}$ (CRVENA LINIJA) I $NDT^I=4 \cdot 10^{14} \text{ cm}^{-2}$ I $E.LDT^I=0.72 \text{ eV}$ (PLAVA LINIJA).....	134
SLIKA 4.12.	KONCENTRACIJA JONIZOVANIH DONORSKIH CENTARA ZAHVATA NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> U SLUČAJU KADA JE: A) $NDT^I=10^{12} \text{ cm}^{-2}$ I $E.LDT^I=0.5 \text{ eV}$ I B) $NDT^I=4 \cdot 10^{14} \text{ cm}^{-2}$ I $E.LDT^I=0.72 \text{ eV}$ .....	134
SLIKA 4.13.	KONCENTRACIJA ELEKTRONA U SI KADA JE: A) $NDT^I=10^{12} \text{ cm}^{-2}$ I $E.LDT^I=0.5 \text{ eV}$ I B) $NDT^I=4 \cdot 10^{14} \text{ cm}^{-2}$ I $E.LDT^I=0.72 \text{ eV}$ .....	135
SLIKA 4.14.	GUSTINA STRUJE ELEKTRONA U SLUČAJU KADA JE: A) $NDT^I=10^{12} \text{ cm}^{-2}$ I $E.LDT^I=0.5 \text{ eV}$ I B) $NDT^I=4 \cdot 10^{14} \text{ cm}^{-2}$ I $E.LDT^I=0.72 \text{ eV}$ .....	135
SLIKA 4.15.	PROMENE NAPONA PRAGA $V_{TH}$ N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^B$ I $E.LDT^B$ [141-144, 145-151].....	136
SLIKA 4.16.	PROMENE STRUJE CURENJA $I_L$ N-KANALNOG TRANZISTORA SNAGE IRF510 U ZAVISNOSTI OD PROMENE VREDNOSTI PARAMETARA $NDT^B$ I $E.LDT^B$ , PRIKAZANE U: A) LOGARITAMSKOJ I B) LINEARNOJ RAZMERI.....	137
SLIKA 4.17.	SIMULIRANE PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 U SLUČAJU KADA JE: $NDT^B=5 \cdot 10^{15} \text{ cm}^{-3}$ I $E.LDT^B=0.5 \text{ eV}$ (CRVENA LINIJA), $NDT^B=5 \cdot 10^{16} \text{ cm}^{-3}$ I $E.LDT^B=0.72 \text{ eV}$ (PLAVA LINIJA).....	137
SLIKA 4.18.	KONCENTRACIJA JONIZOVANIH DONORSKIH CENTARA ZAHVATA U BALKU KADA JE: A) $NDT^B=5 \cdot 10^{15} \text{ cm}^{-3}$ I $E.LDT^B=0.5 \text{ eV}$ I B) $NDT^B=5 \cdot 10^{16} \text{ cm}^{-3}$ I $E.LDT^B=0.72 \text{ eV}$ .....	138
SLIKA 4.19.	KONCENTRACIJA ELEKTRONA U SI KADA JE: A) $NDT^B=5 \cdot 10^{15} \text{ cm}^{-3}$ I $E.LDT^B=0.5 \text{ eV}$ I B) $NDT^B=5 \cdot 10^{16} \text{ cm}^{-3}$ I $E.LDT^B=0.72 \text{ eV}$ .....	138

SLIKA 4.20.	BRZINA REKOMBINACIJE U SI KADA JE: A) $NDT^B=5 \cdot 10^{15} \text{ cm}^{-3}$ I $E.LDT^B=0.5 \text{ eV}$ I B) $NDT^B=5 \cdot 10^{16} \text{ cm}^{-3}$ I $E.LDT^B=0.72 \text{ eV}$ .....	139
SLIKA 4.21.	POREĐENJE UTICAJA PARAMETARA DONORSKIH CENTARA ZAHVATA NA MEĐUPOVRŠINI SI/SiO <sub>2</sub> I U BALKU POLPUPROVODNIKA NA NAPONA PRAGA $V_S$ N-KANALNOG TRANZISTORA SNAGE IRF510.....	139
SLIKA 4.22.	GENERISANO POZITIVNO NAELEKTRISANJE NA MEĐUPOVRŠINI SI/SiO <sub>2</sub> U FUNKCIJI VREMENA NAPREZANJA KADA SU NAPONI NAPREZANJA NA GEJTU TRANZISTORA IRF510 $V_S = 75 \text{ V}, 80 \text{ V}$ I $85 \text{ V}$ .....	141
SLIKA 4.23.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA IRF510 U LOGARITAMSKOJ (A) I LINEARNOJ RAZMERI (B) KADA SE NA GEJT DOVODI NAPON $V_S = 75 \text{ V}$ .....	141
SLIKA 4.24.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA IRF510 U LOGARITAMSKOJ (A) I LINEARNOJ RAZMERI (B) KADA SE NA GEJT DOVODI NAPON $V_S=80 \text{ V}$ ..	142
SLIKA 4.25.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA IRF510 U LOGARITAMSKOJ (LEVO) I LINEARNOJ RAZMERI (DESNO) KADA SE NA GEJT DOVODI NAPON $V_S=85 \text{ V}$ .....	142
SLIKA 4.26.	1D RASPODELE POTENCIJALA I KONCENTRACIJE ELEKTRONA U PRESEKU KROZ KANAL TRANZISTORA NAPREZANIH $t=5, 20$ I $40$ MINUTA NAPONOM $V_S=80 \text{ V}$ .....	143
SLIKA 4.27.	2D RASPODELE KONCENTRACIJE ELEKTRONA U SI, ELEKTRIČNOG POLJA U OKSIDU GEJTA I POTENCIJALA U POLISILICIJUMSKOM GEJTU TRANZISTORA NAPREZANIH $t=5, 20$ I $40$ MINUTA NAPONOM $V_S=80 \text{ V}$ .....	144
SLIKA 4.28.	SIMULACIJA HEF NAPREZANJA I POREĐENJE SA EKSPERIMENTALNO DOBIJENIM REZULTATIMA.....	144
SLIKA 4.29.	POREĐENJE DOBIJENIH SIMULIRANIH VREDNOSTI NAPONA PRAGA TRANZISTORA IRF510 IZLOŽENOG HEF NAPREZANJU ( $V_S=75 \text{ V}, 80 \text{ V}$ I $85 \text{ V}$ ) SA EKSPERIMENTALNO DOBIJENIM REZULTATIMA.....	147
SLIKA 4.30.	VREDNOSTI $Q_{TOTa}$ ZA EKSPERIMENTALNO IZMERENE VREDNOSTI NAPONA PRAGA $V_{TH}$ BPOSLE $t = 5, 10, 20, 40, 60, 100, 120$ I $150$ MINUTA NAPREZANJA .....	148
SLIKA 4.31.	VREDNOSTI $Q_{TOTa}$ , $Q_{RDa}$ I $Q_{fa}$ ZA EKSPERIMENTALNO IZMERENE VREDNOSTI NAPONA PRAGA $V_{TH}$ POSLE $t=5, 10, 20, 40, 60, 100, 120$ I $150$ MINUTA NAPREZANJA.....	148
SLIKA 4.32.	DOBIJENE VREDNOSTI $Q_{TOTs}$ UPOREĐENE $Q_{TOTa}$ ZA EKSPERIMENTALNO IZMERENE VREDNOSTI NAPONA PRAGA $V_{TH}$ POSLE $t=5, 10, 20, 40, 60, 100, 120$ I $150$ MINUTA NAPREZANJA.....	149
SLIKA 4.33.	PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 KOJI JE IZLOŽEN NAPREZANJU DOVOĐENJEM NAPONA $V_S = 80 \text{ V}$ NA KONTAKT GEJTA U TRAJANJU DO $40$ MINUTA.....	150
SLIKA 4.34.	POREĐENJE SIMULIRANIH I EKSPERIMENTALNO ODREĐENIH PRENOSNIH KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 KOJI JE IZLOŽEN HEF NAPREZANJU U TRAJANJU DO $40$ MINUTA.....	151

SLIKA 4.35. PRENOSNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 KOJI JE IZLOŽEN NAPREZANJU DOVOĐENJEM NAPONA $V_g=80V$ NA KONTAKT GEJTA U TRAJANJU OD 40 DO 150 MINUTA.....	152
SLIKA 4.36. POREĐENJE SIMULIRANIH I EKSPERIMENTALNO ODREĐENIH PRENOSNIH KARAKTERISTIKA N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 KOJI JE IZLOŽEN HEF NAPREZANJU U TRAJANJU OD 40 DO 150 MINUTA. ....	154
SLIKA 4.37. POREĐENJE SIMULIRANIH I EKSPERIMENTALNO ODREĐENIH VREDNOSTI NAPONA PRAGA N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 KOJI JE IZLOŽEN HEF NAPREZANJU U TRAJANJU DO 150 MINUTA.....	154

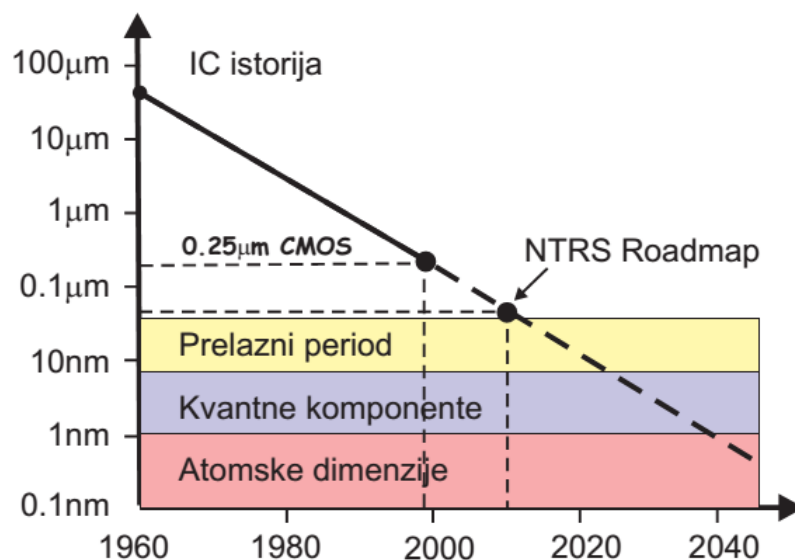


# SPISAK TABELA

TABELA 1.1.	VREDNOSTI PARAMETARA POKRETLJIVOSTI U OKVIRU NAREDBE MOBILITY .....	20
TABELA 1.2.	VREDNOSTI PARAMETARA POKRETLJIVOSTI MODELA KLASSEN.....	23
TABELA 1.3.	VREDNOSTI PARAMETARA SRH MODELA.....	24
TABELA 1.4.	VREDNOSTI PARAMETARA CONSRH I CONSRH.LAW MODELA.....	25
TABELA 1.5.	VREDNOSTI PARAMETARA TRAP.AUGER MODELA.....	25
TABELA 1.6.	VREDNOSTI PARAMETARA SELB MODELA UDARNE JONIZACIJE.....	28
TABELA 1.7.	PARAMETRI DEFINISANI U OKVIRU TRAP NAREDBE.....	43
TABELA 1.8.	PARAMETRI R-D MODELA KOJI SE DEFINIŠU U OKVIRU DEGRADATION NAREDBE.....	47
TABELA 1.9.	PARAMETRI RD MODELA KOJI SE DEFINIŠU U OKVIRU MATERIAL NAREDBE.....	48
TABELA 1.10.	PARAMETRI P-L MODELA KOJI SE DEFINIŠU U OKVIRU DEGRADATION NAREDBE.....	50
TABELA 1.11.	PARAMETRI FN MODELA DEFINISANI U OKVIRU NAREDBE MODELS.....	51
TABELA 1.12.	TABELA PARAMETARA KOJE DEFINIŠE SAM KORISNIK U MODELU STRUJE GEJTA.....	55
TABELA 2.1.	BROJ POTREBNIH SIMULACIJA I KOMBINACIJA VREDNOSTI PARAMETARA KOD KOMPLETNE KOMPOZITNE ANALIZE ZA SLUČAJ KADA SE MENJA VREDNOST TRI PARAMETRA.....	61
TABELA 2.2.	TEHNOLOŠKI NIZ ZA PROIZVODNJU N-KANALNOG MOS TRANZISTORA.....	62
TABELA 2.3.	UTICAJ PROMENE VREDNOSTI PARAMETARA DONORSKIH I AKCEPTORSKIH CENTARA ZAHVATA GENERISANIH NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> NA ELEKTRIČNE KARAKTERISTIKE N-KANALNOG MOS TRANZISTORA.....	69
TABELA 2.4.	UTICAJ PROMENE VREDNOSTI PARAMETARA DONORSKIH I AKCEPTORSKIH CENTARA ZAHVATA GENERISANIH PRI NAPREZANJU JAKIM ELEKTRIČNIM POLJEM U BALKU POLUPROVODNIKA NA ELEKTRIČNE KARAKTERISTIKE N-KANALNOG MOS TRANZISTORA.....	74
TABELA 2.5.	VREDNOSTI PARAMETARA RD MODELA KOJE SU KORIŠĆENE PRI SIMULACIJI.....	80
TABELA 2.6.	TEHNOLOŠKI NIZ ZA PROIZVODNJU SNAŽNOG N-KANALNOG VDMOS TRANZISTORA.....	85
TABELA 2.7.	UTICAJ PROMENE VREDNOSTI PARAMETARA DONORSKIH I AKCEPTORSKIH CENTARA ZAHVATA, GENERISANIH PRI NAPREZANJU JAKIM ELEKTRIČNIM POLJEM NA MEĐUPOVRŠINI Si/SiO <sub>2</sub> , NA ELEKTRIČNE KARAKTERISTIKE SNAŽNOG N-KANALNOG VDMOS TRANZISTORA.....	91
TABELA 2.8.	UTICAJ PROMENE VREDNOSTI PARAMETARA DONORSKIH I AKCEPTORSKIH TRAPOVA GENERISANIH PRI NAPREZANJU JAKIM ELEKTRIČNIM POLJEM U BALKU POLUPROVODNIKA NA ELEKTRIČNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA.....	95
TABELA 3.1.	ELEKTRIČNE KARAKTERISTIKE N-KANALNOG VDMOS TRANZISTORA SNAGE IRF510 [10].....	111
TABELA 4.1.	PREGLED KRITIČNIH PARAMETARA I PRETPOSTAVLJENI OPSEG NJIHOVIH PROMENA [81,59].....	126
TABELA 4.2.	POREĐENJE MERENIH I SIMULIRANIH ELEKTRIČNIH KARAKTERISTIKA TRANZISTORA.....	129
TABELA 4.3.	VREDNOSTI PARAMETARA ZA SIMULACIJU HEF NAPREZANJA TRANZISTORA IRF510.....	149

## UVOD

Kada je 1947. godine došlo do otkrića prvog tranzistora, njegovi pronalazači: William Shockley, John Bardeen i Walter Brattain, verovatno nisu mogli ni da pretpostave da će revolucija, pokrenuta njihovim pronalaskom, trajati narednih 70 i ko zna koliko još godina, jer je elektronika, u bukvalnom smislu te reči, počela da predstavlja pokretačku snagu razvoja čovečanstva. Na samom početku, tehnologija skromnih mogućnosti dopuštala je integraciju nekoliko poluprovodničkih i pasivnih komponenata na zajedničkom supstratu, da bi danas prerasla u tehnologiju koja pruža mogućnost integracije više desetina miliona komponenata po  $\text{cm}^2$  silicijumskog čipa. Na slici 1 prikazan je Moor-ov zakon, koji pokazuje trend razvoja poluprovodničkih tehnologije u poslednjih 55 godina i predviđa tendencije razvoj u narednih nekoliko decenija.



Slika 1. Moor-ov zakon sa predviđanjem tendencije razvoja komponenata do 2050 [1].

Razvoj tehnologije bio je takav da je broj tranzistora po čipu dupliran svake dve godine (Moore-ov zakon), pri čemu je smanjivanje dimenzija komponenata bilo uslovljeno, pre

svoga razvojem procesa litografije. Dimenzije komponenata, tj. minimalna dužina kanala MOS tranzistora, smanjivana je oko 13% godišnje, a predviđanja su da će u narednom periodu trend smanjivanja biti oko 10% godišnje. Istovremeno je povećavana površina čipa za oko 16% godišnje, čime je omogućena integracija ogromnog broja komponenata na istom čipu i izrada veoma kompleksnih i brzih integrisanih kola i mikroprocesora [1].

Osnovni principi na kojima se zasniva rad poluprovodničkih komponenata, kao i same komponente koje se danas najčešće koriste pri izradi integrisanih kola, MOS i bipolarni tranzistori, otkriveni su davno pre tehnologije kojom su mogli da budu proizvedeni. Čak su i neke osobine poluprovodničkih materijala, kao na primer fotoprovodnost, uočene još pre 1900. godine. Međutim, tada nisu mogle biti shvaćene i objašnjene na pravi način. Prve komponente, fotodetektor, pojavile su se tridesetih godina prošlog veka, kada počinju i prva ozbiljnija istraživanja karakteristika spoja metal/poluprovodnik (Schottkey i Mott). Značajan pomaku u proučavanju karakteristika površine poluprovodnika, koja ima ključnu ulogu u radu većine savremenih komponenata, načinio je Liandrat, koji je 1935. godine predložio metodu kod koje se provodnost površine poluprovodnika modulira primenom vertikalnog električnog polja. Tokom sledećih nekoliko decenija, rad većine naučnika je bio usmeren ka proučavanju efekta polja, što je konačno kao rezultat imalo i otkriće FET-a (*Field Effect Transistor*). Rat je nakratko prekinuo istraživanja u ovoj oblasti, da bi već 1947. godine grupa naučnika iz Bell Telephone Laboratories, John Bradeen, Walter Brattain i William Shockley, demonstrirali rad "point contact" tranzistora, otkriće za koje su 1956. godine dobili Nobelovu nagradu.

Pedesete godine prošlog veka su obeležila intenzivna istraživanja u ovoj oblasti, koja su bila osnova moderne poluprovodničke tehnologije [2,3]. Kao rezultat tih istraživanja, pojavila se mogućnost formiranja i međusobnog povezivanja više komponenata na istoj podlozi sa ciljem da bude proizvedeno integrisano kolo, pa su zbog toga tražena nova tehnološka rešenja. Konačno, proizvodnja prvog integrisanog kola 1959. godine je zasnovana na idejama koje, ustvari, predstavljaju osnovu današnje moderne planarne tehnologije. Naravno, tehnologija koja se danas koristi za proizvodnju integrisanih kola je veoma složena, i najčešće se sastoji od nekoliko stotina tehnoloških procesa i postupaka koji su podjednako važni za konačne električne karakteristike komponenata i njihov pouzdani rad. Pored toga, velika pažnja se danas posvećuje proučavanju novih poluprovodničkih materijala i unapređenju kritičnih tehnoloških procesa, kao i novih struktura komponenata sa ciljem da se nastavi trend daljeg smanjivanja dimenzija komponenata.

Danas elektronske komponente imaju sve kritičniju ulogu u proizvodnji štampanih ploča, autonomnim funkcijama za kontrolu vozila, komunikacionim, navigacionim, automobilskim i radarskim sistemima [4,5]. Saznanja o degradaciji poluprovodničkih komponentata, do koje dolazi zbog brojnih sistemskih ili spoljašnjih oblika naprezanja, neophodno je povezati sa pretpostavkama o mehanizmima njihovog i otkaza sistema u koji su ugrađeni [6]. NGATS (*the Next Generation Air Transportation System*) sistemi i mnogi drugi elektronski uređaji koji se koriste u avionima, kao što su “green technology” sistemi, baziraju se na poluprovodničkim ili “solid-state” komponentama [5]. Dugogodišnja istraživanja iz oblasti otkaza poluprovodničkih komponentata predstavili su Patil i saradnici [7]. Osim toga, sve veća upotreba bezolovnog goriva i mikro-elektromehaničkih sistema (MEMS) u elektronskim podsystemima za avionska goriva i NGATS-u povećavaju broj elektronskih otkaza sa mogućim nepredviđenim modovima grešaka [8]. Kako bi bilo moguće sistemski unaprediti pouzdanost u svetu avioelektronike, najpre je neophodno povećati nivo “zdravlja” samih komponentata. Za smanjivanje troškova održavanja i izbegavanje katastrofalnih nesreća, kao što su bili incidenti sa Challenger ili Columbia vasionkim brodovima, krajnje je važno razumeti ponašanje degradiranih komponentata i predvideti njihove otkaze u sistemima u kojima su ugrađeni [5].

Poluprovodnički uređaji velike snage, tzv. snažni komponente, su neizbežan deo uređaja za napajanje sa prekidačkim režimom rada SMPS (*Switch-Mode Power Supplies*), kao i električnih pogona u avionskim i vasionkim sistemima. Među tim komponentama, poluprovodnički bipolarni tranzistori IGBT (*Insulator Gate Bipolar Transistor*), snažni MOSFET-ovi (*Metal-Oxide-Semiconductor-Field-Effect-Transistor*) i kondenzatori su najizloženiji svim najznačajnijim degradacionim procesima, jer je i njihova upotreba najšira [4]. Heksagonalni tranzistor sa efektom polja - HEXFET (*Hexagonal Field Effect Transistor*) je dobio naziv po topologiji ćelije koja ima heksagonalnu strukturu, dok je vertikalno difundovan MOSFET - VDMOSFET (*Vertical-Diffused MOSFET*) dobio naziv po tome što kod njega električna struja teče u vertikalnom pravcu od drejna ka sorsu. Nasuprot njemu, u lateralnom MOSFET-u, električna struja teče u lateralno od drejna ka sorsu [4]. Sve ove strukture su, u svojim različitostima, pokušaj unapređenja tehnologija za proizvodnju i samih komponentata.

Vertikalni tranzistor sa efektom polja i sa strukturom metal-oksidi-poluprovodnik (MOSFET ili VDMOSFET) je komponenta snage koja može da podrži jako visoke napone [4]. Struktura je razvijena sredinom 1970 – tih da bi se dobila komponenta sa performansama

koje su bolje od osobina postojećih bipolarnih tranzistora [6]. Ono što snažnim MOSFET tranzistorima daje prednost u odnosu na bipolarne BJT (*Bipolar Junction Transistor*) tranzistore jeste to što imaju izolator na gejtju [9]. Naponski kontrolisan tranzistor je mnogo jednostavniji izbor za dizajn kola u odnosu na strujno kontrolisane BJT. Kada su u pitanju BJT, veliki brigu zadaje njihova nemogućnost da rade kao prekidači na visokim frekvencijama, što dovodi do destruktivnih otkaza. Injektovano naelektrisanje u drift regionu predstavlja jedan od najverovatnijih uzroka otkaza [8]. Malo strujno pojačanje nije dovoljno da obezbedi potreban napon za bržu promenu režima rada uređaja. Upravo iz tih razloga, MOSFET tranzistori snage postaju sve popularniji. Naime, pitanja brze promene stanja ("switching") su prevaziđena njihovom upotrebom [10]. Danas su u komercijalnoj upotrebi dostupni snažni MOSFET tranzistori, koji imaju probojni napon blizu 600 V i dozvoljavaju protok struje jačine i do 28 A [11]. Snažni MOSFET tranzistori su danas komponente izbora za primene u situacijama kada je potrebno da uređaji rade na visokim frekvencijama (reda veličine nekoliko stotina MHz) i visokim naponima (iznad 200 V).

Proizvodnja savremenih integrisanih kola, praćena stalnim trendom minijaturizacije, tj. povećanja gustine pakovanja i složenosti kola, kao osnovni motiv ima smanjenje cene proizvoda, povećanje brzine rada, smanjivanje disipacije i poboljšanje električnih karakteristika kola. Stabilnost karakteristika poluprovodničkih komponenata je, svakako, najvažniji zahtev koji se postavlja njihovim proizvođačima, jer je to jedini način koji sigurno može da obezbedi pravilan i pouzdan rad uređaja u koje se ove komponente ugrađuju. Međutim, trend minijaturizacije dimenzija komponenata je praćen smanjivanjem napona napajanja koje, s obzirom na potrebu da se zadrži kompatibilnost sa starijim familijama integrisanih kola, nije pratilo redukovanje dimenzija istom dinamikom, što za posledicu ima povećanje jačine električnog polja unutar strukture poluprovodničkih komponenata, čak i u uslovima njihove normalne eksploatacije. Jaka električna polja, kao što je poznato, dovode do povećanja gustine naelektrisanja u oksidu gejtja i površinskih stanja na međupovršini oksid/poluprovodnik. Pored toga, naročito kada je u pitanju VDMOS tranzistor snage, neophodno je uzeti u obzir i naelektrisane defekte (centre zahvata-trapove), ugrađene ili generisane u unutrašnjosti (balku) poluprovodnika. Naime, kod njih struja posle prolaska kroz kanal teče vertikalno kroz n epitaksijalni sloj i  $n^+$  supstrat ka kontaktu drejna [12], usled čega stanje naelektrisanosti pomenutih defekata ima jako veliki uticaj na intenzitet struje drejna.

Veiki broj naučnika je tokom poslednjih četrdesetak godina svoj rad posvetio pručavanju degradacije električnih karakteristika MOS tranzistora u uslovima kada su eksploatisani pod najširim spektrom spoljašnjih uticaja [13-151]. Publikovani eksperimentalni rezultati su analizirani su, pri čemu je dat i čitav niz fizički zasnovanih i empirijski izvedenih modela procesa, koji se dešavaju u strukturi poluprovodničkih komponenata, kada su one izložene dejstvu jakih električnih polja HEFS (*High Electric Field Stress*), ali i drugim oblicima naprezanja (npr. jonizujuće zračenje), a da ipak mehanizmi koji dovode do promena električnih karakteristika još uvek nisu potpuno razjašnjeni [13-145]. Pojava TCAD (*Technology Computer-Aided Design*) [88] softverskih paketa, koji se koriste za simulaciju kompletnog tehnološkog niza za proizvodnju poluprovodničkih komponenata i njihovih električnih karakteristika, daje sasvim novu dimenziju istraživanju uticaja HEFS-a, ali i svih ostalih oblika degradacije, na pouzdanost komponenata i promene njihovih električnih karakteristika, pri čemu se, pre svega, misli na promene napona praga, transkonduktanse i struje curenja, kada se radi o MOS tranzistorima. Ono što je posebno bitno i korisno je činjenica da savremeni modeli fizičkih parametara i robusne numeričke tehnike za rešavanje kompletnog sistema parcijalnih diferencijalnih poluprovodničkih jednačina u definisanom domenu simulacije, koji su ugrađeni u programe za simulaciju električnih karakteristika komponenata, daju mogućnost korisnicima da odvojeno posmatraju uticaje različitih mehanizama i generisanih naelektrisanja, koja su posledica HEFS-a, na promenu električnih karakteristika MOS tranzistora [88].

Kao rezultat dugogodišnjeg eksperimentalnog rada i potrebe za bržim donošenjem zaključaka, neophodnih za definisanje problema koji se javljaju tokom rada komponenata i, što je još bitnije, za povećanjem verovatnoće predviđanja, a samim tim i sprečavanja katastrofalnih otkaza elektronskih kola u kojima su ugrađeni VDMOS tranzistori snage, nastala je ova doktorska disertacija. Ona predstavlja spoj eksperimenta i simulacija, koje su tokom više godina definisane i usmeravane tako da najpre daju, kao rezultat simulacija, električne karakteristike VDMOS tranzistora snage koje su što sličnije eksperimentalno dobijenim, da bi bilo moguće što preciznije objasniti eksperimentalno dobijeno ponašanje pomenutih komponenata u električnom smislu. Pri tome je posebna pažnja posvećena odabiru onih parametara, za koje je, nakon ogromnog broja simulacija, zaključeno da najviše utiču na promene ponašanja električnih parametara komponenata, kao što su napon praga, transkonduktansa, struja curenja, itd., a koji eksperimentalnim putem nisu mogli biti individualno razmatrani, što je velika prednost korišćenja simulatora.

U uvodnom delu doktorske disertacije dajet je sistematizovani literaturni pregled o HEF naprezanju MOS komponenata, a ukazano je i na mali broj rezultata u dostupnoj literaturi i pokušaja da se HEF naprezanje i njegov uticaj na električne karakteristike poluprovodničkih komponenata simulira korišćenjem TCAD softverskih alata. U drugom poglavlju doktorske disertacije date su osnovne karakteristike Silvaco TCAD softverskog paketa [88,89] koji je trenutno najpoznatiji softverski alat koji se koristi za projektovanje, simulaciju i optimizaciju karakteristika poluprovodničkih komponenata i kola, a posebna pažnja je posvećena programu za simulaciju tehnološkog niza za proizvodnju ATHENA i simulaciju električnih karakteristika ATLAS. U ovoj doktorskoj disertaciji rezultati dobijeni njihovim korišćenjem bili su od zbačajne pomoći za analizu uticaja defekata generisanih pri naprezanjima na električne karakteristike MOS i VDMOS tranzistora. Najpre je opisan sistem osnovnih poluprovodničkih jednačina koji je ugrađen u program ATLAS, a zatim je dat pregled modela pokretljivosti nosilaca i procesa generacije i rekombinacije nosilaca, kao i vrednosti njihovih parametara koji se najčešće koriste u postupku simulacije električnih karakteristika poluprovodničkih komponenata. Drugi deo ovog poglavlja je posvećen modelima degradacije koji su ugrađeni u program ATLAS koji omogućavaju simulaciju HEF naprezanja MOS tranzistora. Najpre je dat pregled najvažnijih karakteristika centara zahvata koji se generišu pri HEF naprezanju, a zatim su opisani načini njihovog definisanja u balku oksida i poluprovodnika i na međupovršini Si/SiO<sub>2</sub>, kao i njihove implementacije u definisani sistem osnovnih poluprovodničkih jednačina i date modele fizičkih parametara ugrađene u program ATLAS. Pored mogućnosti da se koncentracije generisanih centara zahvata definišu u domenu simulacije, program ATLAS ima i nekoliko ugrađenih modela degradacije (Hanshov model, Power-Low model, RD model), koji su takođe opisani u ovom poglavlju. Na kraju dat je pregled modela struje gejta, gde je posebna pažnja posvećena struji gejta koja potiče od FN (*Flower-Nordheim*) tunelovanja i injekcije vrućih nosilaca, koje se javljaju pri HEF naprezanju.

U trećem poglavlju su dati rezultati simulacije električnih karakteristika (napon praga, struja curenja, prenosna karakteristika) tipičnih struktura n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage. S obzirom da na gustinu generisanih centara zahvata i njihove karakteristike utiče veći broj parametara i da su simulacije zahtevne kako po pitanju potrebnih računarskih resursa, tako i po pitanju utroška CPU (*Central Processing Unit*) vremena, neophodno je koristiti specijalne tehnike projektovanja numeričkog eksperimenta. DOE (*Design Of Experiment*) tehnike projektovanja eksperimenta, koje su opisane na

početku ovog poglavlja, značajno ubrzavaju postupak simulacije i analize uticaja defekata generisanih u toku naprežanja, pri čemu redukovani broj simulacija ne utiče na tačnost izvedenih zaključaka. Odvojeno su analizirani uticaji fiksnih naelektrisanja na međupovršini  $Q_f$ , donorskih i akceptorskih centara zahvata  $DT^I$  i  $AT^I$  generisanih na međupovršini Si/SiO<sub>2</sub>, donorskih i akceptorskih centara zahvata  $DT^B$  i  $AT^B$  generisanih u balku poluprovodnika i efekta depasivizacije veza silicijuma i vodonika ( $Si\equiv H$ ) na međupovršini Si/SiO<sub>2</sub>, na električne karakteristike n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage. Sređeni rezultati simulacije su od velike pomoći pri analizi eksperimentalnih rezultata, jer ukazuju na smer promene električnih parametara u zavisnosti od prisustva generisanih centara zahvata i naelektrisanja u strukturi komponente.

U četvrtom poglavlju je opisana eksperimentalna karakterizacija komercijalnog n - kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprežanju. Najpre su opisane karakteristike komponente koja je korišćena u eksperimentima, sam tok eksperimenta i procedura električne karakterizacije naprezane komponente, kao i hardverska i softverska platforma eksperimenta. Razvijen je softverski paket **CPPMS** (*Collection, Processing and Presentation Measured and Simulated data*), koji se koristi za prikupljanje, obradu i prezentaciju rezultata eksperimenta, a s obzirom da je povezan sa paketima koji su sastavni deo Silvaco TCAD softverskog paketa koji služe za vizuelnu prezentaciju dobijenih rezultata simulacije (TonyPlot), prigran CPPMS daje mogućnost korisniku da ravnopravno koristi za upoređivanje eksperimentalno određene karakteristike i karakteristike dobijene simulacijom. Na kraju su prikazani i detaljno opisani dobijeni eksperimentalni rezultati.

U petom poglavlju je data procedura simulacije električnih karakteristika komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprežanju. Najpre je predložena i opisana metoda inverznog modeliranja tehnološkog niza za proizvodnju naprezane komponente, na osnovu podataka o komponenti koji su dostupni iz literature i tehničke dokumentacije. Verifikacija dobijene raspodele primesa u definisanom 2D domenu simulacije je urađena tako što su simulirane električne karakteristike komponente i pri tome je dobijeno veoma dobro slaganje sa rezultatima koji su dati u tehničkoj dokumentaciji. Na osnovu rezultata simulacije datih u trećem poglavlju i dobijenih eksperimentalnih rezultata za naprezane komponente prikazanih u četvrtom poglavlju, konstatovano je da dominantan uticaj na električne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 do trenutka kada nastupa turn-around efekat (tzv. “zaokret”), tj. kada vrednost napona praga, nakon početnog opadanja i dostizanja minimalne vrednosti počinje da raste, imaju procesi



depasivizacije na međupovršini, kao i donorski centri zahvata generisani na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika. Zbog toga je simuliran njihov uticaj na električne karakteristike komponente. Iako je tranzistor IRF510 u eksperimentu naprežan naponom  $V_G = 80$  V, proces depasivizacije vodonika na površini je simuliran i za nešto veće i nešto manje napone naprežanja, kako bi se što bolje razumelo šta se u stvari, i pri kojim naponima, dešava na međupovršini Si/SiO<sub>2</sub>. S obzirom da su poznate vrednosti pozitivnog naelektrisanja generisanog pri depasivizaciji vodonika, predložene su dve metode za određivanje količine naelektrisanja generisanog na međupovršini Si/SiO<sub>2</sub> i u oksidu. Jedna metoda se zasniva na korišćenju dobro poznatog analitičkog izraza koji povezuje promenu napona praga i generisano naelektrisanje, a druga metoda se zasniva na korišćenju prednosti simulatora. Naime, određene su vrednosti napona praga kada se vrednosti naelektrisanja na međupovršini menjaju u opsegu od  $(-10^{11}$  do  $+5 \cdot 10^{11})$  cm<sup>-2</sup>. Dobijeni rezultati simulacije (vrednosti napona praga), su upoređeni sa određenim eksperimentalnim vrednostima, pri čemu se dobija ekvivalentno naelektrisanje svedeno na međupovršinu Si/SiO<sub>2</sub>, koje odgovara određenim vrednostima napona praga. Kako je vrednost pozitivnog naelektrisanja, koje je posledica depasivizacije, već određeno lako je odrediti naelektrisanje koje obuhvata: fiksno naelektrisanje, naelektrisanja centara zahvata generisanih usled HEF naprežanja, kao i naelektrisanje generisano u oksidu gejta. Na kraju je realizovana simulacija električnih karakteristika n - kanalnog VDMOS tranzistora snage naprežanog dovođenjem napona  $V_G = +80$  V na kontakt gejta u trajanju do 150 minuta. Dobijeni rezultati su upoređeni sa eksperimentalnim i dobijeno je veoma dobro slaganje.

# Poglavlje 1.

---

## TCAD SOFTVERSKI ALAT ZA SIMULACIJU ELEKTRIČNIH KARAKTERISTIKA MOS TRANZISTORA

Intenzivan razvoj elektronskih uređaja, koji je karakterističan za poslednjih nekoliko decenija, uslovio je da se tehnologija proizvodnje poluprovodničkih komponenata menja veoma brzo. Razvoj novih tehnologija, koje se karakterišu veoma malim dimenzijama i velikom gustom pakovanja, nezamisliv je bez upotrebe savremenih softverskih alata za projektovanje i optimizaciju tehnoloških procesa i karakteristika elektronskih komponenata. Dugotrajni, skupi eksperimenti i tradicionalna procedura „proba-greška“, zamenjeni su sofisticiranim softverskim alatima koji dizajnerima tehnologija i elektronskih komponenata pružaju mogućnost da relativno brzo projektuju, razviju i stabilizuju nove tehnologije boljih karakteristika, da bi bilo moguće primenjivati ih komercijalno, za masovnu proizvodnju poluprovodničkih komponenata, integrisanih kola i mikroprocesora [91-107].

Za ovu namenu na raspolaganju je nekoliko komercijalnih TCAD softverskih paketa, od kojih su najpoznatiji Silvaco [88,89] i Synopsys [90]. Pored brzine rada i značajno manjih cena projektovanja, TCAD softverski paketi imaju još nekoliko prednosti. Simulatori električnih karakteristika komponenata kao izlazne rezultate, osim strujno-naponskih karakteristika, korisniku pružaju uvid u raspodele većeg broja fizičkih veličina u definisanom 2D ili 3D domenu simulacije. Na primer, moguće je pratiti raspodele potencijala, električnog polja, gustina struja elektrona i šupljina, pokretljivosti, generacije/rekombinacije nosilaca itd. ne samo u oblasti poluprovodnika, već i u oblasti oksida, nitrida, polisilicijuma ili u nekoj drugoj oblasti (materijalu). Naravno, moguće je pratiti raspodele ovih veličina i na međupovršinama između različitih oblasti. Poznavanje raspodela električnih parametara u različitim oblastima komponenata u velikoj meri pomaže korisnicima da predvide ponašanje

komponente u različitim uslovima rada i da, eventualno, spreče probleme do kojih može doći u toku eksploatacije.

TCAD softverski alati imaju još jednu veoma korisnu funkciju koja je iskorišćena u ovoj doktorskoj disertaciji. Kao što je u uvodu rečeno, poslednjih nekoliko decenija naučnici i projektanti ulažu izuzetno veliki napor kako bi razjasnili efekte koji utiču na promenu električnih karakteristika komponenata u uslovima kada su one izložene spoljašnjim naprezanjima, kao što su povišena temperatura, jako električno polje ili jonizujuće zračenje, ili kombinovani istovremeni uticaj više njih. Kao posledica bilo koje vrste naprezanja, u komponentama dolazi do promena koje mogu bitno da degradiraju njihove električne karakteristike, što ugrožava pravilan rad samih komponenata, ali i uređaja u kojima su one ugrađene. Ukoliko su u pitanju MOS tranzistori, promene se pre svega dešavaju na međupovršini Si/SiO<sub>2</sub>, ali i u unutrašnjosti (balku) oksida gejta i poluprovodnika i manifestuju se kroz generisanje fiksnih ili pokretnih, neutralnih ili naelektrisanih defekata (centara zahvata-trapova). Problem je veoma kompleksan i gotovo je nemoguće definisati mesto na kome se formiraju i kakav je karakter naelektrisanja generisanih defekata. U tom slučaju velika je prednost iskoristiti mogućnosti TCAD softverskih alata, koji dozvoljava razdvajanje ovih efekata i utvrđivanje načina na koji svaki od njih ponaosob utiče na električne karakteristike komponenata. Uz takvu pomoć daleko je lakše da se na osnovu eksperimentalnih rezultata detektuju mogući uzroci degradacije električnih karakteristika, odnosno može se sa velikom verovatnoćom utvrditi koji defekti, po vrsti naelektrisanja i mestu generisanja, dominantno utiču na promenu ponašanja posmatranih elektronskih komponenata u datim uslovima rada.

U ovoj doktorskoj disertaciji su, korišćenjem Silvaco TCAD softverskog paketa, odnosno programa ATHENA za simulaciju tehnološkog niza za proizvodnju [89] i programa ATLAS za simulaciju električnih karakteristika [88], analizirani odvojeno uticaji fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub> i naelektrisanih defekata generisanih na međupovršini Si/SiO<sub>2</sub> i u unutrašnjosti oksida i poluprovodnika kod MOS i VDMOS tranzistora. Kasnije je, na osnovu stečenog iskustva i poznavanja efekata koji se dešavaju u strukturi MOS tranzistora kada je na kontakt gejta doveden napon čija je vrednost takva da su formirana električna polja u oksidu gejta vrlo bliska probojnim poljima, simulirane električne karakteristike snažnog n-kanalnog VDMOS tranzistora čiji je oksid bio izložen dejstvu jakog električnog polja.

U ovom poglavlju su najpre predstavljene neke osnovne karakteristike Silvaco TCAD softverskog paketa, programa ATHENA za simulaciju kompletnog tehnološkog niza za proizvodnju i programa ATLAS koji se koristi za simulaciju električnih karakteristika MOS komponenata. Posle toga je opisan osnovni sistem poluprovodničkih jednačina, implementiran u program ATLAS, a dat je i pregled nekih osnovnih fizičkih modela pokretljivosti, generacije i rekombinacije nosilaca naelektrisanja.

## 1.1 Karakteristike Silvaco TCAD softverskog paketa

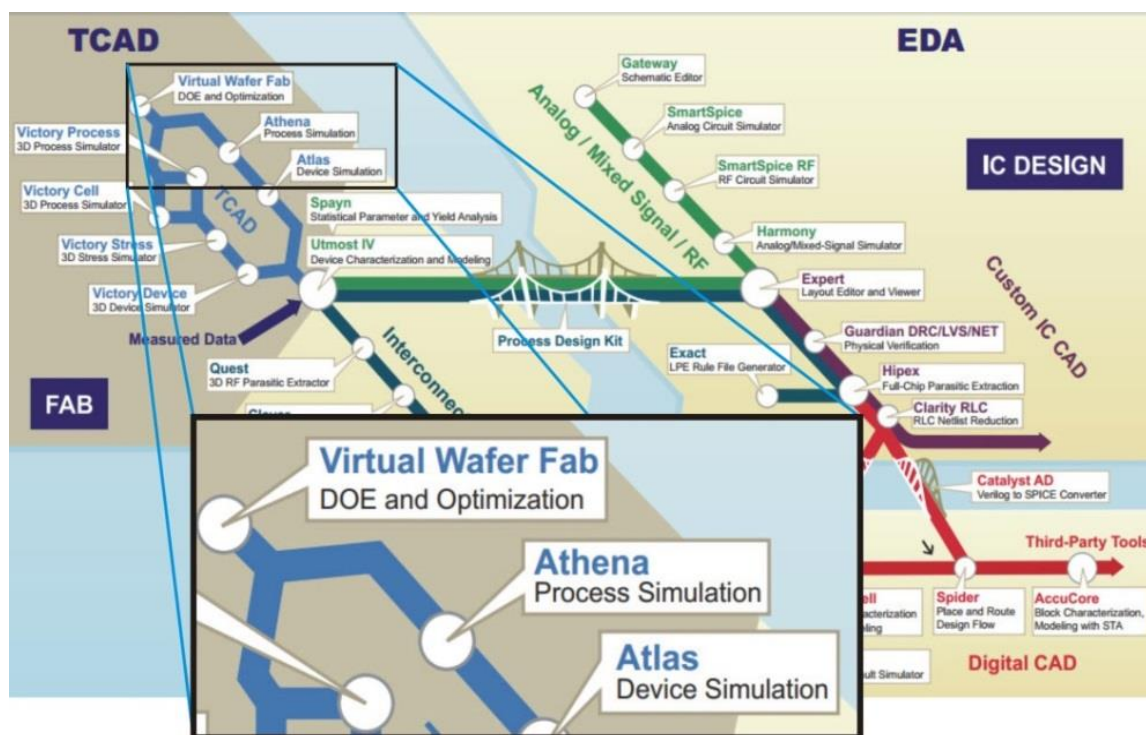
---

Silvaco TCAD korisniku pruža mogućnost da primenjuje veliki broj različitih alata za projektovanje i simulaciju ponašanja elektronskih komponenata. Podeljen je na pet oblasti: TCAD, simulacija analognih, mešoviti i RF kola (*Analog/Mixed-signal/RF*), projektovanje IC po narudžbini (*Custom IC CAD*), modeliranje veza u IC (*Interconnect modeling*) i projektovanje digitalnih IC (*Digital IC*). 1.1 [108] prikazuje kompletnu blok-šemu Silvaco TCAD softverskog paketa. U ovoj tezi korišćen je samo deo Silvaco softverskog paketa koji je na slici posebno istaknut. Ovaj deo softverskog paketa obuhvata programe za simulaciju tehnoloških procesa (ATHENA) i električnih karakteristika poluprovodničkih komponenata (ATLAS), kao i čitav niz interaktivnih alata za projektovanje i optimizaciju numeričkog eksperimenta i 1D, 2D i 3D vizuelizaciju dobijenih rezultata simulacije.

Procesni simulator ATHENA predstavlja unapređenu verziju najpoznatijeg simulatora tehnoloških procesa za proizvodnju poluprovodničkih komponenata SUPREM IV, koji je prvobitno razvijen na Stanford univerzitetu i u čijem je razvoju učestvovao veliki broj naučnika sa različitih univerziteta, kao i istraživača iz instituta i industrije. Program ATHENA predstavlja platformu pogodnu za brzu i preciznu simulaciju skoro svih kritičnih tehnoloških procesa koji se koriste u CMOS, bipolarnim, SiGe/SiGeC, SiC, SOI, optoelektronskim i MEMS tehnologijama, kao što su: jonska implantacija, difuzija, oksidacija, litografija, nagrivanje i depozicija, procesi pasivizacije, itd. Na taj način su simulacijama uspešno zamenjene i značajno ubrzane skupe i spore metode razvoja novih tehnologija bazirane na eksperimentima i principu „proba-greška”. Izlazni rezultat simulacije kompletnog tehnološkog niza procesnim simulatorom ATHENA je 2D raspodela primesa u definisanom domenu simulacije, koja predstavlja ulazni parametar za simulaciju električnih karakteristika komponenata [88,89].

Program ATLAS, koji je sastavni deo Silvaco TCAD softverskog paketa, predstavlja 2D i 3D simulator električnih, optičkih i termičkih karakteristika poluprovodničkih komponenata.

U program je ugrađen sistem osnovnih poluprovodničkih jednačina, a postoji i mogućnost izbora velikog broja fizičkih modela površinske i pokretljivosti nosilaca naelektrisanja u unutrašnjosti oksida i poluprovodnika, rekombinacije, udarne jonizacije, tunelovanja, itd. Izlazni rezultati su, u suštini, svi oni parametri koji mogu eksperimentalno biti određeni kod komponenata, kao što su: izlazne karakteristike, prenosna karakteristika, vrednosti struja curenja, napona praga, itd. Takođe, moguće je simulirati karakteristike i u oblasti proboja, a ono što je ovde posebno važno je mogućnost simulacije karakteristika poluprovodničkih komponenata koje su prethodno bile izložene različitim spoljašnjim naprežanjima, kao što su povišena temperatura, jaka električna polja, jonizujuće zračenje, itd.



Slika 1.1. Blok dijagram Silvaco TCAD softverskog paketa [108].

U nastavku ovog poglavlja dat je pregled matematičkih i fizičkih modela ugrađenih u simulator električnih karakteristika ATLAS [109], kako bi bilo moguće steći bliži uvid u mogućnosti programa, pri čemu su ovde razmatrani osnovni, najčešće korišćeni modeli. O modelima koji uzimaju u obzir uticaj različitih naprežanja na električne karakteristike poluprovodničkih komponenata će biti više detalja u narednim poglavljima ove doktorske disertacije.

## 1.2 Sistem osnovnih poluprovodničkih jednačina

Da bi simulacija električnih karakteristika poluprovodničkih komponenata mogla da se realizuje, neophodno je da budu ispunjena dva preduslova [88]. Prvi je da raspodela primesa u definisanom domenu simulacije bude poznata, a drugi je da postoji definisan matematički model kojim je moguće opisati procese u poluprovodničkoj strukturi kada su kontakti komponente polarisani na odgovarajući način. Raspodelu primesa je moguće definisati na dva načina: tako što će korišćenjem odgovarajućih funkcija raspodele biti definisane koncentracije donorskih i akceptorskih primesa u 1D, 2D ili 3D domenu simulacije, ili tako što će uz pomoć programa za simulaciju procesa biti simuliran kompletan tehnološki niz za proizvodnju komponente. Matematički model čini sistem parcijalnih diferencijalnih jednačina i definisanih graničnih uslova na kontaktima i granicama odabranog domena simulacije. U ovoj doktorskoj disertaciji, gde je kao uzorak za ispitivanje odabran snažni VDMOS tranzistor, matematički model predstavlja sistem osnovnih poluprovodničkih jednačina koji sadrži pet parcijalnih diferencijalnih jednačina: Poisson-ovu jednačinu i po dve jednačine kontinuiteta i transporta za elektrone i šupljine. Ove jednačine daju vezu između raspodele elektrostatičkog potencijala i raspodela gustina nosilaca naelektrisanja (elektrona i šupljina) u odabranom domenu simulacije. Ovom sistemu je, u slučaju kada je neophodno analizirati uticaj temperature na električne karakteristike komponente, moguće dodati još jednu parcijalnu diferencijalnu jednačinu koja opisuje raspodelu toplote u istom domenu.

Sistem osnovnih poluprovodničkih jednačina je izveden iz Maxwell-ovih jednačina [88]:

$$\operatorname{rot} \vec{H} = \vec{J} + \frac{\partial \vec{D}}{\partial t}, \quad (1.1)$$

$$\operatorname{rot} \vec{E} = -\frac{\partial \vec{B}}{\partial t}, \quad (1.2)$$

$$\operatorname{div} \vec{D} = \rho, \quad (1.3)$$

$$\operatorname{div} \vec{B} = 0. \quad (1.4)$$

gde su  $\vec{E}$  i  $\vec{D}$  vektori jačine električnog polja i dielektričnog pomeraja, a  $\vec{H}$  i  $\vec{B}$  vektori jačine magnetnog polja i magnetne indukcije, respektivno.  $\vec{J}$  je gustina struje,  $\rho$  je gustina nosilaca

naelektrisanja,  $t \geq 0$  predstavlja vremensku promenljivu, a  $\partial/\partial t$  je parcijalni izvod odgovarajuće vektorske veličine po vremenu.

Pri izvođenju sistema osnovnih poluprovodničkih jednačina korišćeni su neki osnovni izrazi iz fizičke elektronike, kao i neke pretpostavke i uprošćavanja, koje ne utiču bitnije na preciznost izvedenog matematičkog modela.

### 1.2.1 Poisson-ova jednačina

---

Poisson-ova jednačina, u stvari, predstavlja treću Maxwell-ovu jednačinu (2.3), koja je malo modifikovana kako bi mogla biti direktno primenjena za rešavanje problema kod poluprovodničkih komponenata. Ova jednačina povezuje elektrostatički potencijal sa gustinom prostornog naelektrisanja [88]:

$$\operatorname{div}(\varepsilon \nabla \psi) = -\rho, \quad (1.5)$$

gde je  $\psi$  elektrostatički potencijal,  $\varepsilon$  lokalna dielektrična permeabilnost i  $\rho$  gustina prostornog naelektrisanja. Referentni potencijal može biti definisan na više različitih načina, ali u ovom slučaju, u simulatoru električnih karakteristika ATLAS, kao referentni potencijal je uzeta vrednost sopstvenog Fermijevog potencijala  $\psi_i$ . Gustina prostornog naelektrisanja  $\rho$  predstavlja sumu svih pokretnih i fiksnih naelektrisanja, uključujući elektrone, šupljine i jonizovane primese:

$$\rho = q(p - n + C), \quad (1.6)$$

gde je  $q$  vrednost elementarnog naelektrisanja,  $p$  koncentracija pozitivno naelektrisanih šupljina,  $n$  koncentracija negativno naelektrisanih elektrona, dok je  $C$  fiksno naelektrisanje koje potiče od jonizovanih, naelektrisanih donorskih i akceptorskih primesa,  $N_D$  i  $N_A$ :

$$C = N_D - N_A. \quad (1.7)$$

Konačno, Poisson-ova jednačina dobija oblik koji je pogodan za korišćenje u programima za simulaciju električnih karakteristika poluprovodničkih komponenata:

$$\operatorname{div}(\varepsilon \nabla \psi) = -q(p - n + N_D - N_A), \quad (1.8)$$

a kao rezultat daje raspodelu potencijala u definisanom domenu simulacije, bilo da se radi o balku poluprovodnika ili slojevima oksida, nitrida polisilicijuma ili metala. U slučaju kada je

poznata raspodela potencijala, relativno je jednostavno odrediti raspodelu električnog polja  $\vec{E}$  u potpunom domenu simulacije kao:

$$\vec{E} = -\nabla\psi. \quad (1.9)$$

## 1.2.2 Jednačine kontinuiteta

Jednačine kontinuiteta za elektrone i šupljine izvedene su iz prve Maxwell-ove jednačine, primenom operacije *div* na levoj i desnoj strani, imajući u vidu da je  $\text{div}(\text{rot}\vec{A})=0$ . Ukupna gustina struje  $\vec{J}$  je predstavljena kao zbir gustine struje elektrona  $\vec{J}_n$  i gustine struje šupljina  $\vec{J}_p$  i uvedena je pretpostavka o vremenskoj invarijantnosti svih naelektrisanja u poluprovodniku, sa izuzetkom pokretnih naelektrisanja, tako sistem jednačina dobija oblik [88]:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \text{div} \vec{J}_n + G_n - R_n, \quad (1.10)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \text{div} \vec{J}_p + G_p - R_p, \quad (1.11)$$

pri čemu su  $n$  i  $p$  koncentracije,  $G_n$  i  $G_p$  brzine generacija,  $R_n$  i  $R_p$  brzine rekombinacije, a  $\vec{J}_n$  i  $\vec{J}_p$  gustine struja elektrona i šupljina. Program ATLAS [88] po pravilu rešava obe jednačine kontinuiteta, ali pod određenim uslovima dovoljno je rešiti jednačinu kontinuiteta za samo jednu vrstu nosilaca, tj. za većinske nosioce.

## 1.2.3 Transportne jednačine

Poisson-ova i jednačine kontinuiteta predstavljaju osnovu numeričkog modela neophodnog za simulaciju električnih karakteristika poluprovodničkih komponenata. Međutim, osim njih, neophodne su i neke dodatne jednačine i izrazi kojima bi bilo moguće definisati fizičke modele za gustine struja ( $\vec{J}_n$  i  $\vec{J}_p$ ), kao i brzine generacije ( $G_n$  i  $G_p$ ) i rekombinacije ( $R_n$  i  $R_p$ ) elektrona i šupljina.

Izrazi za gustine struja, ili modeli transporta nosilaca naelektrisanja (transportne jednačine), dobijene su uvođenjem određenih pojednostavljenja i aproksimacija u Boltzmann-ovu transportnu jednačinu. U zavisnosti od uvedenih aproksimacija, mogu biti izvedeni različiti transportni modeli, kao što su: drift-difuzioni, EBT (*Energy Balance Transport*) ili hidrodinamički model. Dalji izbor modela generacije i rekombinacije nosilaca u najvećoj



meri zavisi od izabranog transportnog modela. Najjednostavniji transportni model, koji daje zadovoljavajuće rezultate, je drift-difuzioni model, koji osim potencijala  $\psi$ , koncentracije elektrona  $n$  i koncentracije šupljina  $p$ , ne sadrži ni jednu dodatnu nezavisnu promenljivu. Donedavno, ovaj model bio je adekvatan i zadovoljavajuće precizan za skoro sve poluprovodničke komponente koje su mogle biti realizovane dostupnim tehnologijama. Međutim, sa daljim smanjivanjem dimenzija komponenata ovaj model više ne daje zadovoljavajuće rezultate. Zbog toga su za simulaciju komponenata submikronskih dimenzija uvedeni EBT i hidrodinamički model transporta nosilaca.

### 1.2.3.1 Drift-difuzioni model transporta nosilaca

---

Drift-difuzioni model transporta nosilaca naelektrisanja u poluprovodniku izveden je iz Boltzmann-ove transportne jednačine [110]. Pri tome je uvedeno više aproksimacija, među kojima su najvažnije beskonačnost dimenzija poluprovodnika i paraboličnost energetske zone. Osim toga, zanemarene su prostorne i vremenske varijacije temperature nosilaca naelektrisanja, efekti degeneracije pri rasejavanju integrala rasejavanja i uticaj Lorentz-ove sile ( $\vec{B}=0$ ), a uvedena je pretpostavka o tome da su svi procesi rasejavanja elastični. Gustine struja elektrona i šupljina su definisane preko kvazi-Fermijevih nivoa  $\phi_n$  i  $\phi_p$ :

$$\vec{J}_n = -q\mu_n n \nabla \phi_n, \quad (1.12)$$

$$\vec{J}_p = -q\mu_p p \nabla \phi_p, \quad (1.13)$$

pri čemu su  $\mu_n$  i  $\mu_p$  pokretljivosti elektrona i šupljina. Uvedene aproksimacije omogućavaju da kvazi-Fermijevi nivoi budu povezani sa koncentracijama nosilaca naelektrisanja i potencijalom na sledeći način:

$$n = n_{ie} \cdot \exp\left[\frac{q(\psi - \phi_n)}{kT_L}\right], \quad (1.14)$$

$$p = n_{ie} \cdot \exp\left[\frac{-q(\psi - \phi_p)}{kT_L}\right], \quad (1.15)$$

gde je  $n_{ie}$  efektivna sopstvena koncentracija nosilaca naelektrisanja, a  $T_L$  temperatura rešetke. Zamenom izraza za kvazi-Fermijeve potencijale, koji su dobijeni iz (2.14) i (2.15) u (2.12) i (2.13), jednačine za gustine struja elektrona i šupljina postaju:

$$\vec{J}_n = qD_n \nabla n - qn\mu_n \nabla \psi - \mu_n n \left[ kT_L \nabla (\ln n_{ie}) \right], \quad (1.16)$$

$$\vec{J}_p = -qD_p \nabla p - qp\mu_p \nabla \psi + \mu_p p \left[ kT_L \nabla (\ln n_{ie}) \right]. \quad (1.17)$$

Imajući u vidu da su efektivna električna polja definisana kao:

$$\vec{E}_n = -\nabla \left( \psi + \frac{kT_L}{q} \ln n_{ie} \right), \quad (1.18)$$

$$\vec{E}_p = -\nabla \left( \psi - \frac{kT_L}{q} \ln n_{ie} \right), \quad (1.19)$$

kao i da je drift-difuzioni model izveden pod pretpostavkom da važi Einstein-ova relacija, jednačine za gustine struja elektrona i šupljina dobijaju dobro poznati oblik:

$$\vec{J}_n = qn\mu_n \vec{E}_n + qD_n \nabla n, \quad (1.20)$$

$$\vec{J}_p = qn\mu_p \vec{E}_p - qD_p \nabla p. \quad (1.21)$$

### 1.2.3.2 EBT (Energy balance transport model) model transporta nosilaca

Konvencionalni drift-difuzioni model transporta naelektrisanja zanemaruje veliki broj efekata koji mogu značajno da utiču na električne karakteristike komponenata submikronskih dimenzija. Zbog toga, program ATLAS nudi korisnicima dva modela transporta nosilaca: EBT i hidrodinamički model. EBT model je izveden iz Boltzmann-ovih transportnih jednačina [111,112] i primenom određenih pretpostavki može biti sveden na hidrodinamički model [113-115]. EBT model ima dodatne jednačine kontinuiteta za temperature nosilaca i tretira pokretljivosti nosilaca i koeficijente udarne jonizacije kao funkcije temperature nosilaca, a ne lokalnog električnog polja. Zbog toga su jednačine za gustinu struja elektrona i šupljina iz drift-difuzionog modela transporta modifikovane na takav način da uključuju sve opisane fizičke fenomene:

$$\vec{J}_n = qD_n \nabla n - q\mu_n n \nabla \psi + qnD_n^T \nabla T_n, \quad (1.22)$$

$$\vec{S}_n = -K_n \nabla T_n - \left( \frac{k\delta_n}{q} \right) \vec{J}_n T_n, \quad (1.23)$$

$$\vec{J}_p = -qD_p \nabla p - q\mu_p p \nabla \psi - qpD_p^T \nabla T_p, \quad (1.24)$$

$$\vec{S}_p = -K_p \nabla T_p - \left( \frac{k\delta_p}{q} \right) \vec{J}_p T_p, \quad (1.25)$$

pri čemu  $T_n$  i  $T_p$  predstavljaju temperature elektrona i šupljina, a  $S_n$  i  $S_p$  protok energije (toplote) od nosilaca ka kristalnoj rešetci.

## 1.2.4 Jednačina provođenja toplote

Simulacija karakteristika i predviđanje ponašanja snažnih MOS i bipolarnih komponenata često zahteva i razmatranje elektrotermičkih fenomena, tj. uticaja povišene temperature, usled zagrevanja na njihove električne karakteristike. Povećana disipacija, u slučaju da komponenta nema mogućnost da održava adekvatnu temperaturu (da se hladi), može da dovede do oštećenja komponente i nepovratnih promena njenih električnih karakteristika. Zbog toga je veoma važno simulirati i ovaj efekat tokom procesa projektovanja poluprovodničkih komponenta, zbog čega sistem osnovnih poluprovodničkih jednačina dobija i jednačinu koja opisuje proces provođenja toplote kroz odgovarajući domen sistema:

$$\theta c \frac{\partial T}{\partial t} - H = \text{div } k(T) \text{grad } T, \quad (1.26)$$

gde su  $\theta$  i  $c$  specifična gustina i specifična toplota silicijuma, dok  $kT$  i  $H$  predstavljaju termičku energiju i lokalno generisanu toplotu. S obzirom da bi određivanje raspodele temperature u definisanom domenu simulacije, bez razmatranja uticaja temperaturnog gradijenta na struje nosilaca naelektrisanja, predstavljalo veoma grubu aproksimaciju, koja daje zadovoljavajuće rezultate u ograničenom broju aplikacija, jednačinama kontinuiteta za elektrone i šupljine neophodno je dodati članove koji predstavljaju driftovsku komponentu struje usled gradijenta temperature:

$$\vec{J}_n = qn\mu_n \vec{E} + qD_n \text{grad } n + qnD_n^T \text{grad } T, \quad (1.27)$$

$$\vec{J}_p = qp\mu_p \vec{E} + qD_p \text{grad } p + qpD_p^T \text{grad } T, \quad (1.28)$$

gde su  $D_n^T$  i  $D_p^T$  termički koeficijenti difuzije elektrona i šupljina.

Konačno, nakon svih ovih razmatranja i izvođenja, sistem poluprovodničkih jednačina, u dobro poznatom obliku, koji predstavlja „srce“ svakog programa za simulaciju električnih karakteristika poluprovodničkih komponenata dobija oblik:

$$\operatorname{div}(\varepsilon \nabla \psi) = -(p - n + N_D - N_A), \quad (1.29)$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} \vec{J}_n + G_n - R_n, \quad (1.30)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \operatorname{div} \vec{J}_p + G_p - R_p, \quad (1.31)$$

$$\vec{J}_n = qn\mu_n \vec{E}_n + qD_n \nabla n, \quad (1.32)$$

$$\vec{J}_p = qp\mu_p \vec{E}_p - qD_p \nabla p, \quad (1.33)$$

$$\theta c \frac{\partial T}{\partial t} - H = \operatorname{div} k(T) \operatorname{grad} T. \quad (1.34)$$

Rešavanjem gore navedenog sistema osnovnih poluprovodničkih jednačina moguće je dobiti raspodele različitih fizičkih veličina u definisanom domenu simulacije poluprovodničkih komponenata, kao i njihove strujno-naponske karakteristike.

### 1.3 Modeli fizičkih parametara

---

Za rešavanje prethodno opisanog sistema parcijalnih diferencijalnih jednačina. pored definisanih graničnih uslova i robusne numeričke metode, neophodno je poznavati modele fizičkih veličina koji se pojavljuju u sistemu osnovnih poluprovodničkih jednačina. To, pre svega, podrazumeva model pokretljivosti, udarne jonizacije, tunelovanja nosilaca i struje gejta, kao i modele generacije i rekombinacije nosilaca. Naravno, svaka simulacija zahteva da, u skladu sa komponentom i definisanim uslovima, tj. naponima polarizacije, budu odabrani odgovarajući modeli fizičkih veličina i parametara, koji će omogućiti korisniku da pravilno simulira i sagleda sve efekte koji se pri tome dešavaju u komponenti. Silvaco TCAD softverski paket nudi korisniku veliki broj različitih modela [88], a u daljem tekstu sledi pregled nekih osnovnih modela pokretljivosti, generacije i rekombinacije nosilaca i struje gejta, koji su korišćeni za simulaciju električnih karakteristika MOS i VDMOS tranzistora u ovoj doktorskoj disertaciji.

#### 1.3.1 Model pokretljivosti nosilaca naelektrisanja

---

Usled rasejavanja nosilaca naelektrisanja na vibracijama kristalne rešetke (fononima), primesnim jonima, drugim nosiocima naelektrisanja, površinama, međupovršinama, kao i

defektima koji su prisutni u materijalu, elektroni i šupljine, koji se kreću pod dejstvom električnog polja, gube svoju energiju. Iako se radi o fenomenima koji se dešavaju lokalno (na mikroskopskom nivou), s obzirom da se u transportnim jednačinama barata sa makroskopskom pokretljivošću, jasno je da će pokretljivosti nosilaca naelektrisanja zavistiti od nivoa dopiranja, električnog polja, temperature, itd. Zbog toga je, pri simulaciji električnih karakteristika poluprovodničkih komponenata, veoma važno odabrati odgovarajući model pokretljivosti nosilaca. U programima za simulaciju, modeli pokretljivosti uglavnom su svrstani u četiri grupe: model pokretljivosti pri slabim električnim poljima, model pokretljivosti pri jakim električnim poljima, model pokretljivosti nosilaca naelektrisanja u balku poluprovodnika, kao i u inverznim slojevima. Ovde će biti dat pregled nekih modela pokretljivosti koji se najčešće koriste.

U slučaju slabih električnih polja, najdominantniji procesi koji dovode do gubitaka energije nosilaca naelektrisanja i smanjivanja njihove pokretljivosti ( $\mu_{n0}$  i  $\mu_{p0}$ ) su rasejavanja na vibracijama kristalne rešetke (fononima) i primesnim atomima u poluprovodniku. Model pokretljivosti nosilaca pri slabim električnim poljima moguće je definisati na više različitih načina. Najjednostavniji je model koji ima konstantnu vrednost pokretljivosti elektrona i šupljina u celom domenu simulacije i ne zavisi od nivoa dopiranja, gustina nosilaca i električnog polja. Vrednost pokretljivosti zavisi samo od temperature, tj. rasejavanja na vibracijama kristalne rešetke:

$$\mu_{n0} = MUN \left( \frac{T_L}{300} \right)^{-TMUN}, \quad (1.35)$$

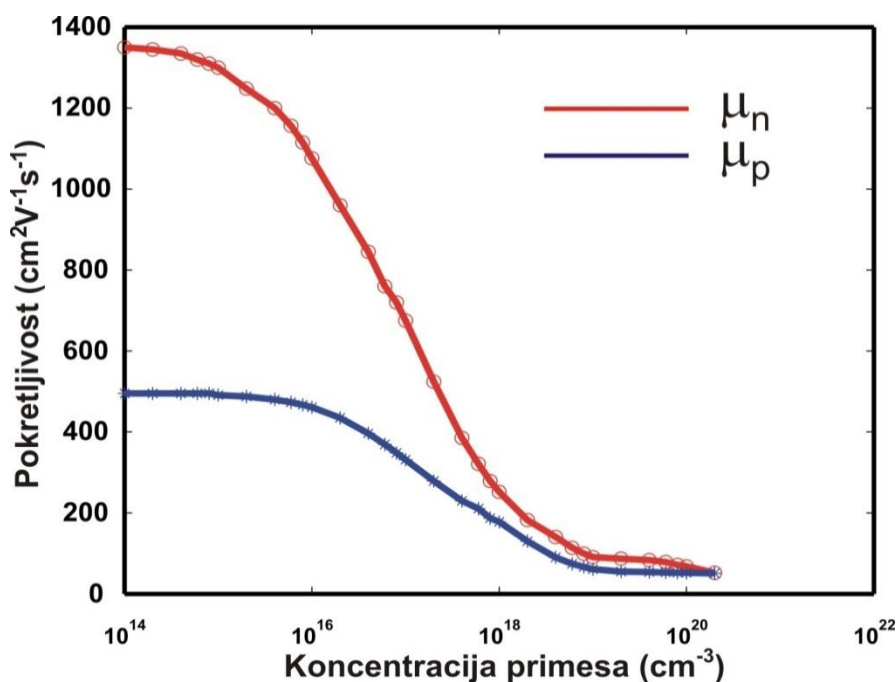
$$\mu_{p0} = MUP \left( \frac{T_L}{300} \right)^{-TMUP}, \quad (1.36)$$

gde je  $T_L$  temperatura rešetke. Vrednosti parametara modela  $MUN$ ,  $MUP$ ,  $TMUN$  i  $TMUP$  mogu biti definisane u okviru naredbe **MOBILITY**. U suprotnom, uzimaju usvojene vrednosti (1.1).

Tabela 1.1. Vrednosti parametara pokretljivosti u okviru naredbe MOBILITY

Parametar	Usvojena vrednost	Jedinica
MUN	1000	cm <sup>2</sup> /(V·s)
MUP	500	cm <sup>2</sup> /(V·s)
TMUN	1.5	-
TMUP	1.5	-

Sledeća mogućnost za definisanje pokretljivosti nosilaca naelektrisanja u poluprovodnicima je korišćenje modela *CONMOB* u okviru naredbe **MODELS**, koji uzima u obzir zavisnost pokretljivosti nosilaca naelektrisanja od koncentracije primesa, koje su u programu definisane tabelarno za temperaturu od 300K. Vrednosti pokretljivosti za koncentracije koje ne postoje u tabeli se određuju interpolacijom. Pokretljivosti elektrona i šupljina u zavisnosti od koncentracije primesa prikazane su na slici 1.2



Slika 1.2. Pokretljivosti elektrona i šupljina u zavisnosti od koncentracije primesa [89].

Treći način za definisanje pokretljivosti nosilaca naelektrisanja pri slabim električnim poljima je izbor nekog od ponuđenih analitičkih modela **ANALYTIC**, **ARORA** ili **MASETTI**, koji određuju pokretljivost u zavisnosti od koncentracije primesa i temperature. Grupa analitičkih modela **CCSMOB**, **CONWELL** ili **BROOKS**, pri određivanju pokretljivosti uzima u obzir i rasejavanje nosilac-nosilac. Konačno, pokretljivost je moguće odrediti i korišćenjem jedinstvenog **KLASSEN** modela, koji uzima u obzir uticaj primesa, vibracija kristalne rešetke, rasejavanja nosilac-nosilac i temperature na pokretljivost.

Model **KLASSEN** [116,117] obuhvata skoro sve efekte koji utiču na pokretljivost nosilaca i kalibrisan je na eksperimentalno merene vrednosti pokretljivosti u širokom opsegu vrednosti parametara za skoro sve uslove rada, on se preporučuje za simulaciju električnih

karakteristika bipolarnih i MOS komponenata. Ukupna pokretljivost nosilaca, elektrona i šupljina pri slabim električnim poljima, određena je korišćenjem Mathiessen-ovog pravila:

$$\frac{1}{\mu_{n0}} = \frac{1}{\mu_{nL}} + \frac{1}{\mu_{nDAP}}, \quad (1.37)$$

$$\frac{1}{\mu_{p0}} = \frac{1}{\mu_{pL}} + \frac{1}{\mu_{pDAP}}, \quad (1.38)$$

gde su  $\mu_{nL}$  i  $\mu_{pL}$  pokretljivosti elektrona i šupljina koje potiču od rasejavanja na vibracijama kristalne rešetke i definisane su na sledeći način:

$$\mu_{nL} = MUMAXN.KLA \left( \frac{T_L}{300} \right)^{THETAN.KLA}, \quad (1.39)$$

$$\mu_{pL} = MUMAXP.KLA \left( \frac{300}{T_L} \right)^{THETAP.KLA}, \quad (1.40)$$

gde je  $T_L$  temperatura rešetke, a definisane vrednosti parametara  $MUMAXN.KLA$ ,  $MUMAXP.KLA$ ,  $THETAN.KLA$  i  $THETAP.KLA$  su date u tabeli 1.2. Vrednosti ovih parametara je, takođe, moguće predefinisati u okviru naredbe **MOBILITY**. Pokretljivosti elektrona i šupljina  $\mu_{nDAP}$  i  $\mu_{pDAP}$  usled rasejavanja na primesama (donorima i akceptorima) i rasejavanja nosilac-nosilac su definisane kao:

$$\mu_{nDAP} = \mu_{N,n} \frac{N_{nsc}}{N_{nsc,eff}} \left( \frac{NREF1N.KLA}{N_{nsc}} \right)^{ALPHAIN.KLA} + \mu_{nc} \left( \frac{n+p}{N_{nsc,eff}} \right), \quad (1.41)$$

$$\mu_{pDAP} = \mu_{N,p} \frac{N_{psc}}{N_{psc,eff}} \left( \frac{NREF1P.KLA}{N_{psc}} \right)^{ALPHAIP.KLA} + \mu_{pc} \left( \frac{n+p}{N_{psc,eff}} \right), \quad (1.42)$$

gde su  $\mu_{N,n}$  i  $\mu_{N,p}$  komponente pokretljivosti koje se odnose na rasejavanja na primesama, a  $\mu_{nc}$  i  $\mu_{pc}$  komponente pokretljivosti koje potiču od rasejavanja nosilac-nosilac. U tabeli 1.2, date su usvojene definisane vrednosti nekih parametara **KLASSEN** modela pokretljivosti nosilaca naelektrisanja.

Tabela 1.2. Vrednosti parametara pokretljivosti modela KLASSEN.

Parametar	Usvojena vrednost	Jedinica
MUMAX.KLA	1417.0	cm <sup>2</sup> /(V·s)
MUMAXP.KLA	470.5	cm <sup>2</sup> /(V·s)
THETAN.KLA	2.285	-
THETAP.KLA	2.247	-
ALPHA1N.KLA	0.68	
ALPHA1P.KLA	0.719	
NREF1N.KLA	9.68·10 <sup>16</sup>	cm <sup>3</sup>
NREF1P.KLA	2.23·10 <sup>17</sup>	cm <sup>3</sup>

### 1.3.2 Modeli generacije i rekombinacije nosilaca naelektrisanja

Procesi generacije i rekombinacije nosilaca naelektrisanja u poluprovodničkim materijalima dešavaju se usled težnje da se u materijalu uspostavi ravnotežno stanje narušeno nekom eksitacijom. U homogeno dopiranom poluprovodniku ravnotežno stanje je uspostavljeno ako je ispunjen uslov:

$$n_0 p_0 = n_i^2, \quad (1.43)$$

gde su  $n_0$  i  $p_0$  ravnotežne koncentracije elektrona i šupljina. U određenim uslovima ravnotežno stanje u poluprovodniku može biti narušeno. Na primer, ako površina poluprovodnika bude osvetljena, kao posledica fotoelektričnog efekta, dolazi će do generisanja parova elektron-šupljina, čime se u velikoj meri narušava koncentracija manjinskih nosilaca naelektrisanja, a kroz proces rekombinacije nosilaca poluprovodnik se vraća u ravnotežno stanje. Procesi generisanja i rekombinacije nosilaca mogu biti razmatrani kao: fononski, fotonski ili Auger-ovi prelazi, površinska rekombinacija, udarna jonizacija i tunelovanje. U nastavku će biti dat pregled modela generacije-rekombinacije nosilaca koji su implementirani u program ATLAS.

#### 1.3.2.1 Shockley-Read-Hall (SRH) rekombinacija

Fononski prelazi dešavaju se u slučaju kada su u poluprovodniku prisutni defekti (centri zahvata-trapovi) čiji se energetske nivoi nalaze u zabranjenoj zoni oksida [118]. Ovaj proces se odvija u dva koraka i modelira se korišćenjem izraza:



$$R_{SRH} = \frac{pn - n_{ie}^2}{TAUPO \left[ n + n_{ie} \exp\left(\frac{ETRAP}{kT_L}\right) \right] + TAUNO \left[ p + n_{ie} \exp\left(-\frac{ETRAP}{kT_L}\right) \right]} \quad (1.44)$$

gde je  $ETRAP$  razlika između energetskeg nivoa na kome se nalazi centar zahvata  $E_t$  i energije sopstvenog Fermijevog nivoa  $E_i$ ,  $T_L$  temperatura kristalne rešetke, a  $TAUNO$  i  $TAUPO$  predstavljaju vremena života elektrona i šupljina. Usvojene vrednosti ovih parametara definisane su u okviru naredbe **MATERIAL** i date su u tabeli 1.3.

Tabela 1.3. Vrednosti parametara SRH modela.

Parametar	Usvojena vrednost	Jedinica
ETRAP	0	eV
TAUNO	$10^{-7}$	s
TAUPO	$10^{-7}$	s

Sledeća varijanta SRH modela rekombinacije i generacije nosilaca, uzima u obzir zavisnost vremena života nosilaca naelektrisanja,  $\tau_n$  i  $\tau_p$ , od koncentracije primesa:

$$R_{SRH} = \frac{pn - n_{ie}^2}{\tau_p \left[ n + n_{ie} \exp\left(\frac{ETRAP}{kT_L}\right) \right] + \tau_n \left[ p + n_{ie} \exp\left(-\frac{ETRAP}{kT_L}\right) \right]}, \quad (1.45)$$

gde su:

$$\tau_n = \frac{TAUNO}{AN + BN \left( \frac{N}{NSRHN} \right) + CN \left( \frac{N}{NSRHN} \right)^{EN}}, \quad (1.46)$$

$$\tau_p = \frac{TAUPO}{AP + BP \left( \frac{N}{NSRHP} \right) + CP \left( \frac{N}{NSRHP} \right)^{EP}}. \quad (1.47)$$

$N$  je ukupna koncentracija primesa, a usvojene vrednosti parametara **CONSRH** i **CONSRH.LAW** modela  $TAUNO$ ,  $TAUPO$ ,  $NSRHN$  i  $NSRHP$ , kao i parametara:  $AN$ ,  $AP$ ,  $BN$ ,  $BP$ ,  $CN$ ,  $CP$ ,  $EN$  i  $EP$  koje se definišu u okviru naredbe **MATERIAL** su date u tabeli 1.4

Tabela 1.4. Vrednosti parametara CONSRH i CONSRH.LAW modela.

Parametar	Usvojena vrednost		Jedinica
	CONSRH	CONSRH.LAW	
TAUN0	$10^{-7}$	$30 \cdot 10^{-6}$	s
NSRHN	$5 \cdot 10^{16}$	$10^{17}$	$\text{cm}^{-3}$
TAUP0	$10^{-7}$	$10 \cdot 10^{-6}$	s
NSRHP	$5 \cdot 10^{16}$	$10^{17}$	$\text{cm}^{-3}$
AN	1.0	1.0	-
AP	1.0	1.0	-
BN	1.0	1.0	-
BP	1.0	1.0	-
CN	0.0	0.0	-
CP	0.0	0.0	-
EN	0.0	0.0	-
EP	0.0	0.0	-

### 1.3.2.2 Auger-ova rekombinacija

Model Auger-ove rekombinacije uzima u obzir uticaj vremena života nosilaca naelektrisanja na njihovu rekombinaciju. Ovaj efekat je naročito važan kada je koncentracija primesa visoka. Vreme života nosilaca naelektrisanja je dato kao:

$$\tau_n = \frac{\tau_n}{(1 + TAA.CN(n + p)\tau_n)}, \quad (1.48)$$

$$\tau_p = \frac{\tau_p}{(1 + TAA.CP(n + p)\tau_p)}, \quad (1.49)$$

gde je  $n$  koncentracija elektrona, a  $p$  koncentracija šupljina. Usvojene vrednosti parametara modela **TRAP.AUGER** su definisane u okviru naredbe **MATERIAL** i date su u tabeli 1.5.

Tabela 1.5. Vrednosti parametara TRAP.AUGER modela.

Parametar	Usvojena vrednost	Jedinica
TAA.CN	$10^{-12}$	$\text{cm}^3/\text{s}$
TAA.CP	$10^{-12}$	$\text{cm}^3/\text{s}$

### 1.3.2.3 Tunelovanje nosilaca naelektrisanja preko centara zahvata

Kada u pojedinim delovima poluprovodničkih komponenata vladaju jaka električna polja, postoji mogućnost da elektroni dobiju dovoljno energije da bi mogli da tuneluju kroz zabranjenu zonu oksida [119]. Tunelovanje se odvija preko energetskih stanja centara zahvata koji se nalaze u zabranjenoj zoni oksida. Ovaj model predstavlja modifikaciju SRH modela i dat je kao:

$$R_{SRH} = \frac{pn - n_{ie}^2}{\frac{TAUPO}{1 + \Gamma_p^{DIRAC}} \left[ n + n_{ie} \exp\left(\frac{ETRAP}{kT_L}\right) \right] + \frac{TAUNO}{1 + \Gamma_n^{DIRAC}} \left[ p + n_{ie} \exp\left(-\frac{ETRAP}{kT_L}\right) \right]} \quad (1.50)$$

$\Gamma_n^{DIRAC}$  i  $\Gamma_p^{DIRAC}$  su faktori koji uzimaju u obzir efekat električnog polja na rekombinaciju elektrona, a definisani su kao:

$$\Gamma_n^{DIRAC} = \frac{\Delta E_n}{kT_L} \int_0^1 \exp\left(\frac{\Delta E_n}{kT_L} u - K_n u^{3/2}\right) du, \quad (1.51)$$

$$\Gamma_p^{DIRAC} = \frac{\Delta E_p}{kT_L} \int_0^1 \exp\left(\frac{\Delta E_n}{kT_L} u - K_p u^{3/2}\right) du, \quad (1.52)$$

gde je  $u$  podintegralna promenljiva,  $\Delta E_n$  i  $\Delta E_p$  opsezi energija za koje se može dogoditi tunelovanje elektrona i šupljina, dok su  $K_n$  i  $K_p$  definisani putem izraza:

$$K_n = \frac{4}{3} \frac{\sqrt{2m_0 MASS.TUNNEL \Delta E_n^3}}{qh|E|}, \quad (1.53)$$

$$K_p = \frac{4}{3} \frac{\sqrt{2m_0 MASS.TUNNEL \Delta E_p^3}}{qh|E|}, \quad (1.54)$$

u kojima je  $h$  Plank-ova konstanta, a  $m_0$  masa elektrona u mirovanju. Pri tome, parametar  $MASS.TUNNEL$  predstavlja efektivnu masu nosilaca naelektrisanja i njegova usvojena vrednost, koja može biti promenjena u okviru naredbe **MATERIAL** iznosi 0.25.

### 1.3.2.4 Površinska rekombinacija

Pored procesa generacije i rekombinacije nosilaca koji se dešava u balku poluprovodnika, elektroni i šupljine mogu nastati ili rekombinovati se i na međupovršinama koje postoje u strukturi komponente. U nekim slučajevima, brzina rekombinacije nosilaca na međupovršini

može biti i veća od one u balku poluprovodnika. Izraz kojim je moguće modelirati proces površinske rekombinacije je sličan izrazu za rekombinaciju nosilaca u unutrašnjosti oksida ili poluprovodnika [120]:

$$R_{surf} = \frac{pn - n_{ie}^2}{\tau_p^{eff} \left[ n + n_{ie} \exp\left(\frac{ETRAP}{kT_L}\right) \right] + \tau_n^{eff} \left[ p + n_{ie} \exp\left(-\frac{ETRAP}{kT_L}\right) \right]}, \quad (1.55)$$

pri čemu su  $\tau_n^{eff}$  i  $\tau_p^{eff}$  efektivna vremena života elektrona i šupljina određena kao:

$$\frac{1}{\tau_n^{eff}} = \frac{1}{\tau_n^i} + \frac{d_i}{A_i} S.N, \quad (1.56)$$

$$\frac{1}{\tau_p^{eff}} = \frac{1}{\tau_p^i} + \frac{d_i}{A_i} S.P, \quad (1.57)$$

Parametri  $\tau_n^i$  i  $\tau_p^i$  predstavljaju vremena života elektrona i šupljina u i-tom čvoru diskretizacione mreže na međupovršini i prvenstveno zavise od koncentracije primesa. Parametri  $d_i$  i  $A_i$  predstavljaju dužinu i površinu koja pripada i-tom čvoru diskretizacione mreže, dok su  $S.N$  i  $S.P$  parametri koji predstavljaju brzine rekombinacije elektrona i šupljina. Njih korisnik definiše u okviru naredbe **INTERFACE**.

### 1.3.2.5 Udarana jonizacija

U slučaju inverzne polarizacije, električna polja mogu biti dovoljno jaka da ubrzaju slobodne nosioce naelektrisanja do granice kada je njihova energija dovoljna da, pri sudaru sa atomima poluprovodnika, generišu nove slobodne nosioce naelektrisanja [110,121,122]. Pri tome je neophodno da budu ispunjena dva uslova: električno polje mora biti dovoljno jako, a rastojanja, koja nosioci naelektrisanja prelaze između dva sudara, moraju biti dovoljno velika da omoguće da slobodni nosioci dobiju potrebno ubrzanje i dovoljno veliku brzinu, tj. da između dva sudara dobiju potrebnu jonizacionu energiju  $E_i$ . Ako su navedeni uslovi ispunjeni, velika je verovatnoća da će doći do lavinskog proboja pn spoja. Proces udarne jonizacije je opisan izrazom:

$$G = \alpha_p |\vec{J}_n| + \beta_p |\vec{J}_p|. \quad (1.58)$$

U gornjem izrazu,  $G$  predstavlja lokalnu brzinu generisanja parova elektron-šupljina,  $\alpha_n$  i  $\alpha_p$  su koeficijenti jonizacije za elektrone i šupljine, a  $J_n$  i  $J_p$  odgovarajuće gustine struja.

Najveći problem pri modeliranju udarne jonizacije je određivanje koeficijenata jonizacije, koji predstavljaju broj generisanih parova elektron-šupljina po jedinici pređenog rastojanja. Lokalni modeli udarne jonizacije, od kojih je svakako najpoznatiji Selberherr-ov model [110], zasnivani su na pretpostavci da koeficijenti jonizacije zavise od vrednosti električnog polja na odgovarajućoj poziciji u strukturi komponente čije je električne karakteristike potrebno simulirati. Pomenuti model aktivira se parametrom *SELB* u okviru **IMPACT** naredbe, a koeficijenti jonizacije mogu biti izračunati kao:

$$\alpha_n = AN \cdot \exp \left[ - \left( \frac{BN}{E} \right)^{BETAN} \right], \quad (1.59)$$

$$\alpha_p = AP \cdot \exp \left[ - \left( \frac{BP}{E} \right)^{BETAP} \right]. \quad (1.60)$$

Ovde je  $E$  komponenta električnog u pravcu proticanja struje na odgovarajućoj poziciji u definisanom domenu simulacije, dok su  $AN$ ,  $AP$ ,  $BN$ ,  $BP$ ,  $BETAN$  i  $BETAP$  parametri definisani u okviru naredbe **IMPACT**. Njihove usvojene vrednosti su date u tabeli 1.6.

Tabela 1.6. Vrednosti parametara SELB modela udarne jonizacije.

Parametar	Usvojena vrednost	Jedinica
AN1	$7.03 \cdot 10^5$	$\text{cm}^{-1}$
AN2	$7.03 \cdot 10^5$	$\text{cm}^{-1}$
AP1	$6.71 \cdot 10^5$	$\text{cm}^{-1}$
AP2	$1.58 \cdot 10^6$	$\text{cm}^{-1}$
BN1	$1.231 \cdot 10^6$	V/cm
BN2	$1.231 \cdot 10^6$	V/cm
BP1	$1.693 \cdot 10^6$	V/cm
BP2	$2.036 \cdot 10^6$	V/cm
BETAN	1.0	-
BETAP	1.0	-
EGRAN	$4.0 \cdot 10^5$	V/cm

Ovaj model predviđa da granična vrednost električnog polja **EGRAN**, takođe, bude definisana. Ako je električno polje veće od definisane vrednosti graničnog električnog polja, uzimaju se parametara  $AN1$ ,  $AP1$ ,  $BN1$ ,  $BP1$ , a kada je električno polje manje od **EGRAN**, onda se uzimaju parametri  $AN2$ ,  $AP2$ ,  $BN2$ ,  $BP2$ . Ovaj model uključuje i zavisnost definisanih parametara od temperature.

## 1.4 Modeli degradacije električnih karakteristika MOS tranzistora

---

Pored mogućnosti da koncentracija naelektrisanih defekata, generisanih na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika i oksida, bude definisana korišćenjem naredbi **INTTRAP** i **TRAP** i da bude analiziran njihov uticaj na električne karakteristike kroz njihovo uključivanje u Poisson-ovu jednačinu i modele fizičkih parametara, program ATLAS pruža mogućnost korisniku da degradaciju karakteristika komponente simulira uz pomoć već ugrađenih modela. Ovim modelima je moguće odrediti gustinu i koncentraciju nosilaca naelektrisana generisanih pri naprezanjima u zavisnosti od intenziteta (doze zračenja, jačine električnog polja, temperature, itd.) i vremena trajanja naprezanja.

### 1.4.1 Generisanje defekata pri naprezanju MOS tranzistora

---

Razvoj CMOS tehnologije je omogućio da agresivno smanjivanje dimenzija poluprovodničkih komponentata dovede do toga da performanse uređaja prevaziđu svoje prirodne okvire. Međutim, naponi napajanja se ne smanjuju srazmerno sa dimenzijama komponentata, pa u oksidu, koji predstavlja najosetljiviji deo MOS strukture, dolazi do porasta jačine električnog polja koje, sa svoje strane, dovodi do velikih problema, jer dovodi do generisanja i fluktuacija naelektrisanja, zahvaćenog na centrima zahvata u oksidu i na međupovršini oksid/poluprovodnik. Zbog toga i postoji velika potreba za proučavanjem i redukovanjem njihovog uticaja na ponašanje komponentata izuzetno malih dimenzija, koje danas predstavljaju najinteresantniji deo trenda razvoja poluprovodničkih tehnologija i uređaja. Međutim, komponente tako malih dimenzija, upravo zbog malih napona napajanja i struja koje pri tome protiču kroz njih, nisu pogodne za upotrebu u uređajima u kojima se zahteva velika snaga i brzina rada komponentata, kao i dobre prekidačke karakteristike. Ta očekivanja ispunjavaju snažne komponente, kao što su VDMOS tranzistori snage. One imaju, naročito u poređenju sa tankoslojnim komponentama, deblje slojeve oksida (reda i do 100 nm). Zato je interes za proučavanjem ponašanja ovih komponentata sa ciljem da se poveća pouzdanost njihovog rada u najrazlčitijim uslovima i dalje velika. Pri tome se pred njih postavljaju dijametralno suprotni zahtevi: od toga da budu vrlo osetljivi na određene vrste spoljašnjih uticaja, kako bi mogle biti iskorišćene, recimo, kao dozimetri različitih vrsta i doza jonizujućeg zračenja [123], pa do toga da imaju što slabiji "odgovor" na njega, tj. da budu što otpornije na uticaje zračenja, da bi mogle biti ugrađene u različita kola koja predstavljaju neraskidiv deo svemirskih tehnologija [79] i u kojima bi mogle pouzdano da rade. Međutim, i povećana električna polja u oksidima ovih komponentata, bilo da idu kao

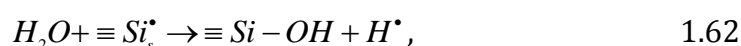
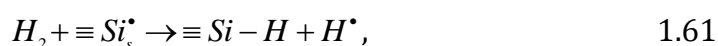
samostalni spoljašnji uticaj ili u kombinaciji sa još nekim, kao što je povišena temperatura, predstavljaju bitan ograničavajući faktor, kada je u pitanju pouzdani rad i vreme života elektronskih komponenata [79,80,81].

Dugogodišnja ispitivanja su pokazala da je nabitniji, ali istovremeno i najosetljiviji deo strukture poluprovodničkih komponenata silicijumdioksid, kao i površina između njega i poluprovodnika [124]. Naime, pored toga što je površina silicijum-oksida jedina poznata međupovršina koja omogućava funkcionisanje MOS tranzistora u skladu sa većinom zahteva savremene elektronike ona, zbog činjenice da ni sam oksid i površina poluprovodnika nisu idealni, neizbežno sadrži čitav niz različitih defekata, pre svega na samoj međupovršini, koji se prostiru kroz više slojeva atoma, ali i dublje u oksidu. Osim toga, zbog velike disproporcije u širinama zabranjenih zona silicijuma (oko 1.12 eV) i oksida (9 eV), na međupovršini se javlja diskontinuitet energetske zone, a nosioci naelektrisanja nailaze na veliku potencijalnu barijeru (3.2 eV za elektrone i 4.7 eV za šupljine) zbog koje, na sobnoj temperaturi, nije moguć bilo kakav prelaz elektrona ili šupljina iz poluprovodnika u oksid.

Zbog toga što se pri termičkoj oksidaciji silicijuma, na međupovršini uvek pojavljuje višak silicijuma, a manjak kiseonika, pojedini atomi silicijuma na međupovršini su vezani za samo tri susedna silicijumova atoma, dok je četvrta veza nezasićena. Ovi defekti, u literaturi poznati kao  $P_b$  centri [2,25,28,42], su ustvari, trovalentni atomi silicijuma i predstavljaju najznačajnije centre zahvata na međupovršini. Njihova najbitnija karakteristika je da su amfoterični, jer svaki od njih, usled interakcije sa atomima iz oksida, unosi dva energetska nivoa u zabranjenu zonu silicijuma, od kojih jedan može biti zauzet elektronom (akceptorski tip), a drugi šupljinom (donorski tip) [2,36]. Centri zahvata koji se nalaze u zabranjenoj zoni poluprovodnika su veoma značajni, jer mogu lako da budu popunjeni nosiocima naelektrisanja iz poluprovodnika, a i da ih otpuštaju nazad. Međutim, elektroni ili šupljine koji popune ove centre zahvata, nemaju mnogo mogućnosti da se slobodno kreću, jer su trovalentni silicijumovi atomi prilično retki, a između njih se nalazi veći broj silicijumovih atoma sa zasićenom vezom. To znači da na energetskim nivoima površinskih  $P_b$  centara dolazi do zahvatanja slobodnih nosilaca naelektrisanja, pa se ovi defekti nazivaju površinski centri zahvata ili površinska stanja [141]. U zavisnosti od toga da li se interakcija trovalentnog silicijuma na međupovršini odvija sa atomima kiseonika ili silicijuma iz oksida, kao i od jačine ove interakcije, energetski nivoi površinskih stanja su udaljeni manje ili više od sredine zabranjene zone poluprovodnika [2,36]. Međutim, ovde postoji jedna dilema, koju eksperimentalni rezultati nisu u stanju da razreše. Naime, nije jasno da li su donorski nivoi

raspoređeni iznad ili ispod sredine zabranjene zone, a akceptorski suprotno, ili se i jedni i drugi nalaze i iznad i ispod sredine zabranjene zone [2,78,132]. Sa eksperimentalne tačke gledišta, ovo ne predstavlja veliki problem, jer sam raspored donorskih i akceptorskih nivoa ne utiče na efektivno naelektrisanje na površinskim stanjima, što praktično znači da ne utiče ni na električne karakteristike tranzistora, i smatra se da je u režimu jake inverzije (normalnom radnom režimu MOS tranzistora) efektivno naelektrisanje na površinskim stanjima negativno u slučaju NMOS-a, a pozitivno u slučaju PMOS-a [78]. Međutim, simulacije ponašanja električnih parametara MOS i VDMOS tranzistora snage pokazuju da je moguće odvojeno analizirati uticaje donorskih i akceptorskih centara zahvata, kako na međupovršini, kad su u pitanju površinski centri zahvata, tako i u unutrašnjosti oksida ili poluprovodnika.

Na gustinu površinskih stanja značajan uticaj imaju i primese, koje objektivno postoje u oskidu i poluprovodniku, bez obzira na čistoću procesa. Naime, postoji mogućnost da se primesni atomi ili grupe (pri čemu se prvenstveno misli na atomski vodonik  $H$ , hidrosilnu grupu  $OH$  ili eventualno atom azota  $N$ ) vežu za nezasićene veze trovalentnih atoma silicijuma, čime odgovarajući energetske nivoi bivaju pomereni iz zabranjene u valentnu ili provodnu zonu poluprovodnika. Ovaj proces, koji ustvari predstavlja proces pasivizacije površinskih stanja, je posebno značajan i može biti predstavljen reakcijama koje uključuju vodonik u vidu sopstvenih molekula ili molekula vode [50,128-130].



pri čemu atomski vodonik, nastao u ovim reakcijama, takođe, može da učestvuje u pasivizaciji površinskih stanja [48]:



Neka, izvesna količina vodonika je uvek prisutna u svim strukturama poluprovodničkih komponenata, jer je on jedan od osnovnih elemenata u mnogim tehnološkim procesima [130]. Vodonik i hidrosilna grupa su jako efikasni u pasivizaciji površinskih stanja u toku proizvodnog procesa (tzv. vlažna oksidacija), ali su oksidi, dobijeni na ovaj način, slabijeg kvaliteta, pa se češće vrši suva oksidacija (u atmosferi *forming* gasa: 5-10% vodonika i 90-95% azota) na temperaturama od 300 °C - 500°C. Na taj način se broj površinskih stanja sa

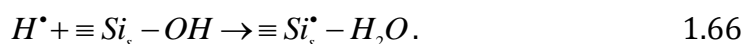
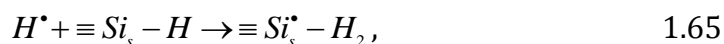


početnih  $10^{15} \text{ cm}^{-2}$  (što je isti red veličine kao i ukupan broj atoma po jedinici površine), svodi na prihvatljivih  $10^{10} \text{ cm}^{-2}$  [3,131].

Pri tome je, praktično, nemoguće dovesti broj površinskih stanja na nulu, tj. pasivizirati sve trovalentne atome silicijuma na međupovršini, jer se najveći broj procesa odigrava na povišenoj temperaturi, pri čemu dolazi do oslobađanja vodonika iz pasiviziranih stanja, što se može predstaviti reakcijom [3,9,131,133].



U reakcijama (2.61), (2.62) i (2.64) se oslobađa jako reaktivan atomski vodonik koji, osim što doprinosi daljoj pasivizaciji (2.63), može da vrši i depasivizaciju već pasiviziranih površinskih stanja, kroz reakcije tipa [46,109,130]:

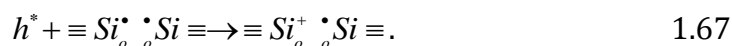


Procesi pasivizacije i depasivizacije se odvijaju paralelno i ravnopravno, pa verovatnoća svake od reakcija jako zavisi od koncentracije reaktanata [123]. U krajnoj liniji, pri datim uslovima mora biti postignuta ravnoteža u kojoj je jedan deo površinskih stanja pasiviziran, a drugi nije. Osim toga, dobar deo vodonika ostaje neiskorišćen, pa se pojavljuje kao uzrok nestabilnosti električnih karakteristika tranzistora tokom eksploatacije.

Kada su u pitanju defekti u samom oksidu, u njemu se takođe javlja trovalentni silicijum, koji predstavlja silicijum vezan za tri susedna atoma kiseonika, dok je četvrta veza nezasićena.  $H$  i  $OH$  grupa mogu da se vezuju na identičan način tokom odžarivanja oksida kao i na međupovršini, pa su reakcije (2.61)-(2.63) potpuno moguće i u unutrašnjosti oksida, naročito uz međupovršinu.

Pored trovalentnog silicijuma, u oksidu postoje i drugi defekti od kojih se u velikom broju javljaju, najpre, vakancije kiseonika, nepremošćujući kiseonik, intersticijalni silicijum, vakancije silicijuma i intersticijalni kiseonik [124]. Svi ovi defekti deluju kao centri zahvata u oksidu, jer unose energetske nivoe u zabranjenu zonu oksida na kojima je moguće zahvatanje elektrona i šupljina, a zahvaćeno naelektrisanje uobičajeno se naziva zahvaćeno naelektrisanje u oksidu ili samo naelektrisanje u oksidu. Defekti u oksidu su, uglavnom, donorskog tipa (pozitivni kad su prazni, neutralni kad su popunjeni elektronom), što znači da oni u oksid unose uglavnom pozitivno naelektrisanje.

Jedan od najznačajnijih centara zahvata pozitivnog naelektrisanja u oksidu je vakancija kiseonika, kod koje dva atoma silicijuma, umesto kiseonika, spaja direktna napregnuta veza, koja u zabranjenu zonu oksida unosi dva energetska nivoa donorskog tipa. Pri zahvatanju šupljine na vakanciji kiseonika formira se stabilan defekt, poznat kao  $E'$  centar [2,67,131]:



U literaturi se razmatra veliki broj  $E'$  centara [2,67], ali je za promenu gustine naelektrisanja u oksidu najznačajniji onaj koji se formira na trovalentnom silicijumu:



Međutim, najvažnija je činjenica da i ostali  $E'$  centri, koji se takođe baziraju na postojanju vakancije kiseonika ili trovalentnog silicijuma u oksidu, u zabranjenu zonu oksida mogu da unesu samo pozitivno naelektrisanje. Izuzetak su neki do njih koji su amfoterični, i koji u zabranjenu zonu uvode i akceptorske centre (neutralni kad su prazni, negativni kad su popunjeni). Na osnovu eksperimentalnih rezultata, koji ne daju mogućnost razdvajanja ovih centara na pomenute vrste, samo na spekulativnom nivou se može pretpostaviti da većina njih leži iznad Fermijevog nivoa i da su zbog toga neutralni.

Možemo zaključiti da je jedini defekt, koji može da unese negativno naelektrisanje u oskid, nepremošćujući kiseonik ( $\equiv Si_o - O^\bullet$ ), čija oba nivoa leže ispod Fermijevog i nejverovatnije su popunjeni, što znači da je donorski nivo neutralan, a akceptorski negativno naelektrisan. Sve ovo dovodi do pretpostavke da je efektivno naelektrisanje na centrima zahvata u oksidu u većini slučajeva pozitivno i da, iako centri zahvata u oksidu ne mogu da razmenjuju naelektrisanje sa silicijumom, elektrostatičko polje naelektrisanja zahvaćenog u oksidu značajno utiče na elektrone i šupljine u silicijumu. Ovde bi bilo jako korisno naglasiti da se termin „fiksno naelektrisanje“ [3,77,87] koristi za značajan deo naelektrisanja u oskidu, koje je posledica postojanja vakancija kiseonika, trovalentnog silicijuma i nepremošćujućeg kiseonika u neposrednoj blizini međupovršine. Sam naziv ukazuje na činjenicu da na ovo naelektrisanje ne utiču promene površinskog potencijala usled polarizacije u širokom opsegu napona, kao ni debljina oksida i tip i koncentracija primesa u silicijumu, ali utiče orijentacija kristala i uslovi pod kojima se vrši oksidacija i odžarivanje [3]. S obzirom na to da se ovi defekti uglavnom javljaju uz međupovršinu oksid-poluprovodnik, najveći deo gustine ovog naelektrisanja se nalazi blizu međupovršine, što je još jedna njego bitna karakteristika.

Površinska stanja spadaju u centre zahvata koji mogu vrlo brzo i lako da razmenjuju nosioce naelektrisanja sa silicijumom, za razliku od defekata u oksidu. Međutim, postoje centri zahvata u oksidu koji se nalaze u blizini međupovršine i koji, takođe, mogu da razmenjuju naelektrisanja sa silicijumom, ali sporije nego površinska stanja. Razlog tome leži u činjenici da ove defekte od nosilaca naelektrisanja u silicijumu razdvaja energetska barijera, tako da se razmena nosilaca naelektrisanja između njih i silicijuma odvija putem tunelovanja nosilaca, što je proces čija dužina trajanja zavisi od visine potencijalne barijere i od udaljenosti defekata od međupovršine. Zato su ovi centri zahvata nazvani *granični centri zahvata* („border trapovi“), jer je to naziv koji na adekvatan način opisuje činjenicu da su locirani uz međupovršinu i da, zavisno od uslova, mogu da deluju kao centri zahvata u oksidu ili kao površinska stanja [51,85,134]. Njihovo postojanje može da dovede do velikih problema u interpretaciji eksperimentalnih rezultata, naročito kod tankoslojnih oksida. Problemi postoje i kod debljih oksida, ali mogu biti uspešno ublaženi i prevaziđeni pravilnim odabirom tehnika karakterizacije komponenata.

Na osnovu izraza za prenosnu karakteristiku MOS tranzistora u zasićenju, pokazano je da naelektrisanje u oksidu i na međupovršinskim stanjima može da utiče na električne karakteristike MOS tranzistora jedino kroz uticaj na napon praga i pokretljivost nosilaca u kanalu. Pozitivno naelektrisanje u oksidu utiče na nosioce naelektrisanja u silicijumu svojim električnim poljem, tako što privlači elektrone ka međupovršini i odbija od nje šupljine, čime se menja vrednost napona praga, koja je kod NMOS-a smanjena, a kod PMOS-a povećana po apsolutnoj vrednosti. Istovremeno, približavanje elektrona međupovršini kod NMOS tranzistora trebalo bi da poveća, a udaljavanje šupljina kod PMOS tranzistora da smanji rasejavanje nosilaca na neravninama međupovršine, čime bi pokretljivost nosilaca bila smanjena kod NMOS, a povećana kod PMOS tranzistora. Međutim, smatra se da se uticaj naelektrisanja u oksidu na pokretljivost nosilaca može zanemariti [126,135]. Za razliku od naelektrisanja u oksidu, površinska stanja imaju značajan uticaj na promenu napona praga i pokretljivost nosilaca u kanalu, ali njihov uticaj nije elektrostatičke prirode, već je posledica zahvatanja nosilaca [3,16]. Ako se ima u vidu da se zahvatanjem nosilaca na površinskim stanjima ne menja ukupna količina naelektrisanja u kanalu, onda je jasno da nema ni elektrostatičkog efekta. To znači da površinska stanja zahvataju određeni broj elektrona ili šupljina indukovanih promenom potencijala koju izaziva napon na gejtu, zbog čega je za formiranje kanala potrebno dovesti veći napon na gejtu, a to znači povećanje napona praga i kod NMOS i kod PMOS tranzistora. Međutim, zahvatanje nosilaca na površinskim stanjima i

kod jednog i kod drugog tipa tranzistora dovodi do smanjenja broja provodnih nosilaca u kanalu, pa samim tim i do smanjenja struje, što se može videti kao smanjenje nagiba prenosnih karakteristika, pa time i smanjenjem faktora pojačanja, odnosno smanjenja pokretljivosti [124]. Ako se u obzir uzme sama definicija pokretljivosti, koja kaže da pokretljivost ne predstavlja nikakvu fizičku veličinu, već samo koeficijent proporcionalnosti u izrazu za zavisnost brzine drifta od električnog polja, onda znači da ona nije konstantna, već mora da se menja da bi se održala primenljivost Omovog zakona na transport struje u poluprovodniku [3]. Ovaj model efektivne pokretljivosti je sasvim uobičajen u modeliranju efekata raznih činilaca na transportne procese u poluprovodniku, kao što su efekti dopiranja, električnog polja, visokih nivoa injekcije, površinskog rasejavanja, orijentacije kristala, kao i efekti naelektrisanja u oksidu i površinskih stanja [3,9]. To znači da bi kod NMOS tranzistora trebalo očekivati opadanje pokretljivosti pri porastu gustine bilo površinskih stanja, bilo naelektrisanja u oksidu.

Na osnovu svega rečenog, uticaj naelektrisanja u oksidu i na površinskim stanjima na napon praga MOS tranzistora može se modelirati izrazom [137]:

$$V_{TH} = V_{T0} \mp \frac{qN_{ot}}{C_{ox}} + \frac{qN_{it}}{C_{ox}}, \quad 1.69$$

gde  $V_{T0}$  predstavlja vrednost napona praga idealnog MOS tranzistora bez naelektrisanja u oksidu i površinskih stanja. Drugi i treći član pokazuju njihov uticaj na napon praga, pri čemu se znak “ - ” ispred drugog člana odnosi na NMOS tranzistor.

Za modeliranje uticaja zahvaćenog naelektrisanja i površinskih stanja na pokretljivost postoji više modela [125,127,135,137], ali se svi baziraju na opšte prihvaćenoj jednačini za zavisnost efektivne pokretljivosti od naelektrisanja u oksidu i koncentracije primesa u kanalu NMOS tranzistora, koji je predložen od strane Sun i Plummera [126]:

$$\mu = \frac{\mu_0}{1 + \alpha_{ot} N_{ot}}, \quad 1.70$$

gde je  $\mu_0$  pokretljivost bez naelektrisanja u oksidu:

$$\mu_0 = 3440 - 164 \log N_A \left[ \text{cm}^2 / \text{Vs} \right], \quad 1.71$$

dok je koeficijent  $\alpha_{ot}$  dat izrazom:

$$\alpha_{ot} = -1.04 \cdot 10^{-12} + 1.93 \cdot 10^{-13} \log N_A \left[ \text{cm}^{-2} \right]. \quad 1.72$$

U gornjim izrazima, koncentracija akceptorskih primesa  $N_A$  izražena je u  $\text{cm}^{-3}$ .

Primenom jakog vertikalnog električnog polja, koje usmerava nosioce naelektrisanja ka oksidu, dolazi do krivljenja energetskih zona MOS strukture i formiranja potencijalne barijere, usled čega se stvaraju uslovi za tunelovanje elektrona iz provodne zone supstrata ili gejta, zavisno od smera primenjenog polja, u provodnu zonu oksida. Ovaj mehanizam provođenja u dielektriku poznat je kao *Fowler-Nordheim*-ovo (FN) tunelovanje, a gustina tunelske struje zavisi od jačine električnog polja  $E_{ox}$  i data je izrazom [79,138]:

$$J_{FN} = AE_{ox}^2 \exp\left(-\frac{B}{E_{ox}}\right), \quad 1.73$$

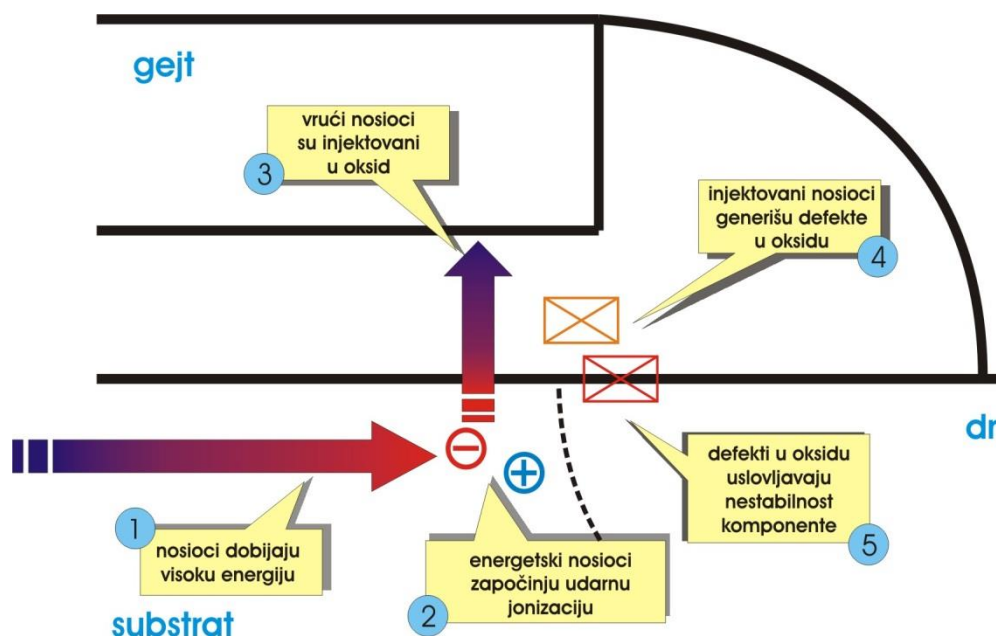
gde konstante  $A$  i  $B$  uključuju efektivnu masu elektrona u provodnoj zoni oksida i visinu barijere. Ovaj izraz važi u slučaju tunelovanja kroz trougaonu barijeru, kada je primenjeni napon veći od potencijalne barijere, a značajnije vrednosti FN struje mogu biti izmerene samo pri poljima iznad  $6 \text{ MV/cm}$ . Prilikom naprežanja oksida gejta jakim električnim poljem, pod dejstvom vertikalne komponente polja dolazi do homogenog naprežanja kroz celu površinu sloja oksida. Pri tome, na degradaciju električnih parametara MOS tranzistora (napon praga i pokretljivost), najviše utiče degradacija na međupovršini oksid-supstrat, pa je zbog toga neophodno razmatrati mehanizme koji su odgovorni za sam proces degradacije. Vrsta i stepen degradacije najviše zavise od polariteta napona, pa je zbog toga i degradacija oksida u blizini katode drugačija od degradacije oksida u blizini anode [26, 27].

Modelovanje mehanizama odgovornih za degradaciju oksida bazira se na dva različita pristupa. U prvom razmatranju se smatra da su za degradaciju odgovorni mehanizmi nezavisni od FN struje, kao direktna posledica postojanja jakog električnog polja u oksidu [3,78,36,37,139].

Na osnovu mnogobrojnih eksperimentalnih rezultata, pokazano je da su različiti mehanizmi odgovorni za efekte naprežanja pri nižim, a drugi pri višim poljima. U slučaju naprežanja poljima od približno  $7 \text{ MV/cm}$ , vrući elektroni mogu pre udara u anodu da izazovu udarnu jonizaciju u samom oksidu, formirajući slobodne parove elektron-šupljina (1.3) [31,32].

Elektroni pritom bivaju emitovani preko zabranjene zone, širine  $9 \text{ eV}$ , u provodnu zonu oksida, dok šupljine formirane u valentnoj zoni oksida driftuju ka katodi. Ove šupljine, kao i u slučaju anodne injekcije, doprinose porastu struje supstrata i mogu da učestvuju u

procesima formiranja centara zahvata, zahvaćenog naelektrisanja i površinskih stanja, pri čemu ti procesi takođe mogu biti potpomognuti oslobođenim vodonikom.



Slika 1.3. Neki od fizičkih mehanizama koji učestvuju u degradaciji MOS tranzistora tokom injekcije vrućih nosilaca u oksid [19]

Dugo nakon početka proučavanja datih procesa i mehanizama smatrano je da je energija vrućih elektrona nedovoljna (oko  $6\text{ eV}$ ), da bi oni mogli da izazovu udarnu jonizaciju. Razlog koji je išao u prilog tome je činjenica da oni veliki deo svoje energije gube usled rasejanja na akustičnim fononima. Međum, proučavanje energetske raspodele elektrona je pokazalo da u jakim poljima postoje produžeci ili “repovi”, koji mogu da imaju vrednosti energija koje su veće i od  $9\text{ eV}$ , koliko je potrebno za udarnu jonizaciju, odnosno za prelazak elektrona iz valentne u provodnu zonu oksida [39].

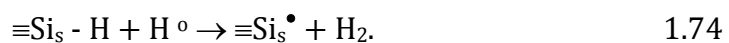
Formiranje zahvaćenog naelektrisanja tokom naprežanja je posledica tunelovanja elektrona iz provodne zone silicijuma u provodnu zonu oksida gejta. Prema modelu udarne (zona - zona) jonizacije, deo injektovanih elektrona nakon ubrzavanja stiže dovoljnu energiju (veću od širine zabranjene zone oksida, tj. od  $9\text{ eV}$ ) da izazove udarnu jonizaciju [19], usled čega dolazi do generisanja parova elektron - šupljina (analogno dejstvu  $\gamma$  - kvanata).

Generisane šupljine se, pod uticajem električnog polja kreću ka  $\text{Si/SiO}_2$  međupovršini, da bi u njenoj blizini stupile u reakciju sa nekim od energetski dubljih centara zahvata

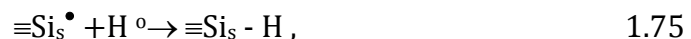
šupljina. kao što su vakancije kiseonika  $\equiv Si_o - Si_o \equiv$ , napregnute  $\equiv Si_o - O - Si_o \equiv$  veze, peroksidni kompleksi  $\equiv Si_o - O - O - Si_o \equiv$  ili  $\equiv Si_o - H(OH) \equiv$  veze. Zahvatanjem šupljina na ovim defektima dolazi do povećanja gustine zahvaćenog naelektrisanja u oksidu [20].

Formiranje površinskih stanja tokom napreznja odigrava se na sličan način kao i u slučaju ozračivanja tranzistora [18]. Naime, šupljine raskidaju  $\equiv Si_o - H \equiv$  veze, pri čemu se formiraju  $H^+$  joni, koji pod uticajem električnog polja stižu na  $Si/SiO_2$  međupovršinu. Ovi joni reaguju sa  $\equiv Si_s - H \equiv$  prekursorima na međupovršini, formirajući  $\equiv Si_s^\bullet$  površinska stanja (Pb centre [9]).

$H-W$  ("hydrogen - water"-RD) model [15,19], razvijen za objašnjenje ponašanja površinskih stanja tokom odžarivanja ozračenih VDMOS tranzistora snage može primeniti i za slučaj napreznja. Prema ovom modelu,  $H^+$  jon, nastao raskidanjem  $\equiv Si_o - H \equiv$  i  $\equiv Si_o - OH \equiv$  veza u oksidu tokom napreznja, pod uticajem polja stiže na  $Si/SiO_2$  međupovršinu, gde reaguje sa elektronom iz supstrata formirajući reaktivni atom vodonika  $H^\circ$ . Ovaj atom reaguje sa  $\equiv Si_s - H \equiv$  prekursorom formirajući površinsko stanje, pri čemu se oslobađa molekul vodonika [20]:



Atom vodonika može da dovede i do pasivizacije površinskih stanja [16]



kao i do dimerizacije vodonika, kada atom  $H^\circ$  reaguje sa drugim atomom vodonika [17]



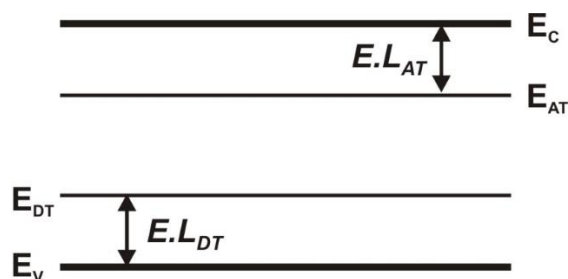
U kristalnoj strukturi poluprovodničkih materijala mogu se pojaviti defekti, tj. nepravilnosti kristalne strukture, koji su posledica prekinutih veza između atoma na površini poluprovodnika ili međupovršini sa drugim materijalima od kojih je napravljena komponenta i koji čine sastavni deo njene strukture, kao i usled prisustva primesa u poluprovodniku. Pored defekata koji već postoje u kristalnoj strukturi poluprovodnika i čije su gustine poznate i određene karakteristikama materijala i tehnologijom za proizvodnju komponente, posebno su važni defekti koji su generisani tokom izlaganja komponenta nekom spoljašnjem vidu napreznja, kao što je jonizujuće zračenje, visoka temperatura, visoki naponi i jaka električna polja ili njihova kombinacija. Svi defekti, (ugrađeni i/ili generisani), ili kako se još često nazivaju centri zahvata, značajno utiču na degradaciju električnih karakteristika poluprovodničkih komponenta. Naime, njima je pridružena energija čije se vrednosti nalaze

u zabranjenoj zoni poluprovodnika, zbog čega imaju mogućnost da učestvuju u prebacivanju naelektrisanja iz valentne u provodnu zonu i obrnuto, procesima poznatim kao emisija (generisanje) i zahvatanje (rekombinacija) elektrona. Na taj način centri zahvata menjaju gustinu prostornog naelektrisanja u poluprovodniku, utiču na preraspodelu potencijala u strukturi komponente, kao i na statistiku generaciono-rekombinacionih procesa.

U teoriji poluprovodnika ustanovljene su različite vrste defekata, koje određuju količinu prostornog naelektrisanja u Poisson-ovoj jednačini, a čiji uticaj na električne karakteristike MOS tranzistora omogućava da budu svrstane u tri grupe. To su fiksna naelektrisanja na međupovršini silicijum/silicijumdioksid ( $\text{Si/SiO}_2$ ), centri zahvata na međupovršini silicijum/silicijumdioksid ( $\text{Si/SiO}_2$ ) i centri zahvata u unutrašnjosti oksida i supstrata. Fiksna naelektrisanja na međupovršini mogu biti modelovana kao promena količine naelektrisanja na međupovršini i zato se njihov uticaj može kontrolisati definisanjem odgovarajućih graničnih uslova na toj međupovršini. Uticaj naelektrisanih centara zahvata, generisanih na međupovršini i u balku poluprovodnika, je u obzir tako što se ova naelektrisanja dodaju direktno prostornom naelektrisanju na desnoj strani Poisson-ove jednačine. U nastavku će biti data precizna definicija generisanih centara zahvata, tj. centara zahvata na međupovršini i u balku poluprovodnika, kao i način na koji se njihovo prisustvo implementira u numerički model i modele fizičkih parametara ugrađene u program za simulaciju električnih karakteristika poluprovodničkih komponenta ATLAS.

Kao što je već rečeno, postoje dve vrste centara zahvata na međupovršini  $\text{Si/SiO}_2$  i u balku poluprovodnika koje mogu biti generisane u slučaju kada je komponenta izložena nekom od već pomenutih naprezanja. To su donorski centri zahvata (skraćeno **DT**) i akceptorski centri zahvata (skraćeno **AT**). **DT** mogu biti pozitivno naelektrisani (jonizovani) ili neutralni, baš kao i donorske primese, pa od toga i potiče njihov naziv. Slično, **AT** mogu biti negativno naelektrisani ili neutralni, kao što su to akceptorske primese. **DT** su pozitivno naelektrisani kada su nepopunjeni („prazni“), a kada zahvate elektron oni postaju neutralni. Sa druge strane, nepopunjeni („prazni“) **AT** su neutralni, a postaju negativno naelektrisani (jonizovani) kada zahvate elektron. Prema tome, popunjeni, neutralni **DT**, baš kao i popunjeni, negativni **AT**, mogu emitovati elektron ili zahvatiti šupljinu. Za razliku od energetskih nivoa koji odgovaraju donorskim i akceptorskim primesnim jonima, vrednosti energija pridruženih **DT** nalaze se u zabranjenoj zoni poluprovodnika u blizini vrha valentne zone  $E_V$ , dok su vrednosti energija pridruženih **AT** u blizini dna provodne zone  $E_C$ .





Slika 1.4. Definisanje energetske nivoa  $DT$  i  $AT$  parametrom  $E.LEVEL$  u programu ATLAS [89].

Na slici 1.4 prikazan je način na koji se u programu za simulaciju električnih karakteristika poluprovodničkih komponenta ATLAS definišu vrednosti energija koje su pridružene  $DT$  i  $AT$  u zabranjenoj zoni Si, u odnosu na energiju dna provodne zone  $E_C$  i vrha valentne zone  $E_V$ . Energije  $E.L_{DT}$  i  $E.L_{AT}$ , koje odgovaraju donorskim i akceptorskim centrima zahvata, respektivno, definisane su parametrom  $E.LEVEL$  u okviru odgovarajuće naredbe (INTRAP ili TRAP). Pri tome je energija koja odgovara  $AT$  definisana u odnosu na dno provodne zone  $E_C$ , dok je energija  $DT$  definisana u odnosu na vrh valentne zone  $E_V$ .

#### 1.4.1.1 Implementacija naelektrisanih centara zahvata u Poisson-ovu jednačinu

Cilj rešavanja Poisson-ove jednačine (2.8) je određivanje raspodele potencijala u definisanom domenu simulacije. Raspodela potencijala zavisi, pre svega, od prisutnog prostornog naelektrisanja i definisanih graničnih uslova. Prostorno naelektrisanje u poluprovodniku potiče od jonizovanih primesa  $N_D^+$  i  $N_A^-$  i naelektrisanih defekata  $Q_T$ , čije je generisanje posledica činjenice da je komponenta izložena naprezanjima, kao što je jonizujuće zračenje, jako električno polje ili povišena temperatura. U tom slučaju Poisson-ova jednačina postaje:

$$\operatorname{div}(\varepsilon \nabla \psi) = -q(p - n + N_D^+ - N_A^-) + Q_T, \quad (1.77)$$

pri čemu se pri standardnim simulacijama najčešće uvodi pretpostavka da su sve primese jonizovane, tj. da je  $N_D^+ = N_D$  i  $N_A^- = N_A$  i da je  $Q_T = 0$ , već na sobnoj temperaturi. Za potrebe simulacije električnih karakteristika poluprovodničkih komponenta kada su one izložene naprezanjima, program ATLAS pruža mogućnost korisniku da uzima u obzir i uticaj prostornih naelektrisanja na generisanim defektima, kao i pretpostavi uslove nekompletne jonizacije primesnih atoma. Ukupno naelektrisanje, koje potiče od generisanih naelektrisanih defekata koje je dodato desnoj strani Poisson-ove jednačine može biti predstavljeno kao:

$$Q_T = q(N_{DT}^+ - N_{AT}^-), \quad (1.78)$$

gde su  $N_{DT}^+$  i  $N_{AT}^-$  gustine naelektrisanih, jonizovanih donorskih i akceptorskih centara zahvata (defekata), respektivno. Njihove vrednosti zavise od ukupnih gustina centara zahvata  $N_{DT}$  i  $N_{AT}$ , koje su definisane parametrom *DENSITY* u okviru naredbi **INTTRAP** i **TRAP**, kao i od verovatnoća njihove jonizacije  $F_{DT}$  i  $F_{AT}$ , koje se izračunavaju kao:

$$N_{DT}^+ = N_{DT} \cdot F_{DT} \quad (1.79)$$

$$N_{AT}^- = N_{AT} \cdot F_{AT} \quad (1.80)$$

U slučaju da defekti postoje na više različitih energetske nivoa u zabranjenoj zoni poluprovodnika, onda se ukupno prostorno naelektrisanje koje potiče od njih određuje kao suma svih naelektrisanja po  $n$  donorskih i  $m$  akceptorskih energetske nivoa:

$$N_{DT}^+ = \sum_{i=1}^n N_{DTi}^+, \quad (1.81)$$

$$N_{AT}^- = \sum_{j=1}^m N_{ATj}^-, \quad (1.82)$$

Pri određivanju verovatnoća jonizacije  $F_{DT}$  i  $F_{AT}$  najpre se uvodi pretpostavka da su poprečni preseki zahvata elektrona i šupljina na donorskim i akceptorskim defektima  $\sigma_n$  i  $\sigma_p$ , jednaki bez obzira na to na kom se energetskom nivou u zabranjenoj zoni oni nalaze, tj.

$$F_{DT} = \frac{v_p \cdot \sigma_p \cdot p + e_{nD}}{v_n \cdot \sigma_n \cdot n + v_p \cdot \sigma_p \cdot p + e_{nD} + e_{pD}}, \quad (1.83)$$

$$F_{AT} = \frac{v_n \cdot \sigma_n \cdot n + e_{pA}}{v_n \cdot \sigma_n \cdot n + v_p \cdot \sigma_p \cdot p + e_{nA} + e_{pA}}, \quad (1.84)$$

pri čemu su  $v_n$  i  $v_p$  termičke brzine elektrona i šupljina, dok su brzine emisija elektrona i šupljina za donorske centra zahvata  $e_{nD}$  i  $e_{pD}$  definisane kao:

$$e_{nD} = \frac{1}{D_{FAC}} v_n \sigma_n n_i \exp \left[ \frac{E_T - E_i}{kT_L} \right], \quad (1.85)$$

$$e_{pD} = D_{FAC} v_p \sigma_p n_i \exp \left[ \frac{E_i - E_T}{kT_L} \right], \quad (1.86)$$

gde je  $E_i$  energija sopstvenog (intrinzičnog) Fermijevog nivoa, a  $E_T$  energija koja je pridružena *DT* i definisana parametrom *E.LEVEL*. Faktor degeneracije  $D_{FAC}$ , koji je definisan parametrom *DEGEN.FAC* uzima u obzir i promenu spina u slučaju kada je centar zahvata prazan ili popunjen. Za *AT* brzine emisija elektrona i šupljina  $e_{nA}$  i  $e_{pA}$  su definisane kao:

$$e_{nA} = D_{FAC} v_n \sigma_n n_i \exp \left[ \frac{E_T - E_i}{kT_L} \right], \quad (1.87)$$

$$e_{pA} = \frac{1}{D_{FAC}} v_p \sigma_p n_i \exp \left[ \frac{E_i - E_T}{kT_L} \right]. \quad (1.88)$$

#### 1.4.1.2 Implementacija naelektrisanih centara zahvata u model generacije-rekombinacije nosilaca

Činjenica da nosioci naelektrisanja mogu biti zahvaćeni ili otpušteni sa centara zahvata (defekata) generisanim u slučaju kada je poluprovodnička komponenta izložena nekom obliku spoljašnjeg naprežanja, ukazuje na to da je pri simulaciji električnih karakteristika neophodno uzeti u obzir i uticaj generisanih defekata na brzinu generacije i rekombinacije nosilaca. Ovaj uticaj se uključuje kroz modifikaciju člana koji se odnosi na rekombinaciju nosilaca u jednačinama kontinuiteta (2.10) i (2.11), tako da on sada postaje:

$$R = \sum_{i=1}^n R_{D_i} + \sum_{j=1}^m R_{A_j}, \quad (1.73)$$

gde je  $n$  broj  $DT$ , dok je  $m$  ukupan broj  $AT$ . Brzina rekombinacije za  $DT$  se određuje kao:

$$R_{D_i} = \frac{n \cdot p - n_{ie}^2}{\tau_n \left[ p + D_{FAC} \cdot n_{ie} \cdot \exp \left( \frac{E_i - E_{T_i}}{kT_L} \right) \right] + \tau_p \left[ n + \frac{1}{D_{FAC}} \cdot n_{ie} \cdot \exp \left( \frac{E_{T_i} - E_i}{kT_L} \right) \right]}. \quad (1.74)$$

$E_{T_i}$  je energija koja je pridružena  $i$ -tom  $DT$ . Za  $AT$  brzina rekombinacije se definiše kao:

$$R_{A_j} = \frac{n \cdot p - n_{ie}^2}{\tau_n \left[ p + \frac{1}{D_{FAC}} \cdot n_{ie} \cdot \exp \left( \frac{E_i - E_{T_j}}{kT_L} \right) \right] + \tau_p \left[ n + D_{FAC} \cdot n_{ie} \cdot \exp \left( \frac{E_{T_j} - E_i}{kT_L} \right) \right]}. \quad (1.75)$$

$E_{T_j}$  je energija koja je pridružena  $j$ -tom  $AT$ . Vremena života elektrona i šupljina  $\tau_n$  i  $\tau_p$  su definisana su kao:

$$\tau_n = \frac{1}{\sigma_n v_n N_T}, \quad (1.76)$$

$$\tau_p = \frac{1}{\sigma_p v_p N_T}, \quad (1.77)$$

gde su  $\sigma_n$  i  $\sigma_p$  poprečni preseki zahvata elektrona i šupljina,  $N_T$  koncentracija centara zahvata, a termičke brzine elektrona  $v_n$  i šupljina  $v_p$  određene su kao:

$$v_n = \left( \frac{3kT}{m_n \cdot m_0} \right)^{1/2}, \quad (1.78)$$

$$v_p = \left( \frac{3kT}{m_p \cdot m_0} \right)^{1/2}. \quad (1.79)$$

Efektivne mase elektrona i šupljina,  $m_n$  i  $m_p$  su u programu ATLAS direktno specificirane korišćenjem parametara  $M.VTHN$  i  $M.VTHP$  u okviru naredbe **MATERIAL**. Ako efektivne mase nisu definisane, onda je moguće izračunati ih kao:

$$m_n = 1.045 + 4.5 \times 10^{-4} \cdot T, \quad (1.80)$$

$$m_p = 0.523 + 1.4 \times 10^{-3} \cdot T - 1.48 \times 10^{-6} \cdot T^2, \quad (1.81)$$

gde je  $T$  temperatura kristalne rešetke.

Opisani model rekombinacije nosilaca naelektrisanja, koji uzima u obzir i uticaj defekata generisanih u poluprovodniku posle izlaganja komponente naprezanju jakim električnim poljem, aktivira se naredbom **TRAP**, u okviru koje su definisani neophodni parametri donorskih i/ili akceptorskih centara zahvata u poluprovodniku, a koji su dati u tabeli 1.7. Sintaksa ove naredbe je:

```
TRAP      DONOR | ACCEPTOR E.LEVEL=<r> DENSITY=<r> DEGEN=<r>
          <capture parameters> REGION | NUMBER
```

Tabela 1.7. Parametri definisani u okviru TRAP naredbe.

Parametar		Oznaka	Jedinica
ACCEPTOR	Definiše da se parametri odnose na akceptorske trapove ( <b>AT</b> )		
DONOR	Definiše da se parametri odnose na donorske trapove ( <b>DT</b> )		
E.LEVEL	Energetski nivo u zabranjenoj zoni koji je pridružen odgovarajućim trapovima	$E_T$	eV
DENSITY	Gustina defekata na definisanom energetskom nivou	$N_{DT}, N_{AT}$	cm <sup>-3</sup>
DEGEN.FAC	Faktor degeneracije za odgovarajući energetski nivo	$D_{FAC}$	-
SIGN	Poprečni presek zahvata elektrona	$\sigma_n$	cm <sup>2</sup>
SIGP	Poprečni presek zahvata šupljina	$\sigma_p$	cm <sup>2</sup>
TAUN	Vreme života elektrona na odgovarajućem centru zahvata	$\tau_n$	s
TAUP	Vreme života ešupljina na odgovarajućem centru zahvata	$\tau_p$	s

## 1.4.2 Modeli degradacije

Pored mogućnosti da koncentracije generisanih naelektrisanih defekata na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika i oksida budu definisane korišćenjem naredbi **INTTRAP** i **TRAP**, što omogućava da bude analiziran njihov uticaj na električne karakteristike poluprovodničkih komponenata kroz uključivanje odgovarajućih veličina u Poisson-ovu

jednačinu i modele fizičkih parametara, program ATLAS pruža mogućnost korisniku da degradaciju karakteristika komponenata simulira uz pomoć već ugrađenih modela. Ovi modeli sami određuju gustinu i koncentraciju naelektrisanja generisanih pri napreznjima u zavisnosti od intenziteta napreznja (doza zračenja, jačina električnog polja, temperature, itd.) i vremena trajanja napreznja.

#### 1.4.2.1 Hansch-ov model degradacije

Hansch-ov model pouzdanosti koristi se za simulaciju električnih karakteristika MOS tranzistora koji su bili izloženi nekom obliku napreznja. Kada se radi o napreznju MOS komponenata, posebno oksida gejtja, jakim električnim poljima, uzroci degradacije njihovih električnih karakteristika su injekcija tzv. „vrućih“ nosilaca naelektrisanja (elektrona i šupljina) iz kanala u oksid gejtja, kao i zahvatanje nosilaca naelektrisanja na  $DT$  i  $AT$  centrima zahvata koji se generišu na međupovršini Si/SiO<sub>2</sub> tokom napreznja. Degradacija električnih karakteristika komponenata je data kao funkcija vremena napreznja, što zahteva rešavanje sistem jednačina:

$$\frac{dN_n(x,t)}{dt} = \frac{\sigma_n}{q} \cdot J_{i,n}(x,t) \cdot [NTA(x) - N_n(x,t)], \quad (1.82)$$

$$\frac{dN_p(x,t)}{dt} = \frac{\sigma_p}{q} \cdot J_{i,p}(x,t) \cdot [NTD(x) - N_p(x,t)], \quad (1.83)$$

u vremenskom domenu, kako bi bilo moguće odrediti koncentracije zahvaćenih elektrona (šupljina) na centrima zahvata (trapovima) koji su generisani na međupovršini Si/SiO<sub>2</sub> tokom napreznja. Ovde je  $N(x,t)$  gustina zahvaćenih elektrona (šupljina) na međupovršini Si/SiO<sub>2</sub> na poziciji  $x$  posle određenog vremena napreznja  $t$ ,  $NTD(x)$  i  $NTA(x)$  su raspodele gustina  $DT$  i  $AT$  u trenutku  $t = 0$  na međupovršini Si/SiO<sub>2</sub>,  $J_{i,n}(x,t)$  i  $J_{i,p}(x,t)$  su gustine struja injektovanih elektrona i šupljina, dok su  $\sigma_n$  i  $\sigma_p$  poprečni preseki zahvata elektrona i šupljina, respektivno. Ovaj model se aktivira parametrom *DEVDEG* u okviru naredbe *MODELS*, dok se parametri modela  $\sigma_n$  i  $\sigma_p$ , kao i raspodele gustina  $DT$  i  $AT$  u trenutku  $t = 0$  na međupovršini Si/SiO<sub>2</sub>,  $NTD(x)$  i  $NTA(x)$  definišu u okviru naredbe *DEGRADATION*. U slučaju da raspodele gustina  $DT$  i  $AT$  nisu uniformne, onda moraju biti definisane u 2D domenu  $(x,y)$  pomoću eksternih funkcija  $F.NTA$  i  $F.NTD$ , kreiranih korišćenjem C-interpretera programa za simulaciju električnih karakteristika ATLAS.

### 1.4.2.2 Model degradacije reakcija-difuzija (R-D)

---

Prilikom izlaganja MOSFET komponenata različitim vrstama spoljašnjeg napreznja (radioaktivnom zračenju, jakom električnom polu, visokim temperaturama, itd.), dolazi do degradacije njihovih električnih karakteristika što je, generalno, povezano sa promenom stanja silicijumovih veza (pasivizacija i depasivizacija) na međupovršini Si/SiO<sub>2</sub>. Poznato je da se na kraju tehnološkog procesa proizvodnje poluprovodničkih komponenata vrši pasivizacija nezasićenih silicijumovih veza na povišenoj temperaturi u atmosferi bogatoj vodonikom ili, nešto ređe, deuterijumom. Tom prilikom, koncentracija nezasićenih veza silicijuma može biti smanjena i za dva reda veličine, tj. može biti svedena na prihvatljive vrednosti od oko 10<sup>10</sup>cm<sup>-2</sup> ili niže., što je od velike važnosti za stabilnost električnih karakteristika poluprovodničkih komponenata, naročito ako one rade u ekstremnim uslovima.

Mehanizmi depasivizacije nezasićenih silicijumovih veza su predmet intenzivnog proučavanja poslednjih trideset godina. Između ostalog, pokazano je da komponente, kod kojih su veze pasivizirane deuterijumom, pokazuju bolje električne karakteristike u uslovima napreznja, što znači da je veza Si-D mnogo jača od veze Si-H. Naime, statičke električne veze (njihova struktura) je ista kod oba tipa veza (Si-H i Si-D). To znači da je tako velika razlika u jačini tih veza, najverovatnije, posledica njihove dinamičke prirode usled mnogo veće težine jezgra atoma deuterijuma u odnosu na jezgro atoma običnog vodonika. Oni su prepostavili da višestruke ekscitacije transverzalnih vibracionih stanja pri neelastičnim sudarima nosilaca mogu da dovedu do oslobađanja atoma deuterijuma ili vodonika iz odgovarajućih veza. U slučaju deuterijuma, energija kvanta potrebnog za eksitaciju je, verovatno, povezana sa energijom fonona u supstratu, pa je vreme za relaksaciju veze znatno kraće. Međutim, kod vodonika su vibracioni modovi mnogo slabije povezani sa stanjima fonona. Zbog toga se oscilacije postepeno povećavaju dok ne dođe do raskidanja veza sa energijom za oko 1.5 eV većom od energije osnovnog stanja. Posledica toga je da nosioci naelektrisanja sa relativno malim energijama mogu da učestvuju u depasivizaciji veza, kao i da nosioci naelektrisanja koji su injektovani u oksid sa dovoljno velikom energijom za depasivizaciju nisu primarno odgovorni za proces generisanja površinskih stanja.

Još jedan predloženi mehanizam za depasivizaciju Si-H veza je onaj pri kome veze najpre zahvataju šupljine u inverznom sloju i na taj način smanjuju energiju veze. Na žalost, pri tome se povećava brzina termičke disocijacije. Model koji koristi Silvaco uzima u obzir

depasivizaciju usled struje vrućih nosilaca u kanalu, jakog električnog polja u oksidu ili usled zahvatnja šupljina u inverznom sloju. Pri tome, uzrok depasivizacije može biti samo jedan od njih, ili može doći do njihovog kombinovanog uticaja. Način naprezanja komponente određuje koji je mehanizam najznačajniji. Još jedan od procesa sa velikom verovatnoćom, a koji nije razmatran u modelu koji je ugrađen u program ATLAS, je i slučaj kada proton i elektron interaguju sa pasiviziranim vezama i formiraju centar zahvata i molekul vodonika  $H_2$ .

Model ugrađen u program za simulaciju električnih karakteristika ATLAS aktivira se parametrom *DEVDEG.RD* u okviru naredbe **MODELS** i bazira se na pretpostavci da se neutralni atom vodonika dobija depasivizacijom silicijumovih veza na međupovršini Si/SiO<sub>2</sub>, gde se odvija reakcija:



pri čemu novonastali centar zahvata postaje gotovo trenutno naelektrisan količinom naelektrisanja. Ovo je u skladu sa pretpostavkom da nepopunjene veze, poznate kao  $P_b$  centri, potiču od naelektrisanja na međupovršini. Atomski vodonik tom prilikom nastaje može da difunduje kroz Si ili SiO<sub>2</sub>, ili da se dimerizuje, formirajući molekul vodonika  $H_2$ , koji, takođe, difunduje kroz Si ili sloj oksida. Gustina generisanog naelektrisanja na međupovršini  $N_{it}$  se dobija integraljenjem sledeće jednačine po vremenu:

$$\frac{dN_{it}}{dt} = k_f(N_0 - N_{it}) - k_r N_{it} N_H \quad (1.90)$$

gde je  $N_0$  gustina svih prisutnih veza na međupovršini,  $N_H$  lokalna gustina vodonikovih atoma, dok su  $k_f$  i  $k_r$  brzine depasivizacije i pasivizacije. Brzina depasivizacije Si-H veza  $k_f$  u prisustvu jakog električnog polja i FN tunelovanja za datu energiju  $E$  određuje se korišćenjem izraza:

$$k_f(E) = k_{f0} \exp\left[-\frac{E - E_N r_{sl}}{kT}\right] (1 + k_{eFN} J_{nFN} + k_{hFN} J_{pFN}) \quad (1.91)$$

U ovom izrazu  $E_N$  je komponenta električnog polja u oksidu normalna na međupovršinu Si/SiO<sub>2</sub>, a  $J_{nFN}$  i  $J_{pFN}$  su gustine FN struja tunelovanja elektrona i šupljina. Ovaj redukovani RD model uključuje uticaj jakog električnog polja (HEFS) i FN struja, dok su struje vrućih nosilaca zanemarene, s obzirom na male napone na kontaktu drejna. Pregled parametara R-D

modela, definisanih u okviru naredbe **DEGRADATION**, kao i njihove usvojene vrednosti dati su u tabeli 1.8

Tabela 1.8. Parametri R-D modela koji se definišu u okviru DEGRADATION naredbe.

Parametar		Oznaka	Vrednost	Jedinica
RD.AE	Srednja aktivaciona energija procesa depasivizacije	$E_a$	1.5	eV
RD.AESLOPE	Uticaj električnog polja na aktivacionu energiju	$r_{sl}$	$-5.6 \cdot 10^{-8}$	?
RD.AEVAR	Šitina opsega aktivacionih energija	$E_{VAR}$	0.1	eV
RD.E.FNCOEF	Koeficijent FN struje elektrona	$k_{eFN}$	0.0	$\text{cm}^2/\text{A}$
RD.H.FNCOEF	Koeficijent FN struje šupljina	$k_{hFN}$	0.0	$\text{cm}^2/\text{A}$
RD.NIT0	Početna gustina depasiviziranih Si-H veza	$N_{it0}$	0.0	$\text{cm}^{-2}$
RD.SIHTOT	Ukupna gustina pasiviziranih i nepasiviziranih veza	$N_0$	$10^{12}$	$\text{cm}^{-2}$
RD.KF0	Konstantna brzina depasivizacije	$k_{f0}$	$10^{-5}$	1/s
RD.KR0	Konstantna brzina pasivizacije	$k_r$	$3 \cdot 10^{-9}$	$\text{cm}^3/\text{s}$

U ovom opisanom R-D modelu podrazumeva se da se u svakom procesu depasivizacije oslobađa po jedan atom vodonika  $H$ , pri čemu se na međupovršini formira naelektrisan centar zahvata (trap). Oslobođeni atom vodonika  $H$  može difundovati u bilo kom pravcu, može sa drugim atomom vodonika da formira molekul vodonika  $H_2$  ili može biti zahvaćen nekom depasiviziranom vezom na međupovršini Si/SiO<sub>2</sub>. Na početku naprezanja, u izrazu (2.75) dominira proces depasivizacije s obzirom da nema dovoljno slobodnih vodonikovih atoma, pa je  $N_{it}$  proporcionalno vremenu naprezanja. Kada reakcije na međupovršini dostignu ravnotežu, oslobođeni vodonikovi atomi počinju da difunduju u oksid:

$$H_{interface} \leftrightarrow H_{bulk} \quad (1.92)$$

Reakcije i difuzija oslobođenih atoma  $H$  i formiranih molekula vodonika  $H_2$  odvijaju se u skladu sa sledećim parcijalnim diferencijalnim jednačinama:

$$\frac{\partial H}{\partial t} = D_{H1} \frac{\partial^2 H}{\partial x^2} - k_{H1 \rightarrow H2} H^2 + k_{H2 \rightarrow H1} H_2, \quad (1.93)$$

$$\frac{\partial H_2}{\partial t} = D_{H2} \frac{\partial^2 H_2}{\partial x^2} - \frac{1}{2} (k_{H2 \rightarrow H1} H_2 - k_{H1 \rightarrow H2} H^2). \quad (1.94)$$

u kojoj su  $D_{H1}$  i  $D_{H2}$  koeficijenti difuzije atoma  $H$  i molekula  $H_2$  vodonika, koji su definisani kao:



$$D_{H1} = D_{0H1} \cdot \exp\left(-\frac{E_{aH1}}{kT}\right), \quad (1.95)$$

$$D_{H2} = D_{0H2} \cdot \exp\left(-\frac{E_{aH2}}{kT}\right), \quad (1.96)$$

dok su brzine reakcija  $H \rightarrow H_2$  i  $H_2 \rightarrow H$  definisane koeficijentima  $k_{H \rightarrow H_2}$  i  $k_{H_2 \rightarrow H}$ , respektivno. Svi ovi parametri mogu biti definisani u okviru naredbe **MATERIAL**, a njihov pregled, kao i usvojene vrednosti dati su u tabeli 1.9.

Tabela 1.9. Parametri RD modela koji se definišu u okviru MATERIAL naredbe.

Parametar	Oznaka	Vrednost				Jedinica
		Si	SiO <sub>2</sub>	poly-Si	Al	
DO.H1	$D_{0H1}$	$10^{-4}$	$8.1 \cdot 10^{-3}$	$10^{-4}$	$1.75 \cdot 10^{-4}$	cm <sup>2</sup> /s
DO.H2	$D_{0H2}$	2.0	$8.1 \cdot 10^{-5}$	$9.4 \cdot 10^{-4}$	$1.75 \cdot 10^{-4}$	cm <sup>2</sup> /s
EA.H1	$E_{aH1}$	1.0	0.2	1.0	0.1685	eV
EA.H2	$E_{aH2}$	0.83	0.2	0.48	0.1685	eV
H1TOH2RATE	$k_{H \rightarrow H_2}$	$1.4 \cdot 10^{-3}$	$1.4 \cdot 10^{-3}$	$1.4 \cdot 10^{-3}$	$10^{-2}$	cm <sup>3</sup> /s
H2TOH1RATE	$k_{H_2 \rightarrow H}$	95.4	95.4	95.4	100.0	s <sup>-1</sup>

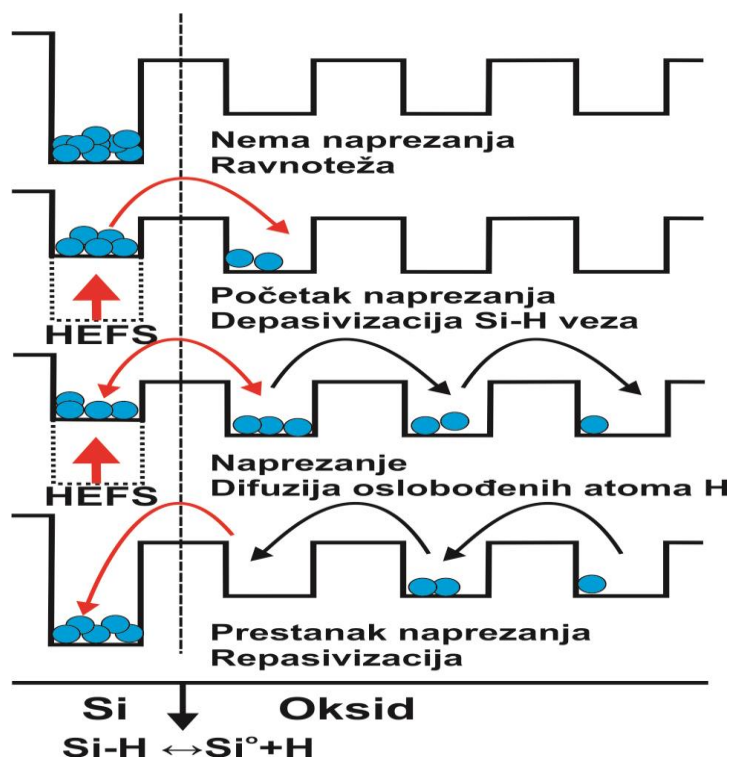
Kod R-D modela je uobičajeno zanemariti difuziju  $H$  i  $H_2$  u silicijum, tj. u oblast kanala MOS tranzistora. Međutim, depasivizacijom oslobođeni atomi vodonika  $H$  i formirani molekuli vodonika  $H_2$  difunduju u silicijum, tako da model ugrađen u program ATLAS može simulirati i njihovu difuziju u Si, pri čemu ovaj proces jako zavisi od vrste i koncentracije primesa u poluprovodniku. Jednačine koje opisuju difuziju  $H$  i  $H_2$  (2.90) i (2.91) rešavaju se u kompletnom definisanom domenu simulacije, sa definisanim graničnim uslovima:

veliku brzinu rekombinacije na površini, dok se na drugim granicama primenjuje uslov da je gradijent jednak nuli. Ovo ne odgovara u potpunosti realnom slučaju, pa je zbog toga data mogućnost da se nezavisno definišu brzine površinske rekombinacije  $k_H$  i  $k_{H_2}$ , za svaki od prisutnih materijala u strukturi komponente čije se električne karakteristike simuliraju parametrima  $H1SRV$  i  $H2SRV$  u okviru naredbe **MATERIAL**, pa se onda normalni gradijent fluksa  $H$  i  $H_2$  na površini određuje kao:

$$\frac{\partial H}{\partial x} = \frac{k_H}{D_{0H}} \cdot \exp\left(-\frac{E_{aH}}{kT}\right) H, \quad (1.97)$$

$$\frac{\partial H_2}{\partial x} = \frac{k_{H_2}}{D_{0H2}} \cdot \exp\left(-\frac{E_{aH2}}{kT}\right) H_2. \quad (1.98)$$

Po prestanku napreznja degradirani parametri i karakteristike počinju da se vraćaju svojim prvobitnim vrednostima. Ovo se objašnjava time što se atomi vodonika  $H$  difuzijom vraćaju ka međupovršini Si/SiO<sub>2</sub>, pri čemu se dešava proces njene repasivizacije. Šematski prikaz kompletnog R-D modela, kao i procesa koji se dešavaju je prikazan na slici 1.5.



Slika 1.5. Šematski prikaz R-D modela.

Na kontaktima se primenjuje Dirichlet-ov granični uslov, koji podrazumeva beskonačan P-L (power-law) model degradacije

U ovom modelu, koji je daleko jednostavniji jer ne uzima u obzir samu fiziku procesa koji se dešavaju na međupovršini Si/SiO<sub>2</sub> kada je komponenta izložena napreznjima, generisano naelektrisanje na međupovršini  $Q_{deg}$  zavisi samo od vremena napreznja  $t_s$ , tako da se količina naelektrisanja koja potiče od zahvaćenih elektrona i šupljina određuje na osnovu sledećih eksplicitnih izraza:

$$Q_{deg}(x) = -q \cdot NTA(x) \cdot \frac{\tau_n}{1+\tau_n}, \quad (1.99)$$

$$Q_{deg}(x) = q \cdot NTD(x) \cdot \frac{\tau_p}{1+\tau_p}, \quad (1.100)$$

gde su  $NTA(x)$  i  $NTD(x)$  gustine akceptorskih i donorskih centara zahvata, tj. Si-H veza na međupovršini koje se, u slučaju da je njihova gustina uniformna, mogu definisati korišćenjem parametra  $NTA$  i  $NTD$  u okviru naredbe **DEGRADATION**, ili pomoću eksternih funkcija  $F.NTA$  i  $F.NTD$  korišćenjem C-interpretera programa ATLAS.  $\tau_n$  i  $\tau_p$  su parametri koji uzimaju u obzir uticaj vremena naprezanja na zahvatanje elektrona i šupljina:

$$\tau_n = \left[ N_{n0} \cdot \exp\left(-\frac{E_{n0}}{kT}\right) \cdot t_s \right]^{\alpha_n}, \quad (1.101)$$

$$\tau_p = \left[ N_{p0} \cdot \exp\left(-\frac{E_{p0}}{kT}\right) \cdot t_s \right]^{\alpha_p}. \quad (1.102)$$

U gornjim izrazima,  $N_{n0}$  i  $N_{p0}$  su pre-eksponencijalni članovi,  $E_{n0}$  i  $E_{p0}$  su aktivacione energije, dok su  $\alpha_{n0}$  i  $\alpha_{p0}$  faktori koji određuju stepen zavisnosti zahvatanja elektrona i šupljina na raskinutim Si-H vezama na međupovršini Si/SiO<sub>2</sub>. Vrednosti ovih parametara, koje se definišu u okviru naredbe **DEGRADATION**, date su u tabeli 1.10.

Naelektrisanja generisana na međupovršini  $Q_{deg}$  se izražavaju u C/cm<sup>2</sup> i jasno je da će posle dugog vremena naprezanja saturirati ka vrednostima koje odgovaraju ukupnoj gustini Si-H veza na međupovršini, a koje su definisane  $NTA$  i  $NTD$  parametrima.

Tabela 1.10. Parametri P-L modela koji se definišu u okviru DEGRADATION naredbe.

Parametar	Oznaka	Vrednost	Jedinica
PL.E.NU0	$N_{n0}$	1.0	1/s
PL.H.NU0	$N_{p0}$	1.0	1/s
PL.E.EA	$E_{n0}$	0.25	eV
PL.H.EA	$E_{p0}$	0.25	eV
PL.E.ALPHA	$\alpha_n$	0.5	
PL.H.ALPHA	$\alpha_p$	0.5	

### 1.4.3 Modeli struje gejta

U MOS komponentama provodnost sloja oksida bi trebalo da bude jednaka nuli u idealnom slučaju. Međutim, u savremenim tehnologijama, debljine sloja oksida su sve manje, tako da njegova provodnost nije više zanemarljiva. To znači da struje koje se pojavljuju na kontaktima gejta postaju značajne, što za posledicu ima degradaciju električnih karakteristika komponenata. Sa druge strane, struja gejta je neophodna za rad memorijskih komponenata. Postoji veći broj različitih mehanizama provođenja struje u sloju oksida, ali dva su svakako dominantna: Folwer-Nordheim (FN) tunelovanje i injekcija vrućih nosilaca.

### 1.4.3.1 Folwer-Nordheim (FN) tunelovanje

U slučaju kada je električno polje u oksidu dovoljno jako, može doći do tunelovanja elektrona iz provodne zone poluprovodnika (ili metala) u provodnu zonu oksida. Ovaj proces isključivo zavisi od jačine primenjenog električnog polja i ne zavisi od temperature ambijenta. Jednačine koje definišu gustinu struje kroz oksid su date kao:

$$J_{FN} = A_n \cdot E^2 \exp\left(-\frac{B_n}{E}\right), \quad (1.103)$$

$$J_{FP} = A_p \cdot E^2 \exp\left(-\frac{B_p}{E}\right), \quad (1.104)$$

gde je  $E$  vrednost električnog polja u oksidu, dok su usvojene vrednosti parametara definisane u okviru naredbe **MODELS** date u tabeli 1.11 [145].

Tabela 1.11. Parametri FN modela definisani u okviru naredbe **MODELS**.

Parametar	Oznaka	Vrednost	Jedinica
F.AE	$A_n$	$1.82 \cdot 10^{-7}$	$1/(\Omega \cdot \text{cm})$
F.AH	$A_p$	$1.82 \cdot 10^{-7}$	$1/(\Omega \cdot \text{cm})$
F.BE	$B_n$	$1.90 \cdot 10^8$	V/cm
F.BH	$B_p$	$1.90 \cdot 10^8$	V/cm

U programu ATLAS, FN model je implementiran na dva načina. U prvom slučaju, struja tunelovanja se računa iz sistema poluprovodničkih jednačina u svakom koraku i ova tehnika se aktivira parametrima *FNPP* za elektrone i *FNHPP* za šupljine u okviru naredbe **MODELS**. U drugom slučaju, koji se aktivira parametrima *FNORD* za elektrone i *FNHOLES* za šupljine u okviru iste naredbe, struja tunelovanja se uključuje direktno u jednačine kontinuiteta i postaje sastavni deo rešenja sistema jednačina.

Za oba opisana modela, šema implementacije u numerički aparat programa ATLAS je ista. Naime, svaka međupovršina između kontakt/oksid i oksid/poluprovodnik podeljena je na diskretne segmente koji se poklapaju sa čvorovima diskretizacione mreže. Zatim se za svaki segment oksid/poluprovodnik izračunava FN struja na jedan od dva opisana načina, a onda se ova struja dodaje odgovarajućem segmentu na granici kontakt/oksid. Koji segment će dobiti FN struju određuje smer vektora električnog polja na međupovršini oksid/poluprovodnik. U slučaju kada se u okviru naredbe **MODELS** definiše parametar *NEARFLG*, FN struja se pripisuje segmentu kontakt/oksid koji se nalazi najbliže segmentu oksid/poluprovodnik. Ukupna struja na kontaktu gejta se onda jednostavno određuje sumiranjem struja po individualnim segmentima na granici kontakt/oksid.

### 1.4.3.2 Injekcija vrućih nosilaca

Lucky-elektron model injekcije vrućih nosilaca se bazira na pretpostavci da elektroni već na samom početku kretanja kroz poluprovodnik, mogu dobiti dovoljno energije od strane električnog polja u kanalu, kako bi savladali potencijalnu barijeru oksid/poluprovodnik i bili injektovan u oksid. Kada jednom dobiju potrebnu energiju da savladaju potencijalnu barijeru na međupovršini, elektroni bivaju preusmereni ka njoj nekim oblikom fononskog rasejanja. Pod ovakvim uslovima, nosiocima, koji se kreću ka međupovršini, povećava se verovatnoća da neće doživeti više ni jedan sudar u kome će izgubiti deo svoje energije.

Model, implemetiran u softverski paket ATLAS, predstavlja modifikovanu verziju modela koji je predložio Tam [152] i može biti aktiviran upotrebom parametara *HEI* i *HHI*, za elektrone i šupljine, respektivno u **MODELS** naredbi. Međupovršina elektroda gejta/oksid je podeljena na veliki broj diskretnih segmenata koji su definisani gustinom mreže. Lucky-electron model za svaki od ovih segmenata izračunava struju koja je injektovana u njega. To znači da ukupna struja gejta predstavlja sumu diskretnih vrednosti svih segmenata. Diskretne tačke na granici između elektrode gejta i izolatora omogućavaju da struja nosilaca, injektovana iz poluprovodnika, bude opisana matematičkim jednačinama. Tako, formula za izračunavanje struje injektovane u gejtu iz svakog čvora mreže koja je definisana za unutrašnjost poluprovodnika i ima oblik:

$$I_{inj} = \iint P_n(x, y) \left| \vec{J}_n(x, y) \right| dx dy + \iint P_p(x, y) \left| \vec{J}_p(x, y) \right| dx dy, \quad (2.100)$$

pri čemu su  $\vec{J}_{n,p}(x, y)$  gustine struja elektrona i šupljina u tačkama  $(x, y)$  u unutrašnjosti poluprovodnika, a  $P_{n,p}(x, y)$  predstavljaju verovatnoće da delovi nosilaca koji čine date struje stignu do oksida gejta i da budu injektovani kroz barijeru u elektrodu gejta. Ukupna verovatnoća  $P_{n,p}(x, y)$  je definisana kao:

$$P_n(x, y) = P_{\phi B, n} P_{1, n} P_{2, n} / IG.ELINR, \quad (2.101)$$

$$P_p(x, y) = P_{\phi B, p} P_{1, p} P_{2, p} / IG.HLINR. \quad (2.102)$$

U prethodnim jednačinama, *IG.ELINR* i *IG.HLINR* predstavljaju srednju dužinu slobodnog puta elektrona i šupljina između dve promene pravca kretanja usled sudara, respektivno.

Verovatnoća  $P_{\phi_B}$  je verovatnoća da nosilac naelektrisanja izgubi energiju tokom kretanja ka elektrodi gejta u pravcu paralelnom sa pravcem delovanja električnog polja  $E$ , bez gubitka enerige tokom sudara sa optičkim fononima i data je izrazom:

$$P_{\phi_{B,n}} = 0.25 \left( \frac{E \cdot IG.ELINF}{\phi_{B,n}} \right) \exp \left( - \frac{\phi_{B,n}}{E \cdot IG.ELINF} \right), \quad (2.103)$$

$$P_{\phi_{B,p}} = 0.25 \left( \frac{E \cdot IG.HLINF}{\phi_{B,p}} \right) \exp \left( - \frac{\phi_{B,p}}{E \cdot IG.HLINF} \right), \quad (2.104)$$

gde je  $E$  komponenta električnog polja paralelna sa pravcem toka struje, a  $IG.ELINF$  i  $IG.HLINF$  su dužine slobodnih puteva elektrona i šupljina, respektivno usled sudara sa optičkim fononima. Visina potencijalne barijere je definisana preko sledećih jednačina:

$$\phi_{B,n} = IG.EBO - IG.EBETA \sqrt{E_{\perp}} - IG.EBETA E_{\perp}^{2/3} - \Delta\psi(x, y), \quad (2.105)$$

$$\phi_{B,p} = IG.HBO - IG.HBETA \sqrt{E_{\perp}} - IG.HBETA E_{\perp}^{2/3} - \Delta\psi(x, y). \quad (2.106)$$

$E_{\perp}$  je komponenta električnog polja normalna na međupovršinu poluprovodnik-izolator. Visina potencijalne barijere,  $IG.EBO$  i  $IG.HBO$  su veličine redukovane tako što se u obzir uzimaju tri efekta. Prvi efekat je Schottky-jevo smanjenje barijere, koje zavisi od normalne komponente električnog polja na međupovršini poluprovodnik-izolator. Drugi efekat uzima u obzir tunelovanje nosilaca naelektrisanja kroz oksid gejta, usled čega dolazi do redukovanja visine potencijalne barijere, dok treći efekat predstavlja posledicu činjenice da postoji barijera između poluprovodnika i izolatora, kao i početnu poziciju sa koje dolazi do injekcije vrućih nosilaca. Iako je dogovorom poslednji efekat zanemaren u jednačinama koje se koriste kao polazne, ukoliko je potrebno, može biti uključen u simulator preko parametara  $E.BENDING$  i  $H.BENDING$  za elektrone i šupljine, respektivno.

Parametar  $P_1$  predstavlja verovatnoću da nosioci naelektrisanja ne izgube energiju u sudarima sa optičkim fononima tokom kretanja ka međupovršini poluprovodnik-izolator, nakon što su promenili pravac kretanja pod uticajem električnog polja. Vrednost verovatnoće  $P_1$  zavisi, između ostalog, od

$$P_{1,n} \sim \exp \left( - \frac{r}{IG.ELINF} \right), \quad (2.107)$$

$$P_{1,p} \sim \exp\left(-\frac{r}{IG.HLINF}\right), \quad (2.108)$$

gde je  $r$  rastojanje između tačke u kojoj je nosilac naelektrisanja preusmeren ka međupovršini poluprovodnik-izolator i same površine.

Konačno,  $P_2$  predstavlja verovatnoću sudara u potencijalu sile lika u oksidu gejta i izračunava se kao:

$$P_{2,n} = \exp\left(-\frac{\sqrt{\frac{q}{16\pi\epsilon_{ox}E_{ox}}}}{PATH.N}\right) \text{ za } \vartheta > THETA.N, \quad (2.109)$$

$$P_{2,n} = 0 \text{ za } \vartheta < THETA.N, \quad (2.110)$$

$$P_{2,p} = \exp\left(-\frac{\sqrt{\frac{q}{16\pi\epsilon_{ox}E_{ox}}}}{PATH.P}\right) \text{ za } \vartheta > THETA.P, \quad (2.111)$$

$$P_{2,p} = 0 \text{ za } \vartheta < THETA.P. \quad (2.112)$$

U prethodnim jednačinama,  $PATH.N$  i  $PATH.P$  predstavljaju srednje slobodne puteve elektrona i šupljina kroz oksid,  $\epsilon_{ox}$  je dielektrična permeabilnost oksida, a  $E_{ox}$  jačina električnog polja u oksidu. Preko ugala  $\vartheta$  je uvedeno ugaono rastojanje, koje je u svojim radovima predložio Wada [Ref. 318-Atlas]. Njegovi eksperimenti ukazuju na to da postoji kritična vrednost ugla odbijanja  $\vartheta$ ,  $THETA.N$  i  $THETA.P$ , koji predstavlja ugao između međupovršine poluprovodnik-izolator i vektora jačine električnog polja u oksidu. Ukoliko je ugao  $\vartheta$  manji od odbojnog ugla, nosioci naelektrisanja se vraćaju nazad u supstrat.

U tabeli 1.12 data je lista parametara modela koje može da definiše sam korisnik, a koji mogu biti zadati u okviru naredbe **MODELS**, sa njihovim uobičajenim, usvojenim, vrednostima i jedinicama.

Tabela 1.12. Tabela parametara koje definiše sam korisnik u modelu struje gejta

Naredba	Parametar	Vrednost	Jedinica
MODELS	IG.EBO	3.2	eV
MODELS	IG.ELINR	$6.16 \times 10^{-6}$	cm
MODELS	IG.HLINR	$6.16 \times 10^{-6}$	cm
MODELS	IG.ELINF	$9.2 \times 10^{-7}$	cm
MODELS	IG.HBO	4.0	eV
MODELS	IG.HLINF	$9.2 \times 10^{-7}$	cm
MODELS	IG.EBETA	$2.59 \times 10^{-4}$	$(V_{cm})^{1/2}$
MODELS	IG.HBETA	$2.59 \times 10^{-4}$	$(V_{cm})^{1/2}$
MODELS	IG.EETA	$2.0 \times 10^{-5}$	$V^{1/3} \text{cm}^{2/3}$
MODELS	IG.HETA	$2.0 \times 10^{-5}$	$V^{1/3} \text{cm}^{2/3}$
MODELS	IG.LRELE	$3.0 \times 10^{-6}$	[Q=1] cm
MODELS	IG.LRELH	$2.0 \times 10^{-6}$	[Q=1] cm
MODELS	PATH.N	$3.4 \times 10^{-7}$	cm
MODELS	PATH.P	$2.38 \times 10^{-7}$	cm
MODELS	THETA.N	60	degrees
MODELS	THETA.P	60	degrees

Implementacija ovog modela je vrlo slična implementaciji Fowler-Nordheim-ovog tunelovanja. Svaka međupovršina elektroda-izolator ili izolator-poluprovodnik je podeljena na veliki broj diskretnih segmenata, koji su definisani na osnovu mreže. Za svaki segment na međupovršini izolator-poluprovodnik Fowler-Nordheim-ova struja je izračunata na način definisan ranije. Ova struja će kasnije biti dodata kao segment na granici elektroda-izolator. Za donošenje odluke o tome koji od ovih segmenata struje će biti dodat, primenjuju se dve šeme.

Osnovni model određuje u koji segment elektrode je injektovana struja vrućih nosilaca, čiji je pravac paralelan sa pravcem vektora električnog polja na međupovršini poluprovodnik-izolator. Prvi segment na međupovršini elektroda gejta-izolator, kroz koji protiče struja u datom pravcu, ne dozvoljava da bude uzet u obzir ni jedan drugi segment u poluprovodniku ili metalu, kroz koji protiče struja.

Drugi opisani model može biti izabran korišćenjem parametra *NEARFLG* u naredbi **MODEL**. U ovom slučaju, pronađeni segment na međupovršini elektroda gejta-izolator koji je najbliži segmentu na međupovršini poluprovodnik-izolator je segment kroz koji protiče struja injektovanih vrućih nosilaca. Ukupna struja kroz elektrodu gejta je jednaka sumi svih struja kroz svaki pojedinačni segment u okolini granica elektrode.



Lucky-electron model injekcije vrućih elektrona može da uzme u obzir i temperature nosilaca tokom rešavanja jednačina, iako temperature nosilaca nisu eksplicitno date u jednačinama. Izuzetak je verzija ATLAS 2D, u kome se električno polje paralelno sa tokom struje, izračunava kao

$$E = 1.5K_B T_n / IG.LRELE, \quad (2.113)$$

za elektrone, ako je zadata vrednost parametra *HCTE.EL*, i

$$E = 1.5K_B T_p / IG.LRELH, \quad (2.114)$$

za šupljine, ako je zadata vrednost parametra *HCTE.HO*.

$k_B$  je Boltzmann-ova konstanta, čija je vrednost data u jedinicama eV/K. Ukoliko je zadata vrednost parametra *IG.LRELE* jednaka nuli, onda se vrednost energije izračunava na isti način kao da vrednost parametra *HCTE.EL* nije zadata. Isto važi i za par *IG.LRELH* i *HCTE.HO*.

## Poglavlje 2.

---

### ANALIZA UTICAJA DEFEKATA GENERISANIH TOKOM NAPREZANJA NA KARAKTERISTIKE MOS TRANZISTORA

Modeli generisanja defekata u strukturi MOS tranzistora, kada je on izložen uticaju jakog električnog polja i/ili povišene temperature, ugrađeni u TCAD Silvaco softverski paket opisani u Poglavlju 2 ove doktorske disertacije su veoma kompleksni. Karakteriše ih veći broj parametara (kod nekih modela i više od 10), čije vrednosti nisu unapred definisane. Otuda korisnik paketa u skladu sa prethodnim iskustvom i dostupnim podacima iz literature, a u zavisnosti od vrste napreznja, tipa komponente, radnih uslova, itd. sam definiše njihove početne vrednosti. Zbog toga je neophodno utvrditi kako određene vrste defekata, generisanih pri napreznju, utiču na električne karakteristike poluprovodničkih komponenata. Na ovaj način značajno se smanjuje vreme potrebno za simulaciju uticaja napreznja i ostvaruje dobro slaganje dobijenih rezultata simulacije sa eksperimentalno određenim karakteristikama.

U ovom poglavlju dat je pregled rezultata simulacije električnih karakteristika tipičnog n-kanalnog CMOS tranzistora i tipičnog n-kanalnog VDMOS tranzistora snage, pri čemu je analiziran uticaj defekata generisanih na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika pri napreznju komponenata. Razlog zbog čega su odabrane navedene komponente bio je da se pokaže da generisani defekti različito utiču na električne karakteristike u zavisnosti od strukture komponente. Prvi deo ovog poglavlja posvećen je organizaciji i projektovanju numeričkog eksperimenta, od kojih zavisi vreme simulacije i tačnost izvedenih zaključaka. U nastavku su prikazani dobijeni rezultati simulacije električnih karakteristika n-kanalnog CMOS i n-kanalnog VDMOS tranzistora, pri promeni vrednosti fiksnog naelektrisanja  $Q_F$  na međupovršini Si/SiO<sub>2</sub>, kao i pri promenama vrednosti parametara kojima se definišu generisani defekati na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika.

## 2.1 Projektovanje numeričkog eksperimenta

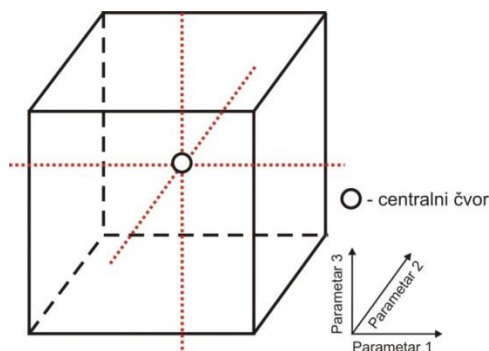
---

Osnovna svrha bilo kog eksperimenta je da omogući da, na osnovu dobijenih rezultata, budu doneti određeni zaključci i saznanja vezani za ponašanje neke komponente, kada je ona izložena dejstvu različitih uticaja ili naprežanja. U principu, eksperimenti se projektuju tako da pokažu zavisnost između ulaznih i izlaznih parametara na osnovu nekoliko zapažanja, tj. eksperimenata. Naravno, izvedeni zaključci će svakako biti tačniji i pouzdaniji ukoliko je taj broj zapažanja, odnosno eksperimenata veći, ali to za posledicu ima dugotrajne procedure merenja i obrađivanja ogromnog broja dobijenih eksperimentalnih rezultata. Zbog toga su razvijene posebne metode projektovanja eksperimenata, koje omogućavaju da se do pouzdanih zaključaka dođe na osnovu minimalnog potrebnog broja eksperimenata. Ovi algoritmi se, naravno, koriste i pri projektovanju numeričkih eksperimenata, odnosno simulacija, posebno u slučajevima kada se simuliraju pojave koje su u simulatorima opisane modelima koji imaju veliki broj parametara čije vrednosti nisu definisane, s obzirom da na njih mogu da utiču različiti spoljašnji uticaji. Cilj je da se i u ovom slučaju skрати potrebno CPU vreme za simulacije, kao i da se izbegne obrada ogromnog broja dobijenih rezultata simulacije. U daljem tekstu su opisane najčešće korišćene metode i procedure projektovanja numeričkog eksperimenta, koje u kombinaciji sa RSM tehnikama, predstavljaju tehnike koje korisniku pružaju mogućnost da uz minimalan broj simulacija, brzo i efikasno dođu do željenih rezultata

### 2.1.1 Metoda nominalnog dizajna

---

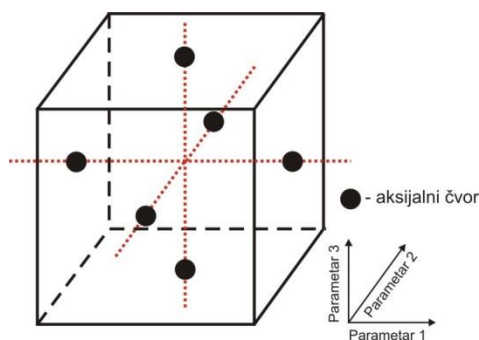
Prvi korak u proceduri projektovanja numeričkog eksperimenta je određivanje centralne vrednosti parametara čije vrednosti želimo da menjamo i na taj način odredimo njihov uticaj na električne karakteristike komponenata. To su najčešće nominalne, tj. usvojene vrednosti ovih parametara u odgovarajućem softverskom alatu. Nominalni dizajn (**ND**) je uglavnom sastani deo svih metoda projektovanja eksperimenata. Ukoliko nominalna vrednost parametra nije data ili je jednaka 0, neophodno je da se na osnovu nekog prethodnog iskustva ili više probnih simulacija odredi nominalna vrednost tog ili više parametara. Ova jedinstvena kombinacija parametara određuje centralni čvor ili centralnu tačku. Na slici 2.1 prikazan je slučaj kada se menja vrednost tri parametra.



Slika 2.1. Primer nominalnog dizajna numeričkog eksperimenta za slučaj kada se menja vrednost tri parametra

### 2.1.2 Metoda skringing analize

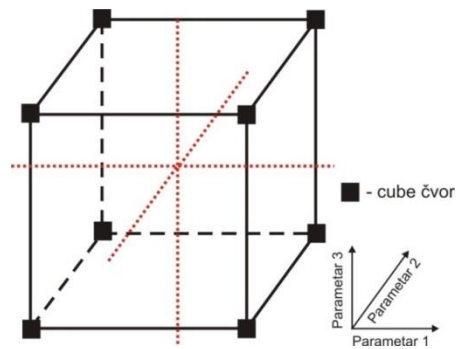
Metoda skringing analize (**SA**) podrazumeva da najpre budu određene minimalne i maksimalne vrednosti parametara, a zatim vrše simulacije tako što se menja vrednost jednog parametra, dok ostali parametri imaju svoje nominalne vrednosti. Na ovaj način se dobija  $2 \times n$  neophodnih simulacija, gde je  $n$  ukupan broj parametara. Primer **SA** za slučaj tri parametra prikazan je na slici 2.2, pri čemu su označeni odgovarajući aksijalni čvorovi, koji predstavljaju kombinacije vrednosti parametara za koje se rade simulacije i utvrđuju odgovarajuće promene električnih karakteristika.



Slika 2.2. Primer skringing projektovanja numeričkog eksperimenta za slučaj 3 parametra.

### 2.1.3 Metoda kompletne faktorijalne analize

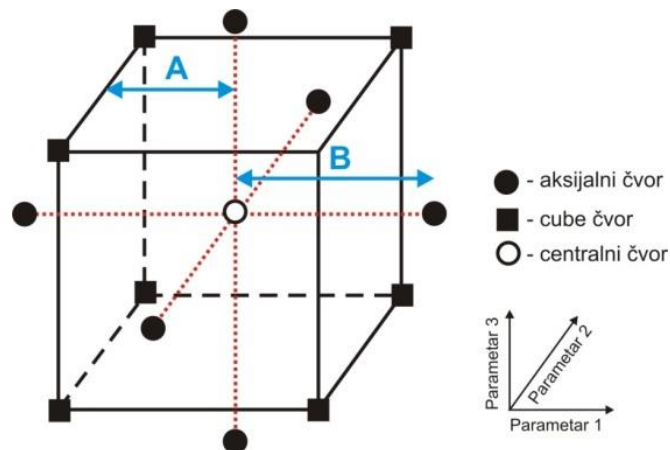
Kompletna faktorijalna analiza (**FF**) podrazumeva  $2^n$  simulacija, odnosno podrazumeva izvršenje simulacija za sve moguće kombinacije minimalnih i maksimalnih vrednosti  $n$  parametara. Primer **FF** analize za slučaj tri parametra ( $n=3$ ) prikazan je na slici 2.3. S obzirom da se na ovaj način formira hiperkocka (*hipercube*) u  $n$ -dimenzionom prostoru ovi čvorovi se nazivaju cube čvorovi.



Slika 2.3 Primer kompletne faktorijalne analize numeričkog eksperimenta u slučaju kada se menjaju vrednosti tri parametra.

### 2.1.4 Metoda kompletne kompozitne analize

Metoda kompletne kompozitne analize (CC) podrazumeva da se koriste sve tri prethodno opisane procedure zajedno. Ukupan broj neophodnih simulacija predstavlja zbir ukupnog broja aksijalnih čvorova ( $2 \times n$ ), cube čvorova ( $2^n$ ) i centralnog čvora.



Slika 2.4. Metoda kompozitne analize numeričkog eksperimenta za slučaj kada se menjaju vrednosti tri parametra.

Pri tome, minimalne i maksimalne vrednosti parametara kod SA metoda (-B, +B) i FF metoda (-A, +A) koje se koriste mogu biti iste, ali i različite, pa postoje tri tipa kompozitne analize:

- $B > A$  – CCC (Central Composite Circumscribed),
- $B = A$  – CCF (Central Composite Face-centered), i
- $B < A$  – CCI (Central Composite Inscribed).

Primer CC za slučaj tri parametra je prikazan na slici 2.4. Ukupan broj neophodnih simulacija u slučaju kada se koristi ova metoda, kao i sve kombinacije vrednosti parametara za slučaj tri parametra dat je u tabeli 2.1.

Tabela 2.1. Broj potrebnih simulacija i kombinacija vrednosti parametara kod kompletne kompozitne analize za slučaj kada se menja vrednost tri parametra.

N <sup>o</sup> simulacije	Parametar 1	Parametar 2	Parametar 3	Metoda
1	A	A	A	FF
2	A	A	-A	
3	A	-A	A	
4	A	-A	-A	
5	-A	A	A	
6	-A	A	-A	
7	-A	-A	A	
8	-A	-A	-A	
9	B	0	0	SA
10	-B	0	0	
11	0	B	0	
12	0	-B	0	
13	0	0	B	
14	0	0	-B	ND
15	0	0	0	

## 2.2 Simulacija uticaja generisanih defekata na električne karakteristike n-kanalnog MOS tranzistora

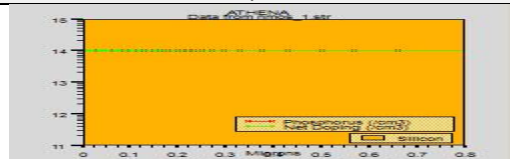
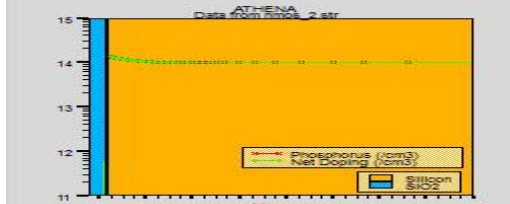
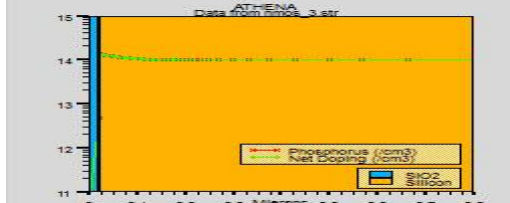
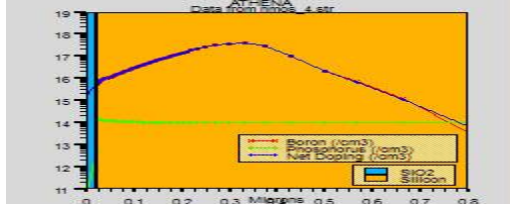
Kao što je već rečeno u uvodnom delu ovog poglavlja, uticaj naprezanja oksida gejta jakim električnim poljem najpre je analiziran na primeru standardnog n-kanalnog MOS tranzistora. Najpre je simuliran kompletan tehnološki niz za proizvodnju ovog tranzistora kako bi se došlo do raspodele primesa u definisanom 2D domenu simulacije, a nakon toga je urađena simulacija električnih karakteristika nenaprezane komponente.

### 2.2.1 Simulacija tehnološkog niza za proizvodnju

N-kanalni MOS tranzistor koji će poslužiti za analizu uticaja naprezanja oksida gejta jakim električnim poljem realizovan je u standardnoj CMOS tehnologiji. Redosled najvažnijih tehnološki procesa, kao i vrednosti osnovnih tehnoloških parametara dati su u tabeli 2.2. Kompletan tehnološki niz za proizvodnju simuliran je korišćenjem procesnog

simulatora ATHENA, koji je sastavni deo Silvaco TCAD softverskog paketa. Dobljene raspodele primesa, posle važnijih tehnoloških procesa, su takođe prikazane u tabeli 2.2. Polazni supstrat je silicijum orijentacije <100>, dopiran fosforom ( $N_{SUB} = 10^{14} \text{cm}^{-3}$ ). Prvi korak u tehnološkom nizu su tehnološki procesi za formiranje p-well i n-well oblasti. U ovom slučaju dati su samo parametri za formiranje p-well oblasti, s obzirom da se radi o n-kanalnom CMOS tranzistoru. Sledi proces formiranja oksida gejta nominalne debljine ( $d_{OX} = 10 \text{nm}$ ), a zatim podešavanje napona praga i depozicija polisilicijuma. Sve do ovog trenutka, korišćena je opcija 1D simulacije, s obzirom na prirodu procesa i simulirane strukture. Za početak procesa nagrizanja poly-Si prelazi se na 2D simulaciju, pri čemu se zbog simetrične strukture MOS tranzistora simulira raspodela primesa samo u polovini strukture, kako bi se maksimalno skratilo vreme potrebno za simulaciju tehnološkog niza za proizvodnju. Dalje slede procesi formiranja sors/drejn oblasti, formiranje kontakata i procesi pasivizacije. Konačna raspodela primesa, po završenoj simulaciji kompletnog tehnološkog niza za proizvodnju, u definisanom domenu simulacije n-kanalnog MOS tranzistora je prikazana na slici 2.5.

Tabela 2.2. Tehnološki niz za proizvodnju n-kanalnog MOS tranzistora.

	Proces	Parametri	Profil primesa
1	Supstrat	Si <100> fosfor $N_{SUB} = 10^{14} \text{cm}^{-3}$	
Formiranje P-well oblasti			
2	Oksidacija	$T = 1000^\circ\text{C}$ $t = 30 \text{min}$ DRY O2 $PRESS = 1.0$ $HCl = 3$	
3	Nagrizanje oksida	$d_{ETCH} = 0.02 \mu\text{m}$	
4	Implantacija	bor $N_D = 8 \times 10^{12} \text{cm}^{-2}$ $E = 100 \text{keV}$	

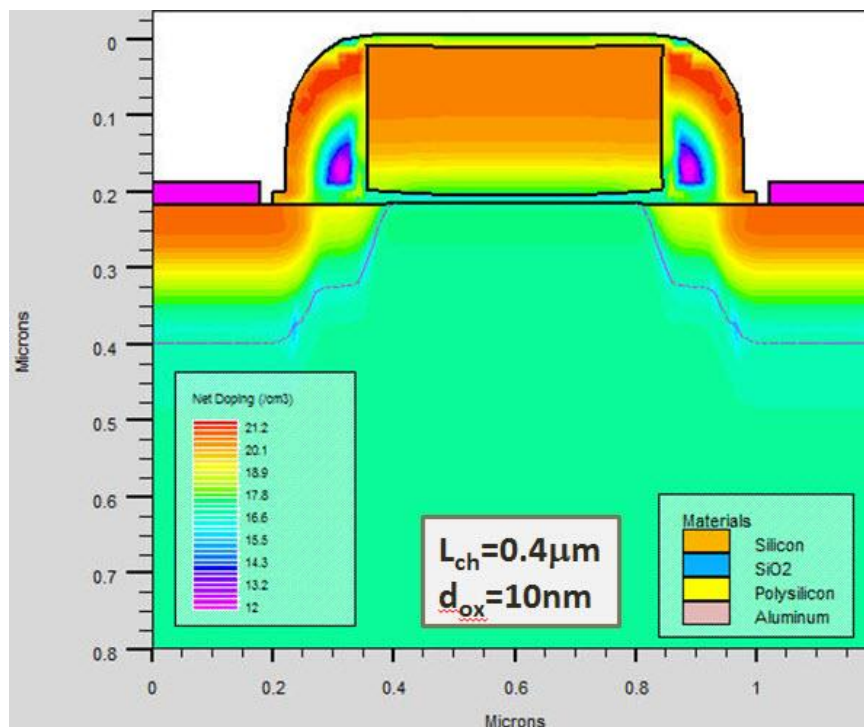
5	Difuzija i oksidacija	$T = 950^{\circ}\text{C}$ $t = 100\text{min}$ <i>WETO2</i> $HCl = 3$	
Formiranje N-well oblasti (nisu dati parametri)			
6	Drive-in		
7	Uklanjanje oksida	ETCH ALL	
8	“Žrtvujući“ oksid	$T = 1000^{\circ}\text{C}$ $t = 20\text{min}$ <i>DRYO2</i> $PRESS = 1$ $HCl = 3$	
9	Uklanjanje oksida	ETCH ALL	
10	Oksid gejta	$T = 925^{\circ}\text{C}$ $t = 11\text{min}$ <i>DRYO2</i> $PRESS = 1.0$ $HCl = 3$	
11	Podešavanje napona praga	bor $N_D = 9.5 \times 10^{11} \text{cm}^{-2}$ $E = 10\text{keV}$	
12	Depozicija poly-Si	$d_{POLY} = 0.2\mu\text{m}$	





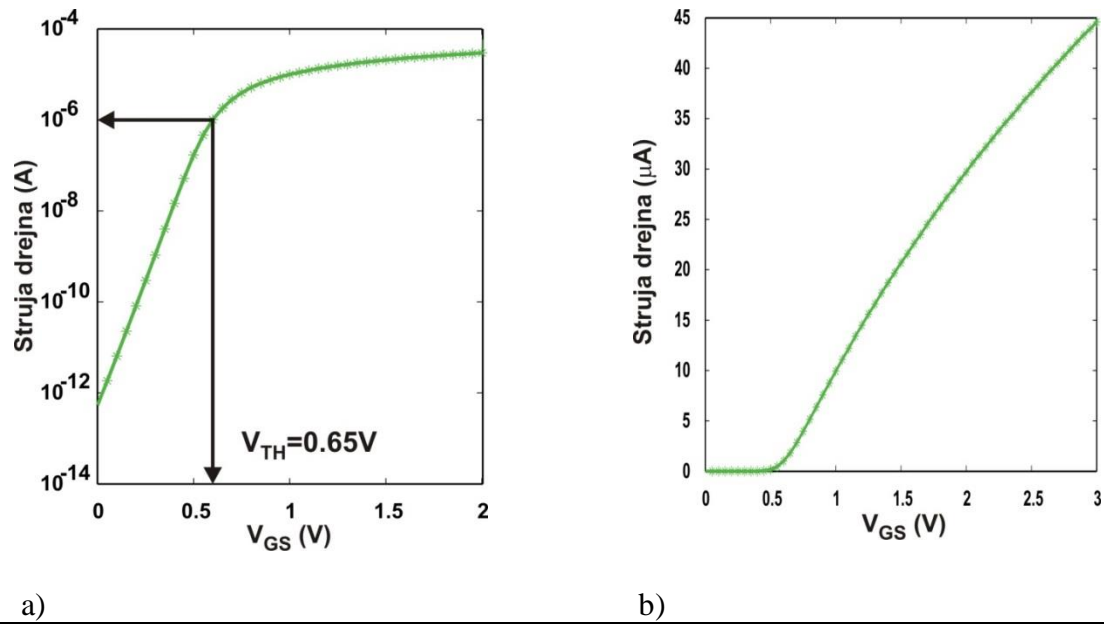
## 2.2.2 Simulacija električnih karakteristika

Dobijena ukupna raspodela primesa i finalna struktura n-kanalnog MOS tranzistora, čiji je kanal dužine  $L_{CH} = 0.4 \mu\text{m}$ , a oksid gejta debljine  $d_{OX} = 10 \text{ nm}$ , predstavlja ulazni parametar za simulaciju električnih karakteristika komponente i analizu uticaja naprezanja jakim električnim poljem i pri tome generisanih defekata u oksidu gejta na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika na električne karakteristike komponente (slika 2.5).

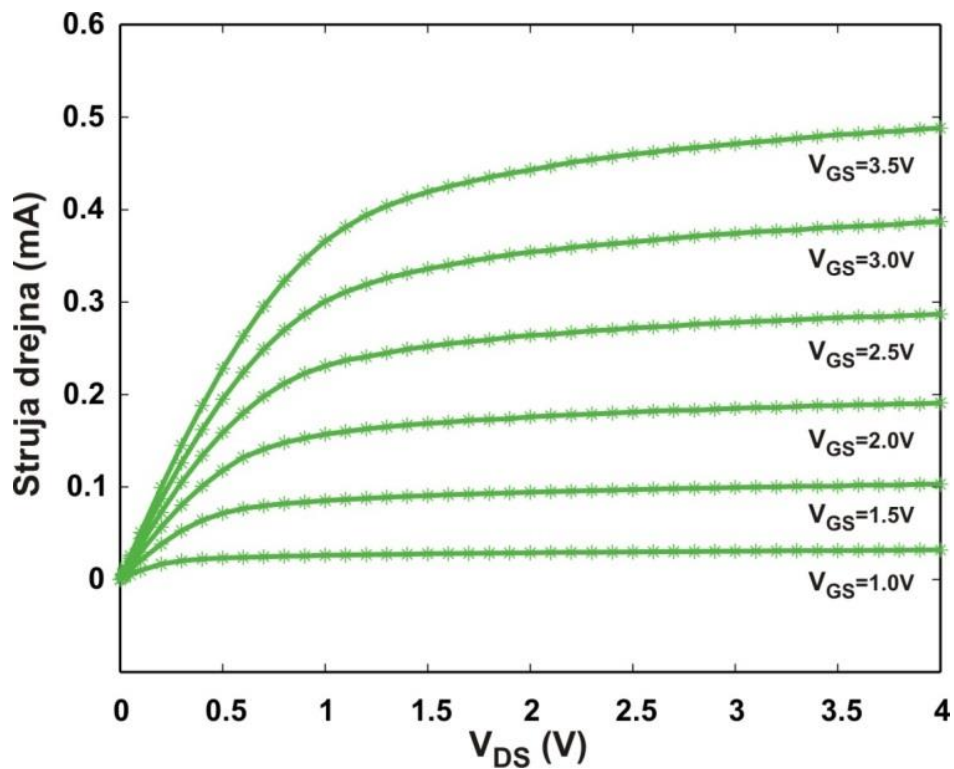


Slika 2.5. Poprečni presek strukture n-kanalnog MOS tranzistora i konačna raspodela primesa u definisanom 2D domenu simulacije.

Prvi korak predstavlja simulacija električnih karakteristika komponente koja nije izložena naprezanjima. Dobijena simulirana prenosna karakteristika n-kanalnog MOS tranzistora  $I_D = f(V_{GS})$  u lin-lin i lin-log razmeri, prikazana je na slici 2.6. Kao što je sa karakteristike moguće videti, dobijena vrednost napona praga n-kanalnog MOS tranzistora je  $V_{TH} = 0.65 \text{ V}$  ( $V_{DS} = 0.1 \text{ V}$ ,  $I_D = 1 \mu\text{A}$ ). Izlazne karakteristike tranzistora,  $I_D = f(V_{DS}, V_{GS})$ , prikazane su na slici 2.7.



Slika 2.6. Simulirana prenosna karakteristika n-kanalnog MOS tranzistora u logaritamskoj (a) i linearnoj razmeri (b).

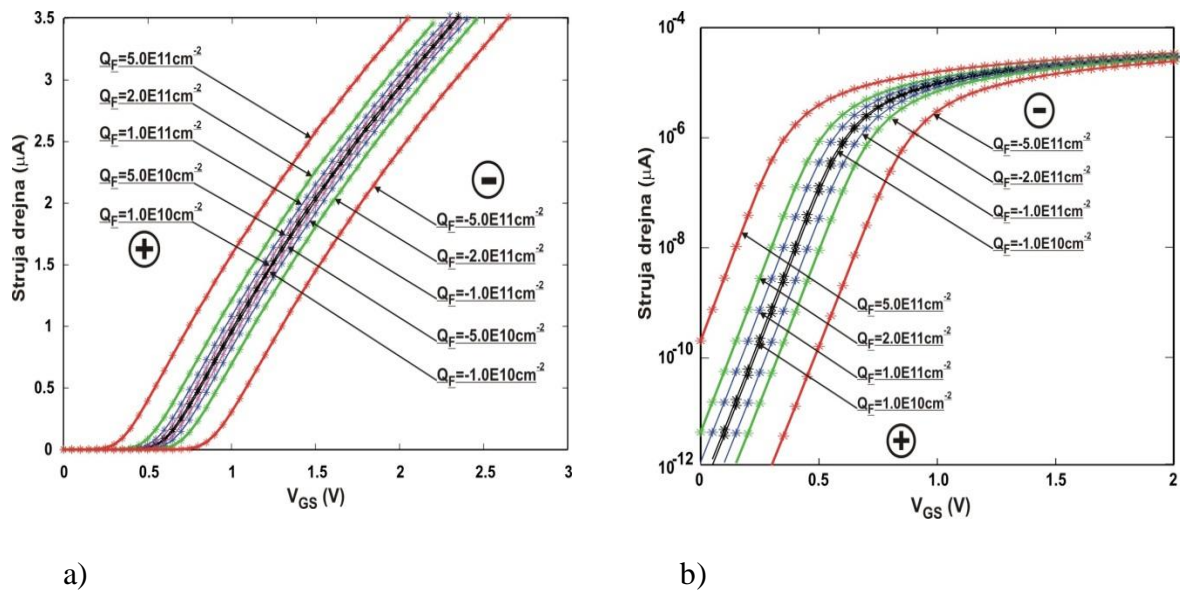


Slika 2.7. Simulirane izlazne karakteristike n-kanalnog MOS tranzistora.

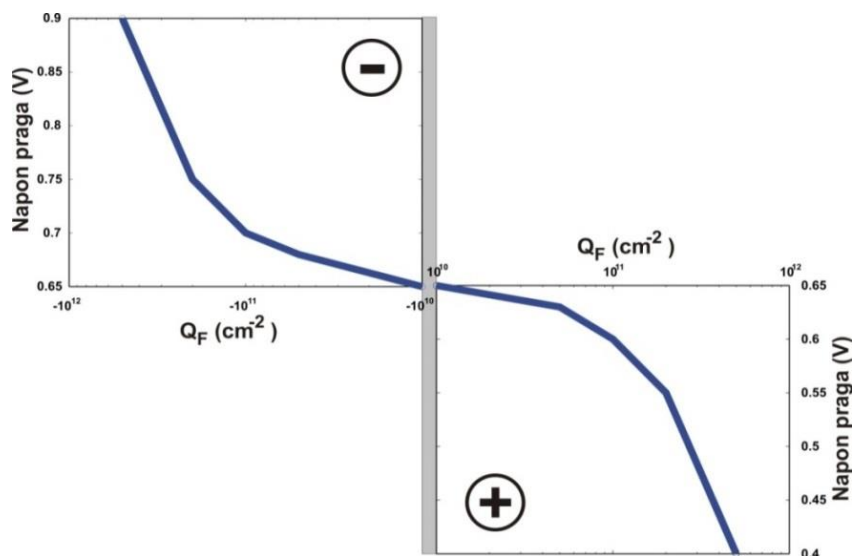
### 2.2.3 Simulacija uticaja fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub>

Fiksna naelektrisanja na međupovršini Si/SiO<sub>2</sub> značajno utiču na električne karakteristike n-kanalnog MOS tranzistora. Koncentracija ovih naelektrisanja zavisi, pre svega, od tehnologije koja se koristi za proizvodnju komponente. Kod savremenih tehnologija, koncentracija fiksnih naelektrisanja se kreće oko  $Q_f = (5-6) \cdot 10^{10} \text{ cm}^{-2}$  i značajno je

redukovana procesima pasivizacije. Procesima pasivizacije smanjuje se koncentracija nezasićenih, naelektrisanih veza na međupovršini Si/SiO<sub>2</sub>, tako što se za njih vezuju atomi vodonika. Upravo to je jedan od razloga što ovi tranzistori bitno menjaju svoje električne karakteristike kada je njihov oksid gejta izloži dejstvu jakih električnih polja, jer tada na međupovršini dolazi do depasivizacije, tj. oslobađanja vezanih atoma vodonika, što naravno dovodi do pojave određene količine naelektrisanja i promene električnih karakteristika komponente.



Slika 2.8. Uticaj fiksnog naelektrisanja  $Q_f$  na međupovršini Si/SiO<sub>2</sub> na prenosnu karakteristiku n - kanalnog MOS tranzistora  $I_D = f(V_G)$  u linearnoj (a) i logaritamskoj razmeri (b).

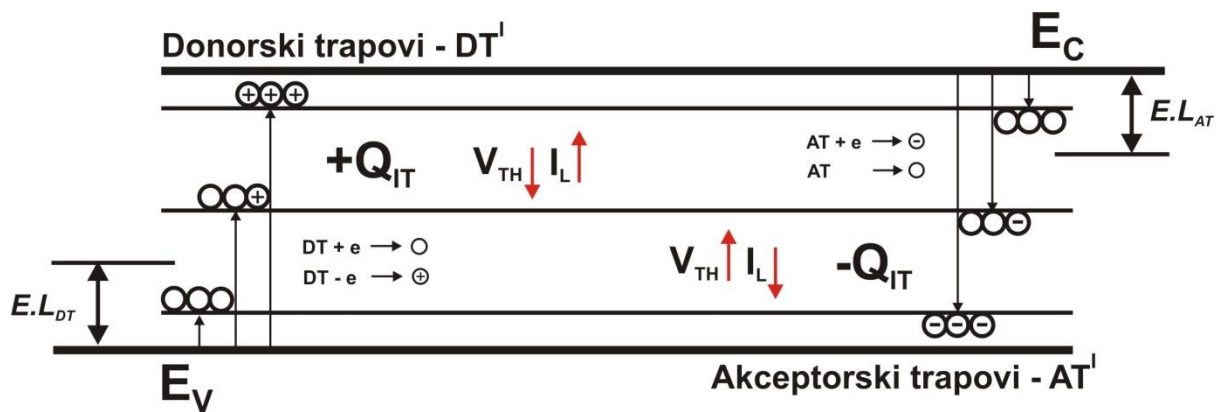


Slika 2.9. Uticaj fiksnog naelektrisanja  $Q_f$  na međupovršini Si/SiO<sub>2</sub> na napon praga  $V_{TH}$  n - kanalnog MOS tranzistora.

Da bi način na koji promena fiksnog naelektrisanja na međupovršini utiče na prenosnu karakteristiku n-kanalnog MOS tranzistora bio očigledan, simulirane su njegove karakteristike za slučajeve kada se količina fiksnog naelektrisanja na međupovršini Si/SiO<sub>2</sub> menja u opsegu od  $Q_f = -5 \cdot 10^{11} \text{ cm}^{-2}$  do  $Q_f = +5 \cdot 10^{11} \text{ cm}^{-2}$ . Simulirane prenosne karakteristike su prikazane na slici 2.8. Jasno je da napon praga n-kanalnog MOS tranzistora opada kada raste koncentracija pozitivnog fiksnog naelektrisanja. Suprotno, kada su fiksna naelektrisanja na međupovršini negativna i kada se njihova koncentracija povećava, vrednost napona praga se povećava. Kada se koncentracija fiksnih naelektrisanja menja u gore navedenom opsegu, napon praga se menja od  $V_{TH} = +0.9\text{V}$  do  $V_{TH} = +0.4\text{V}$ . Ova zavisnost je prikazana na slici 2.9.

## 2.2.4 Simulacija uticaja defekata generisanih na međupovršini Si/SiO<sub>2</sub>

Kada je MOS tranzistor izložen naprezanjima, kao što su jonizujuće zračenje, jako električno polje, povišena temperatura, itd., na međupovršini Si/SiO<sub>2</sub> se generišu defekti koji pod određenim uslovima mogu biti naelektrisani, i kao takvi bitno utiču na njegove električne karakteristike. Donorskim ili akceptorskim centrima zahvata, generisanim na međupovršini Si/SiO<sub>2</sub> usled naprezanja oksida gejtja jakim električnim poljem oksida, odgovaraju energetske nivou koji se nalaze negde u zabranjenoj zoni oksida, što je prikazano na slici 2.10.



Slika 2.10. Procesi jonizacije  $DT^I$  i  $AT^I$  u zavisnosti od položaja njihovog energetskog nivoa u zabranjenoj zoni i njihov uticaj na napon praga  $V_{TH}$  i struju curenja  $I_L$ .

Donorski centri zahvata ( $DT^I$ ), kao što je to u prethodnom poglavlju već objašnjeno, postaju pozitivno naelektrisani kada otpuste jedan elektron. Naravno, verovatnoća da će  $DT^I$  otpustiti elektron i postati pozitivan je veća ukoliko je njegov energetski nivo bliži dnu provodne zone. Tada se povećava količina pozitivnog naelektrisanja  $+Q_{IT}$  na međupovršini Si/SiO<sub>2</sub>, što za posledicu ima smanjivanje vrednosti napona praga n-kanalnog MOS tranzistora  $V_{TH}$  i povećanje struje curenja  $I_L$ . Akceptorski centri ( $AT^I$ ), zahvatajući jedan

elektron, postaju negativni. Zbog toga se količina negativnog naelektrisanja  $-Q_{IT}$ , kao posledica prisustva  $AT^I$ , povećava kada se energetski nivo koji odgovara  $AT^I$  približava vrhu valentne zone, jer se u tom slučaju povećava i verovatnoća zahvatanja elektrona. Povećanje količine negativnog naelektrisanja za posledicu ima porast vrednosti napona praga n-kanalnog MOS tranzistora  $V_{TH}$  i smanjivanje struje curenja  $I_L$ . Za analizu uticaj koji centri zahvata  $DT^I$  i  $AT^I$  generisani na međupovršini Si/SiO<sub>2</sub>, imaju na električne karakteristike n-kanalnog MOS tranzistora: napon praga  $V_{TH} = V_{DS}$  ( $I_D = 1\mu A$ ), struju curenja  $I_L = I_D$  ( $V_{DS} = 0.05V$ ), i struju u oblasti zasićenja  $I_{SAT} = I_D$  ( $V_{DS} = 3V$ ), Silvaco koristi naredbu INTTRAP. Ova naredba u ulaznoj datoteci programa ATLAS aktivira i definiše prisustvo odgovarajuće gustine  $DT^I$  i/ili  $AT^I$  (*DENSITY*) na diskretnom energetskom nivou (*E.LEVEL*) u zabranjenoj zoni poluprovodnika. Pri tome je vrednost energije energetskog nivoa, koji odgovara akceptorskom centru zahvata, definisan u odnosu na dno provodne zone  $E_C$ , dok je energija energetskog nivoa koji odgovara donorskom centru zahvata definisana u odnosu na vrh valentne zone  $E_V$ , kao što je prikazano na slici 2.10. Pri tome je najpre neophodno grubo određivanje vrednosti parametara *DENSITY* i *E.LEVEL* za  $DT^I$  i  $AT^I$ , čime se "oseća" njihov uticaj na električne karakteristike. U tu svrhu se koristi opisana metoda kompletne kompozitne analize numeričkog eksperimenta za dva parametra: *DENSITY* i *E.LEVEL*. Ostali parametri, definisani u okviru naredbe INTTRAP, kao što su: poprečni preseki zahvata elektrona i šupljina za  $DT^I$  i  $AT^I$ , *SIGN* i *SIGP*, kao i vremena života elektrona i šupljina na  $DT^I$  i  $AT^I$  energetskim nivoima, *TAUN* i *TAUP*, zadržavaju svoje unapred definisane vrednosti. Brza analiza pokazuje da na električne karakteristike tranzistora  $DT^I$  počinju da utiču kada njihova koncentracija postane  $N_{DT}^I \geq 10^{14} \text{ cm}^{-2}$ , a energetski nivo se udaljava od vrha valentne zone za vrednosti  $E.L_{DT}^I \geq 0.6 \text{ eV}$ .

Tabela 2.3. Uticaj promene vrednosti parametara donorskih i akceptorskih centara zahvata generisanih na međupovršini Si/SiO<sub>2</sub> na električne karakteristike n-kanalnog MOS tranzistora.

PARAMETAR	$V_{TH}$	$I_L$	$I_{SAT}$
$N_{DT}^I > 10^{14} \text{ cm}^{-2}$	↓	const	const
$E.L_{DT}^I \leq 0.6 \text{ eV}$	const	↑	const
$E.L_{DT}^I > 0.6 \text{ eV}$	↓	↑	const
$N_{AT}^I > 10^{11} \text{ cm}^{-2}$	↑	↓	const
$E.L_{AT}^I \leq 0.2 \text{ eV}$	↑	const	const
$E.L_{AT}^I > 0.2 \text{ eV}$	const	↓	const

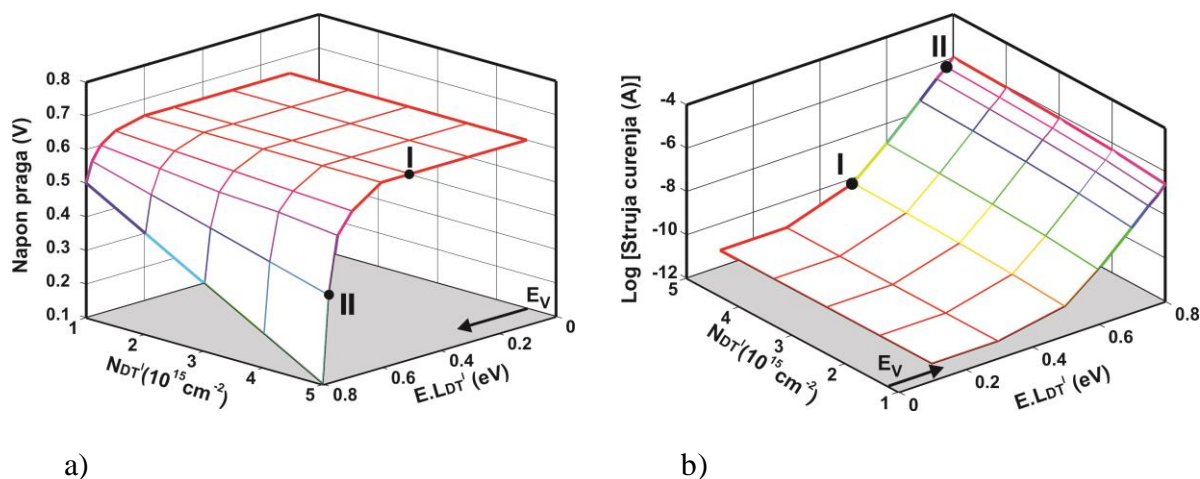
Kada je reč o  $AT^I$ , značajnije promene električnih karakteristika počinju već pri koncentracijama  $N_{AT}^I \geq 10^{11} \text{ cm}^{-2}$ . Što se tiče njihovog energetskog nivoa, najbrže promene



napona praga dešavaju se u oblasti  $E \cdot L_{DT}^I \leq 0.2$  eV, sve dok napon praga ne dostigne neku svoju maksimalnu vrednost, a zatim ostaje konstantan. Sumarni pregled uticaja  $DT^I$  i  $AT^I$  na električne karakteristike n-kanalnog MOS tranzistora dat je u tabeli 2.3.

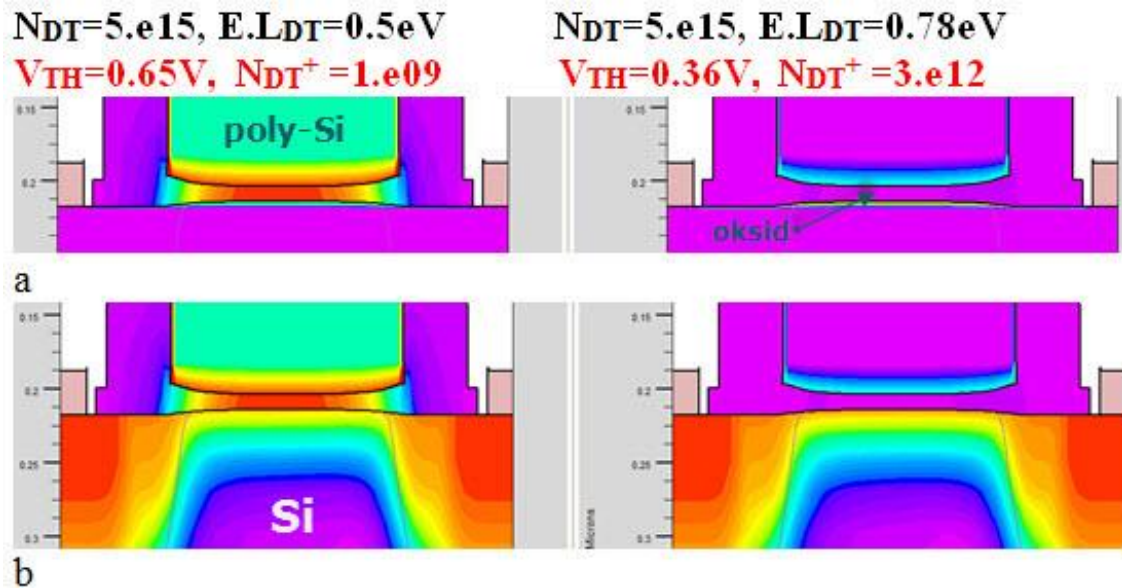
### 2.2.4.1 Uticaj donorskih centara zahvata

Uticaj  $DT^I$  na električne karakteristike n-kanalnog MOS tranzistora je detaljno analiziran za koncentracije  $DT^I$  u opsegu od  $(10^{14}$  do  $5 \cdot 10^{15})$   $\text{cm}^{-2}$  i energetske nivoe u opsegu od 0.1 eV po do 0.8 eV u odnosu na vrh valentne zone  $E_V$ . Na slici 2.11. prikazane su promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od  $N_{DT}^I$  i  $E \cdot L_{DT}^I$ . Osetnije promene, tj. smanjenje vrednosti napona praga, dešavaju se pri vrednostima  $N_{DT}^I > 10^{15}$   $\text{cm}^{-2}$  i kada je  $E \cdot L_{DT}^I > 0.6$  eV u odnosu na vrh valentne zone  $E_V$ . U isto vreme, vrednost struje curenja u podpragovskoj oblasti raste, pri čemu na vrednosti  $I_L$  dominantnije utiče vrednost diskretnog energetskog nivoa u zabranjenoj zoni koji odgovara  $DT^I$ .



Slika 2.11. Promene vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $DT^I$  i  $E \cdot L_{DT}^I$  kod n-kanalnog MOS tranzistora.

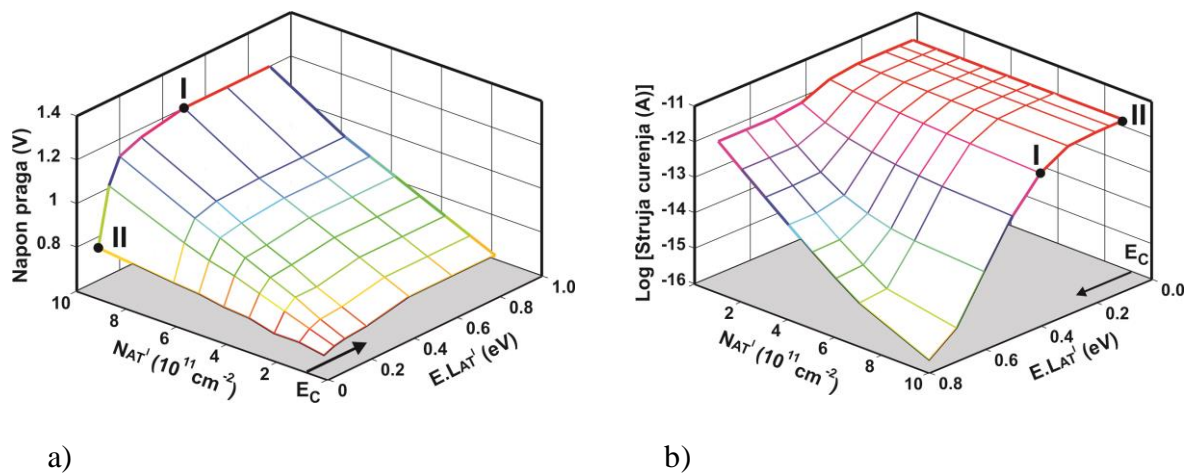
Za kombinacije vrednosti parametara koje su na slici 2.11 označene tačkama, tj. I: ( $N_{DT}^I = 5 \cdot 10^{15}$   $\text{cm}^{-2}$ ;  $E \cdot L_{DT}^I = 0.5$  eV) i II: ( $N_{DT}^I = 5 \cdot 10^{15}$   $\text{cm}^{-2}$ ;  $E \cdot L_{DT}^I = 0.78$  eV), na slici 2.12 date su raspodele potencijala u polisilicijumskom gejtu, električnog polja u oksidu i elektrona u silicijumu, kao i gustine pozitivnih jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub>. Kao što se može videti, kada je  $E \cdot L_{DT}^I = 0.78$  eV, tj. kada se nalazi bliže dnu provodne zone  $E_C$ , gustina jonizovanih, pozitivnih  $DT^I$  je veća ( $N_{DT}^{I+} = 3 \cdot 10^{12}$   $\text{cm}^{-2}$ ), tako da je napon praga manji i iznosi  $V_{TH} = 0.36$  V. Kada je  $E \cdot L_{DT}^I = 0.5$  eV koncentracija pozitivnih  $DT^I$  je manja ( $N_{DT}^{I+} = 10^9$   $\text{cm}^{-2}$ ), tako da je napon praga  $V_{TH} = 0.65$  V, koliko iznosi kod n-kanalnog MOS tranzistora koji nije bio izložen naprezanjima.



Slika 2.12. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub> (a) i koncentracija elektrona u silicijumu (b) kod n-kanalnog MOS tranzistora.

#### 2.2.4.2 Uticaj akceptorskih centara zahvata

Uticaj  $AT^I$  detaljno je analiziran za koncentracije centara zahvata u opsegu od  $10^{11} \text{ cm}^{-2}$  do  $10^{12} \text{ cm}^{-2}$  i energetske nivoe u opsegu od 0.1 eV po do 0.8 eV u odnosu na dno provodne zone  $E_C$ .



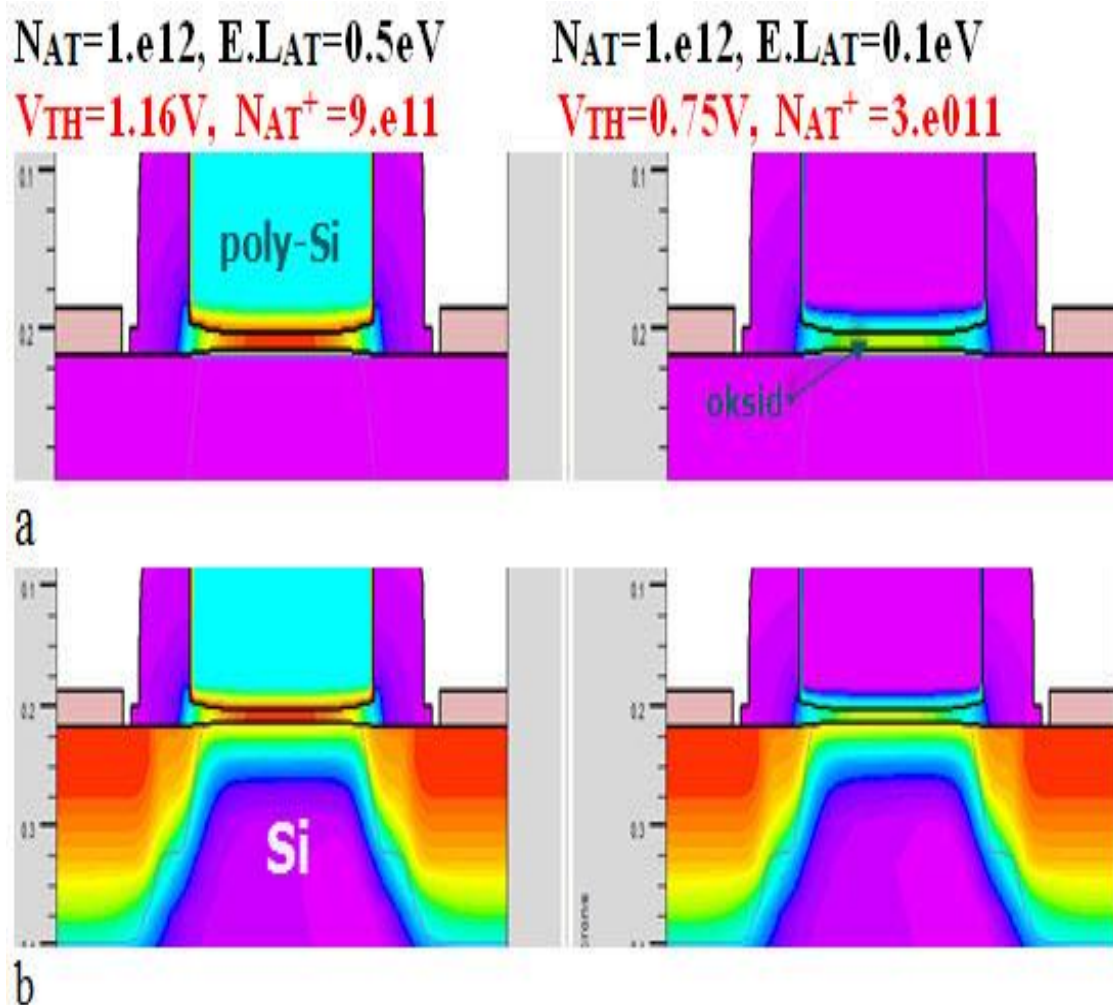
Slika 2.13. Promene vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $N_{AT}^I$  i  $E.L_{AT}^I$  kod n-kanalnog MOS tranzistora.

Na slici 2.13. prikazane su promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od  $N_{AT}^I$  i  $E.L_{AT}^I$ . Na slici je moguće uočiti da napon praga raste kada koncentracija  $AT^I$  raste. Međutim, dominantan uticaj na  $V_{TH}$  ima položaj diskretnog energetskeg nivoa  $AT^I$  u



zabranjenoj zoni poluprovodnika. Naime, kada je  $E \cdot L_{AT}^I$  u blizini dna provodne zone,  $AT^I$  su neutralni. Pri udaljavanju od  $E_C$  povećava se verovatnoća da  $AT^I$  zahvate elektron i da postanu negativni, a porast negativnog naelektrisanja dovodi do povećanja  $V_{TH}$ . Kada se  $E \cdot L_{AT}^I$  udalji (0.2-0.3) eV od  $E_C$ , svi  $AT^I$  su jonizovani i negativno naelektrisani, tako da se napon praga više ne menja.

Za kombinacije vrednosti parametara koje su na slici 2.13 označene tačkama, I: ( $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ;  $E \cdot L_{AT}^I = 0.5 \text{eV}$ ) i II: ( $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ;  $E \cdot L_{AT}^I = 0.1 \text{eV}$ ), na slici 2.14 date su raspodele potencijala u polisilicijumu, električnog polja u oksidu gejta i elektrona u silicijumu, kao i gustine negativnih jonizovanih  $AT^I$  na međupovršini Si/SiO<sub>2</sub>.

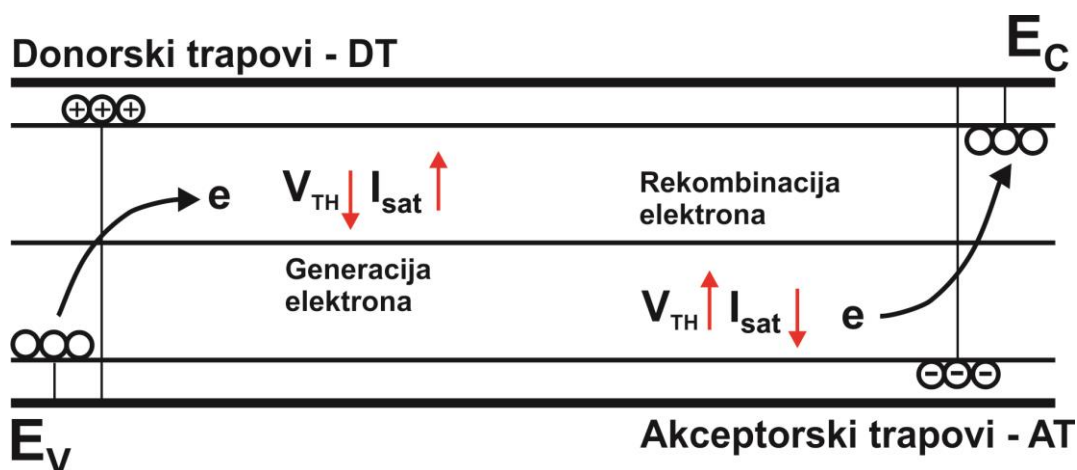


Slika 2.14. Raspodela potencijala u polisilicijumu, električnog polja u oksidu jonizovanih  $AT^I$  na međupovršini Si/SiO<sub>2</sub> (a) i koncentracija elektrona u silicijumu (b) kod n-kanalnog MOS tranzistora.

Kao što se može videti, kada je  $E \cdot L_{AT}^I = 0.5$  eV, tj. kada se nalazi oko sredine zabranjene zone gustina jonizovanih, negativnih  $AT^I$  je veća ( $N_{AT}^{I-} = 9 \cdot 10^{11} \text{ cm}^{-2}$ ), tako da je napon praga veći i iznosi  $V_{TH} = 1.16$  V u odnosu na  $V_{TH} = 0.75$  V koliko iznosi kada je  $E \cdot L_{AT}^I = 0.1$  eV, a koncentracija jonizovanih negativnih  $AT^I$  iznosi  $N_{AT}^{I-} = 3 \cdot 10^{11} \text{ cm}^{-2}$

## 2.2.5 Simulacija uticaja defekata generisanih u balku poluprovodnika

Defekti, generisani u balku poluprovodnika tokom naprezanja n-kanalnog MOS tranzistora, utiču na njegove električne karakteristike na drugačiji način u odnosu na defekte koji su generisani na međupovršini Si/SiO<sub>2</sub>. I u ovom slučaju,  $DT^B$  i  $AT^B$  imaju diskretne energetske nivoe koji se nalaze u zabranjenoj zoni poluprovodnika, ali je kod centara zahvata u balku važniji uticaj generacije i/ili rekombinacije nosilaca (elektrona) pri jonizaciji centara zahvata, nego uticaj formiranih fiksnih pozitivnih ili negativnih naelektrisanja u balku poluprovodnika. Procesi jonizacije odvijaju se na identičan način kao i kod centara zahvata na međupovršini.  $DT^B$ , kada se njihovi energetske nivoe približavaju dnu provodne zone, oslobađaju elektron i postaju pozitivni, dok  $AT^B$ , kada im se energija približava vrhu valentne zone, zahvataju elektron i postaju negativni. U prvom slučaju javlja se višak elektrona, pa se kanal formira pri manjim vrednostima napona na gejtu, a struja  $I_{SAT}$  raste, dok se u drugom slučaju, zbog rekombinacije, smanjuje koncentracija elektrona, što dovodi do povećanja vrednosti napona praga i smanjenja struje  $I_{SAT}$ . Procesi jonizacije  $DT^B$  i  $AT^B$  u balku u zavisnosti od položaja njihovog energetskog nivoa u zabranjenoj zoni poluprovodnika i uticaj na napon praga  $V_{TH}$  i struju saturacije  $I_{SAT}$  su prikazani na slici 2.15.



Slika 2.15. Procesi jonizacije  $DT^B$  i  $AT^B$  u balku u zavisnosti od položaja njihovog energetskog nivoa u zabranjenoj zoni poluprovodnika i njihov uticaj na napon praga  $V_{TH}$  i struju saturacije  $I_{SAT}$ .

Da bi bilo moguće analizirati uticaj koji naprežanjem generisani  $DT^B$  i  $AT^B$  u balku poluprovodnika imaju na električne karakteristike n-kanalnog MOS tranzistora, koristi se naredba TRAP. Ovom naredbom se u ulaznoj datoteci programa ATLAS aktivira i definiše prisustvo odgovarajuće koncentracije balk  $DT^B$  i/ili  $AT^B$  (*DENSITY*) na diskretnom energetskom nivou (*E.LEVEL*) u zabranjenoj zoni poluprovodnika. Metodom kompletne kompozitne analize numeričkog eksperimenta za dva parametra: *DENSITY* i *E.LEVEL* je utvrđeno da su od značaja koncentracije centara zahvata  $N_{DT}^B$  i  $N_{AT}^B \geq 10^{16} \text{ cm}^{-3}$ , a za razliku od centara zahvata na međupovršini Si/SiO<sub>2</sub>, gde  $DT^B$  i  $AT^B$  imaju uticaj samo ako su im energetski nivoi u blizini dna provodne zone, u ovom slučaju se promene napona praga i struje curenja dešavaju kada se vrednosti parametra *E.LEVEL* za  $DT^B$  i  $AT^B$  menjaju u celom opsegu od  $E_V$  do  $E_C$ . Ostali parametri, definisani u okviru naredbe TRAP, zadržavaju svoje unapred definisane vrednosti. Sumarni pregled uticaja  $DT^B$  i  $AT^B$ , koji su generisani u balku poluprovodnika, na električne karakteristike n-kanalnog MOS tranzistora je dat u tabeli 2.4.

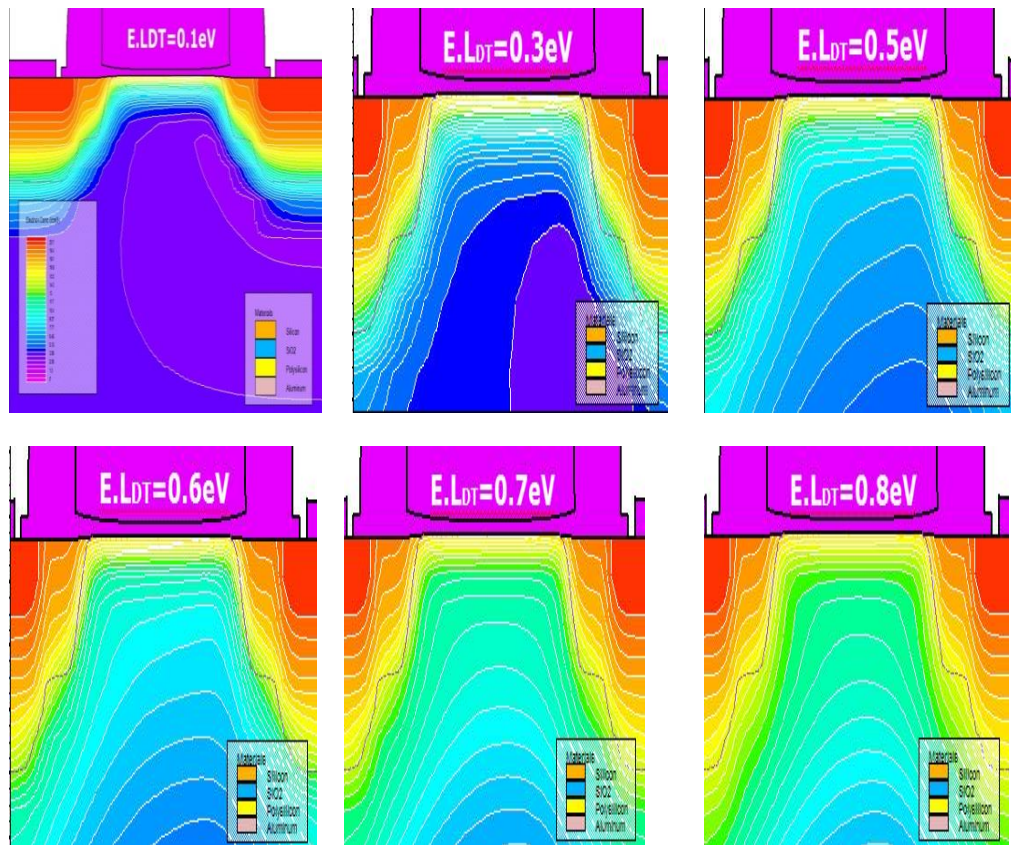
Tabela 2.4. Uticaj promene vrednosti parametara donorskih i akceptorskih centara zahvata generisanih pri naprežanju jakim električnim poljem u balku poluprovodnika na električne karakteristike n-kanalnog MOS tranzistora.

PARAMETAR	$V_{TH}$	$I_L$	$I_{SAT}$
$N_{DT}^B > 10^{16} \text{ cm}^{-3}$	↓	↑	↑
$0.1 \text{ eV} \leq E \cdot L_{DT}^B \leq 0.8 \text{ eV}$	↓	↑	↑
$N_{AT}^B > 10^{16} \text{ cm}^{-3}$	↑	↓	↓
$0.1 \text{ eV} \leq E \cdot L_{AT}^B \leq 0.8 \text{ eV}$	↑	↓	↓

### 2.2.5.1 Uticaj donorskih centara zahvata

Kada n-kanalni MOS tranzistor bude izložen naprežanjima u balku poluprovodnika se mogu formirati  $DT^B$ , koji utiču na promene električnih karakteristika tranzistora, kao što je prikazano u tabeli 2.4. Za razliku od centara zahvata formiranih na međupovršini Si/SiO<sub>2</sub>, gde je dominantan uticaj fiksnih, naelektrisanih, jonizovanih defekata, ovde veći uticaj ima broj generisanih/rekombinovanih nosilaca naelektrisanja (elektrona). Naime, kada se povećava gustina generisanih  $DT^B$ , pri čemu se njihovi energetski nivoi približavaju dnu provodne zone  $E_C$ , zbog čega raste i verovatnoća jonizacije  $DT^B$ , ovi centri zahvata mogu da oslobode po jedan elektron i postanu pozitivno naelektrisani. Promena raspodele koncentracije elektrona u 2D domenu simulacije n-kanalnog MOS tranzistora u zavisnosti od položaja  $E \cdot L_{DT}^B$  u zabranjenoj zoni poluprovodnika, prikazana je na slici 2.16.

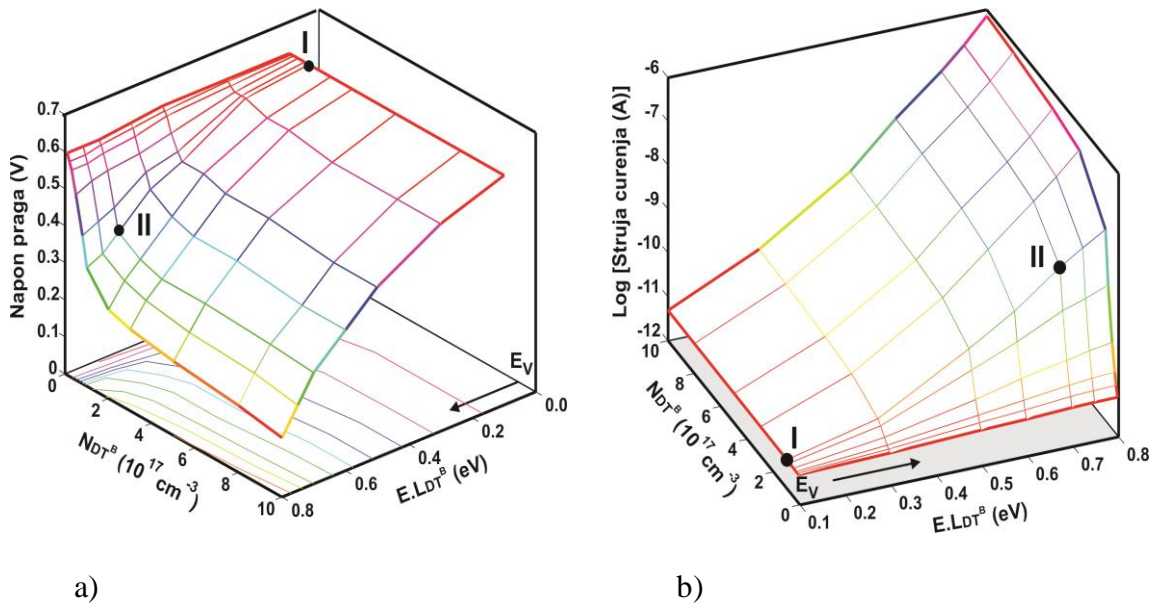
Usled napred opisanih procesa oslobađanja naelektrisanja na centrima zahvata, koncentracija elektrona u p-wellu n-kanalnog MOS tranzistora je povećana, pa je jasno da će se kanal formirati pri manjim vrednostima napona na gejtju. Smanjivanje  $V_{TH}$  za posledicu ima i povećanje struja  $I_L$  i  $I_{SAT}$ . Promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od  $N_{DT}^B$  i  $E \cdot L_{DT}^B$  su prikazane na slikama 2.17 a) i b), respektivno.



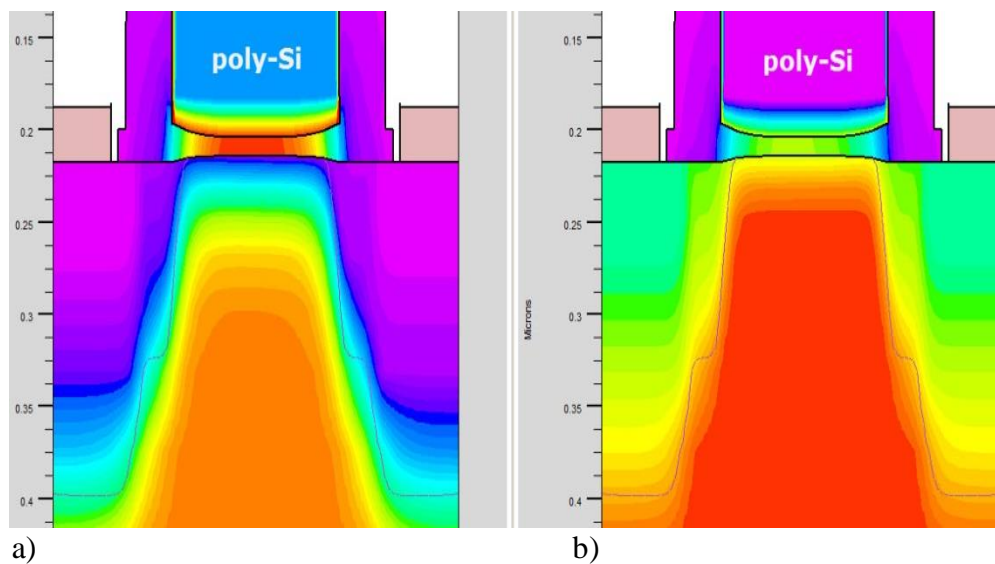
Slika 2.16. Raspodela koncentracije elektrona u balku poluprovodnika u zavisnosti od promene položaja energetskog nivoa donorskih centara zahvata generisanih pri napreznju kod n-kanalnog MOS tranzistora jakim električnim poljem  $E \cdot L_{DT}^B$ , u zabranjenoj zoni poluprovodnika, za konstantnu gustinu donorskih centara zahvata  $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ .

Za kombinacije vrednosti parametara koje su na slici 2.17 označene tačkama, I: ( $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ;  $E \cdot L_{DT}^B = 0.1 \text{ eV}$ ) i II: ( $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ;  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ ), na slikama 2.18 i 2.19 su prikazane raspodele potencijala u polisilicijumu, električnog polja u oksidu gejtja i jonizovanih  $DT^B$ , kao i koncentracije elektrona u balku poluprovodnika. Kao što se može videti, kada je  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ , tj. kada je nivo bliže dnu provodne zone  $E_C$ , gustina jonizovanih, pozitivnih  $DT^B$  u balku poluprovodnika je veća, a veća je i koncentracija slobodnih elektrona u p-wellu n-kanalnog MOS tranzistora, tako da je napon praga manji i iznosi  $V_{TH} = 0.37 \text{ V}$  u odnosu na  $V_{TH} = 0.62 \text{ V}$ , koliko iznosi kada je  $E \cdot L_{DT}^B = 0.1 \text{ eV}$ . Naravno,

kada je koncentracija donorskih centara zahvata u balku poluprovodnika  $N_{DT}^B$  manja od  $10^{16} \text{ cm}^{-3}$ , skoro da nema nikakvog uticaja na električne karakteristike komponente

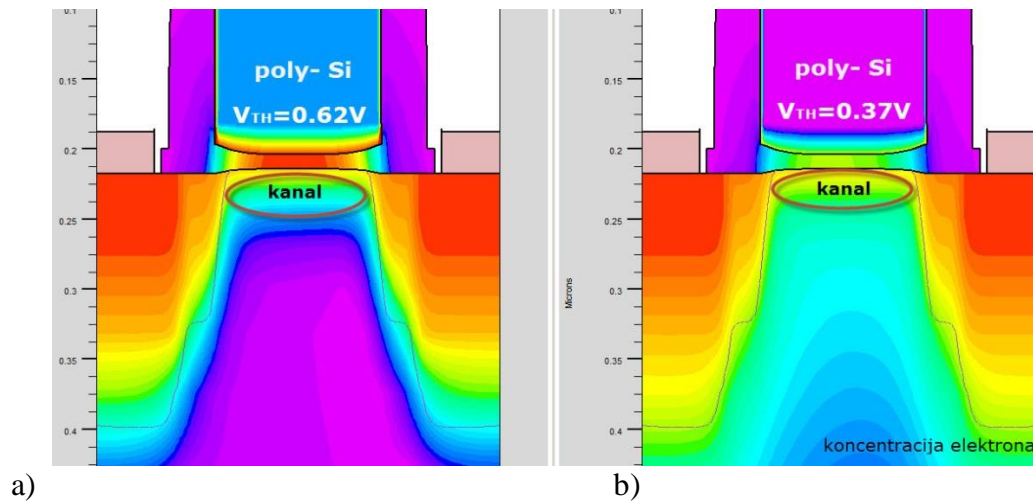


Slika 2.17. Promena vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $N_{DT}^B$  i  $E \cdot L_{DT}^B$  kod n-kanalnog MOS tranzistora.



Slika 2.18. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $DT^B$  u balku poluprovodnika za: a)  $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.1 \text{ eV}$ , i b)  $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.7 \text{ eV}$  kod n-kanalnog MOS tranzistora.

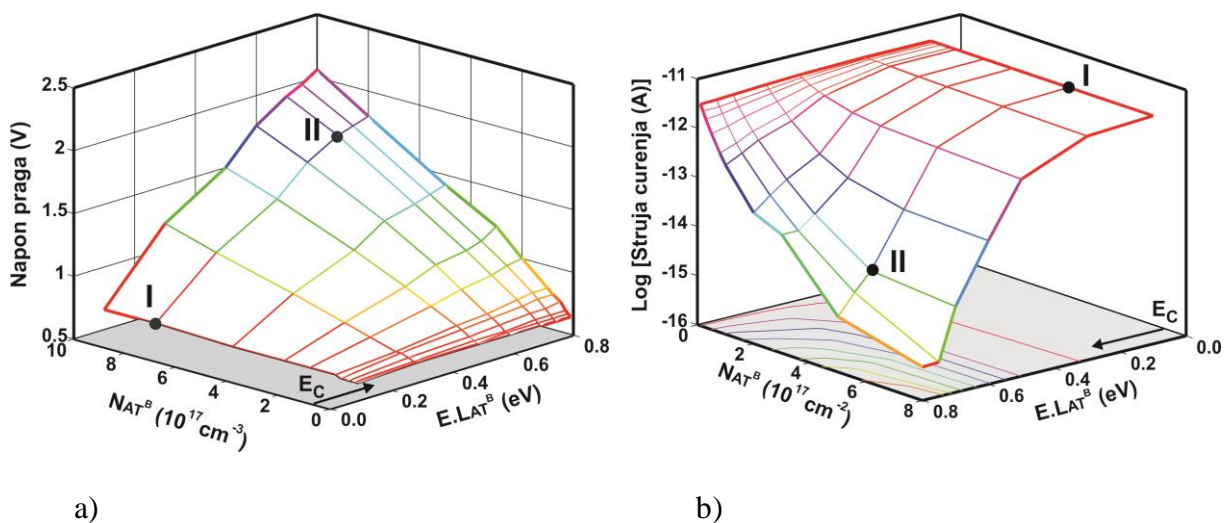




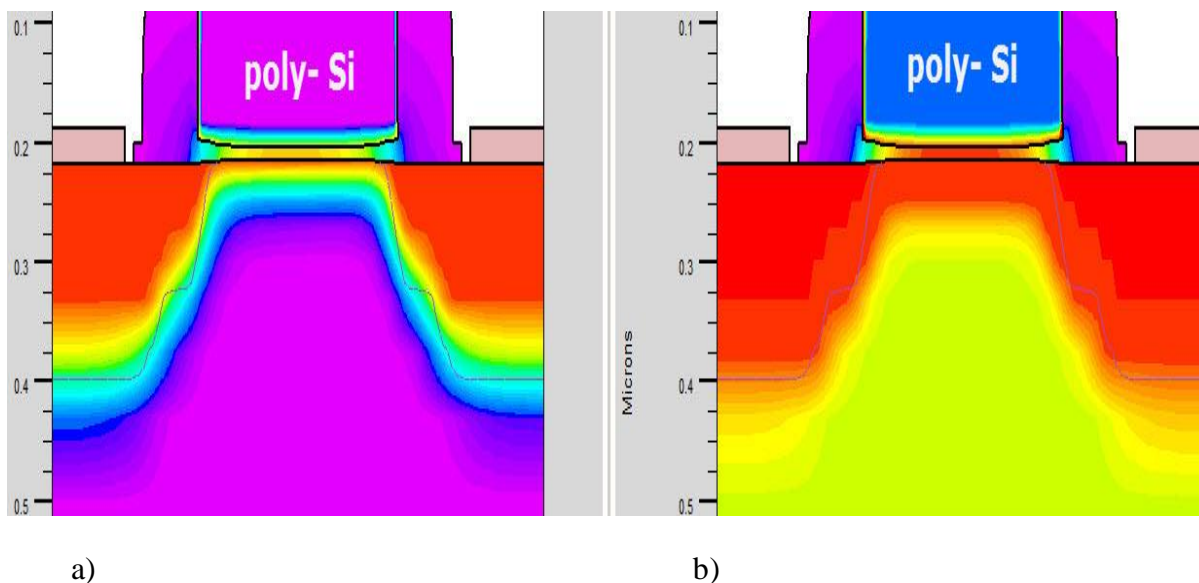
Slika 2.19. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i koncentracije elektrona u balku poluprovodnika za: a)  $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.1 \text{ eV}$ , i b)  $N_{DT}^B = 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ .

### 2.2.5.2 Uticaj akceptorskih centara zahvata

Kada je reč o uticaju akceptorskih centara zahvata, generisanih u balku poluprovodnika, na električne karakteristike n-kanalnog MOS tranzistora, potrebno je imati u vidu da su oni neutralni kada im je energija u blizini dna provodne zone  $E_C$ . Kada se  $E \cdot L_{AT}^B$  udaljava od  $E_C$ , raste verovatnoća jonizacije  $AT^B$  koji zahvataju slobodne elektrone i postaju negativno naelektrisani. Povećana rekombinacija slobodnih elektrona u p-wellu n-kanalnog MOS tranzistora smanjuje njihovu koncentraciju, što direktno utiče na povećanje vrednosti napona praga  $V_{TH}$ . Promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od  $N_{AT}^B$  i  $E \cdot L_{AT}^B$  su prikazane na slikama 2.20a) i b).

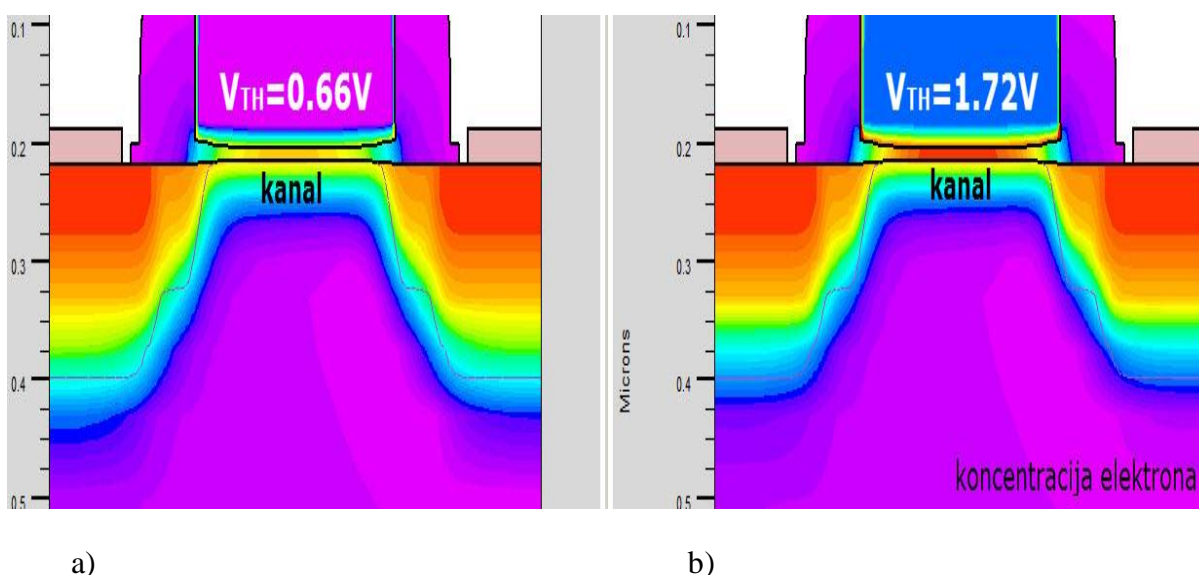


Slika 2.20. Promena vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $N_{AT}^B$  i  $E \cdot L_{AT}^B$  kod n-kanalnog MOS tranzistora.

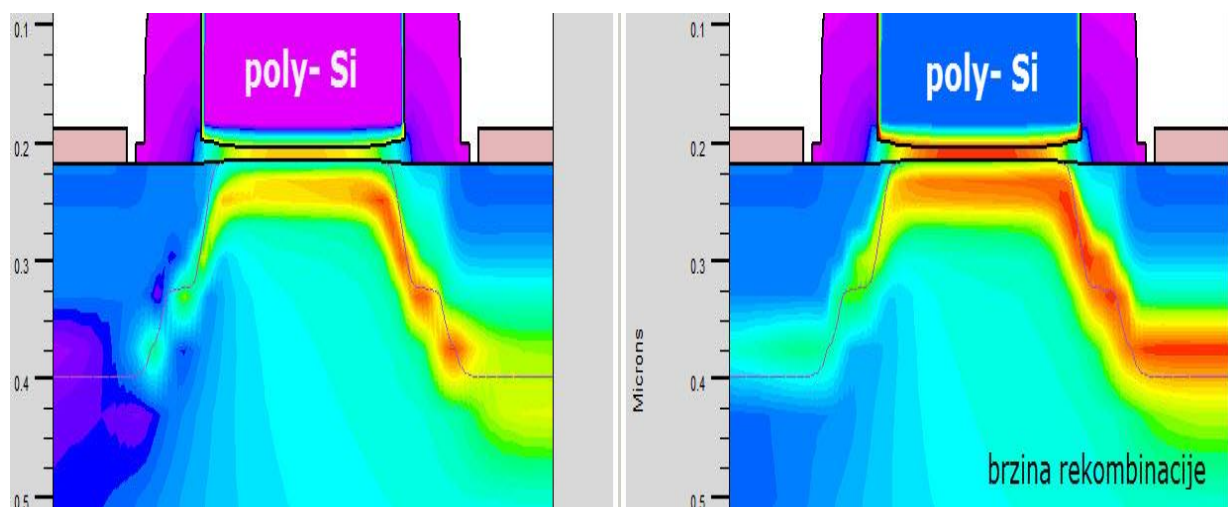


Slika 2.21. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $AT^B$  u balku poluprovodnika za: a)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.7 \text{ eV}$  kod n-kanalnog MOS tranzistora.

Za kombinacije vrednosti parametara, koje su na slici 2.20 označene tačkama, I: ( $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ;  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ ) i II: ( $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ;  $E \cdot L_{AT}^B = 0.7 \text{ eV}$ ), na slikama 2.21, 2.22 i 2.23, prikazane su raspodele potencijala u polisilicijumu, električnog polja u oksidu gejta i jonizovanih  $AT^B$ , koncentracije elektrona i brzine rekombinacije u balku poluprovodnika, respektivno.



Slika 2.22. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i koncentracije elektrona u balku poluprovodnika za: a)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.7 \text{ eV}$ . kod n-kanalnog CMOS tranzistora.



Slika 2.23. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i brzina rekombinacije u balku poluprovodnika za: a)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{AT}^B = 8 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.7 \text{ eV}$  kod n-kanalnog MOS tranzistora.

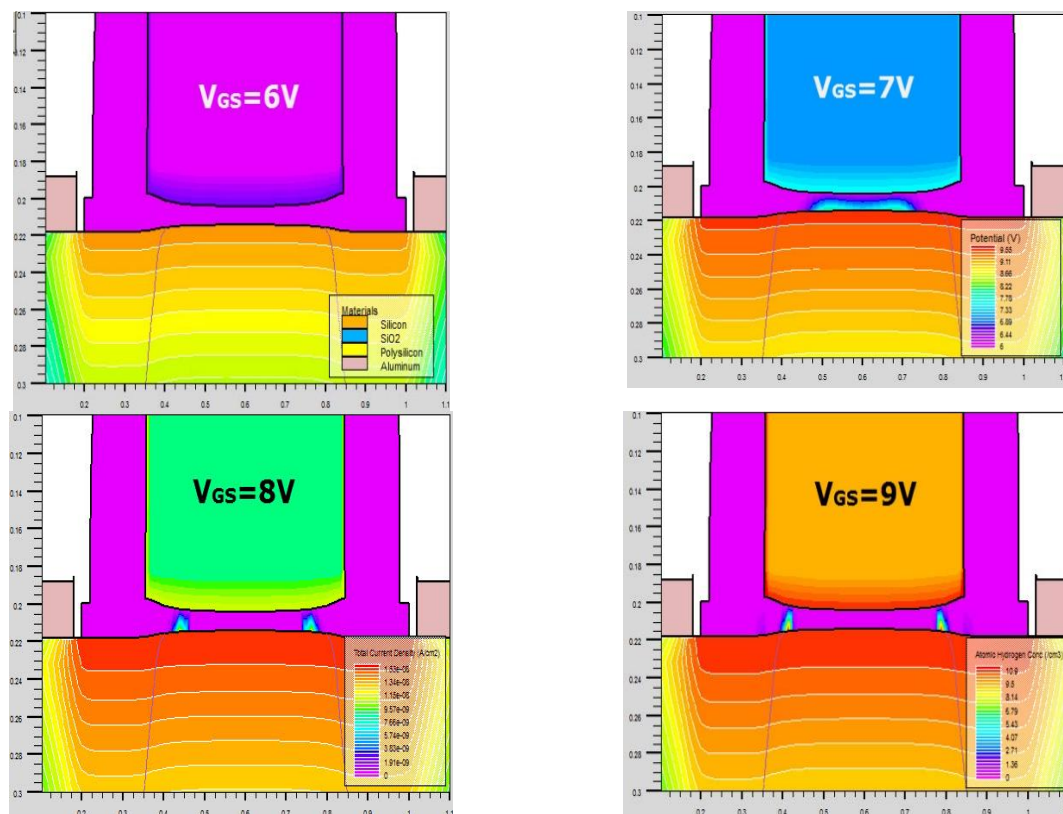
## 2.2.6 Simulacija efekata depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub>

Depasivizacija vodonika na međupovršini Si/SiO<sub>2</sub>, kada je komponenta izložena uticaju jakog električnog polja, jedan je od mehanizama koji najviše utiče na promene njenih električnih karakteristika. Naime, oslobađanjem vodonika povećava se koncentracija nezasićenih, raskinutih veza (P<sub>b</sub> centri), koji su uzrok pojave pozitivnog ili negativnog naelektrisanja na međupovršini Si/SiO<sub>2</sub>, zbog čega se menja vrednost napona praga komponente. Model depasivizacije se aktivira naredbom **DEVDEG.RD**. Ovaj model uzima u obzir uticaj električnog polja, struje vrućih nosilaca i struje FN tunelovanja na raskidanje veza (depasivizaciju), kao što je to dato izrazomima (2.75). U slučaju posmatranog n-kanalnog MOS tranzistora ovaj uticaj je mali ( $V_{DS} = 0.1 \text{ V}$ ), pa je efekat vrućih nosilaca zanemarljiv. U cilju potpune i adekvatne analize uticaja depasivizacije na električne karakteristike n-kanalnog MOS tranzistora, najpre su realizovane simulacije za više različitih vrednosti napona na gejtu sa uključenim **DEVDEG.RD** modelom. Na taj način je moguće odrediti za koje vrednosti napona na gejtu je uticaj pasivizacije najizraženiji, odnosno vrednosti napona na gejtu kad nastupa proboj. Vrednosti parametara RD modela, koje se definišu u okviru **DEGRADATION** naredbe, date su u tabeli 2.5. Ostali parametri modela imaju svoje programom unapred definisane vrednosti.



Tabela 2.5. Vrednosti parametara RD modela koje su korišćene pri simulaciji.

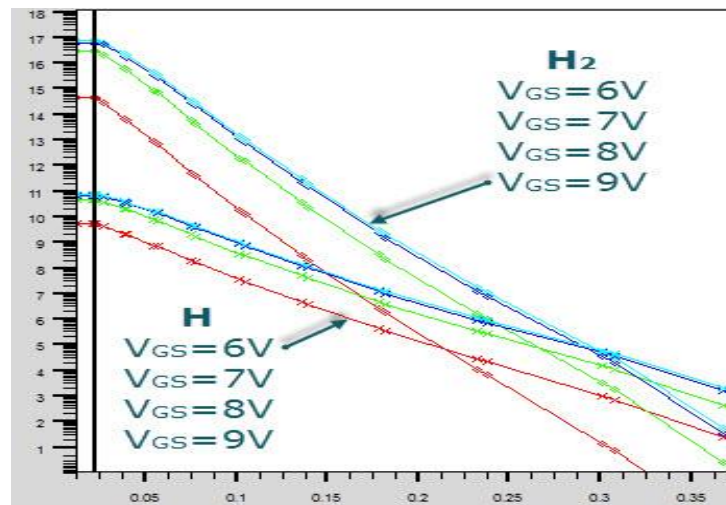
Parametar	Vrednost	Jedinica
RD.SIHTOT	$10^{12}$	$\text{cm}^{-2}$
RD.KFO	$2 \cdot 10^{-4}$	$\text{s}^{-1}$
RD.KRO	$10^{-13}$	$\text{cm}^3 \cdot \text{s}^{-1}$
RD.AEVAR	0.05	eV
RD.E.FNCOEF	$10^8$	$\text{cm}^2/\text{A}$
RD.H.FNCOEF	$10^8$	$\text{cm}^2/\text{A}$
RD.INVHCOEF	0.01	$\text{cm}^3$
RD.COUPLED	True	



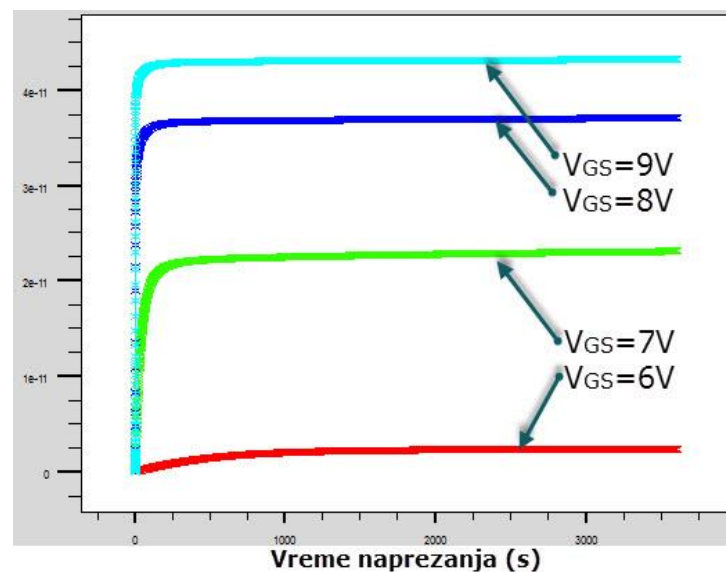
Slika 2.24. Koncentracije atomskog vodonika H u silicijumu, raspodele gustine struje u oksidu i potencijala u polisilicijumu posle  $t=1$  min napreznja za različite vrednosti napona na gejtju  $V_S$  kod n-kanalnog MOS tranzistora.

Dobijeni rezultati simulacije: raspodela potencijala u polisilicijumu, gustina struje u oksidu gejta i raspodela depasivizacijom oslobođenog vodonika u silicijumu za  $V_S = 6V, 7V, 8V$  i  $9V$  posle napreznja u trajanju od  $t=1$  min, prikazani su na slici 2.24. Jasno se može uočiti da proboj oksida počinje pri naponima na gejtju većim od  $7V$ , kada su vrednosti električnog polja veće od  $7 \text{ MV/cm}$ , što znači da se može očekivati da za napone  $V_S = 8V$  i

$V_S = 9\text{ V}$  sigurno nastupa proboj oksida gejta. Odgovarajuće 1D raspodele koncentracija  $H$  i  $H_2$  u preseku kroz kanal MOS tranzistora su date na slici 2.25.



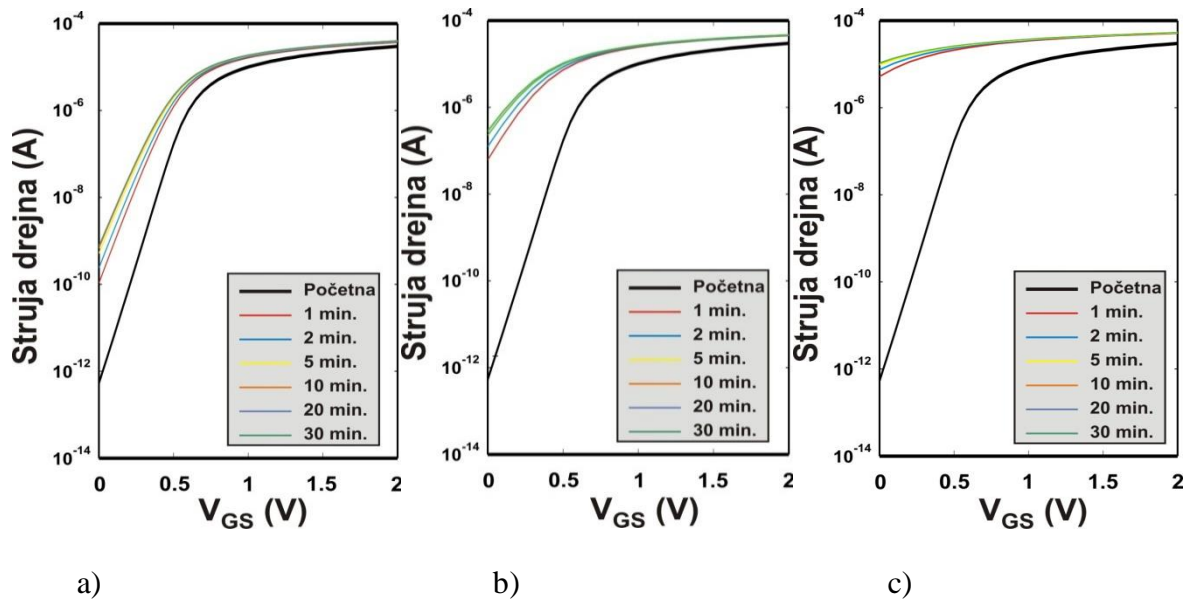
Slika 2.25. 1D raspodele koncentracije  $H$  i  $H_2$  generisanih depasivizacijom u preseku kanala MOS tranzistora za različite vrednosti napona na gejtu  $V_S$  kod n-kanalnog MOS tranzistora.



Slika 2.26. Promene gustina generisanog naelektrisanja na međupovršini  $\text{Si}/\text{SiO}_2$  u zavisnosti od napona na gejtu  $V_S$  i vremena naprezanja.

Tokom procesa depasivizacije oslobađaju se atomi vodonika, pri čemu se na međupovršini  $\text{Si}/\text{SiO}_2$  formiraju amfoterični centri zahvata. Novonastali centri zahvata su naelektrisani, a njihova koncentracija tj. gustina generisanog naelektrisanja na međupovršini  $\text{Si}/\text{SiO}_2$ , zavisi od vrednosti napona na gejtu tranzistora i vremena naprezanja. Promene gustine naelektrisanja, generisanog na međupovršini  $\text{Si}/\text{SiO}_2$  u zavisnosti od vremena

napreznja i napona na gejtu  $V_S$  prikazane su na slici 2.26. Kao što se može uočiti, za napone na gejtu koji su bliski vrednostima probojnog napona ili su veći od njega, koncentracija generisanog naelektrisanja veoma brzo dostiže ravnotežnu vrednost, s obzirom da se uspostavlja ravnoteža između procesa depasivizacije i pasivizacije. To je uočljivo i na dobijenim prenosnim karakteristikama, koje su prikazane na slici 2.27, za  $V_S \geq 8V$ , kada je n - kanalni CMOS tranzistor u oblasti proboja.



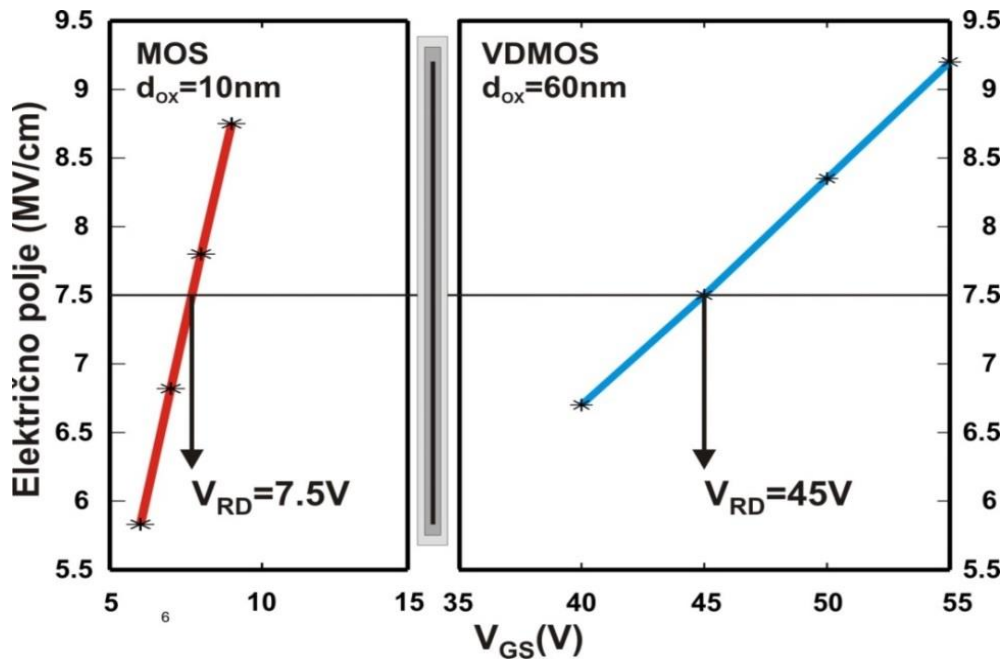
Slika 2.27. Prenosne karakteristike n-kanalnog MOS tranzistora za različita vremena napreznja i napone na gejtu  $V_S$ : a) 7V, b) 8V i c) 9V.

S obzirom na to da je osnovni cilj ovih analiza upoređivanje uticaja različitih efekata koji su posledica napreznja jakim električnim poljem na električne karakteristike n-kanalnog MOS i n-kanalnog VDMOS tranzistora, bilo je neophodno analizirati efekat depasivizacije za iste vrednosti električnog polja u oksidu gejta, koje su vrlo blizu vrednostima jačine električnog polja za koje nastupa proboj oksida gejta.

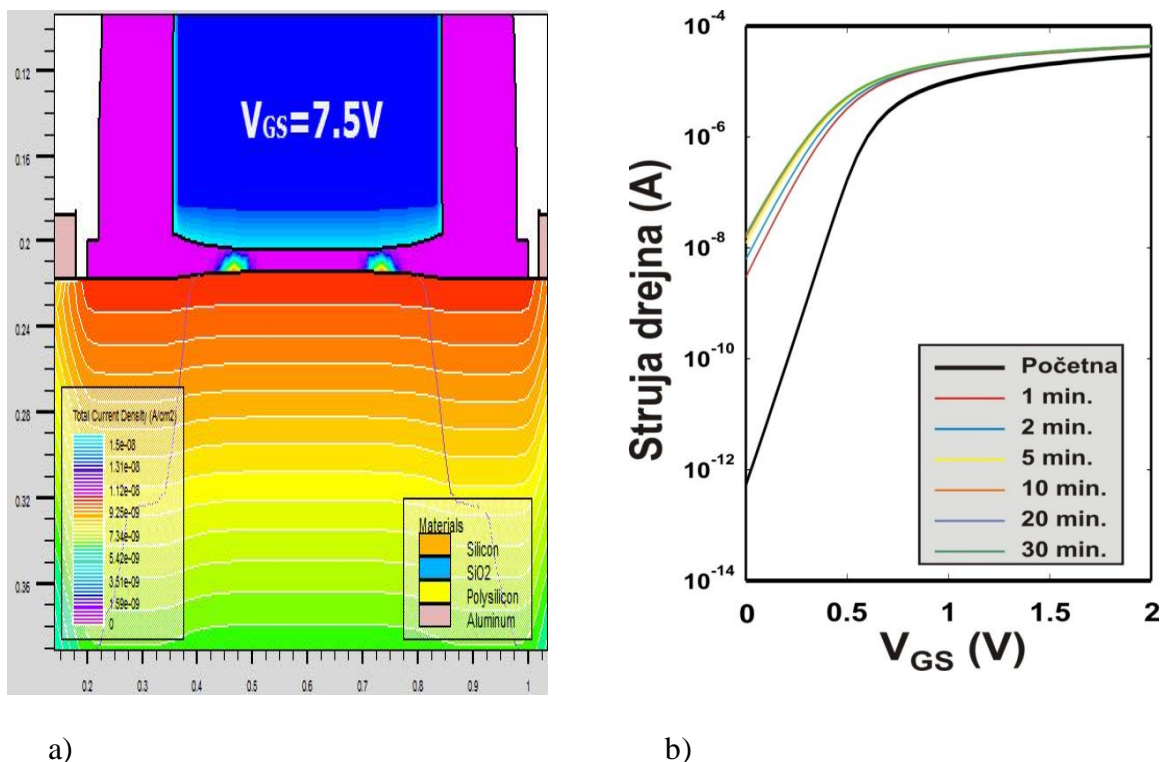
Za usvojenu kritičnu vrednost električnog polja  $E_K = 7.5$  MV/cm, na osnovu dobijenih rezultata simulacije prikazanih na slici 2.28, dobijeno je da se ova vrednost električnog polja u oksidu gejta n-kanalnog CMOS tranzistora uspostavlja kada je vrednost napona na gejtu  $V_{S(RD)} = 7.5V$ , dok je kod n-kanalnog VDMOS tranzistora ova vrednost napona  $V_{S(RD)} = 45V$ , jer je u ovom slučaju debljina oksida gejta veća i iznosi  $d_{OX} = 60$  nm.

Dobijeni rezultati simulacije za  $V_S = 7.5$  V: raspodela potencijala u polisilicijumu, gustina struje u oksidu gejta i raspodela depasivizacijom oslobođenog vodonika u silicijumu za

vreme napreznja  $t = 1$  min, kao i odgovarajuće prenosne karakteristike za različita vremena napreznja, prikazani su na slici 2.29.



Slika 2.28. Električno polje u oksidu gejta n-kanalnog MOS i n-kanalnog VDMOS tranzistora u zavisnosti od primenjenog napona na gejtu  $V_S$ .



Slika 2.29. a) Raspodela potencijala u polisilicijumu, gustina struje u oksidu gejta i raspodela depasivizacijom oslobođenog vodonika u silicijumu posle napreznja  $t=1$ min u slučaju kada je napon na gejtu  $V_S=7.5$ V i b) prenosne karakteristike tranzistora za različita vremena napreznja.

## 2.3 Simulacija uticaja generisanih defekata na električne karakteristike n-kanalnog VDMOS tranzistora

---

Analiza naprezanja MOS tranzistora dovođenjem visokih napona na elektrodu gejta, što kao rezultat ima formiranje jakih električnih polja u oksidu gejta, pokazala je da se njegove električne karakteristike (napon praga, struje curenja i zasićenja, transkonduktansa, itd.) menjaju, što za posledicu ima nepouzdan rad uređaja. Pored standardnih MOS tranzistora, u uređajima se veoma često koriste i snažni MOS tranzistori (VDMOS, DMOS, LDMOS). Oni su projektovani tako da rade pri daleko višim vrednostima napona, tako da je, samim tim, i verovatnoća da će komponenta, a naročito oksid gejta, biti izloženi delovanju jakih električnih polja, znatno veća. S obzirom da se struktura ovih komponenta razlikuje od strukture MOS tranzistora, očekivano je da će se razlikovati i njihovo ponašanje posle izlaganja naprezanju. Razlog tome je, pre svega, činjenica da struja kod snažnih MOS tranzistora najvećim delom protiče kroz balk poluprovodnika (well oblast, eventualno epitaksijalni sloj i supstrat), pa se može očekivati da će centri zahvata, koji se usled naprezanja formiraju u balku poluprovodnika, imati daleko veći uticaj na električne karakteristike ovih komponenta. U ovom delu disertacije biće analiziran uticaj naelektrisanja i centara zahvata, formiranih na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika, na električne karakteristike snažnog n-kanalnog VDMOS tranzistora.

### 2.3.1 Simulacija tehnološkog niza za proizvodnju

---

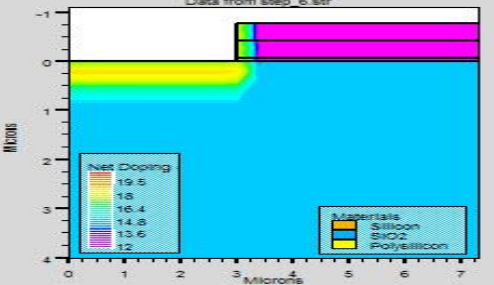
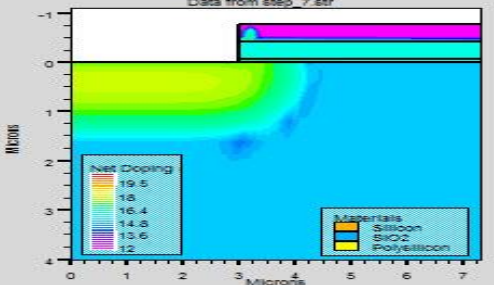
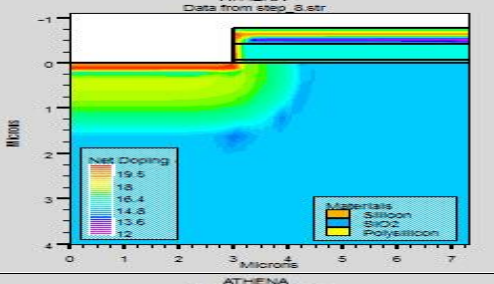
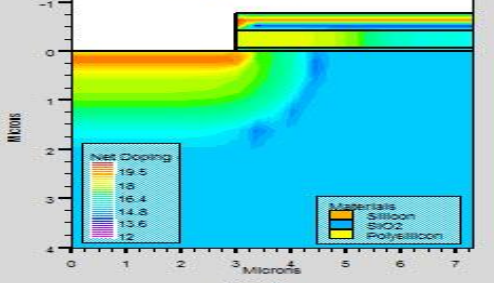
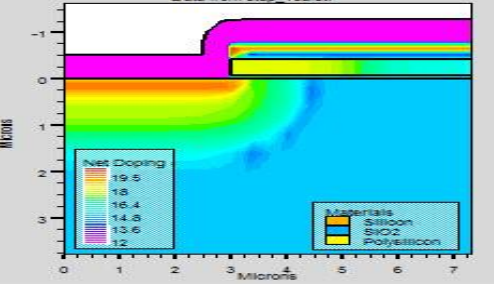
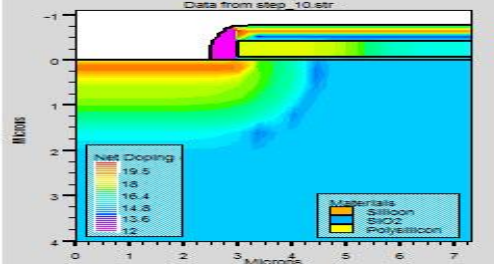
N-kanalni VDMOS tranzistor snage koji je poslužio za analizu uticaja defekata koji mogu biti generisati pod uticajem HEF naprezanja, na njegove električne karakteristike, realizovan je u standardnoj Si gajt tehnologiji. Pregled i redosled najvažnijih tehnoloških procesa u tehnološkom nizu za proizvodnju ove komponente dat je u tabeli 2.6, u kojoj su prikazane i vrednosti važnijih parametara tehnoloških procesa, korišćenih za simulaciju kompletnog tehnološkog niza za proizvodnju procesnim simulatorom ATHENA. Pored toga, prikazani su i dobijeni profili primesa posle opisanog procesnog koraka. N-kanalni VDMOS tranzistor realizovan je na Si supstratu orijentacije <100>, koji je jako dopiran fosforom ( $N_{SUB} = 10^{18} \text{ cm}^{-3}$ ). Procesom epitaksije se na ovom supstratu formira epi-sloj debljine  $d_{EPI} = 7 \mu\text{m}$ , koji je takođe dopiran fosforom, pri čemu je nivo dopiranja znatno manji i iznosi  $N_{EPI} = 10^{14} \text{ cm}^{-3}$ . Zatim slede procesi formiranja oksida gejta ( $d_{OX} = 60 \text{ nm}$ ) i depozicije polisilicijuma, nagrizanja, implantacije i difuzije, kojima se formira P-bodi oblast VDMOS tranzistora. Procesom implantacije fosfora formira se oblast sorsa VDMOS tranzistora, a

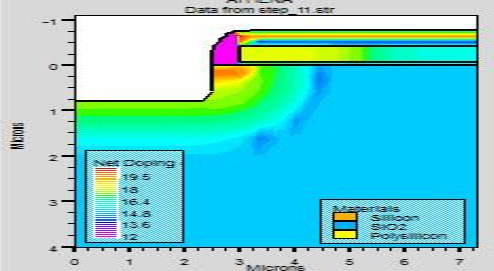
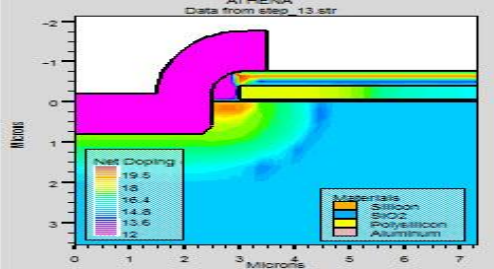
proces difuzije, koji sledi, definiše dužinu kanala VDMOS tranzistora, koja u ovom slučaju iznosi  $L_{ch}=1\ \mu\text{m}$ . Tehnološki niz se završava procesima metalizacije, formiranjem kontakata komponente i procesima pasivizacije. Konačni profil primesa, dobijen simulacijom kompletnog tehnološkog niza za proizvodnju n-kanalnog VDMOS tranzistora prikazan je na slici 2.30.

Tabela 2.6. Tehnološki niz za proizvodnju snažnog n-kanalnog VDMOS tranzistora.

	Proces	Parametri	Profil primesa
1	Supstrat	Si <100> fosfor $N_{SUB} = 10^{18}\text{cm}^{-3}$	
2	Epitaksija	$T = 1200^{\circ}\text{C}$ $t = 10\text{min}$ fosfor $N_{EPI} = 10^{15}\text{cm}^{-3}$ $d_{EPI} = 7\mu\text{m}$	
3	Depozicija	$d_{OX} = 0.06\mu\text{m}$ $d_{POLY} = 0.35\mu\text{m}$ $d_{OX} = 0.35\mu\text{m}$ $d_{RESIST} = 1.0\mu\text{m}$	
4	Nagrizanje	ETCH Resist $x = 3.0\mu\text{m}$ left Oxide $x = 3.0\mu\text{m}$ left Poly $x = 3.0\mu\text{m}$ left Oxide $x = 3.0\mu\text{m}$ left	
5	Implantacija	bor $N_D = 1.0 \times 10^{14}\text{cm}^{-2}$ $E = 80\text{keV}$	



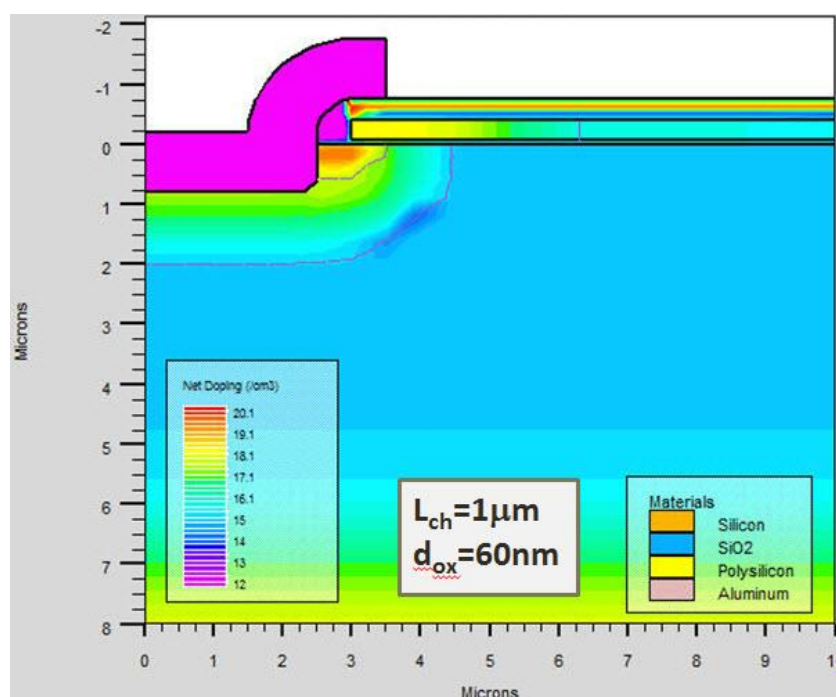
6	Nagrizanje rezista	ETCH Resist All	
7	Difuzija	$T = 1100^{\circ}\text{C}$ $t = 100\text{min}$	
8	Implantacija (formiranje sorsa)	arsen $N_D = 3.0 \times 10^{15} \text{cm}^{-2}$ $E = 100 \text{keV}$	
9	Difuzija	$T = 1100^{\circ}\text{C}$ $t = 20\text{min}$	
10	Depozicija	$d_{OXIDE} = 0.5 \mu\text{m}$	
11	Nagrizanje oksida i formiranje side well-a	ETCH $d_{OXIDE} = 0.5 \mu\text{m}$	

12	Nagrivanje Si	$x = 0 \div 2.5 \mu\text{m}$ $y = 0 \div 0.8 \mu\text{m}$	
13	Depozicija i nagrivanje Al	$d_{AL} = 1.0 \mu\text{m}$ ETCH $x = 3.5 \mu\text{m}$ right	



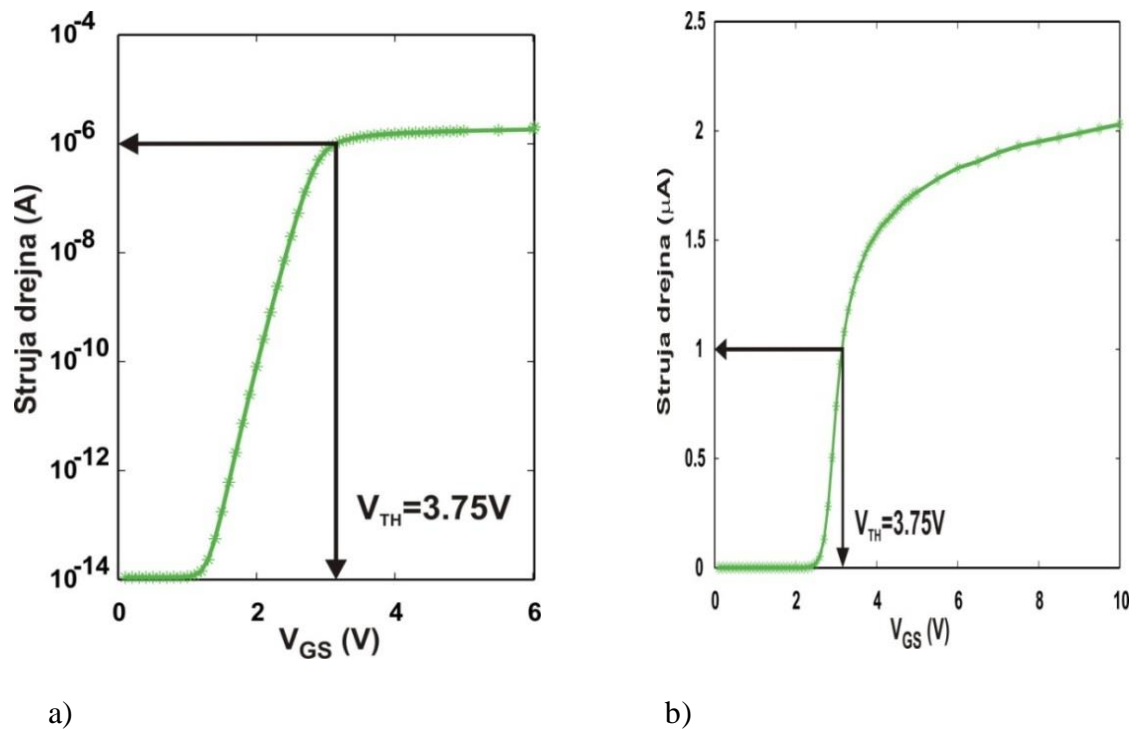
### 2.3.2 Simulacija električnih karakteristika

N-kanalni VDMOS tranzistor ( $L_{CH}=1\mu\text{m}$ ,  $d_{OX}=60\text{nm}$ ), čiji je profil primesa dobijen simulacijom, iskorišćen je za analizu uticaja defekata koji se formiraju u oksidu, na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika pri naprezanju komponente dovođenjem visokih vrednosti napona na kontakt gejta. Cilj ovih istraživanja je analizirati kako naprezanja jakim električnim poljem utiču na električne karakteristike VDMOS tranzistora. S obzirom da struja, posle kanala, teče vertikalno kroz epitaksijalni sloj i supstrat ka kontaktu drejna, opravdano je očekivati značajniji uticaj defekata, generisanih u balku poluprovodnika, pre svega na pokretljivost i procese generacije i rekombinacije nosilaca naelektrisanja.

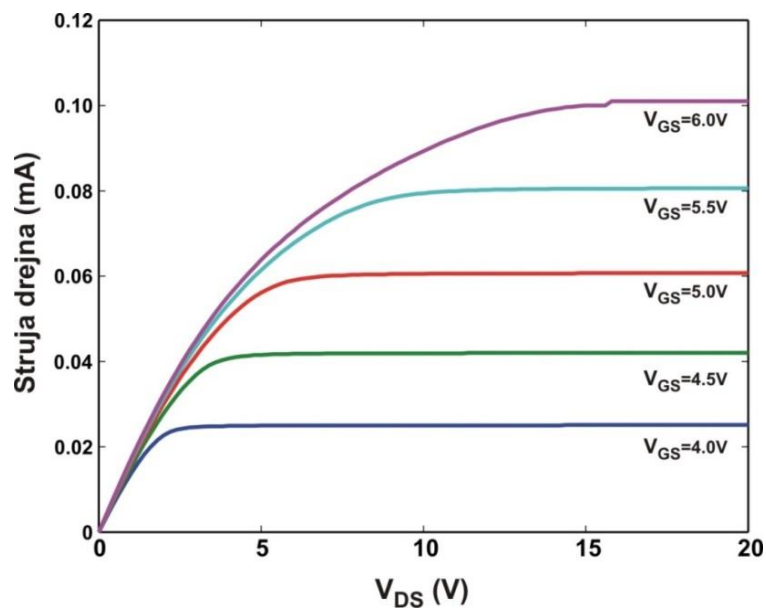


Slika 2.30. Poprečni presek strukture n-kanalnog VDMOS tranzistora i konačna raspodela primesa u definisanom 2D domenu simulacije.

Prenosna karakteristika  $I_D = f(V_G)$  n - kanalnog VDMOS tranzistora dobijena simulacijom, u logaritamskoj i linearnoj razmeri, prikazana je na slici 2.31. Sa slike se može odrediti vrednost napona praga VDMOS tranzistora, koja u ovom slučaju iznosi  $V_{TH} = 3.75$  V. Napon praga određen je u tački u kojoj je struja drejna  $I_D=1 \mu\text{A}$ , ali treba imati u vidu da je ovde simulirana karakteristika samo jedne ćelije, a da tipičan VDMOS tranzistor može da ima do 1700 ovakvih ćelija, koje su vezane paralelno, tako da bi praktično ovaj napon praga odgovarao vrednosti struje drejna od  $I_D=1 \text{mA}$ , što odgovara uslovima koji za koje se obično i definiše napon praga snažnih VDMOS tranzistora. Izlazne karakteristike  $I_D = f(V_{DS}, V_G)$  n - kanalnog VDMOS tranzistora prikazane su na slici 2.32.



Slika 2.31. Simulirana prenosna karakteristika n-kanalnog VDMOS tranzistora snage u logaritamskoj (a) i linearnoj razmeri (b).

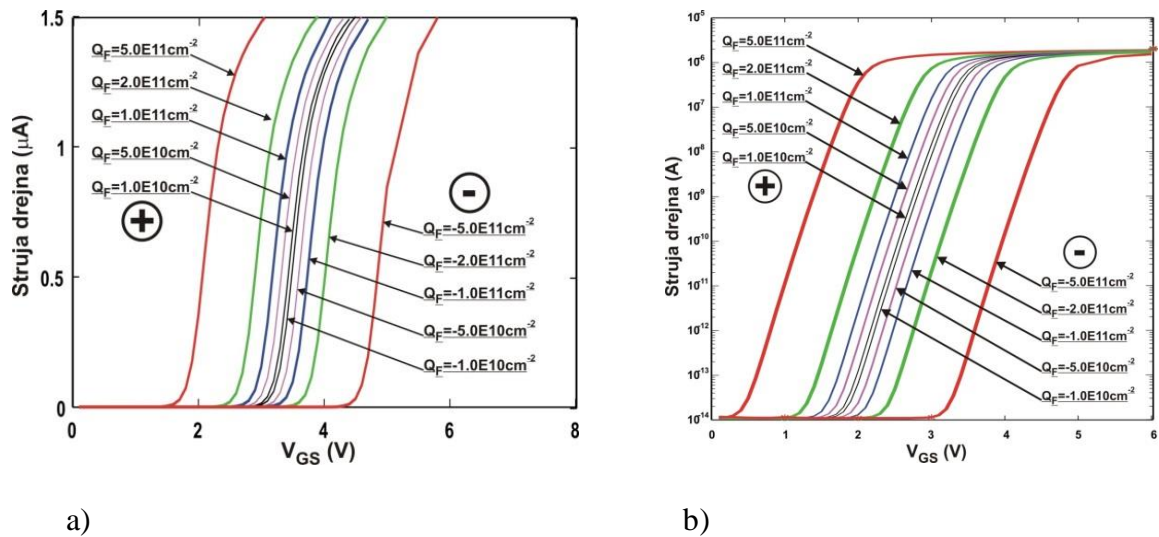


Slika 2.32. Simulirane izlazne karakteristika n-kanalnog VDMOS tranzistora snage.

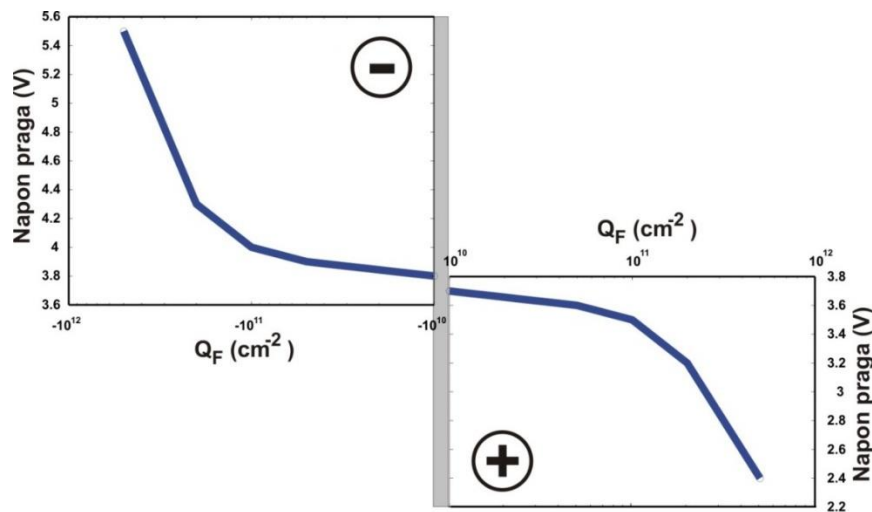
### 2.3.3 Simulacija uticaja fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub>

Uticaj fiksnih naelektrisanja na međupovršini Si/SiO<sub>2</sub> na električne karakteristike n - kanalnog VDMOS tranzistora analiziran je simulacijom električnih karakteristika za različite vrednosti gustina površinskog naelektrisanja  $Q_f$ . Dobijene prenosne karakteristike u linearnoj i logaritamskoj razmeri prikazane su na slici 2.33. Vidi se da promena fiksnog

naelektrisanja značajno utiče na promenu vrednosti napona praga n-kanalnog VDMOS tranzistora, što je i prikazano na slici 2.34. Vrednost napona praga  $V_{TH}$  menja se od  $V_{TH} = 2.4V$ , kada je  $Q_f = 5 \cdot 10^{11} \text{ cm}^{-2}$  pa sve do  $V_{TH} = 5.5V$  za  $Q_f = -5 \cdot 10^{11} \text{ cm}^{-2}$ , što znači da je za dati opseg promene gustine površinskih fiksnih naelektrisanja  $\Delta V_{TH} = 3.1V$ .



Slika 2.33. Uticaj fiksnog naelektrisanja  $Q_f$  na međupovršini Si/SiO<sub>2</sub> na prenosnu karakteristiku snažnog n-kanalnog VDMOS tranzistora  $I_D = f(V_G)$  u linearnoj (a) i logaritamskoj razmeri (b).



Slika 2.34. Promena napona praga  $V_{TH}$  snažnog n-kanalnog VDMOS tranzistora u zavisnosti od promene vrednosti gustine fiksnog naelektrisanja  $Q_f$  na međupovršini Si/SiO<sub>2</sub>.

### 2.3.4 Simulacija uticaja defekata generisanih na međupovršini Si/SiO<sub>2</sub>

Električne karakteristike snažnog n-kanalnog VDMOS tranzistora, izloženog uticaju visokih napona na kontaktu gejta, pri čemu se formiraju jaka električna polja u oksidu gejta i generišu defekti na međupovršini Si/SiO<sub>2</sub>, menjaju se na veoma sličan način kao i kod standardnog n-kanalnog MOS tranzistora izloženog napreznju. Mehanizmi koji objašnjavaju kako donorski ( $DT^I$ ) i akceptorski ( $AT^I$ ) centri zahvata, generisani na međupovršini Si/SiO<sub>2</sub>, utiču na električne karakteristike komponente prikazani su na slici 2.10 i detaljno su opisani u poglavlju 2.2.4 ove doktorske disertacije.

Korišćenjem tehnika projektovanja numeričkog eksperimenta, ustanovljeno je da osetnije promene vrednosti napona praga i struje curenja kod snažnog n-kanalnog VDMOS tranzistora počinju već kada koncentracije donorskih centara zahvata dostignu red veličine  $N_{DT}^I \geq 10^{12} \text{ cm}^{-2}$  i izraženije su kada se energetska nivo, koji odgovara  $DT^I$  u zabranjenoj zoni približava energiji  $E_C$ . U slučaju akceptorskih centara zahvata, promene su uočljive već pri koncentracijama  $N_{AT}^I \geq 10^{11} \text{ cm}^{-2}$  i izraženije su kada se njihov energetska nivo nalazi bliže dnu provodne zone. Sumarni pregled uticaja  $DT^I$  i  $AT^I$  na električne karakteristike n-kanalnog VDMOS tranzistora dat je u tabeli 2.7.

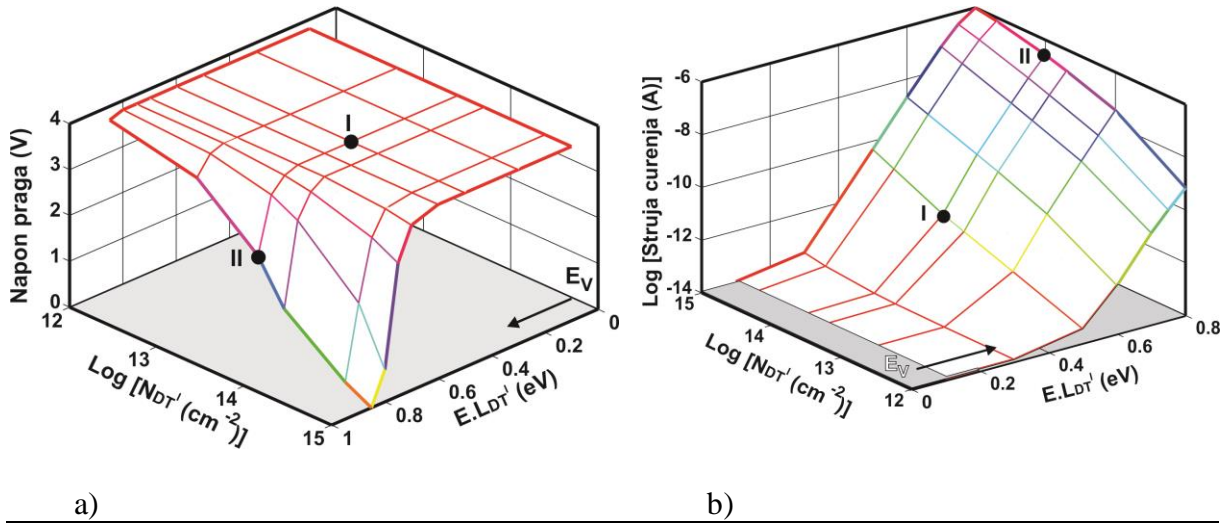
Tabela 2.7. Uticaj promene vrednosti parametara donorskih i akceptorskih centara zahvata, generisanih pri napreznju jakim električnim poljem na međupovršini Si/SiO<sub>2</sub>, na električne karakteristike snažnog n-kanalnog VDMOS tranzistora.

PARAMETAR	$V_{TH}$	$I_L$	$I_{SAT}$
$N_{DT}^I > 10^{12} \text{ cm}^{-2}$	↓	↑	const
$E \cdot L_{DT}^I \leq 0.6 \text{ eV}$	const	↑	const
$E \cdot L_{DT}^I > 0.6 \text{ eV}$	↓	↑	const
$N_{AT}^I > 10^{11} \text{ cm}^{-2}$	↑	↓	const
$E \cdot L_{AT}^I \leq 0.2 \text{ eV}$	↑	const	const
$E \cdot L_{AT}^I > 0.2 \text{ eV}$	const	↓	const

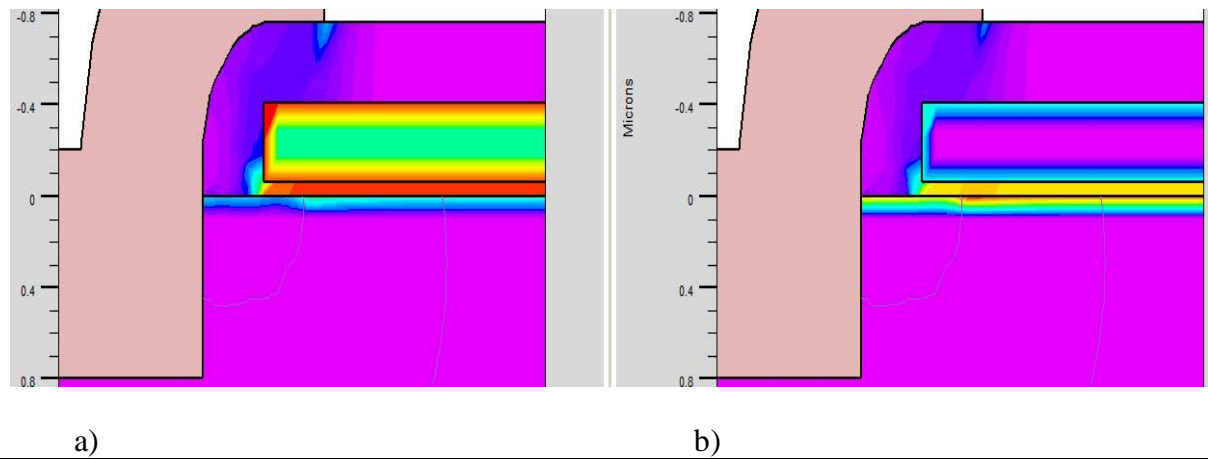
#### 2.3.4.1 Uticaj donorskih centara zahvata

Uticaj  $DT^I$  centara zahvata na električne karakteristike snažnog n-kanalnog VDMOS tranzistora je detaljno analiziran za gustine u opsegu od  $10^{12}$  do  $10^{15} \text{ cm}^{-2}$  i odgovarajuće energetske nivoe u opsegu od 0.1eV po do 0.8eV u odnosu na energiju vrha valentne zone  $E_V$ . Na slici 3.35. prikazane su promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od promena  $N_{DT}^I$  i  $E \cdot L_{DT}^I$ . Osetnije promene napona praga dešavaju se pri vrednostima  $N_{DT}^I > 10^{13} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I > 0.6 \text{ eV}$ . Za razliku od napona praga koji se smanjuje, vrednost struje

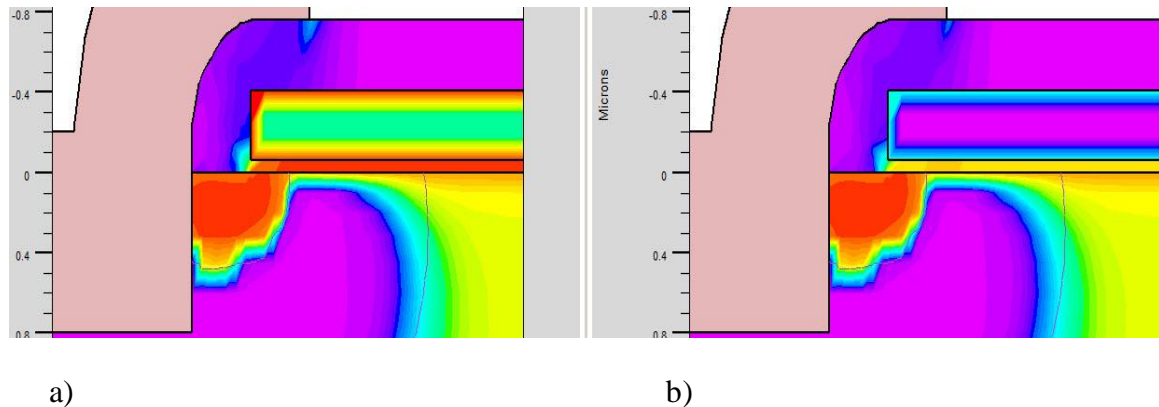
curenja u podpragovskoj oblasti raste, pri čemu na vrednosti  $I_L$  dominantnije utiče pozicija diskretnog energetskog  $DT^I$  nivoa u zabranjenoj zoni poluprovodnika.



Slika 2.35. Promene napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $DT^I$  i  $E.L_{DT}^I$ .



Slika 2.36. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub> za: a)  $N_{DT}^I=10^{14} \text{ cm}^{-2}$ ,  $E.L_{DT}^I=0.5\text{eV}$  i b)  $N_{DT}^I=10^{14} \text{ cm}^{-2}$ ,  $E.L_{DT}^I=0.8\text{eV}$ .

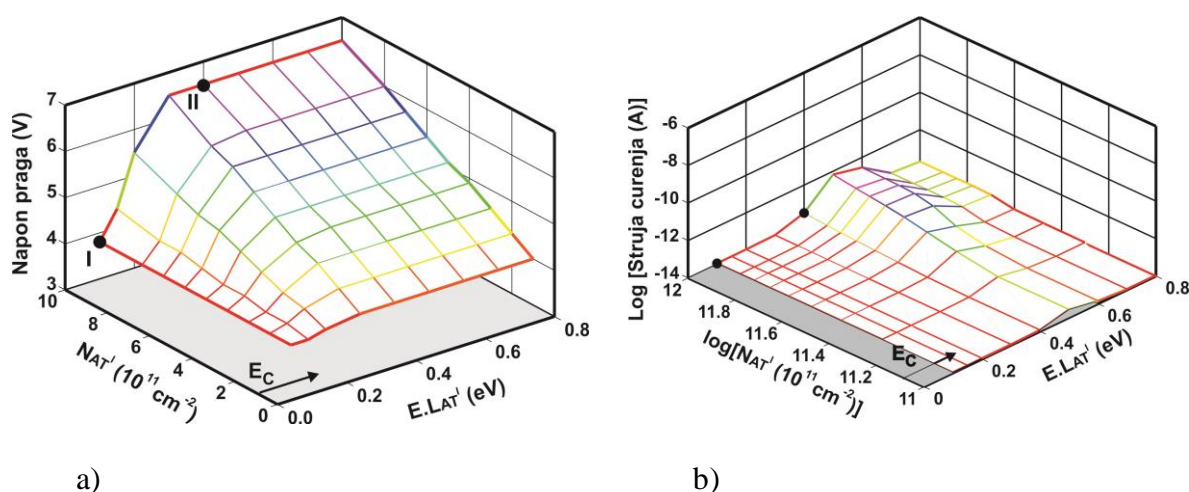


Slika 2.37 Raspodela potencijala u polisilicijumu, električnog polja u oksidu i koncentracija elektrona u silicijumu za: a)  $N_{DT}^I=10^{14} \text{ cm}^{-3}$ ,  $E.L_{DT}^I=0.5\text{eV}$ , i b)  $N_{DT}^I=10^{14} \text{ cm}^{-3}$ ,  $E.L_{DT}^I=0.8\text{eV}$ .

Za kombinacije vrednosti parametara koje su na označene tačkama (2.35), I: ( $N_{DT}^I = 10^{14} \text{cm}^{-2}$ ;  $E \cdot L_{DT}^I = 0.5 \text{eV}$ ) i II: ( $N_{DT}^I = 10^{14} \text{cm}^{-2}$ ;  $E \cdot L_{DT}^I = 0.8 \text{eV}$ ), prikazane su raspodele potencijala u polisilicijumu, električnog polja u oksidu gejta, gustine pozitivnih jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub> (2.36) i koncentracije elektrona u silicijumu i (2.37). Kao što se može videti, kada je  $E \cdot L_{DT}^I = 0.8 \text{eV}$ , tj. kada se nalazi bliže dnu provodne zone  $E_C$ , gustina jonizovanih, pozitivnih  $DT^I$  je  $N_{DT}^{I+} = 5 \cdot 10^{10} \text{cm}^{-2}$  i u tom slučaju vrednost napona praga je  $V_{TH} = 1.3 \text{V}$ . Međutim, kada je  $E \cdot L_{DT}^I = 0.5 \text{eV}$ , gustina generisanih pozitivnih  $DT^I$  je daleko manja i iznosi  $N_{DT}^{I+} = 4 \cdot 10^5 \text{cm}^{-2}$ , tako da je napon praga  $V_{TH} = 3.8 \text{V}$ , koliko iznosi kod n-kanalnog VDMOS tranzistora koji nije bio izložen naprezanjima.

### 2.3.4.2 Uticaj akceptorskih centara zahvata

Kao i kod n-kanalnog MOS tranzistora, analiziran je uticaj  $AT^I$  za gustine u opsegu od  $10^{11}$  do  $10^{12} \text{cm}^{-2}$  i energetske nivoe u opsegu od 0.1eV po do 0.8eV u odnosu na dno provodne zone  $E_C$ . 2.38 prikazuje promene napona praga  $V_{TH}$  i struje curenja  $I_L$  u zavisnosti od  $N_{AT}^I$  i  $E \cdot L_{AT}^I$ . Vrednost napona praga povećava se kada raste gustina  $AT^I$ . Ove promene su male kada je  $E \cdot L_{AT}^I$  u blizini dna provodne zone, s obzirom da su tada  $AT^I$  neutralni. Međutim, kada se  $E \cdot L_{AT}^I$  udaljava od  $E_C$ , raste verovatnoća da  $AT^I$  zahvate elektron i postanu negativni, a porast negativnog naelektrisanja dovodi do značajnijeg povećanja napona praga  $V_{TH}$ .

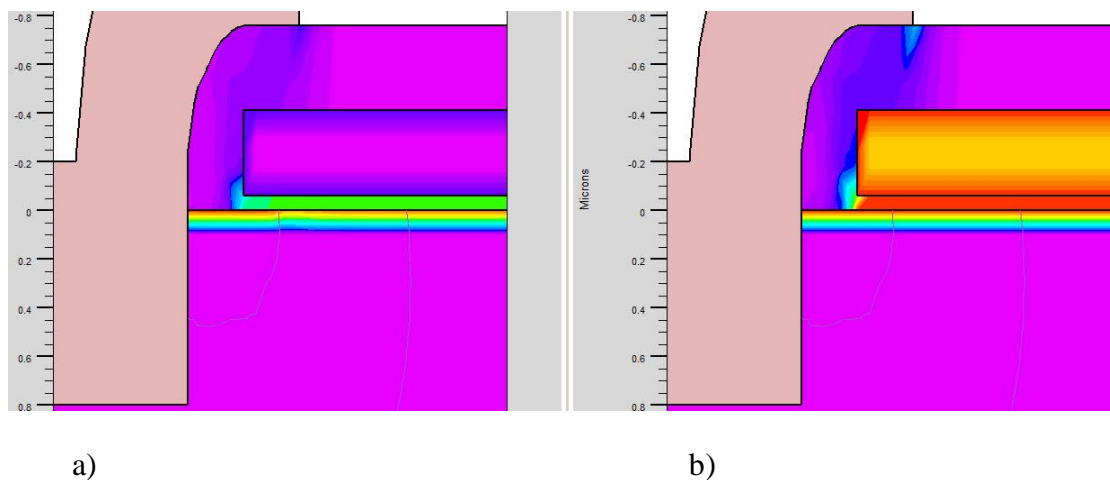


Slika 2.38. Promene vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) zavisnosti od promene vrednosti parametara  $N_{AT}^I$  i  $E \cdot L_{AT}^I$ .

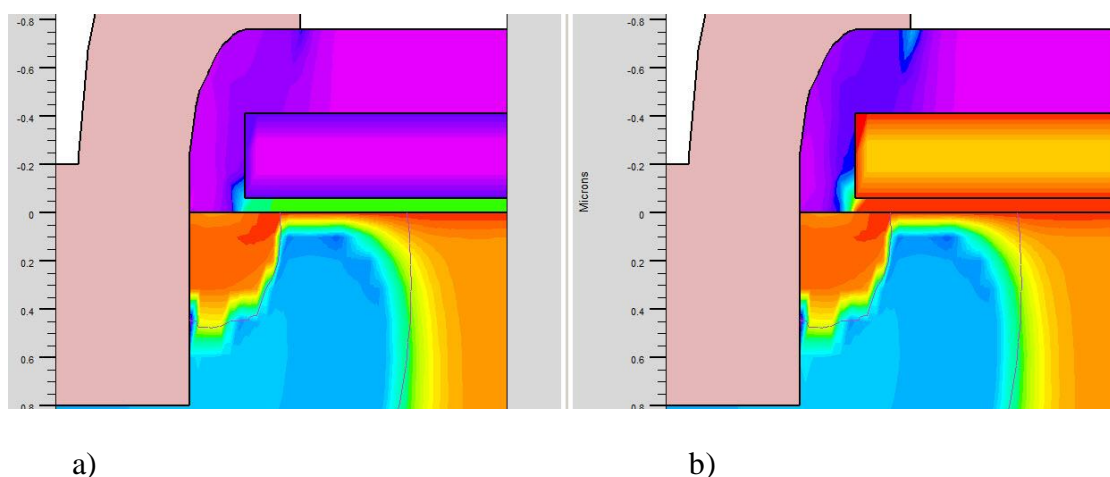
Kada se  $E \cdot L_{AT}^I$  udalji 0.2-0.3eV od  $E_C$  svi  $AT^I$  su jonizovani i negativno naelektrisani, tako da se koncentracija negativnog naelektrisanja više ne menja, pa i vrednost napona praga više ne zavisi od  $E \cdot L_{AT}^I$ , već isključivo od gustine  $AT^I$ . Za razliku od MOS tranzistora, gde



prisustvo  $AT^I$  značajno smanjuje vrednost struje curenja  $I_L$ , kod VDMOS tranzistora njihov uticaj je skoro zanemarljiv.



Slika 2.39. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub> za: a)  $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ,  $E.L_{AT}^I = 0.1 \text{eV}$ , i b)  $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ,  $E.L_{AT}^I = 0.5 \text{eV}$ .



Slika 2.40. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i koncentracija elektrona u silicijumu za: a)  $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ,  $E.L_{AT}^I = 0.1 \text{eV}$ , i b)  $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ,  $E.L_{AT}^I = 0.5 \text{eV}$ .

Za kombinacije vrednosti parametara koje označene tačkama na slici 2.38 I: ( $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ;  $E.L_{AT}^I = 0.1 \text{eV}$ ) i II: ( $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ;  $E.L_{AT}^I = 0.5 \text{eV}$ ), date su raspodele potencijala u polisilicijumu, električnog polja u oksidu gejta i gustine negativnih jonizovanih  $AT^I$  na međupovršini Si/SiO<sub>2</sub> i elektrona u silicijumu (slike 2.39 i 2.40). Kao što se može videti, kada je  $E.L_{AT}^I = 0.5 \text{eV}$ , tj. kada se nalazi na sredini zabranjene zone, gustina jonizovanih, negativnih  $AT^I$  je veća ( $N_{AT}^I = 10^{12} \text{cm}^{-2}$ ), pa je i napon praga veći i iznosi  $V_{TH} = 6.5 \text{V}$  u odnosu na  $V_{TH} = 3.8 \text{V}$  koliko iznosi kada je  $E.L_{AT}^I = 0.1 \text{eV}$ . Naravno, u slučaju većih napona na gejtu potrebnih da se formira kanal i da tranzistor provede, jače je i električno polje koje se formira u oksidu gejta, što se takođe jasno može videti na slikama 2.39 i 2.40.

## 2.3.5 Simulacija uticaja defekata generisanih u balku poluprovodnika

Mehanizmi generisanja donorskih i akceptorskih centara zahvata u balku poluprovodnika ( $DT^B$  i  $AT^B$ ) i način na koji je moguće simulirati njihov uticaj na električne karakteristike poluprovodničkih komponenata, detaljno je opisan u poglavlju 2.2.5 ove doktorske disertacije. U ovom poglavlju je analiziran njihov uticaj na električne karakteristike n - kanalnog VDMOS tranzistora snage. S obzirom da u ovoj komponenti struja posle kanala protiče vertikalno kroz balk poluprovodnika (epitaksijalni sloj i supstrat), jasno je da će uticaj generisanih defekata biti izraženiji. To se naročito odnosi na uticaj generisanih  $AT^B$  centara zahvata, s obzirom da ovi defekti zahvataju elektrone, usled čega se struja značajno smanjuje. Pregled uticaja defekata generisanih u balku poluprovodnika na električne karakteristike n - kanalnog VDMOS tranzistora je dat u tabeli 2.8.

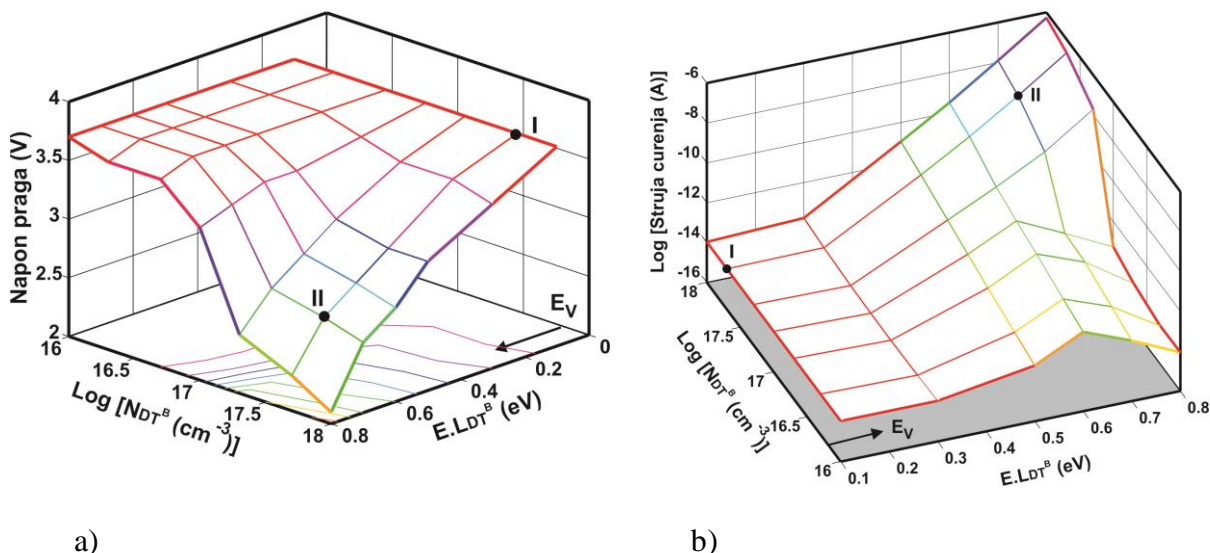
Tabela 2.8 Uticaj promene vrednosti parametara donorskih i akceptorskih trapova generisanih pri napreznju jakim električnim poljem u balku poluprovodnika na električne karakteristike n-kanalnog VDMOS tranzistora.

PARAMETAR	$V_{TH}$	$I_L$	$I_{SAT}$
$N_{DT}^B > 10^{16} \text{cm}^{-3}$	↓	↑	↑
$0.1 \text{eV} \leq E \cdot L_{DT}^B \leq 0.8 \text{eV}$	↓	↑	↑
$N_{AT}^B > 10^{14} \text{cm}^{-3}$	-	↑	↓
$0.1 \text{eV} \leq E \cdot L_{AT}^B \leq 0.8 \text{eV}$	-	↑↓	↓

### 2.3.5.1 Uticaj donorskih centara zahvata

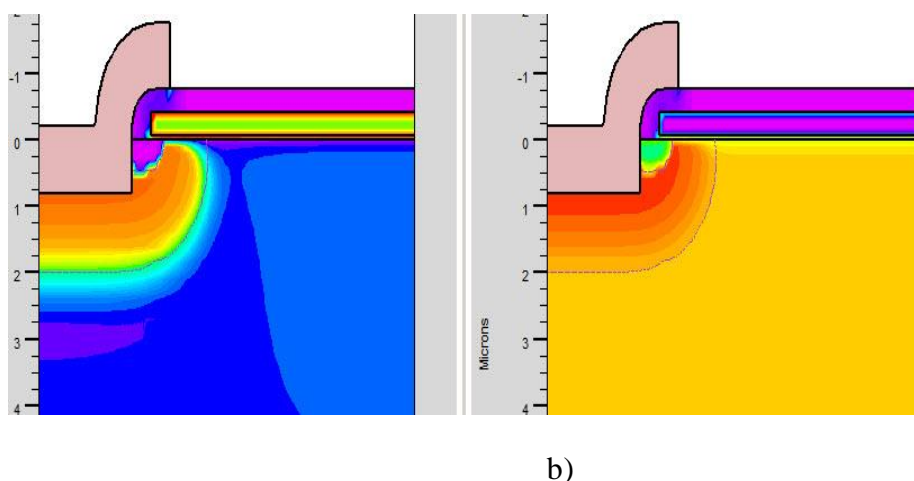
Donorski centri zahvata u balku poluprovodnika  $DT^B$ , pri gustinama većim od  $10^{16} \text{cm}^{-3}$ , dominantno utiču na napon praga  $V_{TH}$  i struju curenja  $I_L$  n-kanalnog VDMOS tranzistora. Povećanje gustine  $DT^B$ , njihov energetski nivo približava se energiji dna provodne zone  $E_C$ , raste verovatnoća njihove jonizacije, oni oslobađaju po jedan elektron i postaju pozitivno naelektrisani. Porast pozitivnog naelektrisanja utiče na smanjivanje vrednosti napona praga  $V_{TH}$  i porast stuje curenja  $I_L$ , što se jasno može videti na slici 2.41. Za razliku od standardnog CMOS tranzistora, gde se uočava da porast gustine  $DT^B$  iznad  $4 \cdot 10^{17} \text{cm}^{-3}$  skoro da više i ne utiče na promenu vrednosti napona praga, kod VDMOS tranzistora sa povećanjem gustine  $DT^B$ ,  $V_{TH}$  se i dalje smanjuje. Takođe, struja curenja počinje značajnije da raste tek pri velikim gustinama  $DT^B \geq 5 \cdot 10^{17} \text{cm}^{-2}$  i kada je  $E \cdot L_{DT}^B \geq 0.5 \text{eV}$ .





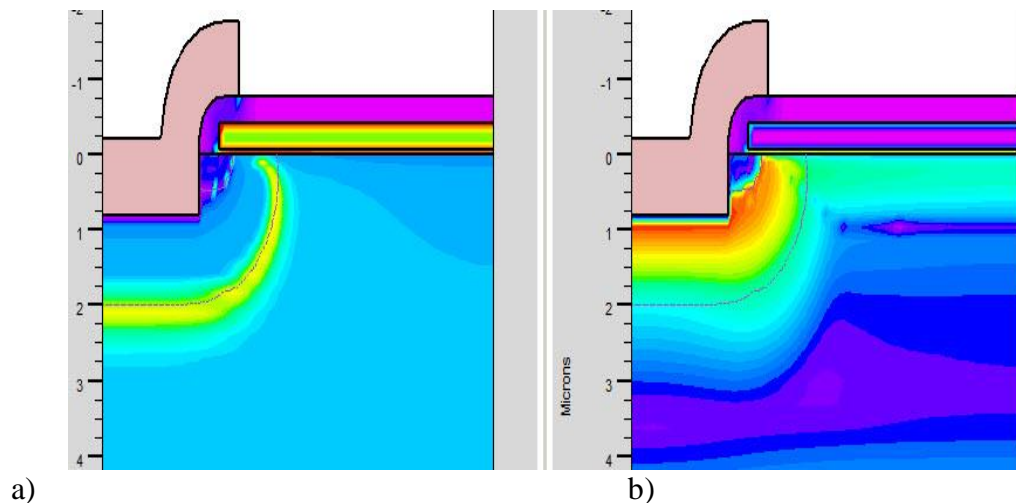
Slika 2.41. Promena vrednosti napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) u zavisnosti od promene vrednosti parametara  $N_{DT}^B$  i  $E.L_{DT}^B$ .

Za kombinacije vrednosti parametara koje su označene tačkama (slika 2.41), I: ( $N_{DT}^B=5 \cdot 10^{17} \text{cm}^{-3}$ ;  $E.L_{DT}^B=0.1 \text{eV}$ ) i II: ( $N_{DT}^B=5 \cdot 10^{17} \text{cm}^{-3}$ ;  $E.L_{DT}^B=0.7 \text{eV}$ ), date su raspodele potencijala u polisilicijumu, električnog polja u oksidu gejta i koncentracije jonizovanih pozitivnih  $DT^B$ , kao i brzine rekombinacije (slike 2.42 i 2.43). Jasno je da povećanje koncentracije pozitivnih jonizovanih  $DT^B$ , kada se  $E.L_{DT}^B$  približava energiji dna provodne zone  $E_C$ , što se vidi na slici 2.42, utiče na smanjenje vrednosti napona praga, koji u ovom slučaju iznosi  $V_{TH}=2.7 \text{V}$ , u odnosu na  $V_{TH}=3.7 \text{V}$ , kada je  $E.L_{DT}^B=0.1 \text{eV}$ .



Slika 2.42. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $DT^B$  u balku poluprovodnika za: a)  $N_{DT}^B=5 \cdot 10^{17} \text{cm}^{-3}$ ,  $E.L_{DT}^B=0.1 \text{eV}$ , i b)  $N_{DT}^B=5 \cdot 10^{17} \text{cm}^{-3}$ ,  $E.L_{DT}^B=0.7 \text{eV}$ .

Pored toga, primetan je i uticaj  $DT^B$  na brzinu rekombinacije nosilaca. Naime, porast gustine pozitivnih jonizovanih  $DT^B$  kada se  $E \cdot L_{DT}^B$  približava dnu provodne zone utiče na povećanje brzine rekombinacije u oblasti uz površinu Si i smanjenje brzine rekombinacije u balku poluprovodnika, što se jasno vidi na slici 2.43b).

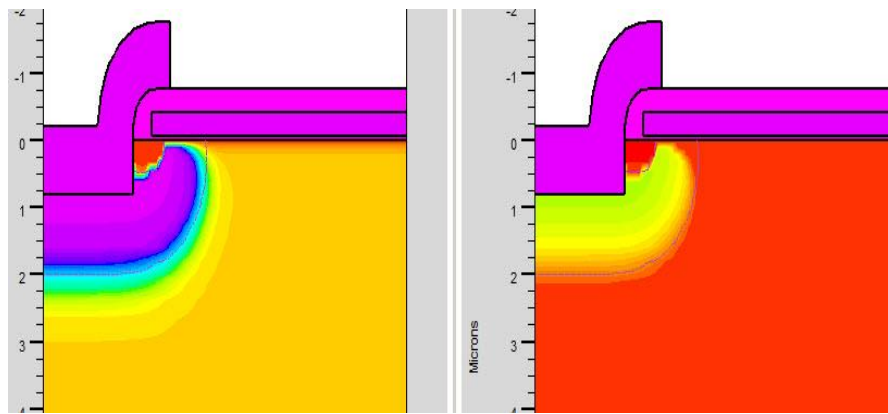


Slika 2.43. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i brzina rekombinacije u balku poluprovodnika za: a)  $N_{DT}^B = 5 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.1 \text{ eV}$ , i b)  $N_{DT}^B = 5 \cdot 10^{17} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ .

### 2.3.5.2 Uticaj akceptorskih centara zahvata

Za razliku od standardnog MOS tranzistora, gde prisustvo  $AT^B$  u well oblasti utiče na povećanje napona praga, zbog povećane verovatnoće zahvatanja elektrona kada se  $E \cdot L_{AT}^B$  udaljava od dna provodne zone, kod VDMOS tranzistora uticaj  $AT^B$  je daleko izraženiji i može se reći da ovi defekti mogu potpuno da degradiraju njegove električne karakteristike. S obzirom da struja najvećim svojim delom protiče vertikalno kroz balk poluprovodnika, povećana koncentracija  $AT^B$  utiče značajno na porast brzine rekombinacije, a to dalje utiče na smanjivanje struje drejna. Slike 2.44, 2.45 i 2.46 prikazuju gustine jonizovanih  $AT^B$ , brzina rekombinacije i gustina struje, respektivno, kada je a)  $N_{AT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{AT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.7 \text{ eV}$ .

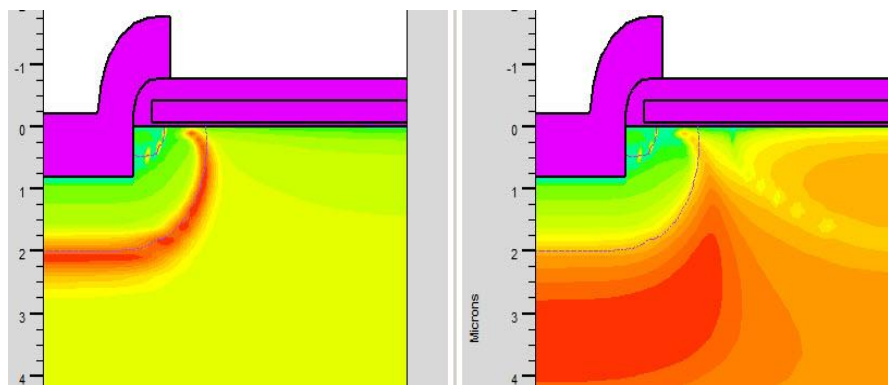
Prenosne karakteristike n-kanalnog VDMOS tranzistora za  $N_{AT}^B = 10^{15} \text{ cm}^{-3}$  i  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ ,  $0.3 \text{ eV}$  i  $0.5 \text{ eV}$  date su na slici 2.47. Kada je  $E \cdot L_{AT}^B = 0.1 \text{ eV}$  defekti su neutralni i ne utiču na električne karakteristike komponente. Međutim, kada se  $E \cdot L_{AT}^B$  povećava, raste verovatnoća da će defekti biti jonizovani (zahvatiti elektrone), pa zbog toga dolazi do smanjivanja struje. Kao što se sa slike 2.46 vidi, već za vrednosti  $E \cdot L_{AT}^B$  veće od  $0.5 \text{ eV}$  struja drejna je dva reda veličine manja, a za vrednosti veće od  $0.7 \text{ eV}$  skoro i da je nema.



a)

b)

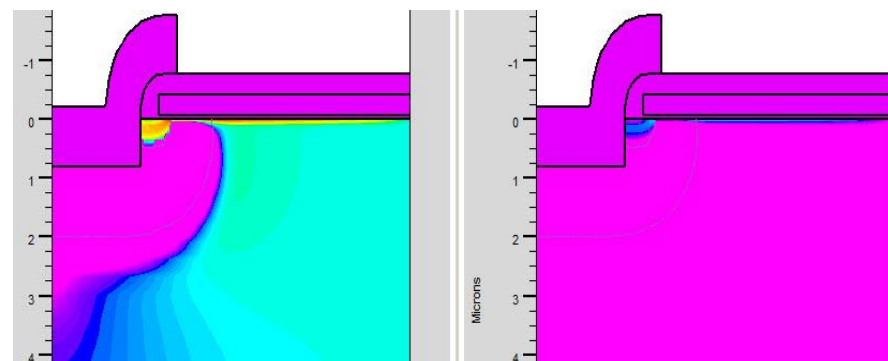
Slika 2.44. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i jonizovanih  $AT^B$  u balku poluprovodnika za: a)  $N_{AT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{DT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ .



a)

b)

Slika 2.45. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i brzina rekombinacije balku poluprovodnika za: a)  $N_{AT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{AT}^B = 0.1 \text{ eV}$ , i b)  $N_{DT}^B = 10^{15} \text{ cm}^{-3}$ ,  $E \cdot L_{DT}^B = 0.7 \text{ eV}$ .

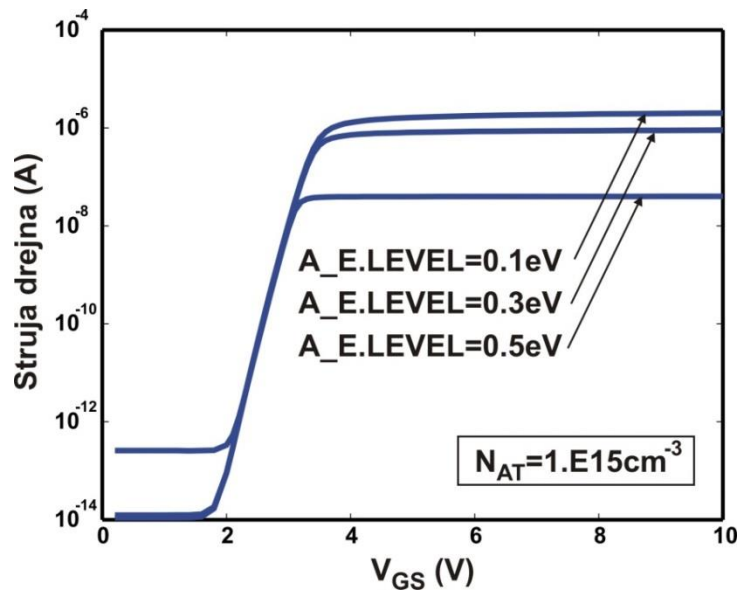


a)

b)

Slika 2.46. Raspodela potencijala u polisilicijumu, električnog polja u oksidu i gustina struje za: a)

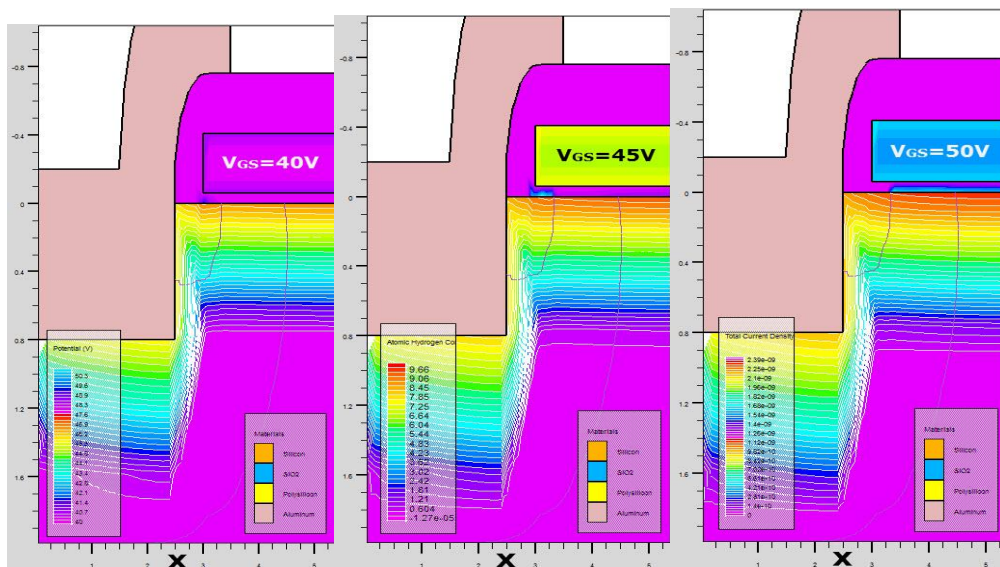
$$N_{AT}^B=10^{15}\text{cm}^{-3}, E.L_{AT}^B=0.1\text{eV}, \text{ i b) } N_{DT}^B=10^{15}\text{cm}^{-3}, E.L_{DT}^B=0.7\text{eV}.$$



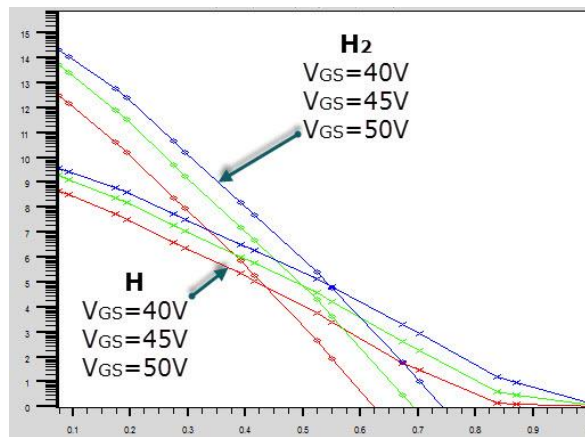
Slika 2.47. Prenosne karakteristike n-kanalnog VDMOS tranzistora.

### 2.3.6 Simulacija efekata depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub>

Procedura simulacije ovog efekta je detaljno opisana u poglavlju 2.2.6. S obzirom da se koriste iste vrednosti parametara modela pri simulaciji, ovde će samo biti analizirani dobijeni rezultati. U skladu sa slikom 2.27, na kojoj je data zavisnost električnog polja u oksidu gejta od primenjenog napona na gejtu, jasno je da su naponi pri kojima se dešavaju procesi depasivizacije vodonika veći od 40V. Zbog toga su simulacije realizovane za  $V_S=40\text{V}$ ,  $45\text{V}$  i  $50\text{V}$  i dobijeni rezultati posle  $t = 1$  min napreznja prikazani na slici 2.48.

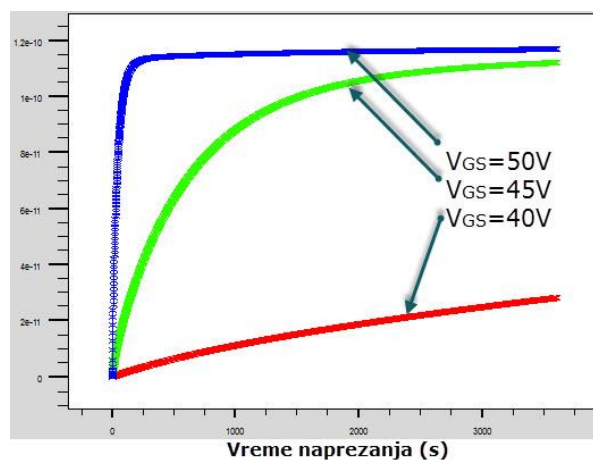


Slika 2.48. Koncentracija atomskog vodonika  $H$  u silicijumu, gustina struje u oksidu i raspodela potencijala u polisilicijumu posle  $t=1\text{min}$  napreznja za različite vrednosti napona  $V_S$ .



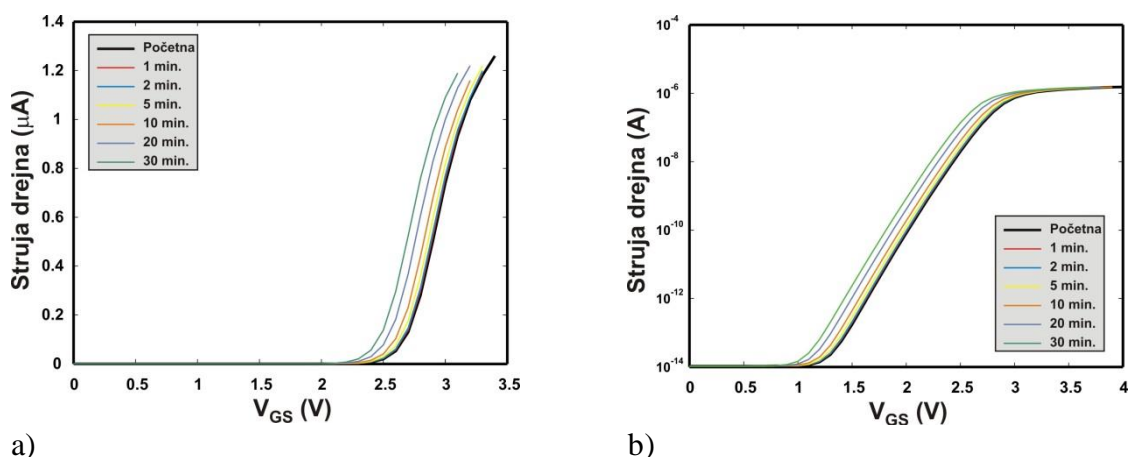
Slika 2.49. 1D raspodele  $H$  i  $H_2$  u preseku kroz kanal VDMOS tranzistora za različite vrednosti napona napreznja na gejtju.

Očigledno je da struja gejtja počinje značajnije da raste kada je  $V_{GS} > 40\text{V}$ , a oksid gejtja n-kanalnog VDMOS tranzistora probija za  $V_{GS} = 50\text{V}$ . Raspodela depasiviziranog vodonika u silicijumu pokazuje da je koncentracija depasiviziranog  $H$  veća u slučaju većeg napona na gejtju. 1D raspodele  $H$  i  $H_2$  u preseku kanala VDMOS tranzistora za različite vrednosti napona napreznja na gejtju prikazane su na slici 2.49. Promene gustina generisanog naelektrisanja na međupovršini  $\text{Si}/\text{SiO}_2$  u zavisnosti od vremena napreznja i napona na gejtju  $V_{GS}$  prikazane su na slici 2.50.

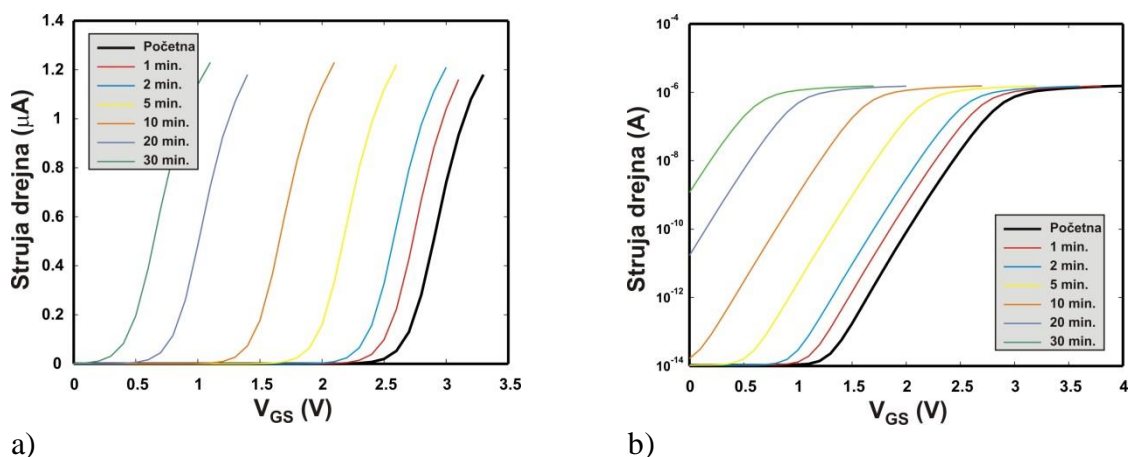


Slika 2.50. Promene gustina generisanog naelektrisanja na međupovršini  $\text{Si}/\text{SiO}_2$  u zavisnosti od vremena napreznja i napona na gejtju  $V_S$ .

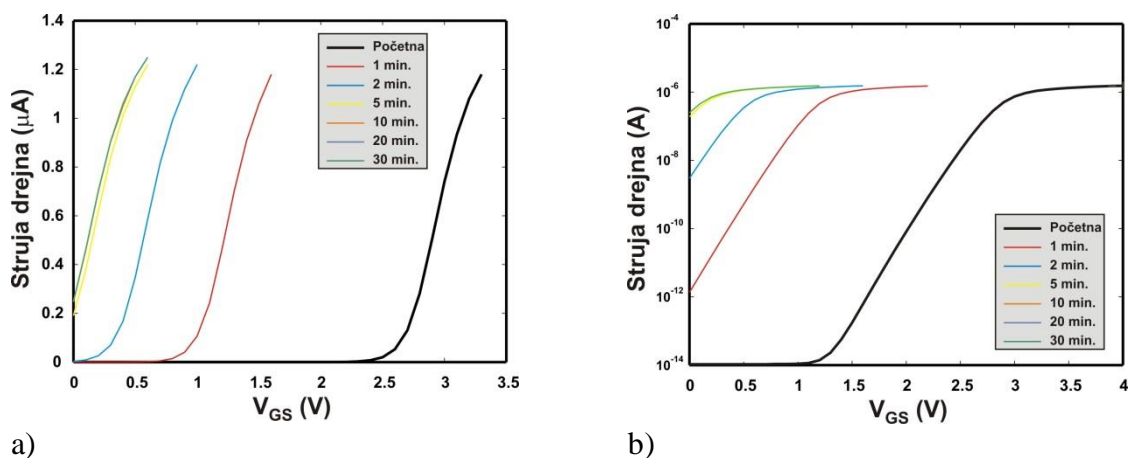




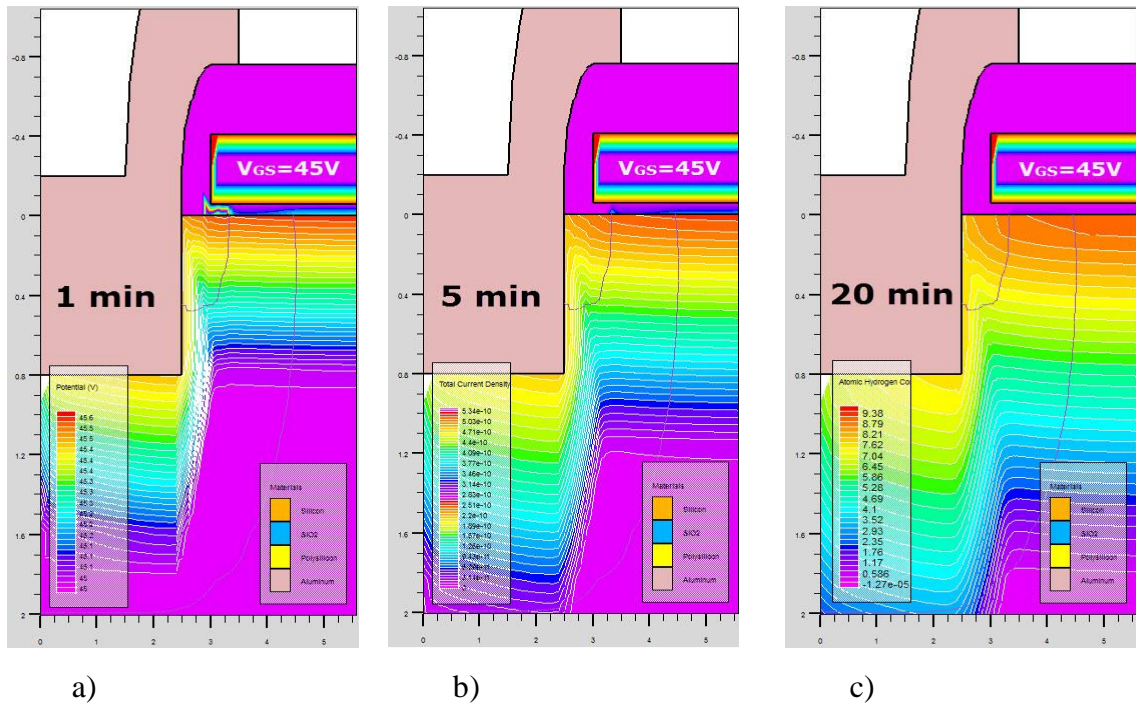
Slika 2.51. Prenosne karakteristike n-kanalnog VDMOS tranzistora napreznog naponom na gejtu  $V_G=40V$  u: a) linearnoj i b) logaritamskoj razmeri.



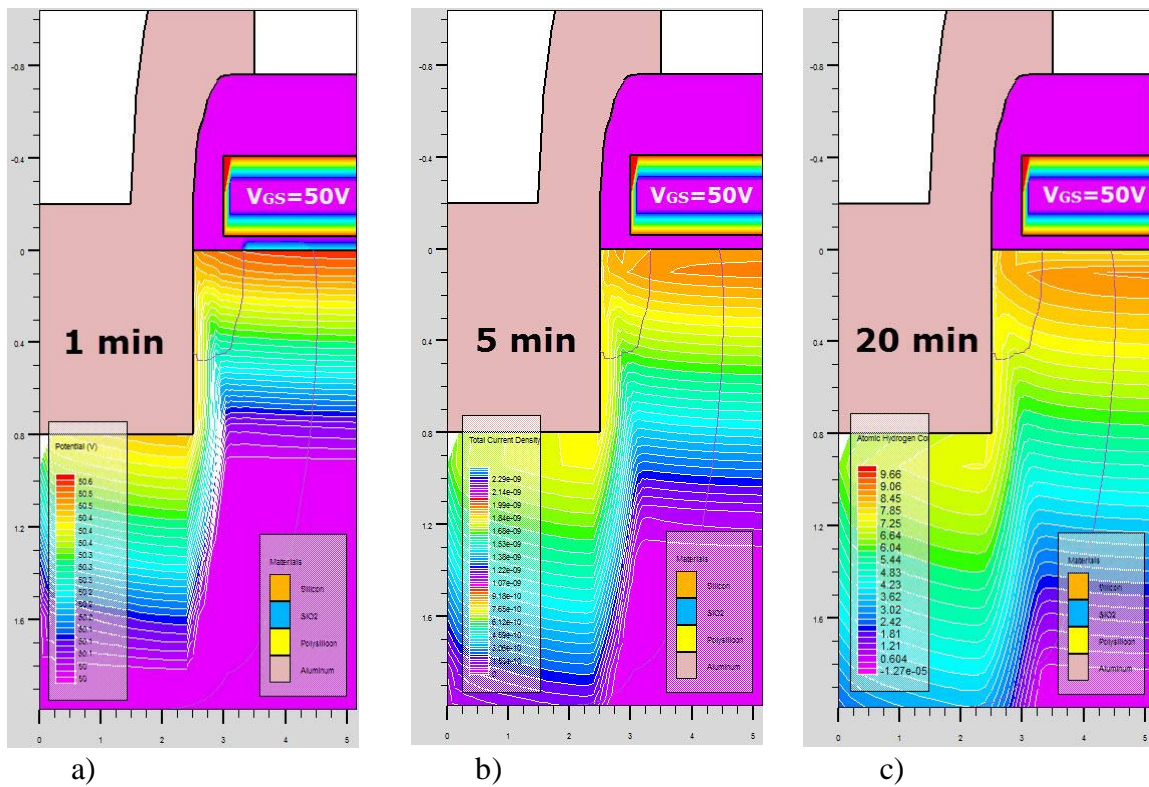
Slika 2.52. Prenosne karakteristike n-kanalnog VDMOS tranzistora napreznog naponom na gejtu  $V_G=45V$  u: a) linearnoj i b) logaritamskoj razmeri.



Slika 2.53. Prenosne karakteristike n-kanalnog VDMOS tranzistora napreznog naponom na gejtu  $V_G=50V$  u: a) linearnoj i b) logaritamskoj razmeri.



Slika 2.54. Raspodela  $H$  u domenu simulacije n-kanalnog VDMOS tranzistora napreznog naponom na gejtju  $V_{GS}=45V$  posle: a) 1 minuta, b) 5 minuta i c) 20 minuta napreznja.



Slika 2.55. Raspodela  $H_2$  u domenu simulacije n-kanalnog VDMOS tranzistora napreznog naponom na gejtju  $V_{GS}=45V$  posle: a) 1 minuta, b) 5 minuta i c) 20 minuta napreznja.

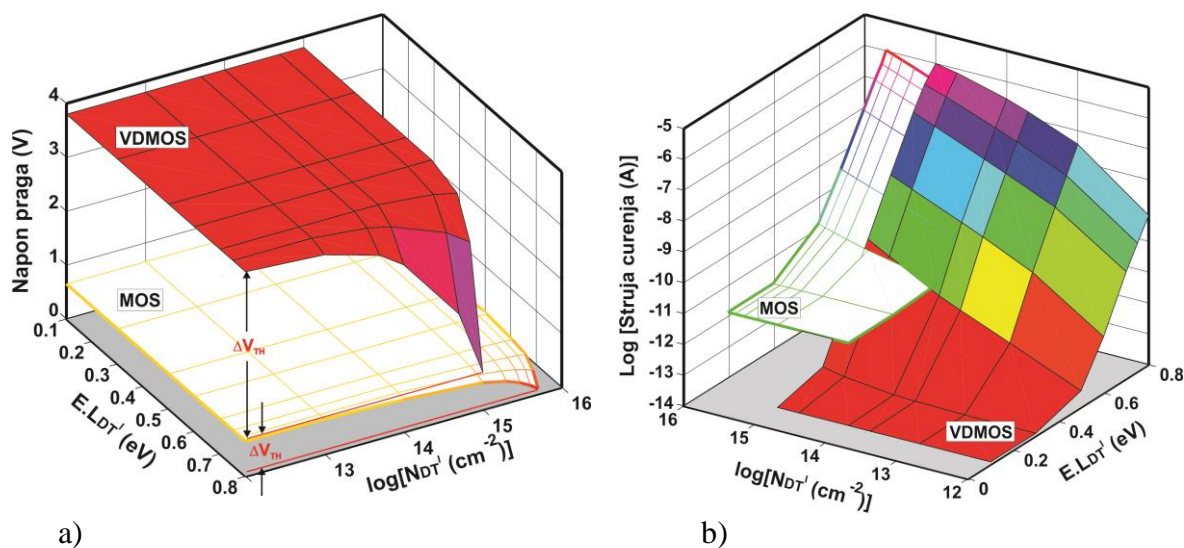
Na osnovu prenosnih karakteristika n-kanalnog VDMOS napreznog  $t=1, 2, 5, 10, 20$  i 30 minuta naponima na gejtju  $V_{GS}=40, 45$  i  $50V$ , koje su prikazane u linearnoj i logaritamskoj razmeri (slike 2.51, 2.52 i 2.53), zaključeno je da je efekat depasivizacije vodonika najizraženiji za  $V_S=45V$ , zbog čega su za tu vrednost napona na slikama 2.54 i 2.55 date raspodele  $H$  i  $H_2$  u domenu simulacije posle  $t=1, 5$  i  $20$  minuta napreznja, respektivno.

## 2.4 Poređenje električnih karakteristika MOS i VDMOS tranzistora

Prethodno urađene simulacije su, u ovom delu doktorske disertacije, iskorišćene za uporedni pregled uticaja generisanih defekata (centara zahvata) na električne karakteristike n – kanalnog MOS i n - kanalnog VDMOS tranzistora.

Poređenje promena napona praga  $V_{TH}$  i struje curenja  $I_L$  n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage u zavisnosti od koncentracije generisanih donorskih centara zahvata  $DT^I$ , na međupovršini Si/SiO<sub>2</sub>, ilustruje slika 2.56.

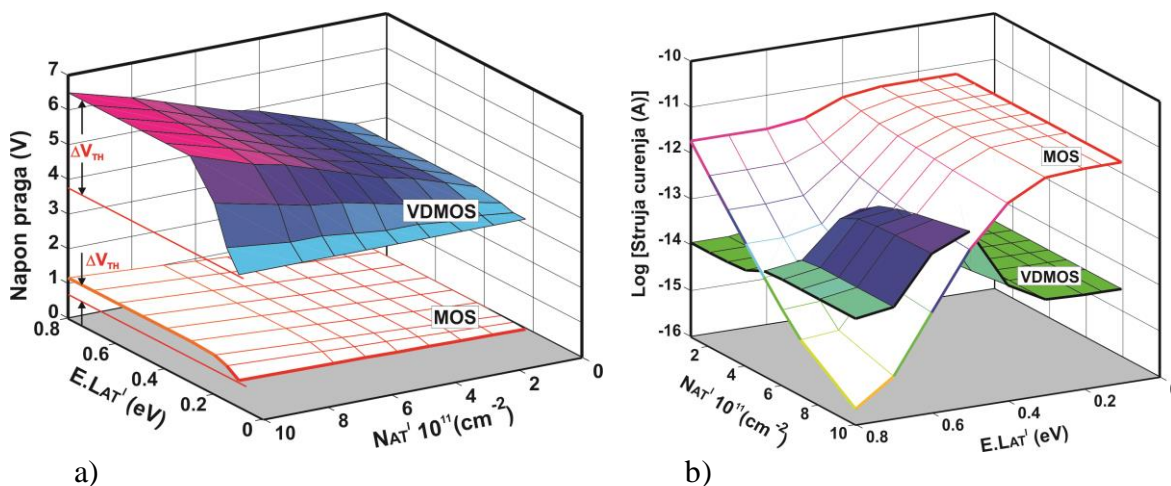
Kao što se sa slike može videti, uticaji koje prisutni  $DT^I$  imaju na električne karakteristike MOS i VDMOS tranzistora su gotovo identični. Naime, kada njihova koncentracija raste, i kada se pozicija pridruženog energetskog nivoa u zabranjenoj zoni  $E_{LDT}^I$  približava dnu provodne zone  $E_C$ , donorski centri zahvata se jonizuju, dajući slobodan elektron i postaju pozitivno naelektrisani.



Slika 2.56. Promene napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) n-kanalnog MOS i n-kanalnog snažnog VDMOS tranzistora u zavisnosti od gustine donorskih centara zahvata  $N_{DT}^I$  i položaja njihovog energetskog nivoa u zabranjenoj zoni  $E_{LDT}^I$ .



Prisutno pozitivno naelektrisanje na međupovršini će, naravno, uticati na smanjenje vrednosti napona praga  $V_{TH}$ , pri čemu su daleko izraženije promene kod VDMOS tranzistora, s obzirom na to da je njegov napon praga veći, što se može videti na slici 2.56a). Naravno, oslobođeni elektroni će uticati na značajan porast struje curenja, kada se pridruženi energetski nivo  $E_{DT}^I$  približava dnu provodne zone  $E_C$ , što se i vidi na slici 2.56b).

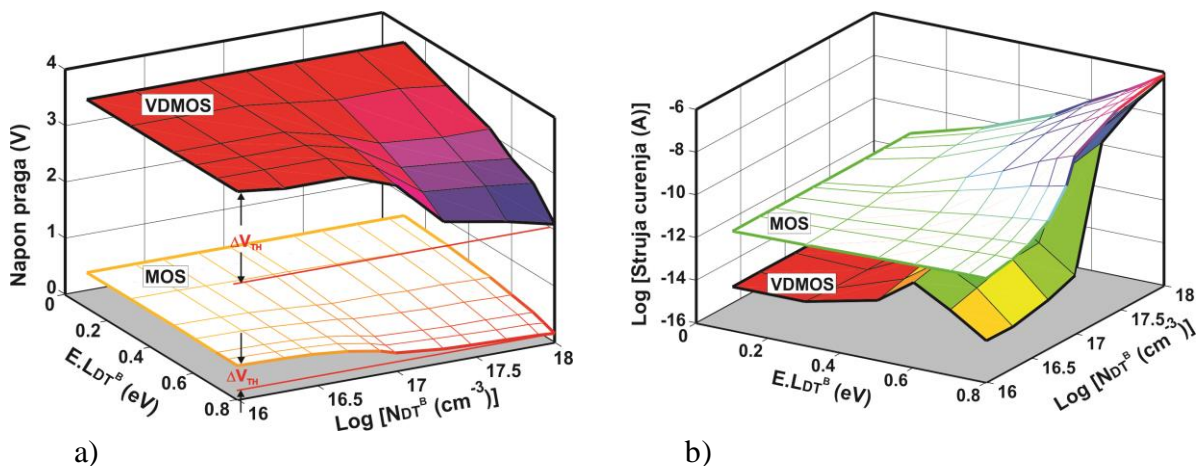


Slika 2.57. Promene napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) n-kanalnog MOS i n-kanalnog snažnog VDMOS tranzistora u zavisnosti od gustine akceptorskih centara zahvata  $N_{AT}^I$  i položaja njihovog energetskog nivoa u zabranjenoj zoni  $E_{LAT}^I$ .

Koncentracije  $DT^I$  pri kojima počinju da se dešavaju promene karakteristika, pre svega zavise od nivoa dopiranja u oblasti kanala MOS i VDMOS tranzistora. S obzirom da je kod n-kanalnog MOS tranzistora koncentracija primesa u kanalu nešto malo ispod  $10^{17} \text{ cm}^{-3}$ , a kod VDMOS tranzistora je toliko samo na početku kanala, a zatim se smanjuje do skoro  $10^{15} \text{ cm}^{-3}$ , jasno je da će se promene kod MOS tranzistora dešavati pri nešto većim koncentracijama  $DT^I$ .

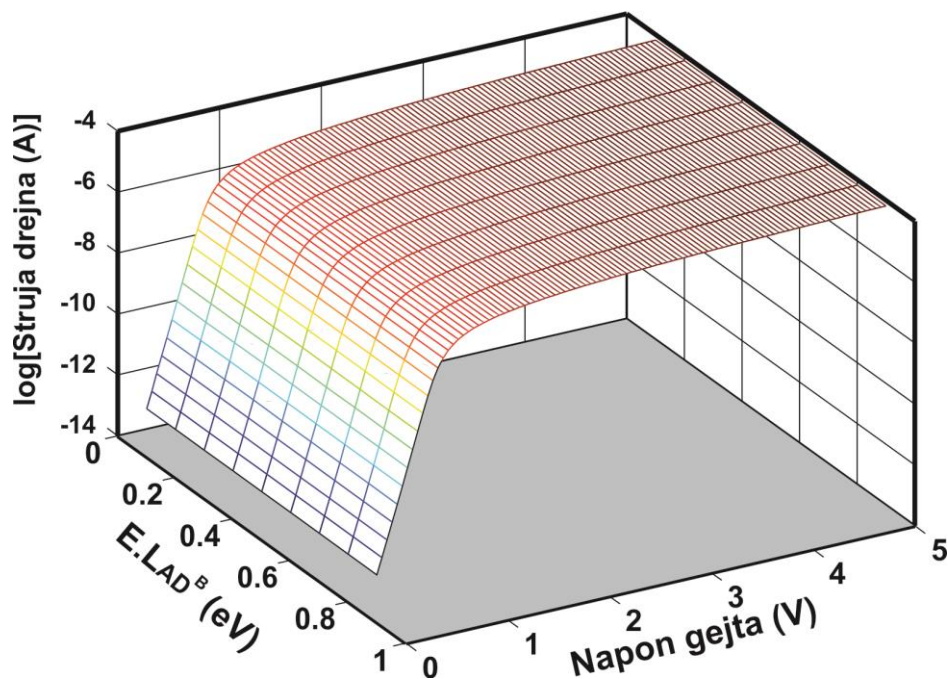
Prisustvo akceptorskih centara zahvata  $AT^I$  na međupovršini Si/SiO<sub>2</sub> ima suprotan uticaj na promene napona praga  $V_{TH}$  i struja curenja  $I_L$  n-kanalnog MOS i n-kanalnog snažnog VDMOS tranzistora, što je prikazano na slici 2.57. Naime, kada njima pridruženi energetski nivo u zabranjenoj zoni  $E_{LAT}^I$  počne da se udaljava od dna provodne zone  $E_C$ , oni se jonizuju zahvatajući po jedan slobodan elektron i postaju negativno naelektrisani, a prisustvo negativnog naelektrisanja na međupovršini utiče na povećanje vrednosti napona praga. Kako su za energije  $E_{LAT}^I > 0.3 \text{ eV}$  jonizovani skoro svi akceptorski centri zahvata, koncentracija negativnog naelektrisanja se više ne povećava, zbog čega se ne menja ni vrednost napona praga, što se može videti na slici kada se pridruženi energetski nivo  $E_{DT}^I$  približava dnu provodne zone  $E_C$ , što se i vidi na slici 2.57a). Činjenica da  $AT^I$  zahvataju slobodne elektrone

utiče, naravno, na smanjenje struje curenja  $I_L$  n-kanalnog MOS i n-kanalnog VDMOS tranzistora snage, kao što se može videti na slici 2.57b.



Slika 2.58. Promene napona praga  $V_{TH}$  (a) i struje curenja  $I_L$  (b) n-kanalnog MOS i n-kanalnog snažnog VDMOS tranzistora u zavisnosti od gustine donorskih centara zahvata  $N_{DT}^B$  i položaja njihovog energetskog nivoa u zabranjenoj zoni  $E.L_{DT}^B$ .

Promene napona praga  $V_{TH}$  i struje curenja  $I_L$  n-kanalnog MOS i n-kanalnog snažnog VDMOS tranzistora u zavisnosti od donorskih centara zahvata koji se usled naprezanja formiraju u balku poluprovodnika  $DT^B$  upoređene su i prikazane na slici 2.58. Kao što se sa slike može videti, i u ovom slučaju su uticaji koje prisutni  $DT^B$  imaju na električne karakteristike MOS i VDMOS tranzistora su gotovo identični. Naime, kada njihova koncentracija raste, i kada se pozicija njima pridruženog energetskog nivoa u zabranjenoj zoni  $E.L_{DT}^B$  približava dnu provodne zone  $E_C$ , donorski centri zahvata bivaju jonizovani, dajući slobodan elektron, pri čemu postaju pozitivno naelektrisani. Povećana koncentracija slobodnih elektrona u balku poluprovodnika će omogućiti formiranje kanala (inverziju) pri manjim vrednostima napona na gejtu, (2.58a)). Naravno, oslobođeni elektroni će uticati na porast struje curenja, pri čemu značajniji porast struje curenja dešava kada se pridruženi energetski nivo  $E.L_{DT}^B$  približava dnu provodne zone  $E_C$ , (2.58b). Koncentracije donorskih centara zahvata u balku poluprovodnika  $DT^B$ , pri kojima će početi da se dešavaju pomenute promene kod MOS i VDMOS tranzistora se u ovom slučaju poklapaju, s obzirom da su nivoi dopiranja u p-well oblasti MOS tranzistora i epitaksijalnom sloju VDMOS tranzistora približno isti. Prisustvo akceptorskih centara  $AT^B$  zahvata u balku poluprovodnika potpuno različito utiče na električne karakteristike n-kanalnog MOS i n-kanalnog VDMOS tranzistora.

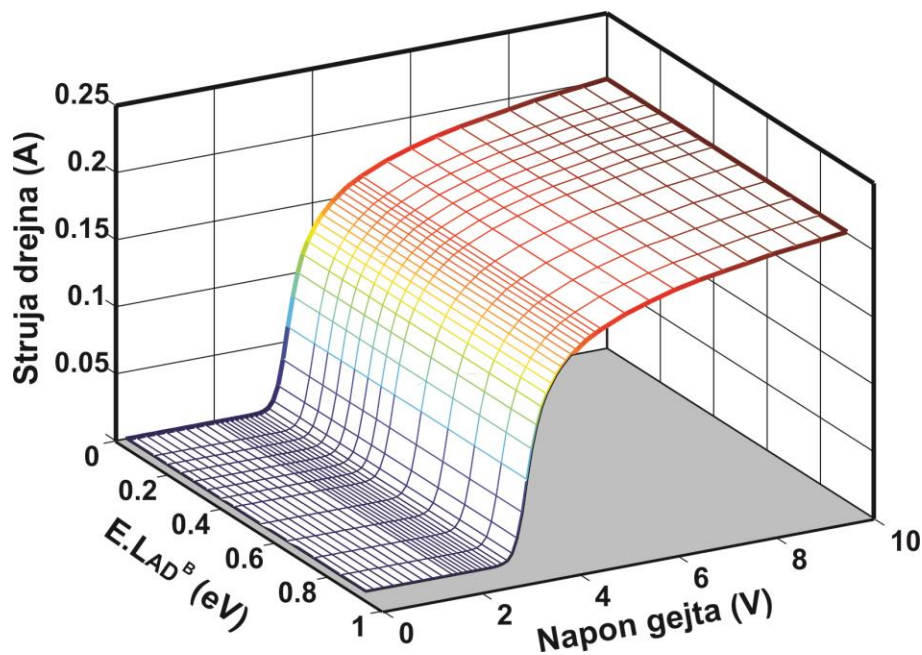


Slika 2.59. Struja drejna n-kanalnog MOS tranzistora u zavisnosti od položaja energetskog nivoa akceptorskih centara zahvata u zabranjenoj zoni  $E.L_{AT}^B$ , kada je njihova gustina  $N_{AT}^B=10^{15}\text{cm}^{-3}$ .

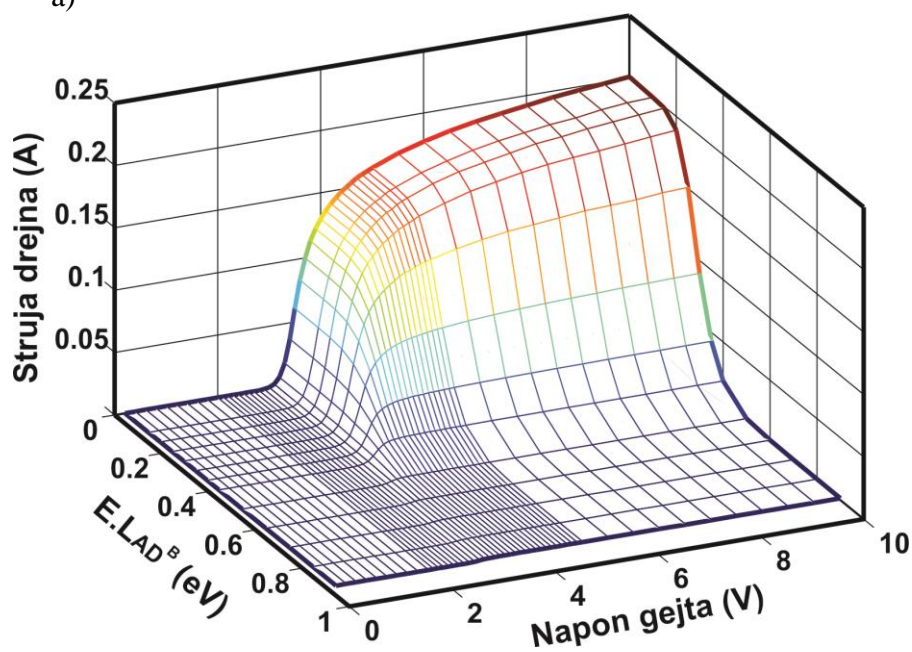
S obzirom da akceptorski centri zahvata u balku zahvataju elektrone, jasno je da će se kod n-kanalnog MOS tranzistora, zbog manje koncentracije elektrona, povećavati vrednost napona praga  $V_{TH}$  i smanjivati struja curenja  $I_L$ , kada se povećava gustina akceptorskih centara zahvata u balku poluprovodnika  $N_{AT}^B$  i kada se njima pridruženi energetski nivo u zabranjenoj zoni  $E.L_{AT}^B$  približava vrhu valentne zone  $E_C$  (2.59).

Sa druge strane, kod n-kanalnog VDMOS tranzistora prisustvo akceptorskih centara zahvata u balku poluprovodnika dominantno utiče na jačinu struje, s obzirom da kod ove komponente struja nosilaca, nakon prolaska kroz kanal, teče vertikalno kroz epitaksijalni sloj i supstrat ka kontaktu drejna. Ovaj uticaj se ne primećuje kod MOS tranzistora, čak i kada su gustine akceptorskih centara zahvata u balku poluprovodnike velike. Na slici 2.59 je prikazana struja drejna n-kanalnog MOS tranzistora, kada je  $N_{AT}^B=10^{15}\text{cm}^{-3}$ , u zavisnosti od polož Uočava se da njihovo prisustvo praktično nema nikakav uticaj na struju drejna. Kada se radi o n-kanalnom VDMOS tranzistoru, uticaj akceptorskih centara zahvata u balku je jako izražen, što se jasno vidi sa slike 2.60. Kada gustina akceptorskih centara zahvata ima vrednost  $N_{AT}^B=10^{10}\text{cm}^{-3}$ , struja drejna ostaje nepromenjena (2.6a)), ali kada gustina akceptorskih centara zahvata  $N_{AT}^B$  raste, struja drejna počinje značajno da opada kada se aja njihovog energetskog nivoa u zabranjenoj zoni  $E.L_{AT}^B$ .





a)



b)

Slika 2.60. Struja drejna n-kanalnog VDMOS tranzistora u zavisnosti od položaja energetskog nivoa akceptorskih centara zahvata u zabranjenoj zoni  $E.L_{AT}^B$ , kada je njihova gustina: a)  $N_{AT}^B=10^{10}\text{cm}^{-3}$  i b)  $N_{AT}^B=10^{15}\text{cm}^{-3}$ .

$E.L_{AT}^B$  približava vrhu valentne zone. Razlog tome je povećana rekombinacija elektrona zbog toga što neutralni akceptorski centri zahvata koji su prisutni u balku poluprovodnika zahvataju elektrone i postaju negativni. Zavisnost struje drejna n-kanalnog VDMOS tranzistora od položaja njihovog energetskog nivoa u zabranjenoj zoni  $E.L_{AT}^B$ , kada je gustina akceptorskih centara zahvata  $N_{AT}^B=10^{15}\text{cm}^{-3}$  (2.60b)).

## Poglavlje 3.

---

### EKSPERIMENTALNA ANALIZA PONAŠANJA VDMOS TRANZISTORA SNAGE TOKOM HEF NAPREZANJA

Na osnovu svega što je do sada izloženo u ovoj doktorskoj disertaciji, a što je i rezime dugogodišnjih istraživanja u oblasti poluprovodničkih komponenata, jasno je da defekti, koji nastaju u strukturi MOS komponenata tokom njihovog izlaganja jakim električnim poljima (HEF), bitno menjaju njihove električne karakteristike, a samim tim utiču i na pouzdan rad elektronskih uređaja i sistema, čiji su one sastavni deo .

Da bi uopšte bilo moguće razumeti mehanizme generisanja naelektrisanih defekata pri naprezanju MOS komponenata i promene njihovih električnih karakteristika do kojih dolazi usled fluktuacija gustine naelektrisanja na generisanim defektima, neophodno je sprovesti adekvatnu eksperimentalnu proceduru, koja podrazumeva odgovarajuću hardversku platformu eksperimenta, ali i sofisticiranu softversku podršku, koja omogućava brzu i pouzdanu obradu i prikazivanje dobijenih eksperimentalnih rezultata.

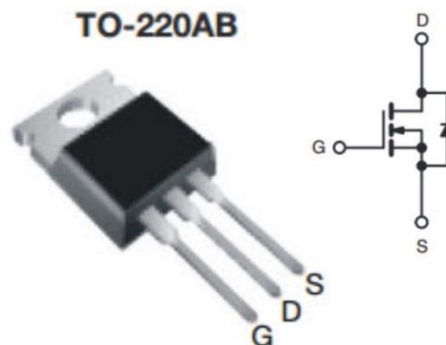
U ovom poglavlju doktorske disertacije date su osnovne karakteristike MOS komponente koja je izložena HEF naprezanju (n-kanalni VDMOS tranzistor snage IRF510), zatim je detaljno opisana eksperimentalna karakterizacija (uslovi naprezanja, hardverska i softverska platforma eksperimenta) da bi, konačno, bili prikazani i diskutovani dobijeni eksperimentalni rezultati.

### 3.1 VDMOS tranzistor snage IRF510

Komercijalni, snažni n-kanalni VDMOS tranzistori IRF510, koje proizvodi *International Rectifier*, su uzorci odabrani za napreznje jakim električnim poljem. Ova komponenta predstavlja treću generaciju snažnih HEXFET-ova navedene kompanije koja korisniku, za prihvatljivu cenu, nudi pouzdanu komponentu dobrih prekidačkih karakteristika i male otpornosti uključenja  $r_{DS(ON)}$ , što je bio jedan od osnovnih motiva za izbor komponente i proizvođača.

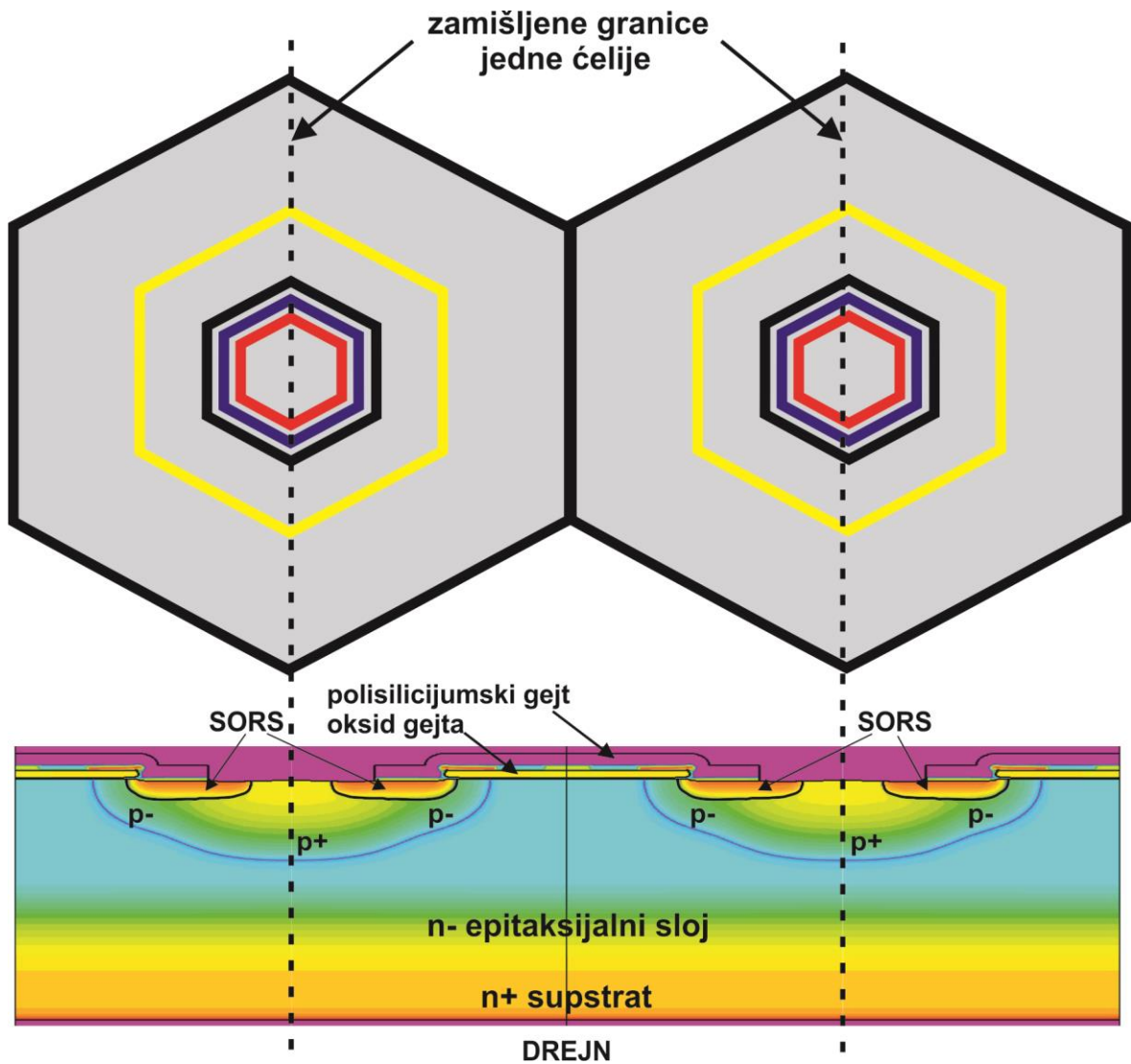
#### 3.1.1 Struktura komponente

N-kanalni VDMOS tranzistori snage IRF510 su upakovani u standardno plastično kućište TO-220AB (3.1). Ove komponente karakterišu veoma dobra prekidačka svojstva, visoki probojni naponi, mala unutrašnja otpornost i sl., zbog čega je vrlo često komponenta izbora za primenu u elektronskim uređajima kao što su regulatori, konvertori, drajveri motora i relea, itd.



Slika 3.1. Spoljašnji izgled i električni simbol n-kanalnog VDMOS tranzistora snage IRF510 ( $I_{D(ON)}=5.6A$ ,  $BV_{DSS}=100V$ ,  $r_{DS(ON)}=0.54\Omega$ ). (© Intersil Corporation 1999.) [10]

VDMOS tranzistori snage, koji su korišćeni u datom eksperimentu, proizvedeni su standardnom  $0.35\mu m$  Si-gejt tehnologijom, koja će biti detaljno opisana u narednom poglavlju ove doktorske disertacije. VDMOS tranzistor IRF510 se sastoji od 1650 paralelno vezanih heksagonalnih ćelija. Poprečni presek jedne ćelije i izgled površine strukture prikazani su na slici 3.2. Prema specifikacijama navedenim u katalogu proizvođača (3.1), probojni napon drejn-sors ovog tranzistora  $BV_{DSS}$  iznosi 100V, maksimalna struja drejna na sobnoj temperaturi je 5.6A, dok je otpornost uključenja  $0.54\Omega$ .



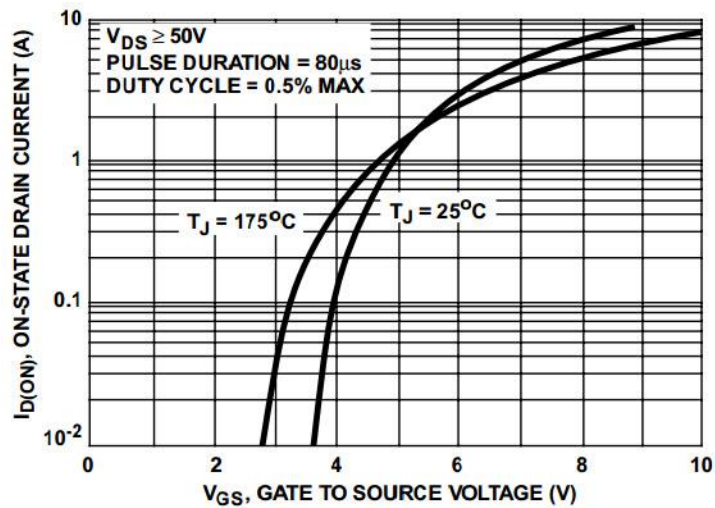
Slika 3.2. Izgled površine (layout) i poprečni presek strukture ćelije n-kanalnog VDMOS tranzistora snage IRF510 (Intersil Corporation 1999.) [141]

### 3.1.2 Električne karakteristike VDMOS tranzistora snage IRF510

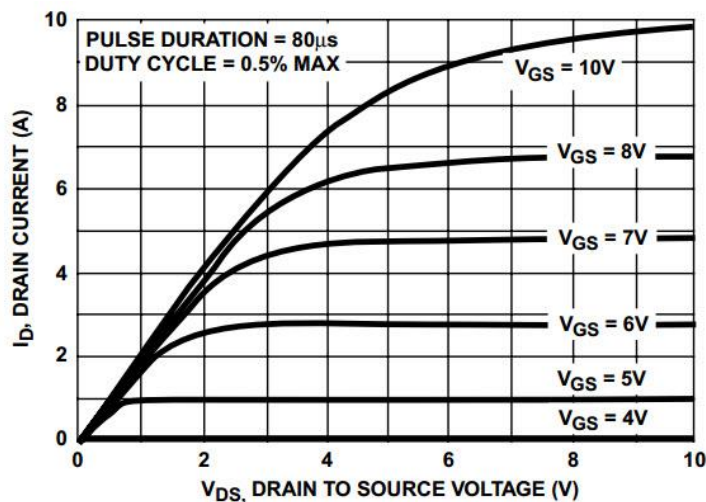
Električne karakteristike n-kanalnih VDMOS tranzistora snage IRF510 sumirane su u tabeli 3.1. Tu su date vrednosti probnog napona, napona praga, otpornosti uključenja i vrednost transkonduktanse, kao i uslovi pri kojima su navedene električne karakteristike snimane. Iz datih karakteristika su određivane vrednosti potrebnih parametara i veličina, čije poznavanje je neophodno za opisivanje ponašanja komponente. Tokom snimanja karakteristika tranzistora IRF510 na traseru, utvrđeno je da vrednosti napona praga i otpornosti uključenja realno odgovaraju podacima koji su navedeni u katalogu tehničke dokumentacije proizvođača [11]. Slike 3.3 i 3.4, pokazuju da se snimljene prenosne i izlazne karakteristike sa zadovoljavajućom tačnošću poklapaju sa karakteristikama datim u katalogu.

Tabela 3.1. Električne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 [10,11].

Parametar	Simbol	Uslovi merenja	min	tipično	max	jedinica
Probojni napon	$BV_{DSS}$	$V_{GS}=0V, I_D=250\mu A$	100	-	-	V
Napon praga	$V_{TH}$	$V_{GS}=V_{DS}, I_D=250\mu A$	2.0	-	4.0	V
Struja drejna za $V_{GS}=0V$	$I_{DSS}$	$V_{DS}=95V, V_{GS}=0V$			25	$\mu A$
Struja drejna u zasićenju	$I_{D(ON)}$	$V_{DS} > I_{D(ON)} \times r_{DS(ON)MAX}, V_{GS}=10V$	5.6			A
Otpornost uključenja	$r_{DS(ON)}$	$V_{GS}=10V, I_D=3.4A$		0.4	0.54	$\Omega$
Transkonduktansa	$g_{fs}$	$V_{GS}=50V, I_D=3.4A$	1.3	2.0		S
Maksimalna snaga disipacije	$P_D$			43		W
Napon na gejtu	$V_{GS}$		-20		+20	V
Opseg radnih temperatura	$T_J$		-55		+175	$^{\circ}C$



Slika 3.3. Prenosna karakteristika n-kanalnog VDMOS tranzistora snage IRF510 na  $T=25^{\circ}C$  i  $T=175^{\circ}C$  (© Intersil Corporation 1999.) [10,11].



Slika 3.4. Izlazne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 (© Intersil Corporation 1999.) [10,11].



## 3.2 Eksperimentalna analiza

---

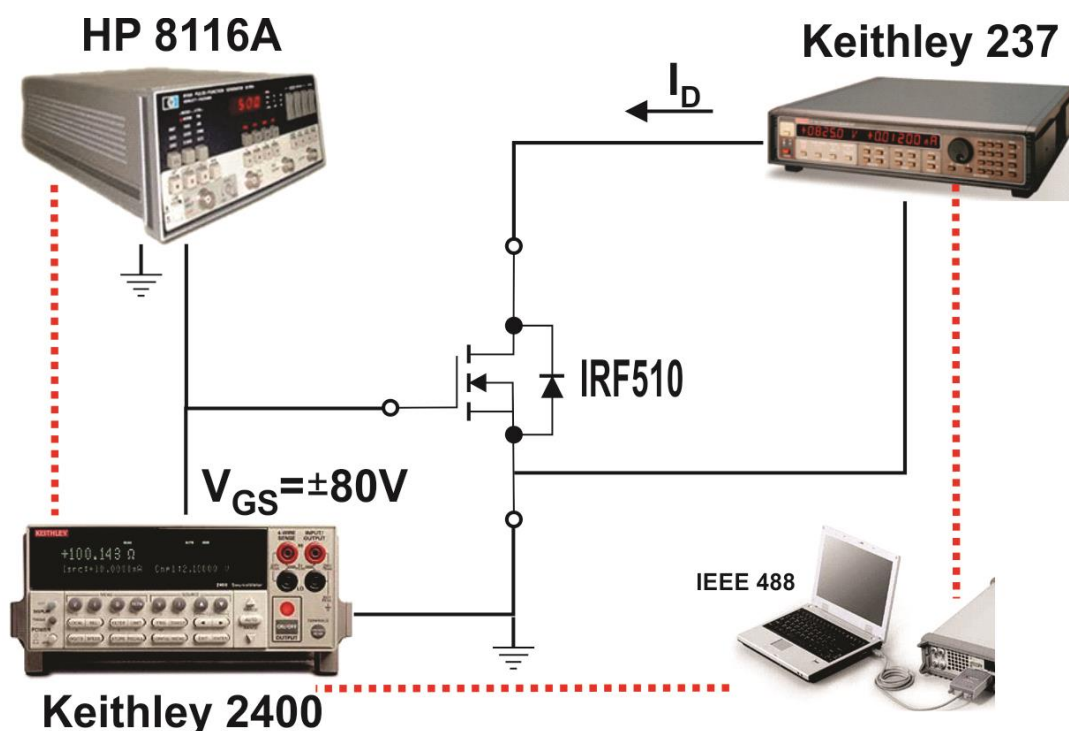
Osnovni cilj ovog eksperimenta je uočiti i analizirati promenu ponašanja električnih karakteristika n-kanalnih VDMOS tranzistora snage IRF510 tokom njihovog izlaganja uticaju jakog električnog polja na oksid gejta, dovoljnog da dovede do Fowler-Nordheim-ovog tunelovanja elektrona iz supstrata ili elektrode gejta u oksid. U ovom delu najpre je detaljno opisan sam tok i organizacija eksperimenta, a zatim je dat pregled i diskusija dobijenih i sistematizovanih eksperimentalnih rezultata.

### 3.2.1 Tok eksperimenta

---

Prvi korak u organizaciji eksperimenta je odabir uzoraka koji imaju bliske vrednosti napona praga, kako bi bile eliminisane početne razlike gustina defekata u oksidima komponenata koje još uvek nisu izložene napreznjima jakim električnim poljima. Zbog toga su najpre snimane prenosne strujno-naponske karakteristike nenapreznanih tranzistora. Na taj način je odabrano 50 uzoraka kojima su vrednost napona praga bile oko 2.8 V. Odabrani uzorci su, u sledećem koraku, napreznani jakim električnim poljem dovođenjem visokih pozitivnih i negativnih napona na kontakt gejta VDMOS tranzistora na sobnoj temperaturi. Uzorci su podeljeni u dve grupe po 25. Na kontakt gejta jedne grupe tranzistora dovođen je napon  $V_{GS} = +80V$ , a na kontakt gejta druge grupe napon  $V_{GS} = -80V$ . Ove vrednosti napona su izabrane tako da budu manje od probojnih vrednosti, a ipak dovoljne da izazovu Fowler-Nordeheim tunelovanje elektrona iz supstrata ili iz polisilicijumskog gejta u oksid. To znači da su formirana električna polja dovoljna da izazovu depasivizaciju vodonika H, kojim su u tehnološkom procesu proizvodnje pasivizirane raskinute nezasićene veze na međupovršini Si/SiO<sub>2</sub> i smanjena gustina naelektrisanja, a samim tim i stabilizovane električne karakteristike komponente. S obzirom da je nominalna debljina oksida gejta 100nm, znači da će vrednost električnog polja u oksidu za ove vrednosti napona na gejtu biti oko 8MV/cm. Proces napreznanja je tekao na sledeći način: posle jednog minuta napreznanja, napreznanje je prekidano i snimane su prenosne strujno-naponske karakteristike tranzistora. Ovom dinamikom karakteristike su snimane tokom prvih 10 minuta napreznanja. Nakon toga, karakteristike tranzistora su snimane posle 10 minuta napreznanja, tako da je ukupno vreme napreznanja svake pojedinačne komponente 150 minuta. Po završenom napreznanju, komponente su odžarivane na temperaturi od 150°C u ukupnom trajanju od 3000 sati, pri čemu su, takođe, u određenim vremenskim intervalima snimane prenosne strujno-naponske karakteristike komponenata.

Zatim je celokupni postupak naprezanja i odžarivanja ponovljen na identičan način. Tokom postupka naprezanja i odžarivanja kontakti drejna i sorsa svakog uzorka su uzemljeni.



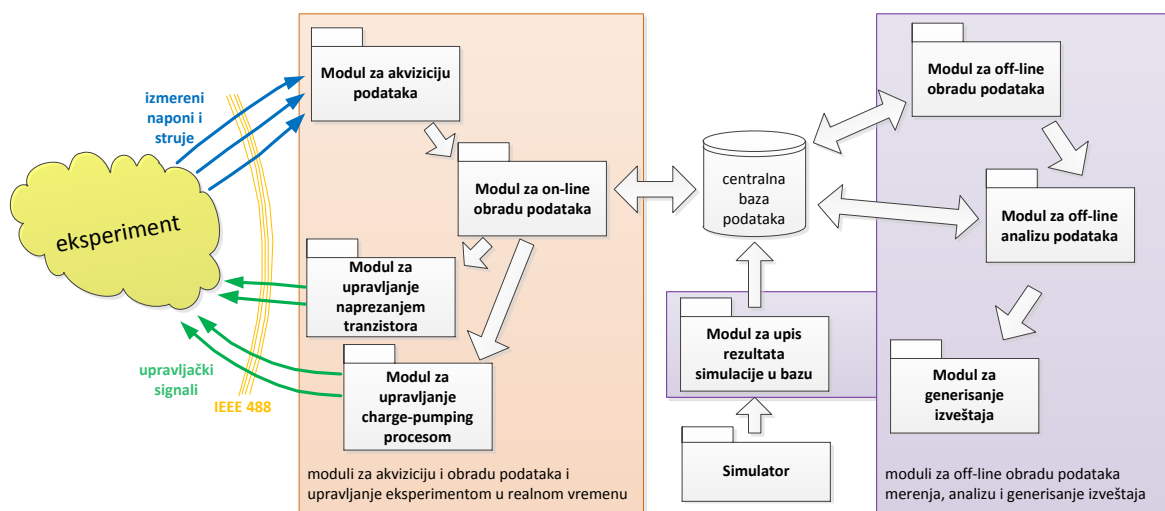
Slika 3.5. Blok dijagram sistema za merenje i akviziciju podataka u toku eksperimenta.

Da bi snimanje električnih karakteristika tranzistora odgovarajućim metodama, kao i naprezanje, bili mogući, neophodno je posedovati odgovarajuću mernu opremu i instrumente, koji omogućavaju kompletan proces akvizicije i obrade podataka.

Blok dijagram sistema za naprezanje i električnu karakterizaciju uzoraka, kao i obradu dobijenih podataka prikazan je na slici 3.5, odakle se vidi da je električna karakterizacija tranzistora, koja obuhvata merenja njihovih prenosnih i izlaznih karakteristika i određivanje vrednosti napona praga, realizovana pomoću preciznih digitalnih uređaja *Keithley 2400* (naprezanje tranzistora dovođenjem napona i polarizacija gejta) i *Keithley SMU 237* (merenje i snimanje struje drejna). Za pobudu gejta naponskim impulsima korišćen je generator funkcija *Hewlet Pacard 8116A*. Svim uređajima, kao i procedurom naprezanja i karakterizacije, upravlja PC računar preko *IEEE 488* kartice i odgovarajućih magistrala.

### 3.2.2 Softverski paket

Za potrebe ovog eksperimenta razvijen je i odgovarajući softverski paket **CPPMS** (*Collection, Processing and Presentation of Measured and Simulated data*), koji može da se koristi za akviziciju, obradu i prikazivanje merenih podataka tokom izlaganja tranzistora jakim električnom polju (HEFS), ali i drugim oblicima naprezanja, kao što je NBTI (*Negative Bias Temperature Instability*), PBTI (*Positive Bias Temperature Instability*), zračenje različitim vrstama i dozama radioaktivnog zračenja, ali i onih podataka koji su dobijeni simulacijom napred pomenutih procesa.



Slika 3.6. Blok šema softverskog paketa CPPMS.

Sam softverski paket CPPMS sastoji se iz dva dela. Prvi deo čine moduli za akviziciju i obradu podataka i upravljanje eksperimentom u realnom vremenu, dok drugi čine moduli za off-line obradu i analizu podataka i generisanje odgovarajućih izveštaja (slika 3.6).

Modul za akviziciju i obradu podataka i upravljanje eksperimentom u realnom vremenu se sastoji iz četiri glavna modula. Modul za akviziciju podataka u realnom vremenu prikuplja podatke o izmerenim naponima (*Keithley 2400*) i strujama (*Keithley SMU 237*) sa *IEEE 488* magistrale u realnom vremenu i sve primljene podatke prosleđuje modulu za on-line obradu podataka. Ovaj modul, na osnovu trenutno izmerenih vrednosti napona i struja na tranzistoru i zadatih kriterijuma u centralnoj bazi podataka, šalje podatke odgovarajućim modulima za upravljanje tokom eksperimenta. Modul za upravljanje procedurom naprezanja tranzistora, na osnovu primljenih podataka-instrukcija, šalje putem *IEEE 488*

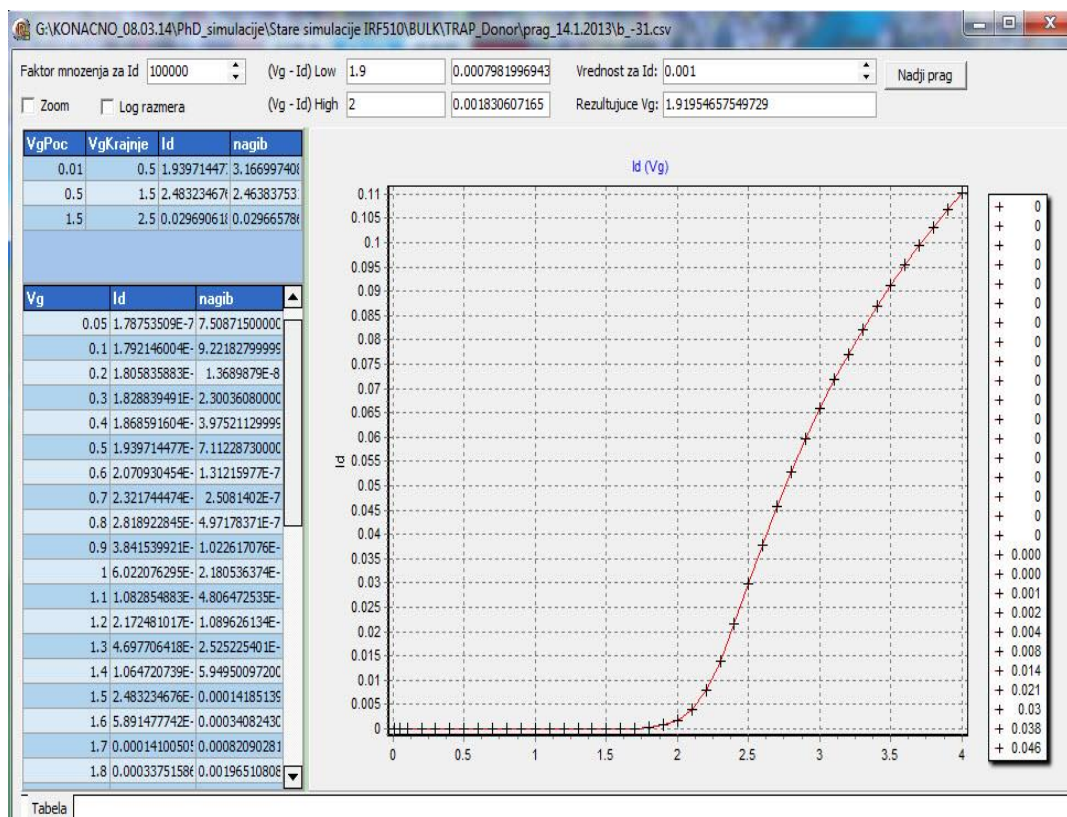
magistrale upravljačke signale *Keithley 2400* kako bi ga prebacio u mod za generisanje potrebnog napona za naprezanje tranzistora. U isto vreme šalje i odgovarajući set upravljačkih instrukcija (ponovo putem *IEEE 488* magistrale) i prebacuje ga u mod za snimanje struje. Tokom naprezanja, modul za on-line obradu podataka, neprekidno beleži očitane vrednosti u centralnu bazu podataka, kako bi podaci bili dostupni za dalju off-line analizu. Pri tome se vrši stalno upoređivanje trenutno izmerenih vrednosti napona i struja sa njihovim unapred zadatim graničnim vrednostima koje „čita“ iz centralne baze podataka. Kada, tokom naprezanja, parametri sistema dostignu postavljene kritične vrednosti, odgovarajući modul šalje instrukcije modulu za upravljanje naprežanjem tranzistora da proces treba da bude prekinut. Nakon toga, aktivira se procedura charge-pumping slanjem podataka-instrukcija modulu za upravljanje tim procesom, koji putem *IEEE 488* magistrale prebacuje *Keithley 2400* u mod za snimanje napona. *Keithley SMU 237* je i dalje u modu za snimanje struje, ali se istovremeno aktivira i *Hewlet Pacard 8116A* kako bi generisao odgovarajuću, unapred definisanu naponsku sekvencu za charge-pumping metodu. Modul za on-line obradu podataka beleži sve izmerene vrednosti napona i struja u centralnu bazu podataka i prekida charge-pumping proceduru kada granične vrednosti izmerenih veličina budu dostignute. Ovde je neophodno naglasiti da, zbog obima posla i količine dobijenih podataka, nisu data poređenja snimanih i odgovarajućih eksperimentalno dobijeni charge-pumping karakteristika, već samo pretpragovskih i natpragovskih izlaznih i prenosnih karakteristika, koje su eksperimentalnim putem dobijene mid-gap metodom.

Centralna baza podataka projektovana je kao moderna relaciona SQL baza podataka, koja se oslanja na open-source PostgreSQL SQL server najnovije generacije. Primenjena koncepcija omogućava skladištenje izmerenih vrednosti-podataka u realnom vremenu iz praktično neograničenog broja merenja i eksperimenata. Takođe omogućava i vrlo efikasnu naknadnu obradu i analizu izmerenih podataka.

Posebno treba naglasiti funkcije modula za upis rezultata simulacije u bazu, kojim je omogućeno da rezultati simulacije naprežanja tranzistora, nakon odgovarajuće transformacije, budu zabeleženi u centralnu bazu podataka potpuno ravnopravno, kao i eksperimentalno dobijeni rezultati.

Drugi deo softverskog paketa CPPMS se trenutno sastoji iz tri modula kojima se realizuje naknadna (off-line) obrada podataka iz centralne baze podataka. Izdvojićemo neke od najznačajnijih: određivanje vrednosti napona praga i transkonduktanse tranzistora, upoređivanje dobijenih prenosnih karakteristika poluprovodničkih komponenata nakon

naprezanja sa početnim karakteristikama (izmerenim ili iz kataloga) u linearnoj ili logaritamskoj razmeri, određivanje promena vrednosti napona praga i transkonduktanse u odnosu na odgovarajuće vrednosti nenaprezane komponente (izmerene ili iz kataloga), svodenje snimljenih karakteristika na  $A/\mu\text{m}$  i poređenje sa dobijenim izmerenim i/ili simuliranim rezultatima na osnovu definisane geometrije komponente, određivanje promene količine prostornog naelektrisanja nastalog usled depasivizacije vodonikovih veza u oksidu i na međupovršini oksid/poluprovodnik na osnovu promene vrednosti napona praga.

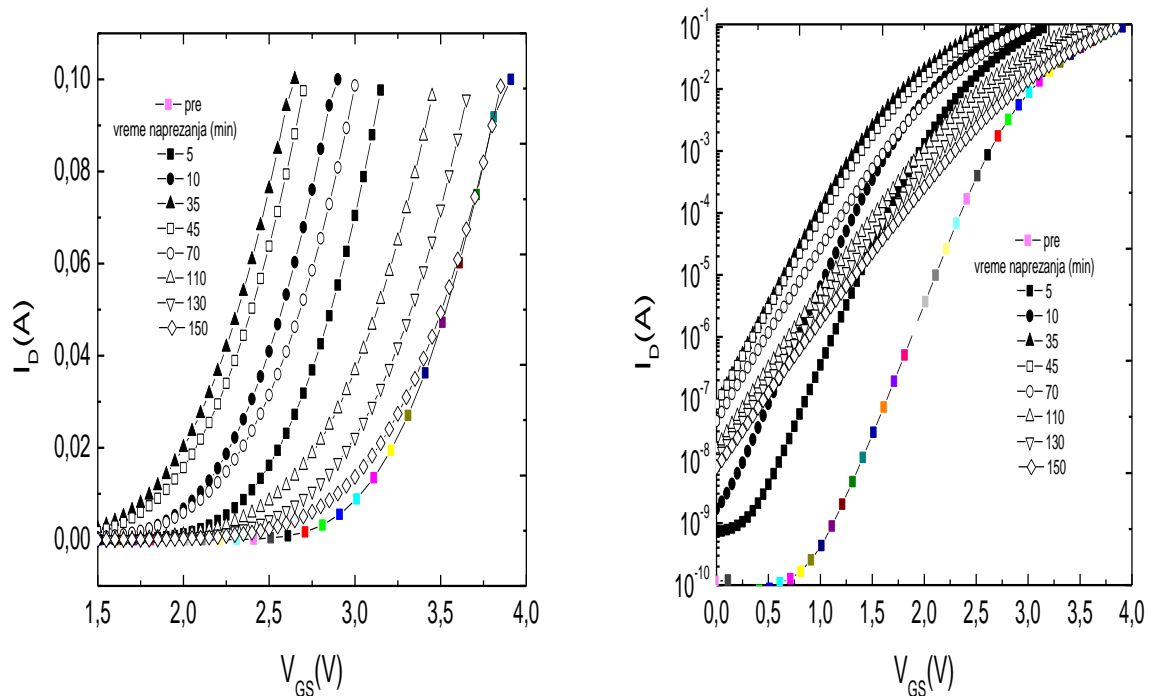


Slika 3.7. Inicijalni prozor softvera za obradu rezultata merenja.

Slika 3.7 prikazuje početni prozor ovog programa. U njegovom levom delu nalaze se dobijeni numerički podaci, koji mogu biti rezultati merenja ili simulacije jer se, kao što je već naglašeno, ovaj program može koristiti i za obradu rezultata koji su dobijeni simulacijom električnih karakteristika korišćenjem nekog od dostupnih programa. U centralnom delu je nacrtana prenosna karakteristika  $I_D = f(V_G)$  u izabranoj logaritamskoj ili linearnoj razmeri. U gornjem delu prozora su polja u kojima se nalaze podaci o ostalim električnim karakteristikama, kao što je na primer vrednost napona praga.

### 3.2.3 Rezultati merenja

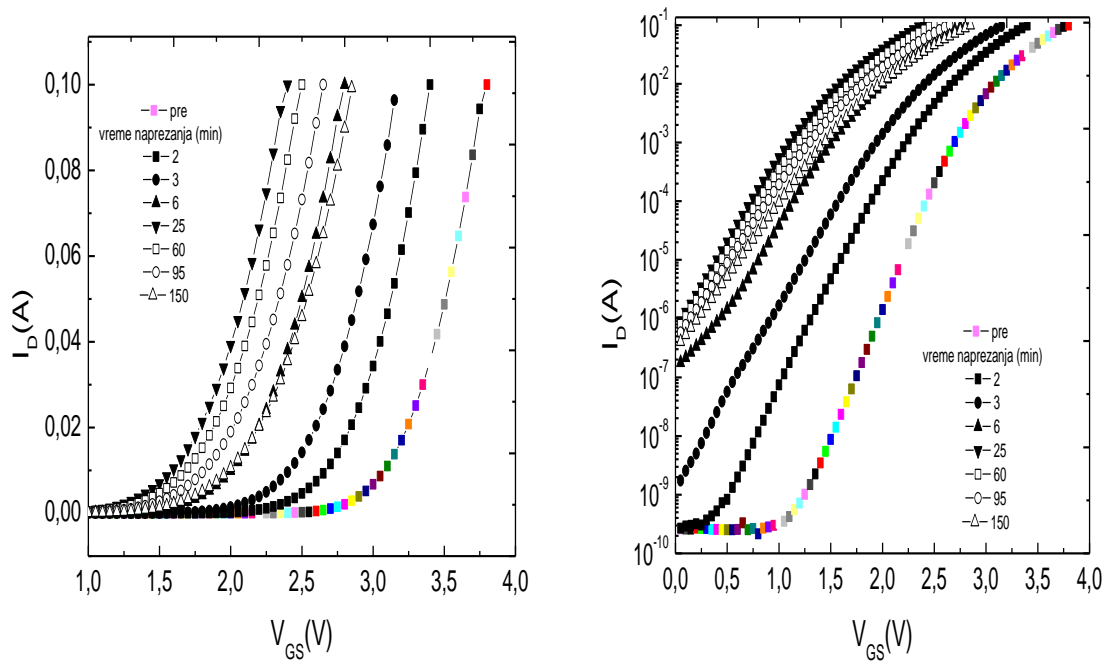
Dobijeni eksperimentalni rezultati se najpre obrađuju korišćenjem prethodno opisanog softverskog alata i to tako što se usrednjavaju vrednosti dobijene snimanjem potpragovskih i natpragovskih karakteristika n-kanalnog VDMOS tranzistora snage IRF510



Slika 3.8. Eksperimentalno određene natpragovske (levo) i potpragovske karakteristike (desno) n-kanalnog VDMOS tranzistora snage IRF510 napreznog pozitivnim jednosmernim naponom na gejtu  $V_{GS} = +80V$  do 150 minuta.

Ovo je neophodno učiniti, jer se ove karakteristike razlikuju od uzorka do uzorka, pa je najkorektnije uzeti njihovu srednju vrednost. Dobijeni rezultati, tj. potpragovske i natpragovske karakteristike (u linearnoj i lpgaritamskoj razmeri) uzoraka koji su naprezani 150 minuta na sobnoj temperaturi dovođenjem pozitivnog, jednosmernog napona na kontakt gejta  $V_S = +80V$  prikazuju slike 3.8 i 3.9, respektivno. Slika 3.8 prikazuje obrađene rezultate za slučaj kada su uzorci naprezani dovođenjem negativnog, jednosmernog napona na kontakt gejta  $V_S = -80V$ . Da bi mereni podaci bili jasnije prezentovani, nisu date sve merene zavisnosti, tako da su pored početne prenosne karakteristike nenapreznog uzorka date samo neke odabrane prenosne karakteristike posle nekih tipičnih vremena naprezanja.

Na početku naprezanja, bez obzira na to da li se radi o jednosmernom pozitivnom ili negativnom naponu na gejtu, dolazi do pomeranja prenosnih karakteristika ulevo od početne karakteristike, što znači da se vrednost napona praga smanjuje.

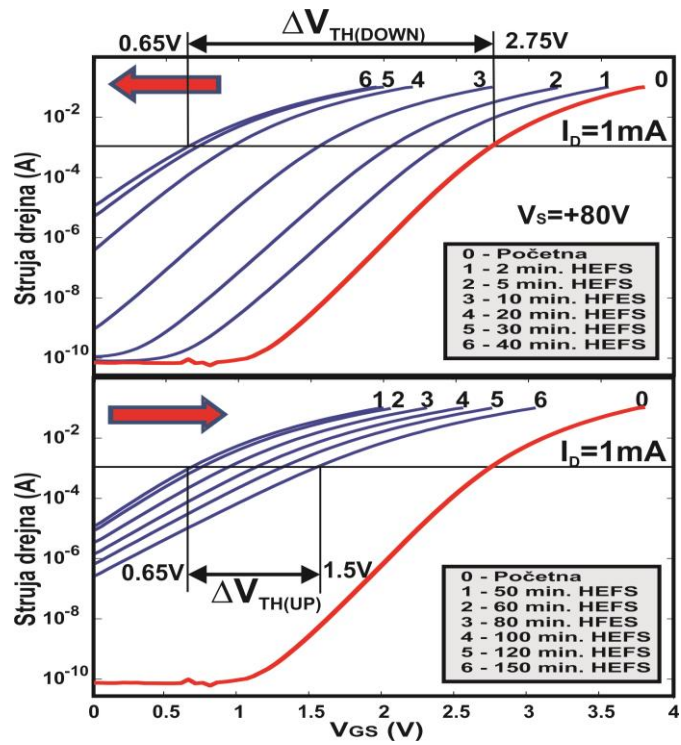


Slika 3.9. Eksperimentalno određene natpragovske (levo) i potpragovske karakteristike (desno) n-kanalnog VDMOS tranzistora snage IRF510 napreznog negativnim jednosmernim naponom na gejtju  $V_S = -80V$  do 150 minuta.

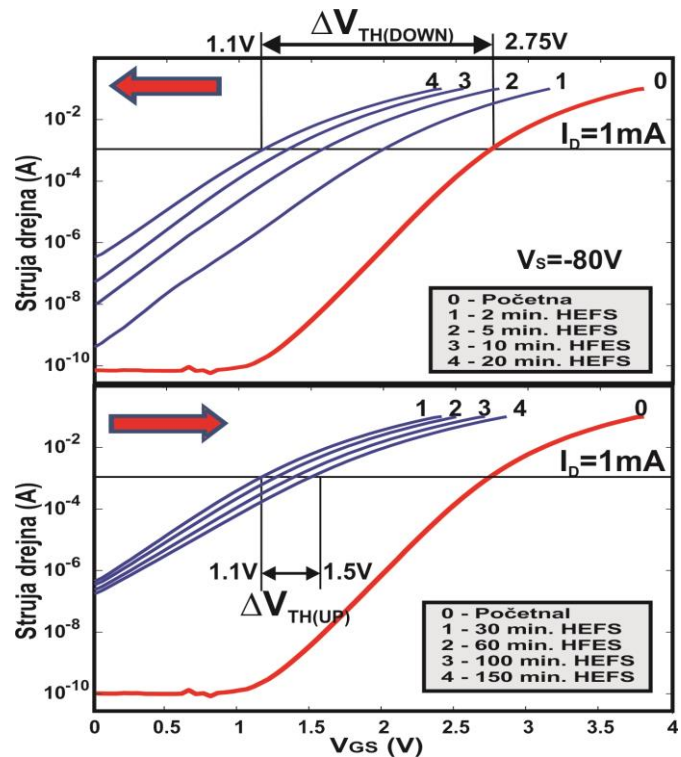
Na slici 3.8 analizirana je promena prenosne karakteristike tranzistora IRF510 izloženog HEF napreznju pri čemu je  $V_{GS} = +80V$ . Tokom prvih četrdeset minuta napreznja, prenosna karakteristika se pomera levo od početne prenosne karakteristike, označene crvenom bojom, pri čemu se vrednost napona praga menja od početne vrednosti koja iznosi  $V_{TH} = 2.75 V$  pa do vrednosti  $V_{TH} = 0.65V$  posle napreznja u trajanju od  $t_S = 40$  min (Slika 3.10). Pri tome se značajnija promena nagiba prenosne karakteristike primećuje tek posle  $t_S = 30$  min napreznja. Za vremena HEF napreznja  $t_S \geq 50$  min, prenosna karakteristika počinje da se „vraća“ ka početnoj, vrednost napona praga se povećava, tako da posle  $t_S = 150$  min napreznja dostiže vrednost od  $V_{TH} = 1.5 V$ , pri čemu se zadržava degradacija nagiba prenosnih karakteristika u odnosu na prenosnu karakteristiku nenapreznog uzorka.

U slučaju kada se na kontakt gejtja dovodi jednosmerni negativni napon  $V_S = -80 V$ , promene prenosnih karakteristika se dešavaju nešto drugačije. Naime, kao i u prethodnom slučaju kada je na kontakt gejtja dovođen pozitivan napon, na početku napreznja prenosne karakteristike se pomeraju levo od početne karakteristike, ali u ovom slučaju karakteristike počinju da se „vraćaju“ već posle  $t_S = 20$  min napreznja (Slika 3.11).





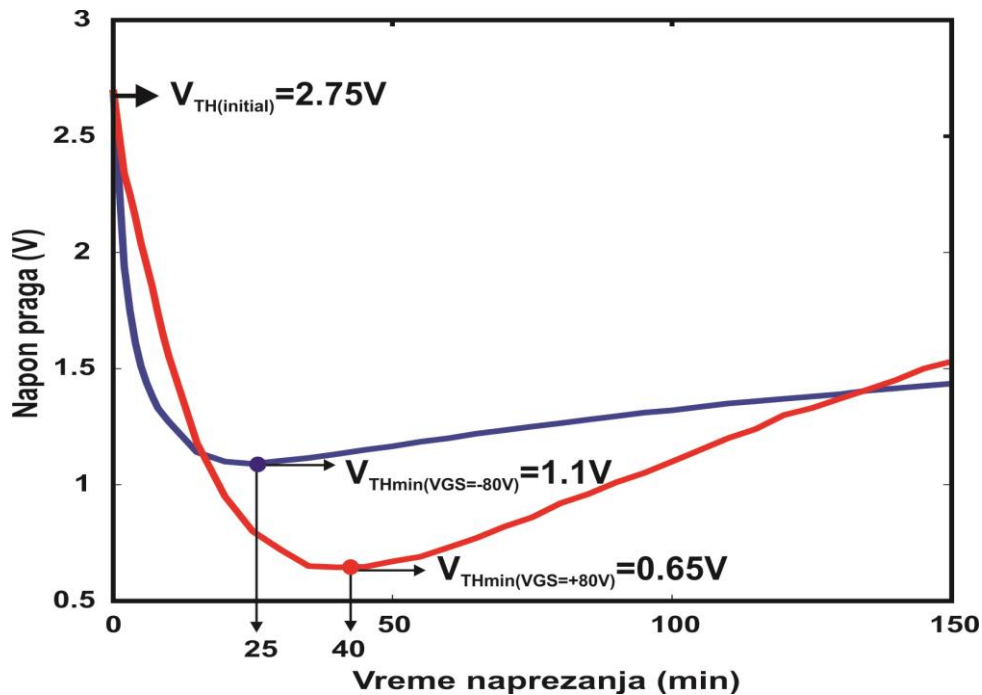
Slika 3.10 Analiza promene prenosne karakteristike i napona praga tranzistora IRF510 izloženog HEF naprezanju ( $V_S = +80V$  do 150 minuta).



Slika 3.11. Analiza promene prenosne karakteristike i napona praga tranzistora IRF510 izloženog HEF naprezanju ( $V_S = -80V$  do 150 minuta)



Pri tome se vrednost napona praga smanjuje do vrednosti  $V_{TH} = 1.1V$ . Kao i u prethodnom slučaju, kada vrednost napona praga počne da se povećava, degradacija nagiba prenosnih karakteristika u odnosu na prenosnu karakteristiku nenaprezanog uzorka ostaje. Ono što je interesantno u oba ova slučaja je pitanje šta se dešava sa naponom praga kada su vremena naprezanja veća od 150 min. i da li bi on nastavio da raste ili bi dostigao neku vrednost posle koje se ne bi menjao, ali na žalost nije bilo uslova za realizaciju ovakvog eksperimenta, što može biti predmet daljih proučavanja.



Slika 3.12. Promena vrednosti napona praga u zavisnosti od HEF naprezanja u slučaju pozitivne i negativne polarizacije na kontaktu gejta.

S obzirom da se u ovom slučaju radi o n-kanalnom VDMOS tranzistoru smanjivanje vrednosti napona praga, ukazuje na povećano prisustvo pozitivnog naelektrisanja na međupovršini Si/SiO<sub>2</sub> ili u oksidu. Ono bi, pre svega, moglo da bude posledica procesa depasivizacije vodonikovih atoma *H* koji se dešava kada se komponenta izloži dejstvu jakih električnih polja, kao što je to opisano u poglavlju 3 ove doktorske disertacije.

Na slici 3.12 je prikazana promena vrednosti napona praga u zavisnosti od vremena HEF naprezanja za slučaj pozitivne i negativne polarizacije na kontaktu gejta. Jasno je da posle  $t_s = 20$  min minuta naprezanja naponom na gejtu  $V_S = -80 V$  i posle  $t_s = 40$  min naprezanja naponom  $V_S = +80 V$  vrednost napona praga počinje da raste, što može da znači da proces depasivizacije ulazi u ravnotežu i da se koncentracija generisanog pozitivnog naelektrisanja ne menja, ali i da počinje da se generiše negativno naelektrisanje.

## Poglavlje 4.

---

### SIMULACIJA HEF NAPREZANJA VDMOS TRANZISTORA SNAGE IRF510

U ovom poglavlju je detaljno opisan postupak simulacije tehnološkog niza za proizvodnju i simulacije električnih karakteristika n-kanalnog VDMOS tranzistora snage IRF510. S obzirom da je poznavanje raspodele primesa u domenu simulacije komponente neophodan uslov za simulaciju njenih električnih karakteristika, prvi deo ovog poglavlja je posvećen rekonstrukciji i simulaciji kompletnog tehnološkog niza za proizvodnju korišćene komponente. Detaljno je opisana metodologija rekonstrukcije tehnološkog niza, tj. inverznog inženjeringa, koja nam omogućava da na osnovu dostupnih podataka o korišćenoj tehnologiji za proizvodnju, podataka o električnim karakteristikama komponente iz kataloga i literature, kao i na osnovu eksperimentalno određenih električnih karakteristika komponente, rekonstruišemo tehnološki niz za proizvodnju i odredimo vrednosti tehnoloških parametara najvažnijih tehnoloških procesa, kao što su na primer: jonska implantacija, difuzija, oksidacija, itd., koji dominantno utiču na raspodelu primesa u strukturi komponente. Po dobijanju raspodele primesa u domenu simulacije VDMOS tranzistora sledi simulacija njegovih električnih karakteristika, pri čemu će dobro slaganje dobijenih rezultata simulacije sa eksperimentalno određenim karakteristikama i električnim karakteristikama komponente navedenim u katalogu verifikovati postupak inverznog modeliranja tehnološkog niza za proizvodnju n-kanalnog VDMOS tranzistora snage IRF510. U nastavku ovog poglavlja će biti simuliran i analiziran uticaj defekata generisanih na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika, kao i efekta depasivizacije vodonika H na međupovršini Si/SiO<sub>2</sub> na električne karakteristike tranzistora IRF510 kada je on izložen HEF naprezanju. Konačno, biće dato i poređenje dobijenih rezultata simulacije i

eksperimentalno određenih električnih karakteristika komponente izložene HEF naprežanju u trajanju do 150 minuta. Pri simulaciji se simultano uzimaju u obzir uticaji generisanih centara zahvata (trapova) na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika, kao i uticaj depasivizacije vodonikovih atoma i FN struje tunelovanja na električne karakteristike VDMOS tranzistora.

## 4.1 Simulacija tehnološkog niza za proizvodnju

---

Prvi korak kod simulacije električnih karakteristika bilo koje poluprovodničke komponente je simulacija tehnološkog niza za proizvodnju te komponente. Pri tome se dobija ukupna raspodela donorskih i akceptorskih primesa u definisanom domenu simulacije što je, uz definisane granične uslove na granicama simetrije i kontaktima, neophodan ulazni parametar za rešavanje kompletnog sistema poluprovodničkih jednačina i simulaciju električnih karakteristika. Tehnološki niz za proizvodnju poluprovodničkih komponenta se sastoji od određenog broja precizno definisanih i raspoređenih tehnoloških procesa, kao što su na primer: jonska implantacija, difuzija, oksidacija, epitaksija, depozicija, nagrivanje, metalizacija, razni procesi pasivizacije, itd. U zavisnosti od složenosti komponente ili integrisanog kola, broj neophodnih procesa fotolitografije se kreće od 5, za proizvodnju diskretnih poluprovodničkih komponenta, pa do više od 30, kod proizvodnje savremenih mikroprocesora i integrisanih kola. To znači da u kompletnom tehnološkom nizu, čak i kod relativno jednostavnih poluprovodničkih struktura, veoma često ima i više od 50 procesa koje je potrebno realizovati u postupku njihove proizvodnje. Pri tome, svaki od ovih procesa ima po nekoliko parametara, kao što su: temperatura, karakteristike ambijenta, koncentracije primesa, vreme trajanja, itd. Imajući u vidu sve ovo, jasno je da je simulacija kompletnog tehnološkog niza za proizvodnju poluprovodničkih komponenta veoma kompleksan problem koji zahteva poznavanje kako redosleda odgovarajućih procesnih koraka, tako i vrednosti parametara tehnoloških procesa. Međutim, proizvođači komponenta uglavnom ne otkrivaju detaljne podatke o tehnološkom nizu, već daju samo neke osnovne karakteristike korišćene tehnologije, kao što su: minimalna dužina kanala, debljina oksida gejta, broj fotolitografskih postupaka, maksimalni dozvoljeni naponi, slojne otpornosti odgovarajućih slojeva, itd. Na žalost, ovi podaci najčešće nisu dovoljni za simulaciju tehnološkog niza za proizvodnju, pa je zbog toga neophodno primeniti tehniku inverzne simulacije, kod koje se, polazeći od poznatih električnih karakteristika, koje su izmerene ili uzete iz dostupne tehničke dokumentacije o određenoj komponenti, rekonstruiše tehnološki niz za njenu proizvodnju i određuju vrednosti važnijih

parametara odgovarajućih procesa iz tehnološkog niza. Olakšavajuću okolnost pri rekonstrukciji tehnološkog niza za proizvodnju komponente i definisanju raspodele primesa u domenu simulacije predstavlja činjenica da na profil primesa dominantno utiču procesi dopiranja, kao što su: jonska implantacija i predepozicija, kao i visokotemperaturni tehnološki procesi: difuzija, oksidacija i epitaksija, pa se pri simulaciji mogu zanemariti svi ostali tehnološki procesi koji se odvijaju na nižim temperaturama.

N-kanalni VDMOS tranzistor snage IRF510 se realizuje u standardnoj CMOS tehnologiji. Redosled važnijih tehnoloških procesa i foto-postupaka utvrđen je na osnovu informacija o ovoj tehnologiji koje su dostupne u literaturi [81,59] i prikazan na slici 4.1. Proizvođač komponente International Rectifier [11] u tehničkoj dokumentaciji o komponenti ne daje nikakve podatke o samom tehnološkom nizu za proizvodnju i parametrima tehnoloških procesa. U dostupnoj tehničkoj dokumentaciji [146] dati su samo podaci o električnim karakteristikama komponente [146]. Pored toga, poznate su prenosna karakteristika tranzistora na sobnoj temperaturi i  $T=175^{\circ}\text{C}$  (3.3) i njegove izlazne karakteristike (3.4).

Korišćenjem ovih podataka, kao i podataka o slojnoj otpornosti odgovarajućih oblasti može se postaviti set početnih vrednosti parametara osnovnih tehnoloških procesa koji dominantno utiču na raspodelu primesa u definisanom domenu simulacije n-kanalnog VDMOS tranzistora snage IRF510. Komponenta se realizuje na monokristalnom silicijumskom supstratu n-tipa orijentacije  $\langle 100 \rangle$  koji je dopiran fosforom. Prvi kritični, i za rad komponente veoma bitan proces je formiranje epitaksijalnog sloja. Debljina epitaksijalnog sloja, kao i nivo dopiranja u njemu dominantno utiču na  $r_{DS(on)}$ , pa su parametri procesa epitaksije: debljina sloja, nivo dopiranja, brzina narastanja, vreme i temperatura na kojoj se proces odvija, određeni na osnovu poznavanja ove vrednosti, kao i na osnovu poznavanja vrednosti slojne otpornosti epitaksijalnog sloja. Verovatno najteži problem kod rekonstrukcije tehnološkog niza za proizvodnju VDMOS tranzistora predstavlja određivanje parametara procesa jonske implantacije i difuzije kojima se formiraju  $p^+$ ,  $p^-$  i  $n^+$  oblasti, s obzirom da lateralne difuzije ovih oblasti određuju dužinu kanala tranzistora, koja bi u ovom slučaju trebalo da bude oko  $2\ \mu\text{m}$ , što je podatak poznat iz tehničke dokumentacije [146], kao i maksimalnu koncentraciju bora na početku kanala koja dominantno određuje vrednost napona praga komponente. Ova vrednost je takođe poznata i iznosi  $V_{TH}=(2-4)\text{ V}$  [146]. Takođe, kritičan je i tehnološki proces oksidacije kojim se formira oksid gejta n-kanalnog VDMOS tranzistora. I ovaj podatak je dostupan u

tehničkoj dokumentaciji:  $d_{OX} = (100 - 120)$  nm [146]. Međutim, veoma je važno odrediti pravu temperaturu na kojoj se odvija oksidacija, kao i vreme njenog trajanja, s obzirom da ovi parametri utiču na preraspodelu primesa u oblasti kanala tranzistora, pa samim tim i na vrednost napona praga.



---

Slika 4.1. Redosled važnijih tehnoloških procesa i foto-postupaka u postupku proizvodnje n-kanalnog VDMOS tranzistora snage IRF510 [59,81,146].

Procedura inverznog inženjeringa tehnološkog postupka za proizvodnju n-kanalnog VDMOS tranzistora snage IRF510 predstavlja, kao što je već rečeno, veoma kompleksan problem, s obzirom na veliki broj nepoznatih parametara i malo dostupnih informacija o korišćenju tehnologiji. Korišćenje metodologije „proba-greška“ zahtevalo bi ogroman broj simulacija i mnogo vremena potrošenog na simulacije, kao i značajne računarske resurse, pa se zbog toga koristi nova metodologija, razvijena za inverzno modeliranje tehnološkog niza za proizvodnju poluprovodničkih komponenata, koja se pre svega zasniva na iskustvu, kao i na malobrojnim dostupnim informacijama. Prvi korak je da se na osnovu poznavanja strukture komponente odrede: geometrija komponente, debljina epitaksijalnog sloja i dubine p-n spojeva pojedinih oblasti. To su informacije koje su neophodne kako bi se približno odredio tip i novo koncentracije u polaznom supstratu, kao i parametri procesa fotolitografije, epitaksije (vreme, temperatura, tip primese i nivo dopiranja) i jonske implantacije (tip primese, energija i doza). Parametri procesa difuzije: temperatura, vreme i

ambijent se određuju na osnovu iskustva, s obzirom da se veoma često radi o tipičnim procesima difuzije za formiranje pojedinih oblasti, kao što su na primer: n- ili p-well oblasti i oblasti sorsa i drejna tranzistora.

Kada definišemo sve kritične procese i tehnološke parametre sledeći korak je definisanje pretpostavljenog opsega njihovih promena, tj. njihove minimalne i maksimalne vrednosti. Pregled kritičnih parametara, kao i opsezi u kojima se njihove vrednosti menjaju je dat u tabeli 4.1. Potrebno je napomenuti da se kompletan proces difuzije, tj. odžarivanja primesa, najčešće sastoji od nekoliko sukcesivnih difuzija koje se odvijaju na različitim temperaturama i u različitim ambijentima. Zbog pojednostavljenja, u tabeli 4.1 su dati parametri samo onog procesa difuzije koji je dominantan na preraspodelu primesa u definisanom domenu simulacije (najduža difuzija ili difuzija koja se odvija na najvišoj temperaturi). Slično, kod procesa oksidacije posmatramo samo onaj termički proces kada se dominantno formira oksid na površini, tj. termički procesi koji se odvijaju u oksidacionim ambijentima (wetO<sub>2</sub> ili dryO<sub>2</sub>).

Čak i pored svih ovih pojednostavljenja jasno je da je potrebno odrediti više od 20 parametara koji dominantno utiču na konačnu raspodelu primesa u strukturi n-kanalnog VDMOS tranzistora snage, a samim tim i na njegove električne karakteristike. Zbog toga je potrebno veoma pažljivo projektovati proceduru simulacije, kako bi se željeni rezultati dobili uz minimalan utrošak CPU vremena i računarskih resursa. Pri tome su, uz određene modifikacije, korišćene metode projektovanja numeričkog eksperimenta koje su opisane u četvrtom poglavlju ove doktorske disertacije. Poseban problem u ovom slučaju predstavlja činjenica da je raspodela primesa nepoznata i da je u stvari uvek potrebno simulirati i električne karakteristike komponente za dobijenu raspodelu primesa, pa tek posle toga poređenjem dobijenih simuliranih rezultata i poznatih električnih karakteristika tranzistora IRF510 konstatovati da li je set definisanih tehnoloških parametara dobar. U slučaju kada slaganje nije zadovoljavajuće potrebno je uočiti koji od parametara ne zadovoljava i kako treba menjati njegovu vrednost. U ovom slučajevima je od velike koristi primena modela i razvijenih tehnika optimizacije koji se baziraju na neuronskim mrežama, čime postupak inverznog inženjeringa tehnološkog niza za proizvodnju može biti značajno ubrzan.

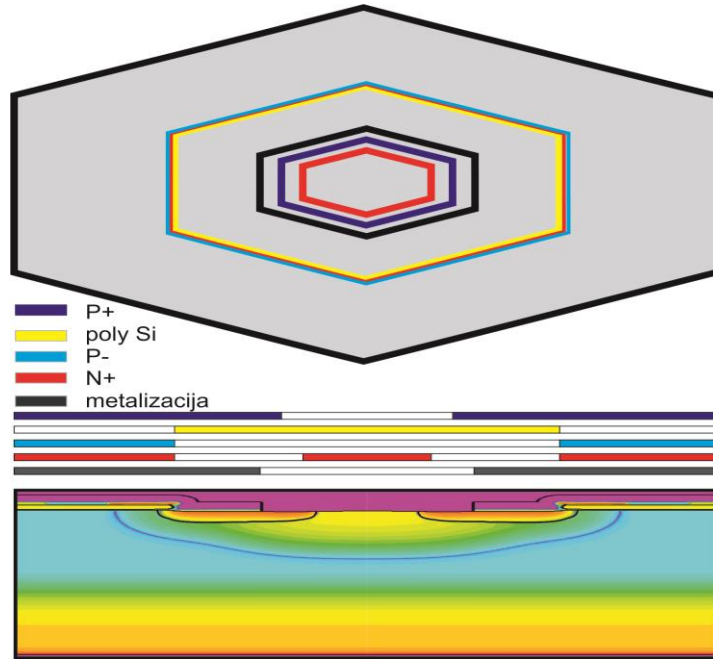
Raspodela primesa, dobijena posle procedure optimizacije i inverznog modelovanja tehnološkog niza proizvodnje u domenu simulacije jedne ćelije n-kanalnog VDMOS tranzistora snage IRF510 prikazana je na slici 4.2. Na istoj slici su prikazane i dimenzije foto-maski ranije pomenutih fotolitografskih procesa koji su sastavni deo tehnološkog niza

proizvodnje. 2D raspodela primesa polu-čelije tranzistora sa označenim oblastima ( $n^+$ -supstrat, n-epitaksijalni sloj, p-oblast,  $n^+$ -oblast i oblast kanala) i kontaktima (sors, drejn i gejt) prikazana je na slici 4.3. 1D profili primesa u vertikalnom preseku kroz n-epi/ $n^+$ -supstrat i u horizontalnom preseku uz samu površinu kroz kanal tranzistora, dati su na slikama 4.4a) i b), respektivno.

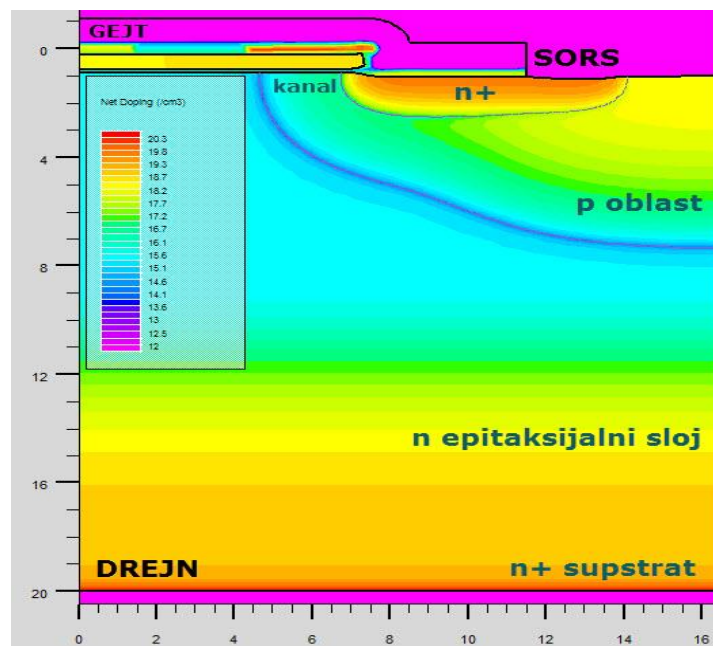
Tabela 4.1 Pregled kritičnih parametara i pretpostavljeni opseg njihovih promena [81,59].

Proces	Parametar	min	tipično	max	jedinica
Polazni supstrat	tip primeše		n-tip, P		
	orijentacija		<100>		
	koncentracija	$10^{18}$		$10^{20}$	$\text{cm}^{-3}$
Epitaksija	debljina	14		18	$\mu\text{m}$
	tip primeše		n-tip, P		
	nivo dopiranja	$10^{15}$		$5 \cdot 10^{15}$	$\text{cm}^{-3}$
	temperatura	1100		1200	$^{\circ}\text{C}$
	vreme	10		30	min
P+ oblast					
Jonska implantacija	tip primeše		p-tip, B		
	energija	30		50	eV
	doza	$5 \cdot 10^{14}$		$5 \cdot 10^{15}$	$\text{cm}^{-2}$
Difuzija	ambijent		$\text{N}_2$		
	temperatura	1000		1150	$^{\circ}\text{C}$
	vreme	60		120	min
Formiranje oksida gejta & depozicija poly-Si					
Oksidacija	ambijent		wet $\text{O}_2$		
	temperatura	850		950	$^{\circ}\text{C}$
	vreme	40		60	min
Depozicija	vrsta sloja		poly-Si		
	debljina sloja	0.5		1.0	$\mu\text{m}$
P- oblast					
Jonska implantacija	tip primeše		p-tip, B		
	energija	30		50	
	doza	$10^{13}$		$10^{14}$	$\text{cm}^{-2}$
Difuzija	ambijent		$\text{N}_2$		
	temperatura	1100		1200	$^{\circ}\text{C}$
	vreme	300		400	min
N+ oblast					
Jonska implantacija	tip primeše		n-tip, P		
	energija	70		90	eV
	doza	$10^{15}$		$5 \cdot 10^{15}$	$\text{cm}^{-2}$
Difuzija	ambijent		$\text{N}_2$		
	temperatura	850		950	
	vreme	30		60	
Metalizacija					
Depozicija	vrsta sloja		Aluminijum		
	debljina sloja	4		6	$\mu\text{m}$

Pri tome se jasno može uočiti da je debljina epitaksijalnog sloja  $d_{EPI}=15.5 \mu\text{m}$ , a da je dužina kanala oko  $l_{ch}=2.1 \mu\text{m}$ , što su vrednosti koje se veoma dobro slažu sa podacima iz dostupne literature [146]. Pored toga, maksimalna koncentracija primesa na početku kanala od  $N_{(ch)MAX} = 5 \cdot 10^{16} \text{ cm}^{-3}$  daje napon praga koji se veoma dobro slaže sa eksperimentalno određenom vrednošću.

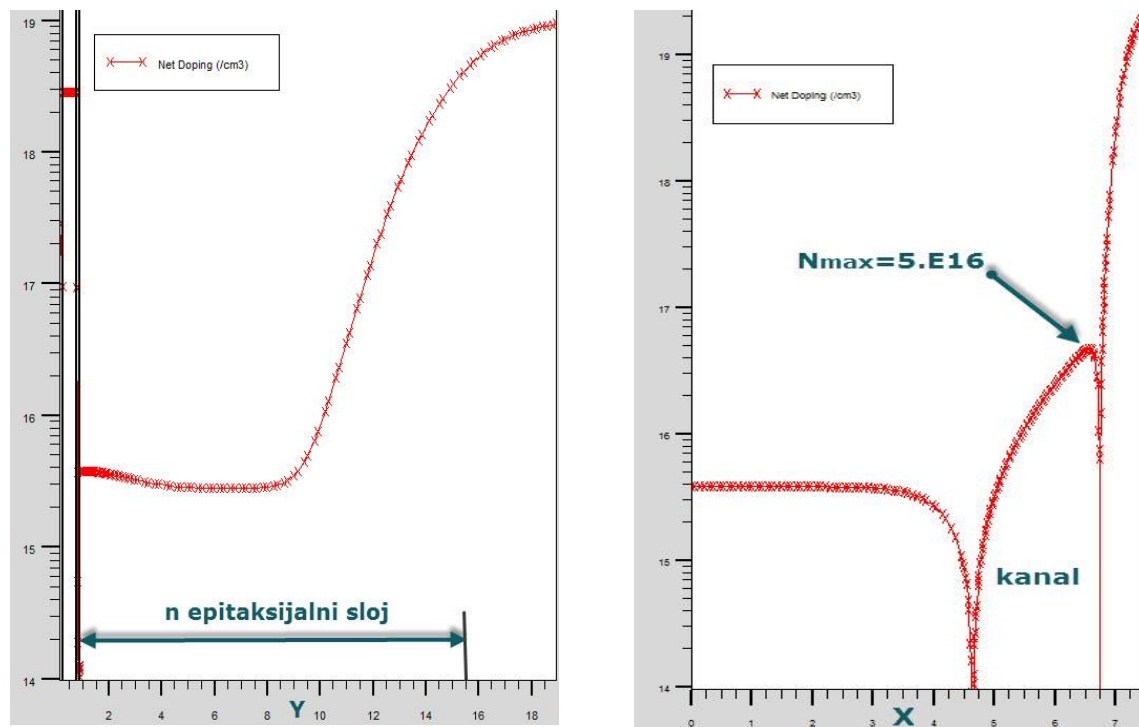


Slika 4.2. Redosled foto postupaka, dimenzije maski i konačna raspodela primesa u definisanom domenu simulacije jedne ćelije n-kanalnog VDMOS tranzistora snage IRF510.



Slika 4.3. 2D raspodela primesa polu-ćelije tranzistora sa označenim oblastima ( $n^+$ -supstrat, n - epitaksijalni sloj, p-oblast,  $n^+$ -oblast i oblast kanala) i kontaktima (sors, drejn i gejt).





a)

b)

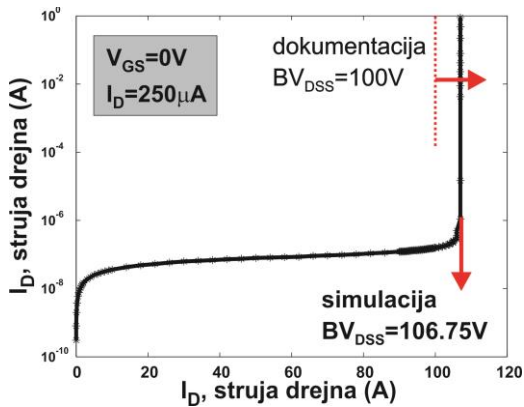
Slika 4.4. 1D profili primesa u: a) vertikalnom preseku kroz n-epi/n<sup>+</sup>-supstrat i b) horizontalnom preseku uz samu površinu kroz kanal VDMOS tranzistora.

## 4.2 Simulacija električnih karakteristika

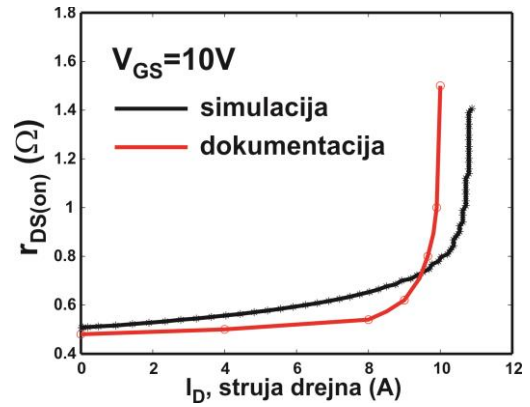
Dobijeni ukupni profil primesa u domenu simulacije n-kanalnog VDMOS tranzistora snage IRF510 predstavlja najvažniji ulazni parametar programa za simulaciju električnih karakteristika ATLAS, koji uz pravilno odabrane i definisane modele fizičkih parametara i odgovarajuću numeričku metodu rešavanja kompletnog sistema poluprovodničkih jednačina dominantno utiču na dobijene simulirane električne karakteristike komponente. Dobijene simulirane vrednosti upoređene su sa električnim karakteristikama n-kanalnog tranzistora snage IRF510 koje su date u tabeli 4.1, i to poređenje je prikazano u tabeli 4.2. Kao što se može videti, dobijeno je veoma dobro slaganje vrednosti probojnog napona, napona praga, otpornosti u uključenom stanju i transkonduktanse, što je pouzdan pokazatelj da je tehnološki niz za proizvodnju korektno rekonstruisan i da je raspodela primesa približna realnom slučaju. Potrebno je napomenuti da su sve simulacije rađene pod identičnim uslovima kako su odgovarajuće karakteristike merene, što je takođe dato u tabeli 4.2. To potvrđuju i simulirana probojna karakteristika prikazana na slici 4.5a), kao i poređenje simulirane i merene zavisnost  $r_{DS(on)}$  od struje drejna, što je prikazano slici 4.5b).

Tabela 4.2 Poređenje merenih i simuliranih električnih karakteristika tranzistora.

Parametar	Simbol	min	tipično	max	Simulacija	jedinica
Probojni napon	$BV_{DSS}$	100	-	-	106.75	V
Napon praga	$V_{TH}$	2.0	-	4.0	2.65	V
Otpornost uključanja	$r_{DS(on)}$	-	0.4	0.54	0.55	$\Omega$
Transkonduktansa	$g_{fs}$	1.3	2.0		2.72	S



a)



b)

Slika 4.5. a) Simulirana probojna karakteristika n-kanalnog VDMOS tranzistora snage IRF510 i b) poređenje simulirane i merene zavisnost  $r_{DS(on)}$  od struje drejna.

Konačno, programom ATLAS su simulirane prenosna i izlazne karakteristike n-kanalnog VDMOS tranzistora IRF510. Dobijeni rezultati simulacije prikazani na slikama 4.6, 4.7 i 4.8. U slučaju simulacije prenosne karakteristike  $I_D = f(V_S)$ , korišćeni modeli fizičkih parametara (pokretljivost, generacija i rekombinacija), profil raspodele primesa, koncentracija fiksnih naelektrisanja na međupovršini  $Q_f$ , kao i polarizacija kontakata su definisani u ulaznoj datoteci:

```

go atlas

# input file

init inf=IRF510.str

interface qf=6.e10

mesh width=100

# BULK TRAP

set defb_dd=1.e11
set defb_de.l=0.5
set defb_ad=1.e11
set defb_ae.l=0.5
    
```

```

trap density=$defb_dd e.level=$defb_de.1 donor degen=12 sign=1.e-15
sigp=1.e-14
trap density=$defb_ad e.level=$defb_ae.1 acceptor degen=1 sign=1.e-15
sigp=1.e-14

# INTERFACE TRAP
set defi_dd_int=1.e10
set defi_de.1_int=0.1
set defi_ad_int=1.e10
set defi_ae.1_int=0.5

inttrap donor density=$defi_dd_int e.level=$defi_de.1_int sign=1.e-15
sigp=1.e-14 degen=1
inttrap acceptor density=$defi_ad_int e.level=$defi_ae.1_int sign=1.e-
15 sigp=1.e-14 degen=12

mobility vsatn=5.e5 vsatp=5.e5
contact name=gate n.polysilicon
model print temp=300 consrh cvt fermi
#impact selb

method newton

# Solution instruction
solve init
solve vdrain=0.001
solve vdrain=0.01
solve vdrain=0.1

log outf=IRF510_qf_6e10_initial.log

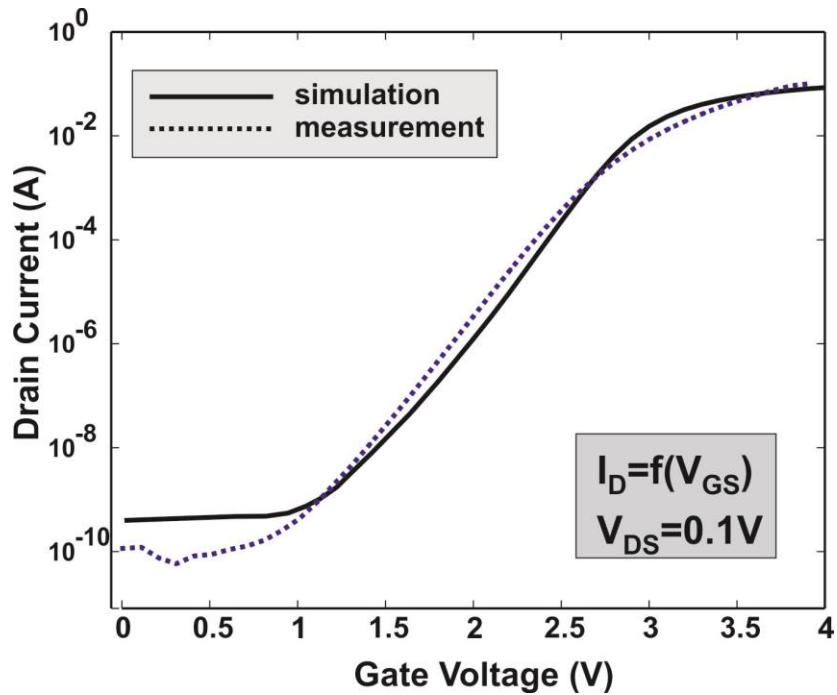
solve vgate=0.01
solve vgate=0.05
solve vgate=0.1
solve vstep=0.1 vfinal=5.0 name=gate compl=1e-3 cname=drain

quit

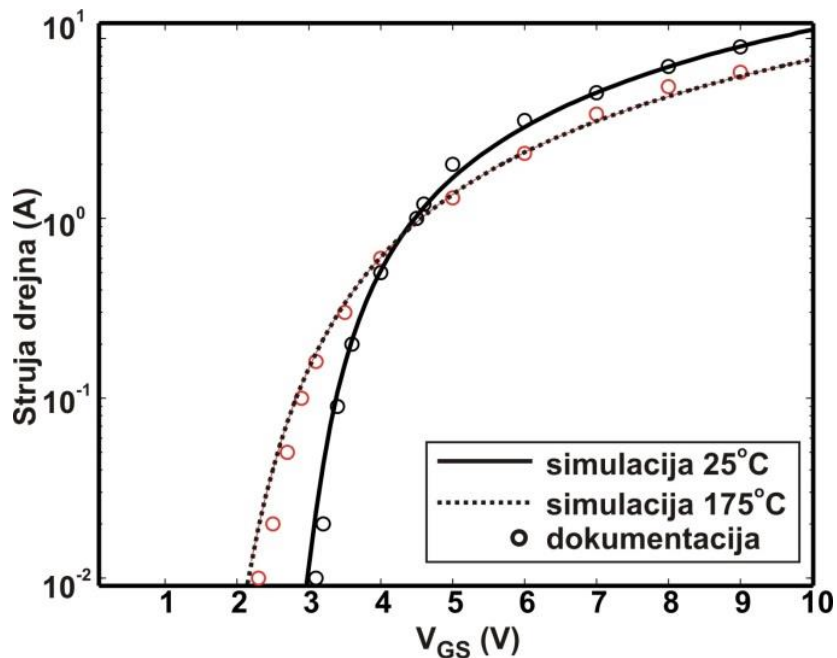
```

Dobijena prenosna karakteristika predstavlja karakteristiku samo jedne ćelije heksagonalne strukture tranzistora IRF510, tako da se ukupna struja dobija tek kada se dobijena struja pomnoži sa ukupnim brojem ćelija. Dobijena simulirana karakteristika je upoređena sa eksperimentalno izmerenom karakteristikom komponente i to je prikazano na slici 4.6. Pri simulaciji su, zbog boljeg slaganja, podešeni samo parametri modela pokretljivosti, dok su u svim ostalim modelima korišćene vrednostima parametara koje su usvojene u programu za simulaciju električnih karakteristika ATLAS. Prenosna karakteristika je simulirana na sobnoj temperaturi  $T=25\text{ }^{\circ}\text{C}$  i za napon na drejnu  $V_{DS}=0.1\text{ V}$ , uz uslov da nema generisanih centara zahvata (trapova) na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika. Za rešavanje sistema poluprovodničkih jednačina je korišćena Newton-ova metoda, s obzirom da sam numerički problem nije tako kompleksan, pa nema nekih većih problema sa konvergencijom i brzinom rešavanja, i pored toga što se radi o velikom domenu simulacije i priličnom broju diskretizacionih čvorova. Kao što se može videti,

dobijeno je veoma dobro slaganje sa izmerenom karakteristikom. Mala odstupanja koja se primećuju pri naponima na gejtu manjim od 1 V se mogu tolerisati, s obzirom da se radi o veoma malim strujama, tako da se postavlja i problem sa njihovim merenjem.

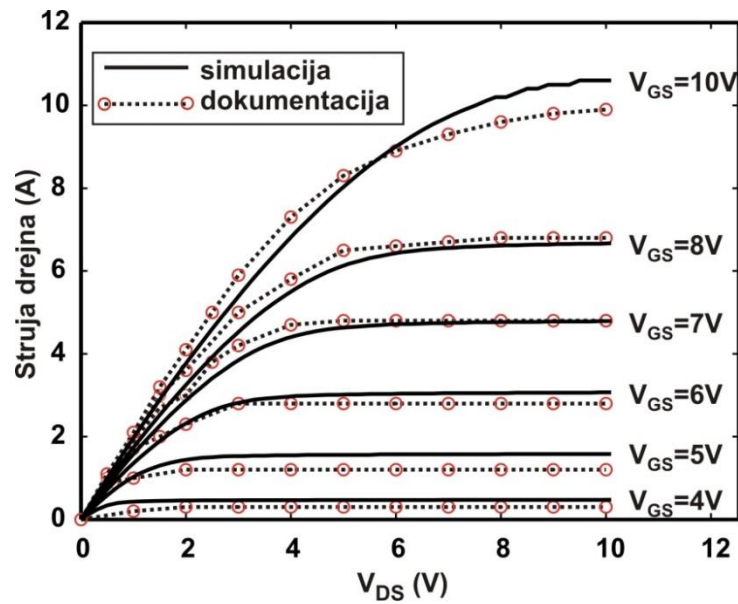


Slika 4.6. Poređenje simulirane i izmerene prenosne karakteristike n-kanalnog VDMOS tranzistora snage IRF510.



Slika 4.7. Poređenje simuliranih prenosnih karakteristika na sobnoj ( $T=25^{\circ}C$ ) i povišenoj temperaturi ( $T=175^{\circ}C$ ) i karakteristika iz tehničke dokumentacije tranzistora snage IRF510.

Dodatna verifikacija dobijenog profila primesa i izabranih modela fizičkih parametara, sa ciljem da se poveća poverenje u dobijene rezultate simulacije, je izvršena simulacijom prenosne karakteristike na povišenoj temperaturi  $T=175^{\circ}\text{C}$ . Dobijeni rezultati simulacije su upoređeni sa podacima iz dostupne tehničke dokumentacije o tranzistoru IRF510 i prikazani su na slici 4.7. I u ovom slučaju se može uočiti veoma dobro slaganje dobijenih rezultata. Na kraju su simulirane i izlazne karakteristike n-kanalnog tranzistora snage IRF510  $I_D = f(V_{DS}, V_{GS}) = 4\text{V}, 5\text{V}, 6\text{V}, 7\text{V}, 8\text{V}, 10\text{V}$ . Dobijeni rezultati simulacije su upoređeni sa podacima iz tehničke dokumentacije i prikazani na slici 4.8.

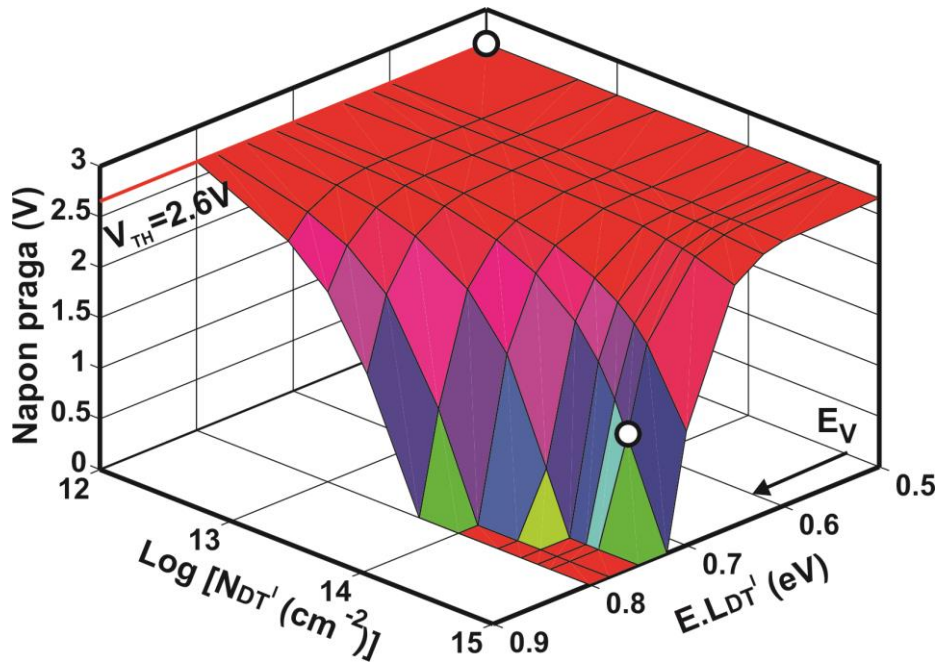


Slika 4.8. Poređenje simuliranih izlaznih karakteristika tranzistora snage IRF510.

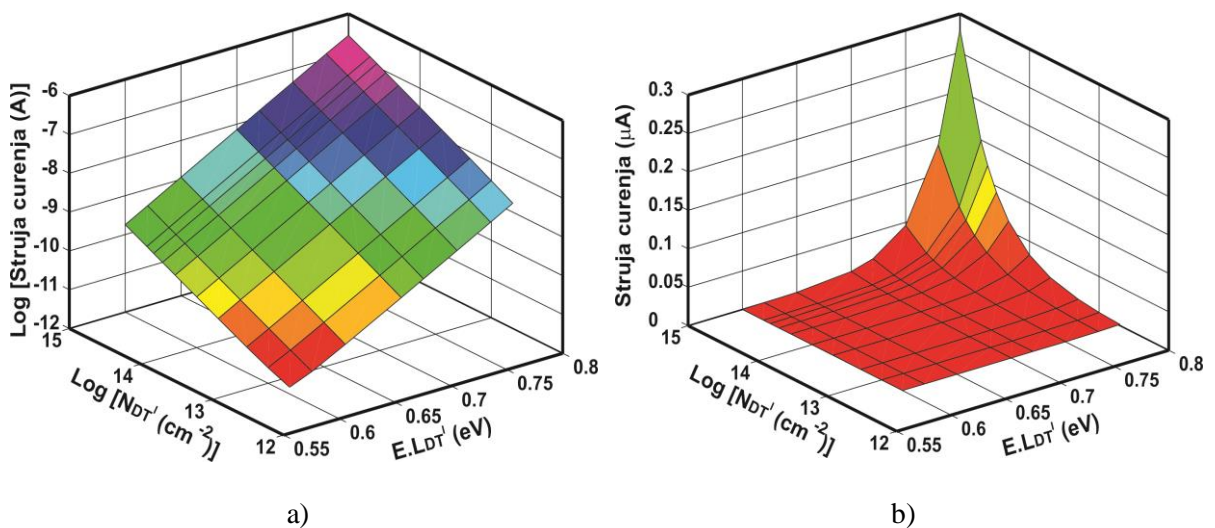
### 4.3 Uticaj defekata generisanih na međupovršini Si/SiO<sub>2</sub> na električne karakteristike tranzistora IRF510

Analiza eksperimentalno određenih karakteristika tranzistora IRF510 koji je naprezn dovođenjem napona  $V_{GS}=80\text{V}$  u trajanju do 150 minuta, a koje su date u Poglavlju 3 ove doktorske disertacije, ukazuje na to da se vrednost napona praga za napreznja do oko  $t = 40$  min smanjuje, a da tada dolazi do tzv. turn-around efekta (zaokreta), kada vrednost napon praga počinje da se povećava [141-144, 145-151]. Imajući u vidu simulaciju uticaja defekata generisanih na međupovršini Si/SiO<sub>2</sub> na električne karakteristike VDMOS tranzistora snage, koji su, takođe prikazani u Poglavlju 3, jasno je da na smanjenje vrednosti napona praga utiču donorski centri zahvata ( $DT^I$ ), pa je zbog toga uticaj akceptorskih centara zahvata ( $AT^I$ ) zanemaren. Korišćenjem programa ATLAS, simuliran je uticaj generisanih  $DT^I$  na napon praga tranzistora IRF510 i dobijeni rezultati su prikazani

na slici 4.9. Kao i kod tipičnog n - kanalnog VDMOS tranzistora čije su karakteristike simulirane u Poglavlju 3, i u ovom slučaju pad napona praga se dešava za  $N_{DT}^I > 10^{13} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I > 0.6 \text{ eV}$ . Slično, vrednost struje curenja  $I_L$  u podpragovskoj oblasti raste, što je prikazano u logaritamskoj i linearnoj razmeri na slici 4.10. Oba ova efekta su još uočljivija na prenosnim karakteristikama koje su dobijene simulacijom kada je:  $N_{DT}^I = 10^{12} \text{ cm}^{-2}$ ,  $E \cdot L_{DT}^I = 0.5 \text{ eV}$  (crvena linija) i  $N_{DT}^I = 4 \cdot 10^{14} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I = 0.72 \text{ eV}$  (plava linija), koje su prikazane na slici 4.11.

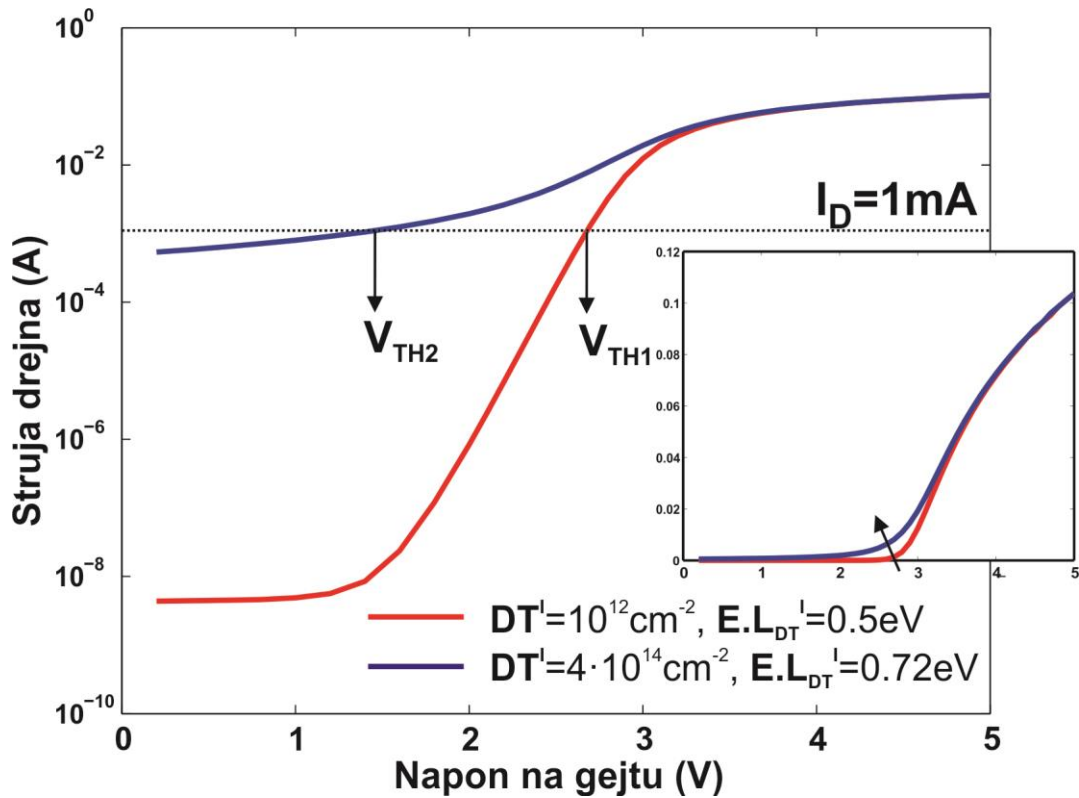


Slika 4.9. Promene napona praga  $V_{TH}$  n-kanalnog tranzistora snage IRF510 u zavisnosti od promene vrednosti parametara  $N_{DT}^I$  i  $E \cdot L_{DT}^I$ .

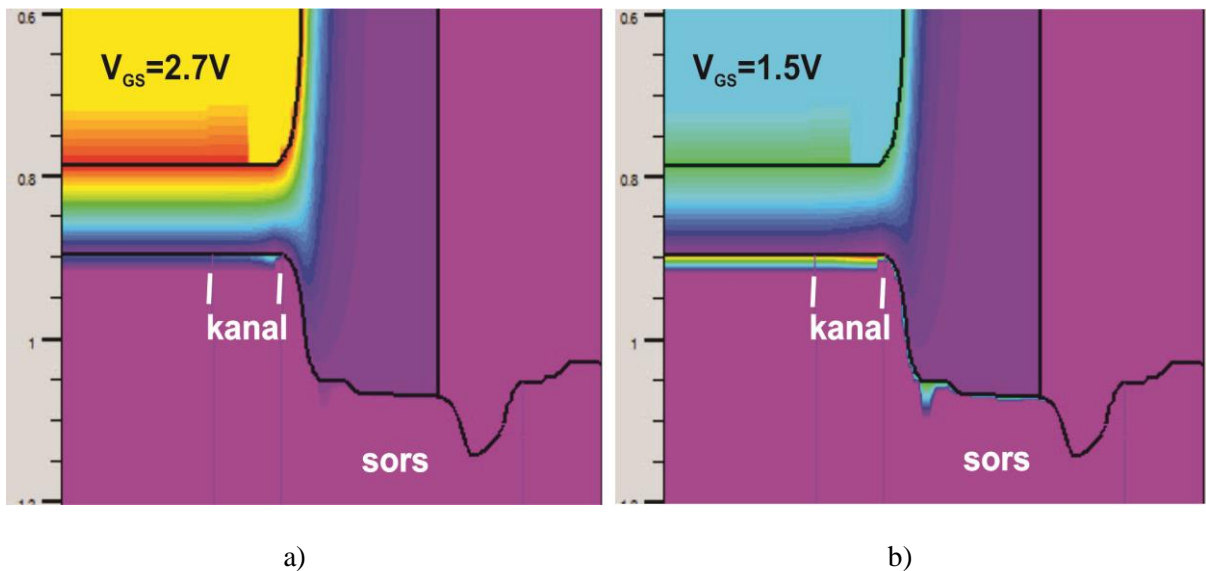


Slika 4.10. Promene struje curenja  $I_L$  n-kanalnog tranzistora snage IRF510 u zavisnosti od promene vrednosti parametara  $N_{DT}^I$  i  $E \cdot L_{DT}^I$ , prikazane u: a) logaritamskoj i b) linearnoj razmeri.





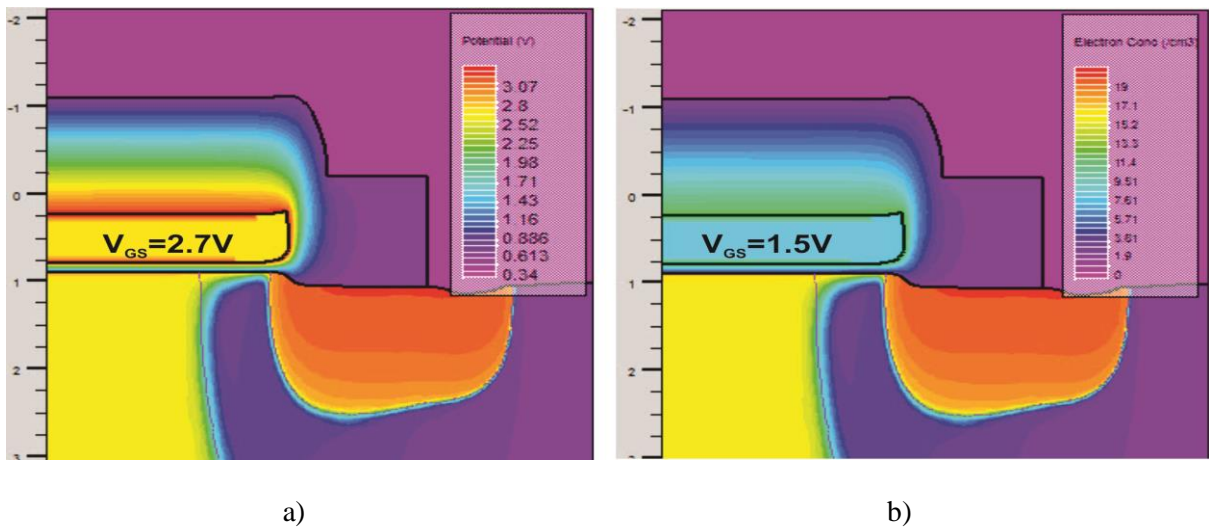
Slika 4.11. Simulirane prenosne karakteristike n-kanalnog tranzistora snage IRF510 u slučaju kada je:  $N_{DT}^I = 10^{12} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I = 0.5 \text{ eV}$  (crvena linija) i  $N_{DT}^I = 4 \cdot 10^{14} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I = 0.72 \text{ eV}$  (plava linija).



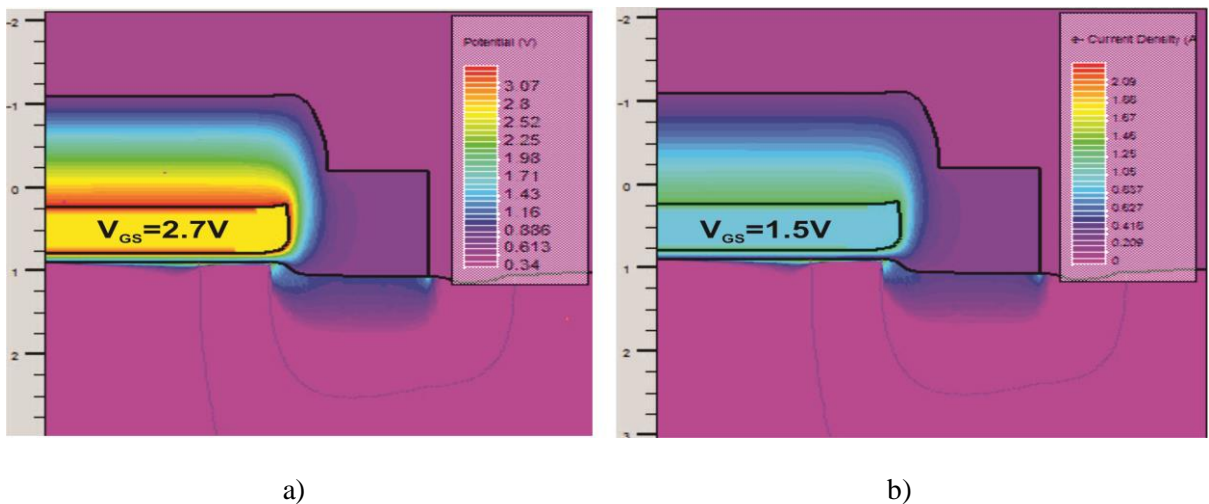
Slika 4.12 Koncentracija jonizovanih donorskih centara zahvata na međupovršini Si/SiO<sub>2</sub> u slučaju kada je: a)  $N_{DT}^I = 10^{12} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I = 0.5 \text{ eV}$  i b)  $N_{DT}^I = 4 \cdot 10^{14} \text{ cm}^{-2}$  i  $E \cdot L_{DT}^I = 0.72 \text{ eV}$ .

Kombinacije parametara za koje su date prenosne karakteristike na slici 4.11 su označene na slici 4.9, dok su na slikama 4.12, 4.13 i 4.14 prikazane raspodele jonizovanih  $DT^I$  na Si/SiO<sub>2</sub> međupovršini, koncentracije elektrona i gustine struje u definisanom

domenu simulacije, respektivno, i to neposredno u trenutku kada tranzistor počinje da vodi tj. kada je vrednost struje drejna  $I_D=1\text{mA}$ , a to je vrednost za koju se definiše napon praga [141-144, 145-151]. U prvom slučaju napona na gejtu je  $V_{GS}=V_{TH1}=2.7\text{ V}$ , dok je u drugom  $V_{GS}=V_{TH2}=1.5\text{ V}$ . Prisustvo pozitivnih jonizovanih  $DT^I$  na međupovršini Si/SiO<sub>2</sub> je razlog što se kanal formira pri mnogo manjem naponu na gejtu, što se može videti na slici 4.13. Pri tome su raspodele ukupne gustine struje u prvom i drugom slučaju gotovo identične, što je prikazano na slici 4.14.



Slika 4.13. Koncentracija elektrona u Si kada je: a)  $N_{DT}^I=10^{12}\text{ cm}^{-2}$  i  $E \cdot L_{DT}^I=0.5\text{ eV}$  i b)  $N_{DT}^I=4 \cdot 10^{14}\text{ cm}^{-2}$  i  $E \cdot L_{DT}^I=0.72\text{ eV}$ .

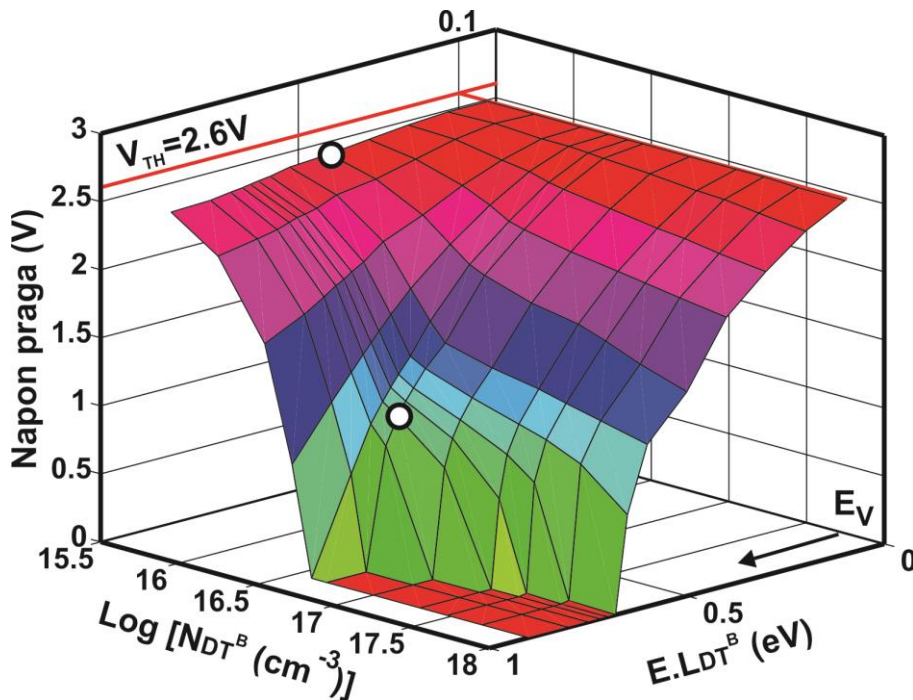


Slika 4.14. Gustina struje elektrona u slučaju kada je: a)  $N_{DT}^I=10^{12}\text{ cm}^{-2}$  i  $E \cdot L_{DT}^I=0.5\text{ eV}$  i b)  $N_{DT}^I=4 \cdot 10^{14}\text{ cm}^{-2}$  i  $E \cdot L_{DT}^I=0.72\text{ eV}$ .

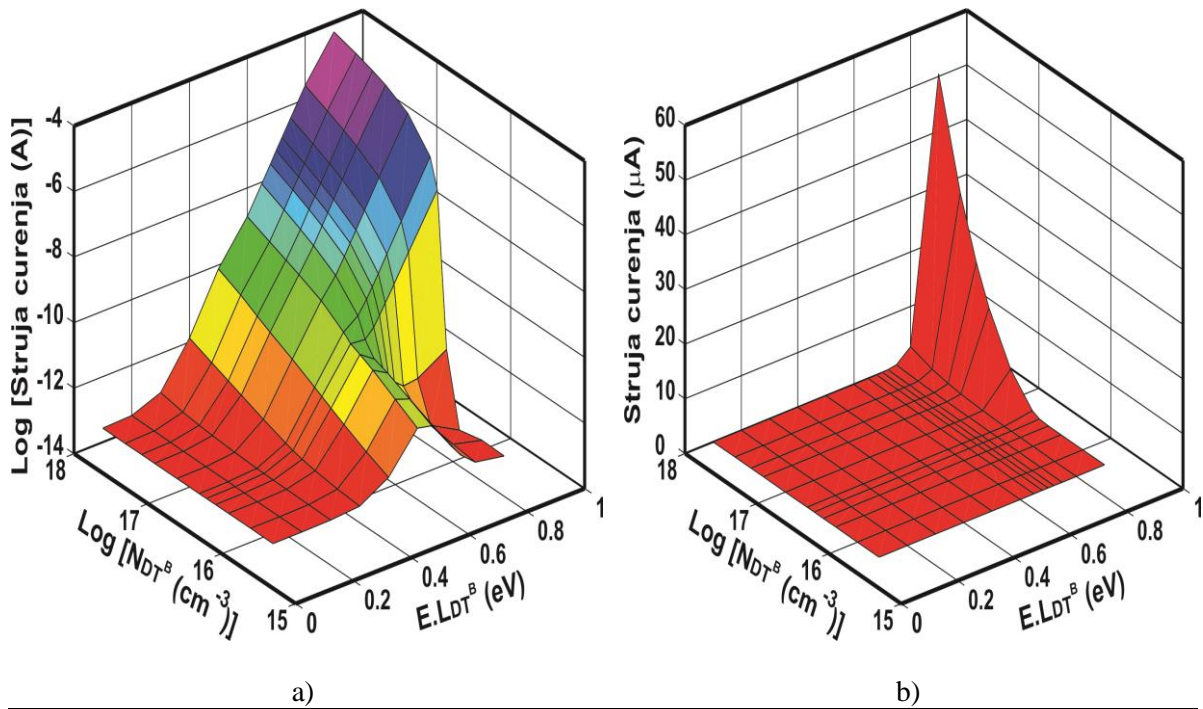


## 4.4 Uticaj defekata generisanih u balku poluprovodnika na električne karakteristike tranzistora

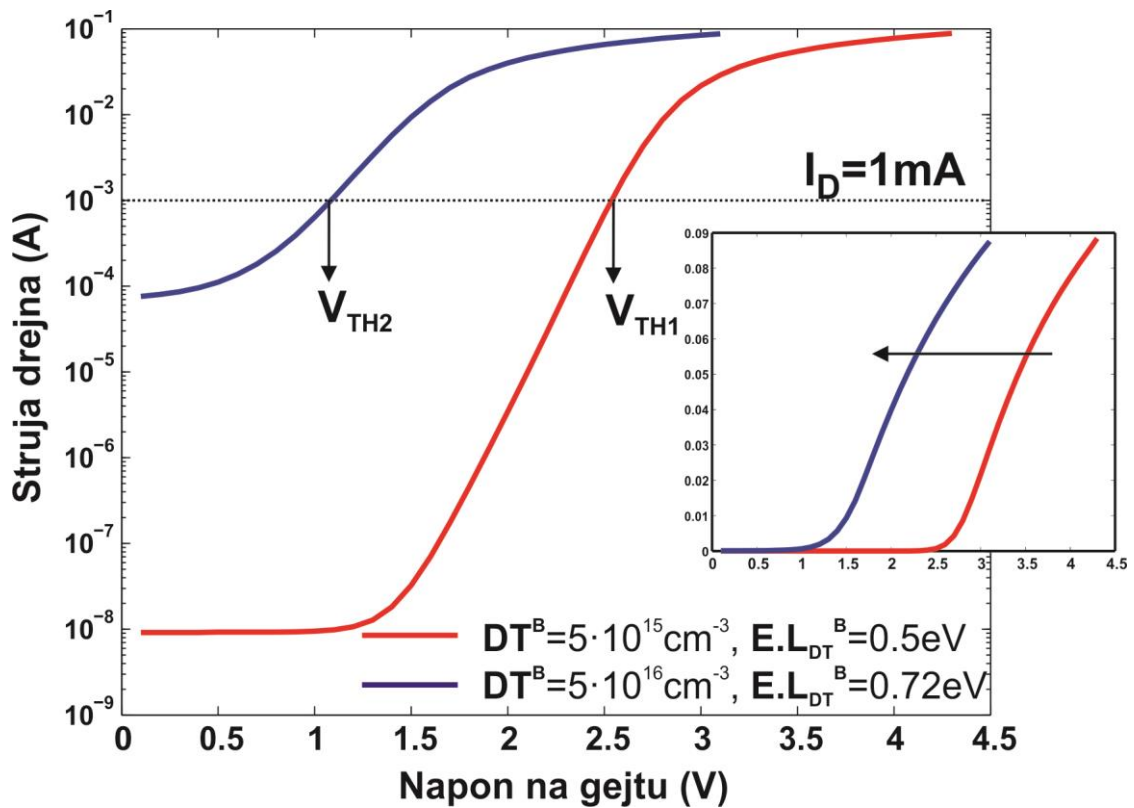
Analiza uticaja defekata, generisanih u balku poluprovodnika, na električne karakteristike VDMOS tranzistora, koja je opisana u Poglavlju 2, deo 2.3.5, pokazuje da generisani donorski centri zahvata u balku poluprovodnika ( $DT^B$ ) dominantno utiču na smanjenje vrednosti napona praga i porast struje curenja, dok akceptorski centri zahvata ( $AT^B$ ) uglavnom utiču na smanjenje struje drejna s obzirom na povećanje brzine rekombinacije u balku. Imajući u vidu dobijene eksperimentalne rezultate, opisane u Poglavlju 3, jasno je da je i u ovom slučaju, kada je tranzistor IRF510 pod uticajem HEF napreznja, dominantan uticaj imaju  $DT^B$ . Na slici 4.15 su prikazane promene vrednosti napona praga n - kanalnog VDMOS tranzistora snage IRF510 za različite vrednosti parametara  $N_{DT}^B$  i  $E \cdot L_{DT}^B$ . Osetniji pad napona se dešava kada je  $N_{DT}^B \geq 10^{16} \text{ cm}^{-3}$ , za ceo opseg promene parametra  $E \cdot L_{DT}^B$ . Pri ovim vrednostima parametara počinje i značajniji porast vrednosti struje curenja  $I_L$ , što je na slici 4.16 prikazano u logaritamskoj i linearnoj razmeri. Ovaj porast struje curenja je uočljiv i na dobijenim simuliranim prenosnim karakteristikama tranzistora IRF510, prikazanim na slici 4.17, kada je:  $DT^B = 5 \cdot 10^{15} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B = 0.5 \text{ eV}$  (crvena linija),  $DT^B = 5 \cdot 10^{16} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B = 0.72 \text{ eV}$  (plava linija). Ove kombinacije parametara su označene na slici 4.15 .



Slika 4.15. Promene napona praga  $V_{TH}$  n-kanalnog VDMOS tranzistora snage IRF510 u zavisnosti od promene vrednosti parametara  $N_{DT}^B$  i  $E \cdot L_{DT}^B$  [141-144, 145-151].



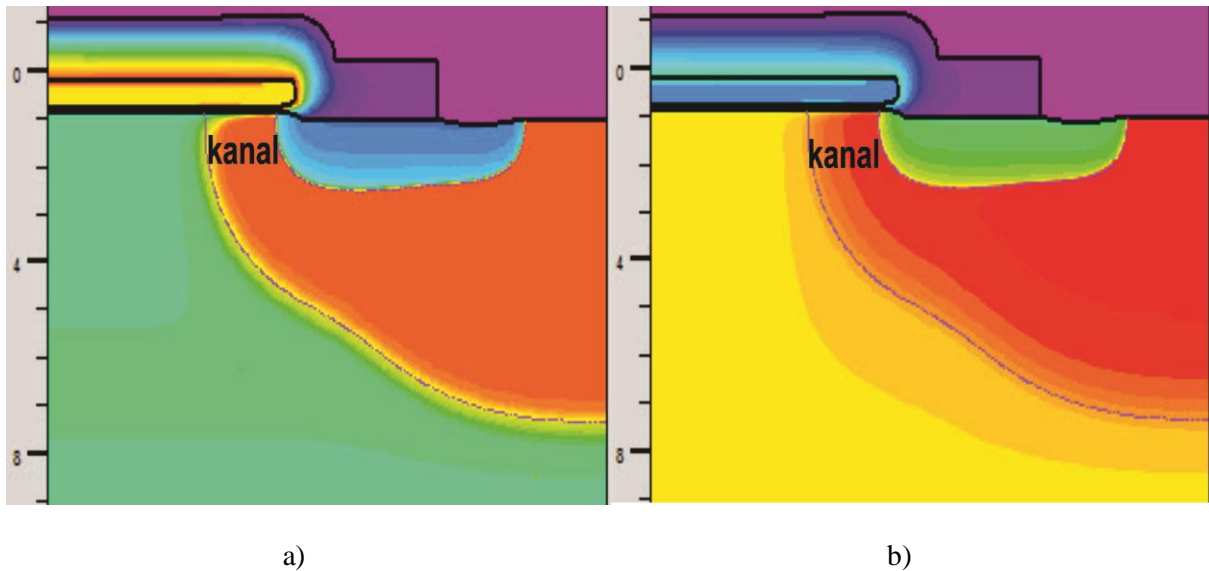
Slika 4.16. Promene struje curenja  $I_L$  n-kanalnog tranzistora snage IRF510 u zavisnosti od promene vrednosti parametara  $N_{DT}^B$  i  $E.L_{DT}^B$ , prikazane u: a) logaritamskoj i b) linearnoj razmeri.



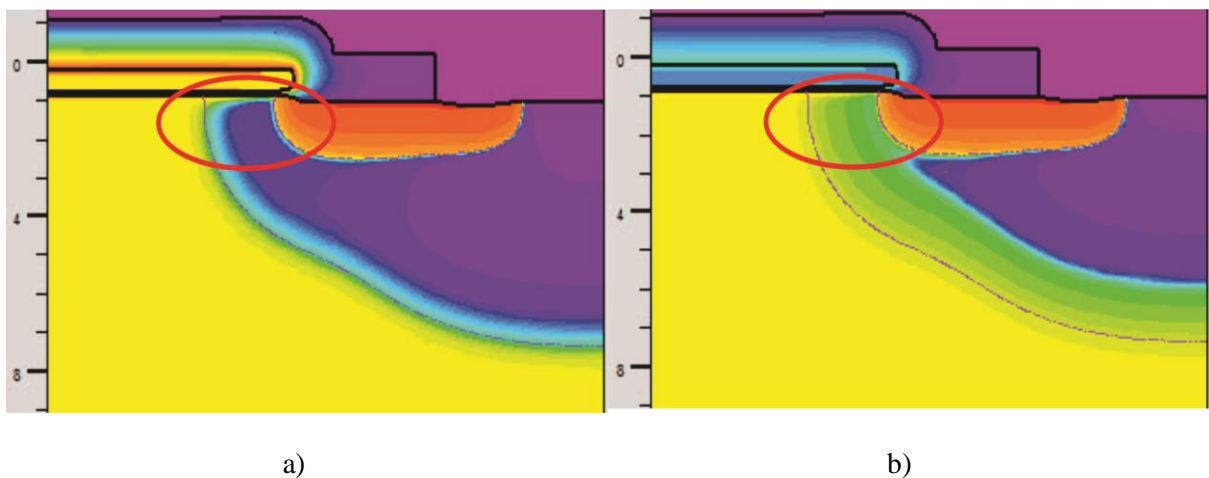
Slika 4.17. Simulirane prenosne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 u slučaju kada je:  $N_{DT}^B = 5 \cdot 10^{15} \text{ cm}^{-3}$  i  $E.L_{DT}^B = 0.5 \text{ eV}$  (crvena linija),  $N_{DT}^B = 5 \cdot 10^{16} \text{ cm}^{-3}$  i  $E.L_{DT}^B = 0.72 \text{ eV}$  (plava linija).

Za razliku od  $DT^I$  koji u najvećoj meri utiču na električne karakteristike u oblasti ispod i oko napona praga (4.11),  $DT^B$  utiču na prenosnu karakteristiku u celom opsegu, što je i uočljivo na slici 4.17. Pad vrednosti napona praga i porast struje drejna su posledica porasta koncentracije slobodnih elektrona usled jonizacije  $DT^B$  kada njihova gustina raste i kada se pridruženi energetski nivo približava dnu provodne zone [141-144, 145-151].

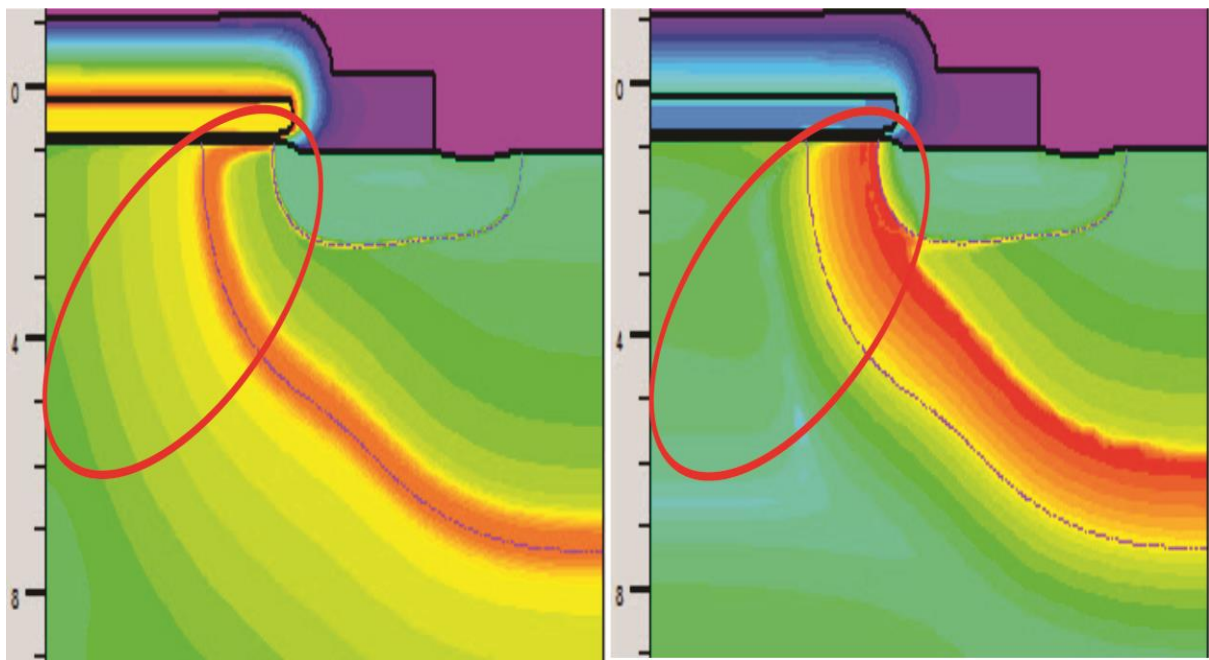
Slike 4.18, 4.19 i 4.20 prikazuju rezultate simulacije za navedene kombinacije parametara: raspodele jonizovanih  $DT^B$  u balku poluprovodnika, koncentracije elektrona i brzine rekombinacije u definisanom domenu simulacije, i to neposredno u trenutku kada tranzistor počinje da vodi tj. kada je vrednost struje drejna  $I_D=1$  mA. U prvom slučaju, vrednost napona na gejtu je  $V_S=V_{TH1}=2.6$  V, dok je u drugom  $V_S=V_{TH2}=1.2$  V.



Slika 4.18. Koncentracija jonizovanih donorskih centara zahvata u balku kada je: a)  $N_{DT}^B=5 \cdot 10^{15} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B=0.5 \text{ eV}$  i b)  $N_{DT}^B=5 \cdot 10^{16} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B=0.72 \text{ eV}$ .



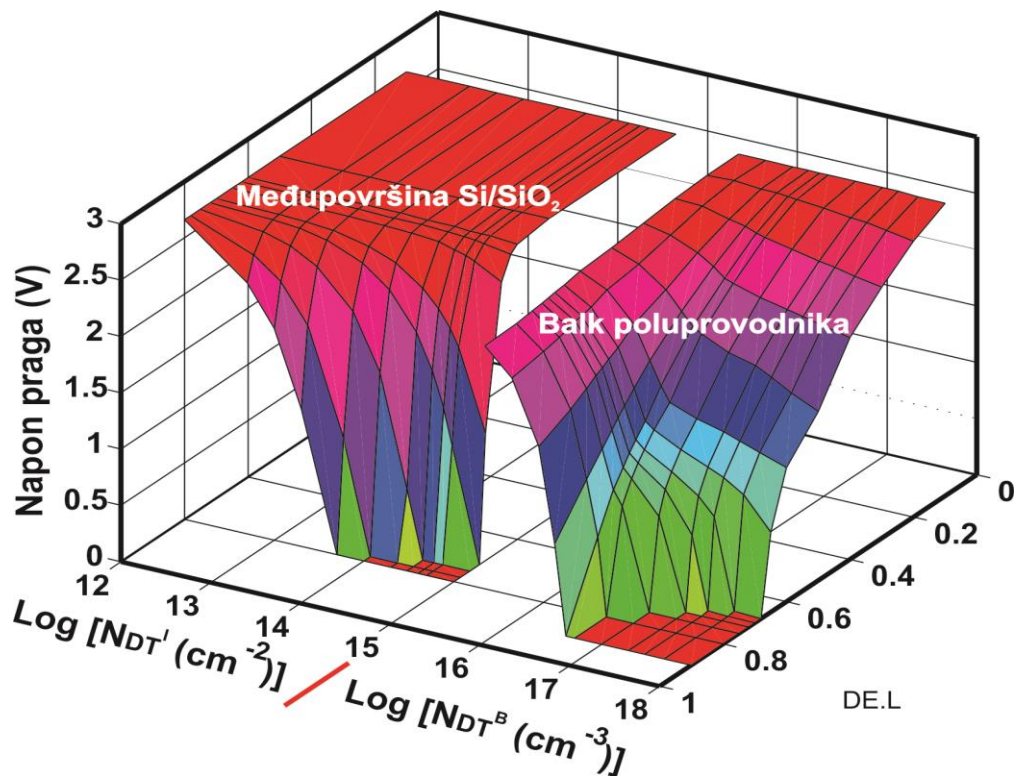
Slika 4.19. Koncentracija elektrona u Si kada je: a)  $N_{DT}^B=5 \cdot 10^{15} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B=0.5 \text{ eV}$  i b)  $N_{DT}^B=5 \cdot 10^{16} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B=0.72 \text{ eV}$ .



a)

b)

Slika 4.20. Brzina rekombinacije u Si kada je: a)  $N_{DT}^B = 5 \cdot 10^{15} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B = 0.5 \text{ eV}$  i b)  $N_{DT}^B = 5 \cdot 10^{16} \text{ cm}^{-3}$  i  $E \cdot L_{DT}^B = 0.72 \text{ eV}$ .



Slika 4.21. Poređenje uticaja parametara donorskih centara zahvata na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika na naponu praga  $V_{TH}$  n-kanalnog tranzistora snage IRF510.



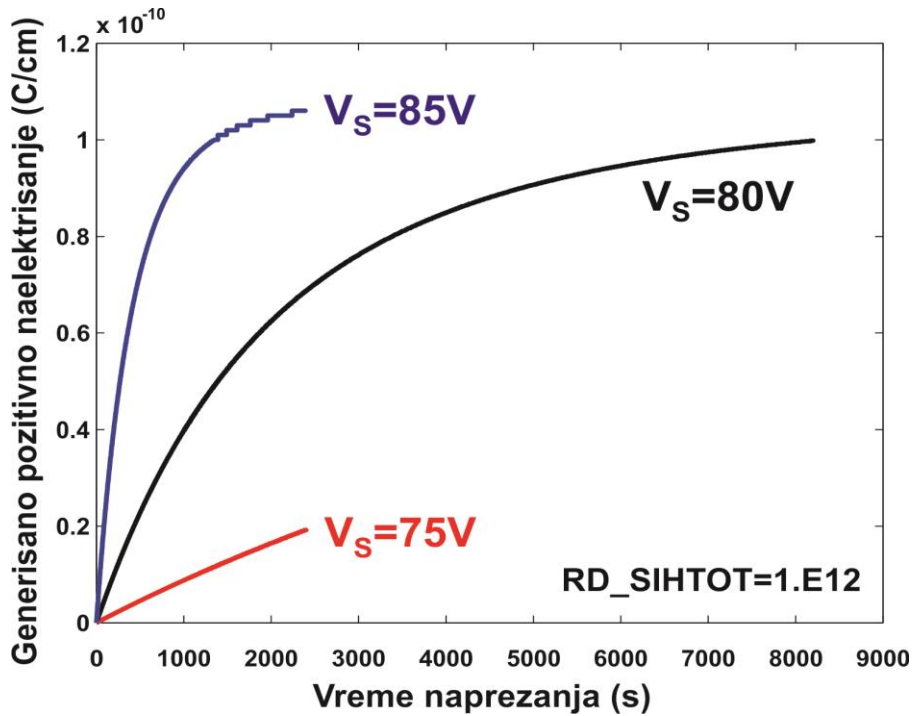
Povećana koncentracija jonizovanih  $DT^B$  u balku u drugom slučaju (Slika 4.18), ima za posledicu povećanje koncentracije elektrona, naročito u oblasti kanala što je označeno na slici 4.19, pa je normalno da se kanal formira i da tranzistor provede pri znatno manjim vrednostima napona na gejtu. Takođe, uočljiva je i promena brzine rekombinacije, kako u oblasti kanala, tako i u oblasti epitaksijalnog sloja kroz koji struja vertikalno protiče ka kontaktu drejna. Konačno, slika 4.21 daje uporedni prikaz kako parametri raspodela donorskih centara zahvata  $DT^I$  i  $DT^B$  utiču na napon praga n-kanalnog VDMOS tranzistora IRF510. Na prvi pogled izgleda da je uticaj na vrednost napona praga identičan, s obzirom da sa povećanjem njihove koncentracije i približavanjem pridruženog energetskog nivoa dnu provodne zone  $V_{TH}$  počinje da opada. Međutim, radi se potpuno različitim efektima. Naime, pri jonizaciji  $DT^I$  oni oslobađanjem elektrona postaju pozitivno naelektrisani, pa prisustvo ovog naelektrisanja na međupovršini Si/SiO<sub>2</sub> smanjuje vrednost napona praga. U slučaju jonizacije  $DT^B$  takođe se oslobađa elektron čime se povećava njihova koncentracija u balku poluprovodnika, a s obzirom na povećanu koncentraciju elektrona u oblasti kanala tranzistora potreban je manji napon na gejtu da bi on počeo da provodi struju [141-144, 145-151].

## 4.5 Uticaj efekta depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub> na električne karakteristike tranzistora

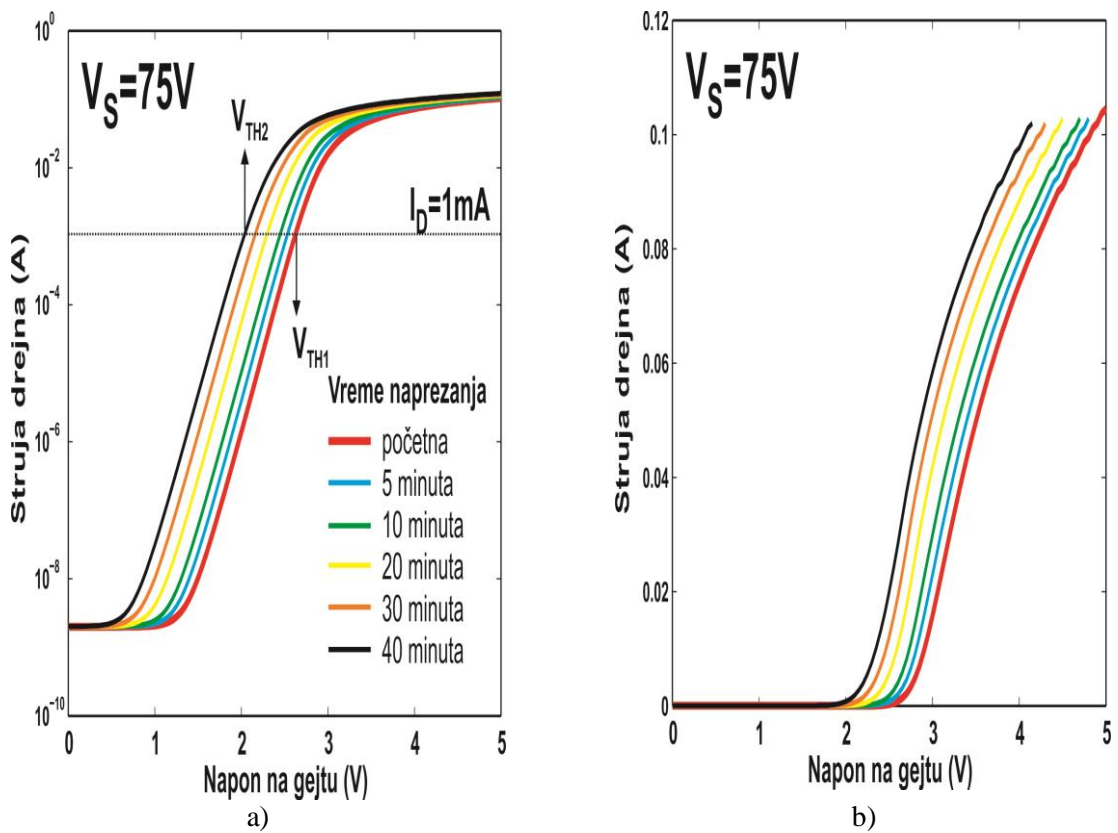
---

Jako električno polje koje se formira u oksidu gejta kada se na kontakt gejta dovedu naponi koji su višestruko veći od karakterističnih radnih napona, uzrok je raskidanja veza Si-H na međupovršini Si/SiO<sub>2</sub> [124]. Pri tome se na međupovršini generiše fiksno pozitivno naelektrisanje, a oslobođeni H atomi i formirani molekuli H<sub>2</sub> se difuzijom kreću kroz oksid i balk poluprovodnika. RD model koji opisuje ovaj proces dat je u Poglavlju 2, deo 2.2.2, dok je procedura simulacije opisana u Poglavlju 3, deo 3.3.6.

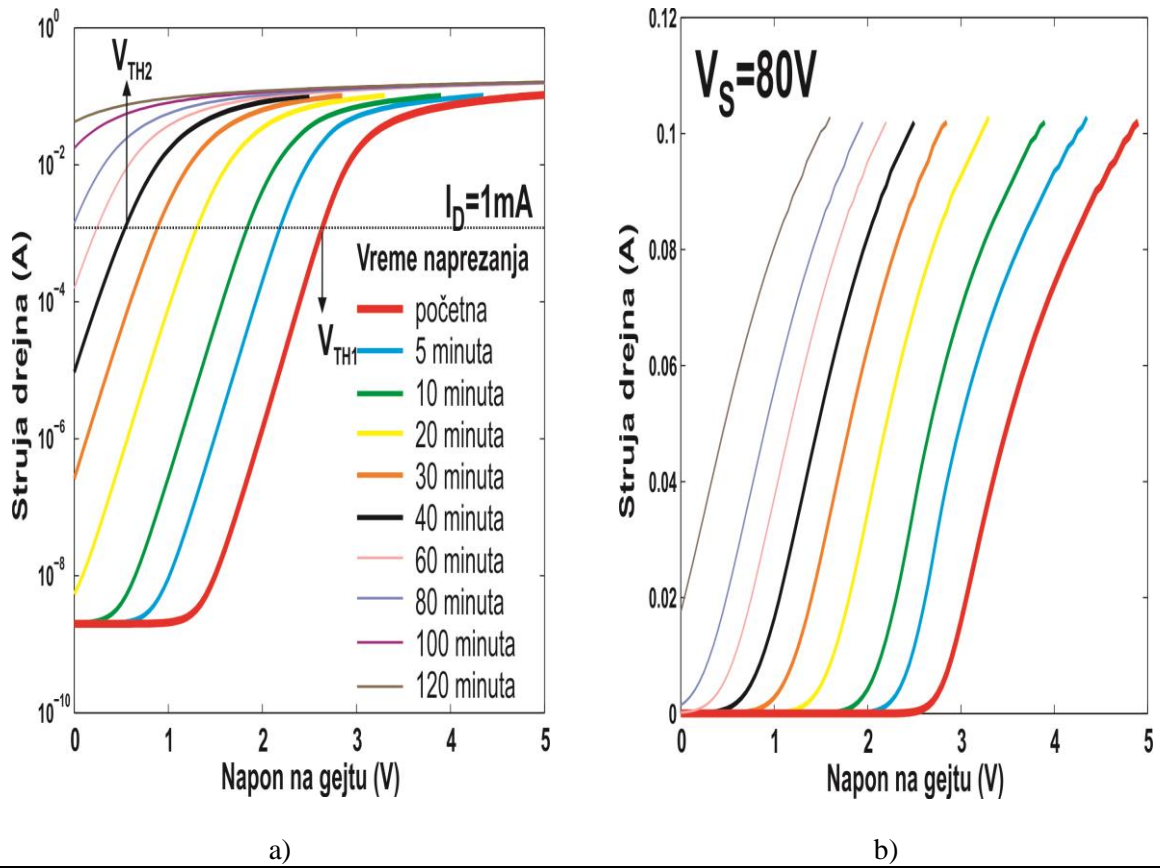
S obzirom da je debljina oksida gejta n-kanalnog VDMOS tranzistora snage IRF510  $d_{OX}=1000$  nm, kritično polje u oksidu gejta se formira tek pri vrednostima napona na gejtu koje su veće od 70 V. Naravno, efekat depasivizacije će biti izraženiji pri višim naponima na gejtu. Iako je eksperiment naprežanja tranzistora IRF510 jakim električnim poljem, koji je opisan u Poglavlju 3 ove doktorske disertacije, realizovan za  $V_{GS}=80$  V, zbog boljeg razumevanja uticaja ovog efekta na električne karakteristike komponente, efekat depasivizacije je simuliran za tri vrednosti napona naprežanja na gejtu  $V_S=75$  V, 80 V i 85 V.



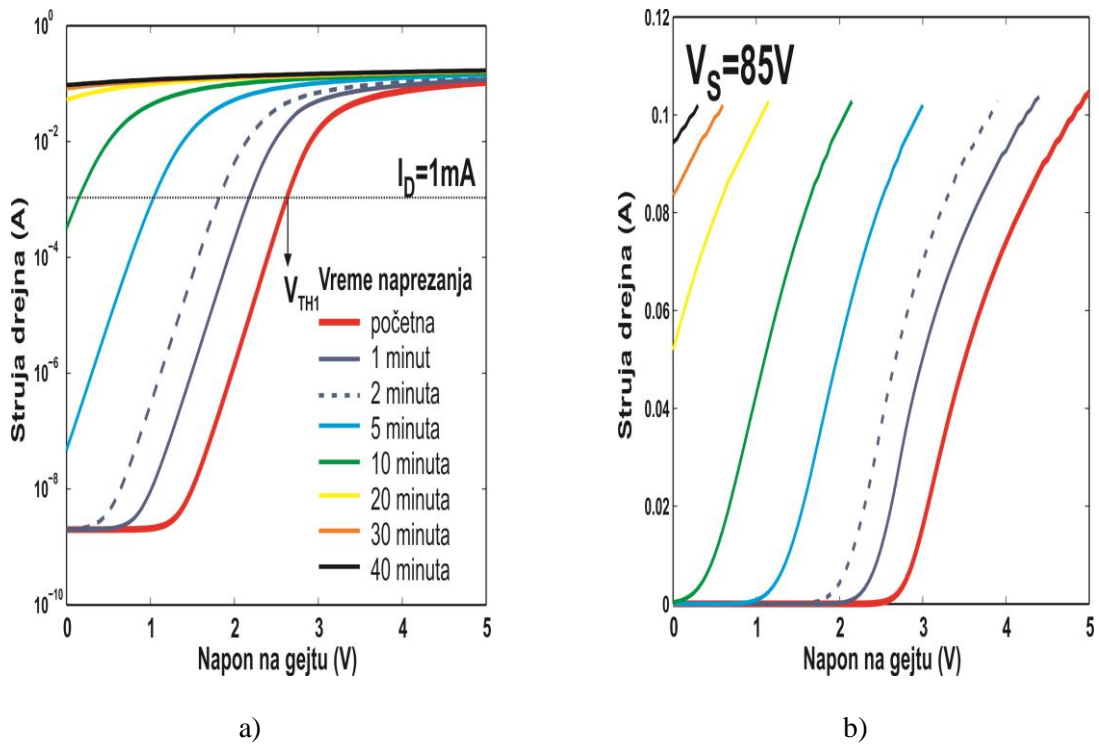
Slika 4.22. Generisano pozitivno naelektrisanje na međupovršini Si/SiO<sub>2</sub> u funkciji vremena napreznja kada su naponi napreznja na gejt tranzistora IRF510  $V_S=75$  V, 80 V i 85 V.



Slika 4.23. Prenosne karakteristike n-kanalnog VDMOS tranzistora IRF510 u logaritamskoj (a) i linearnoj razmeri (b) kada se na gejt dovodi napon  $V_S=75$  V.

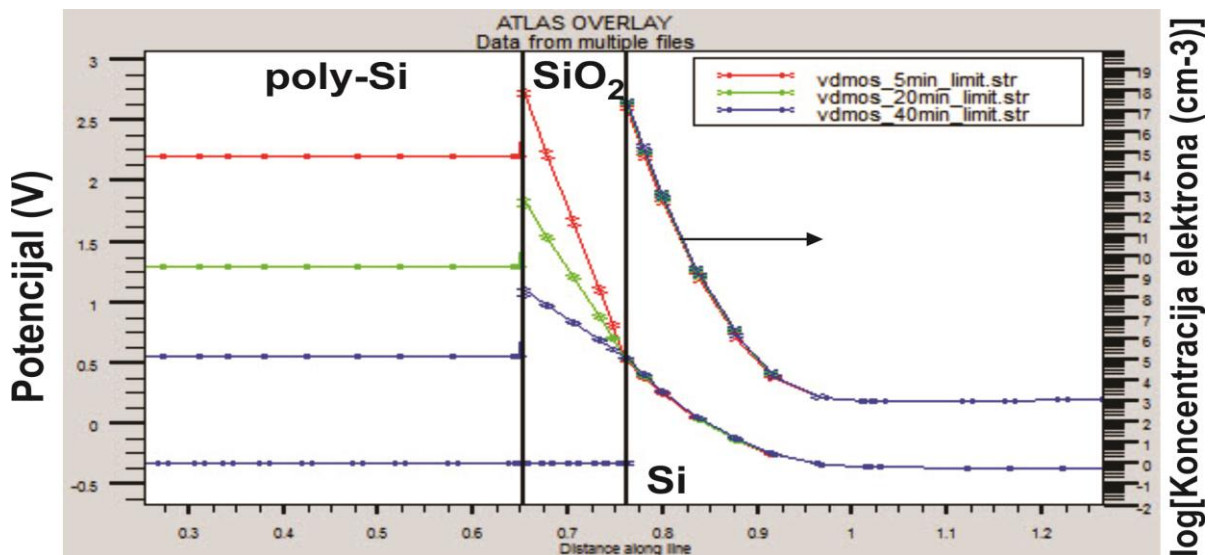


Slika 4.24. Prenosne karakteristike n-kanalnog VDMOS tranzistora IRF510 u logaritamskoj (a) i linearnoj razmeri (b) kada se na gejt dovodi napon  $V_S=80$  V.



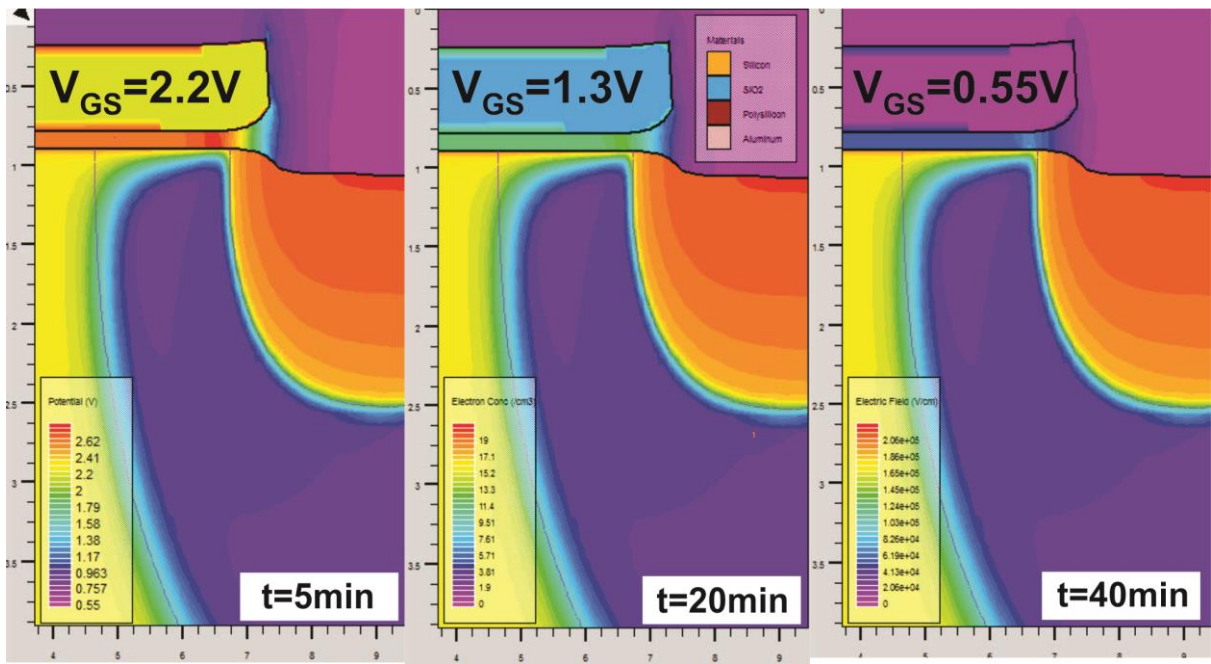
Slika 4.25. Prenosne karakteristike n-kanalnog VDMOS tranzistora IRF510 u logaritamskoj (levo) i linearnoj razmeri (desno) kada se na gejt dovodi napon  $V_S=85$  V.

4.22 prikazuje pozitivno naelektrisanje generisano na međupovršini Si/SiO<sub>2</sub> u zavisnosti od vremena napreznja kada je ukupna gustina pasiviziranih i nepasiviziranih veza, koja se definiše parametrom RD\_SIHTOT jednaka 10<sup>12</sup> cm<sup>-2</sup>, što je neka usvojena vrednost za tehnologiju koja se koristi za proizvodnju napreznje komponente. Očigledno je da će količina generisanog naelektrisanja biti veća pri većim naponima napreznja na gejtu, kao i to da će pri većim naponima napreznja proces depasivizacije brže ulaziti u zasićenje. To se može videti i na dobijenim simuliranim prenosnim karakteristikama za komponente koje su bile napreznje naponima V<sub>S</sub>=75 V, 80 V i 85 V u trajanju do 40 minuta, (slike 4.23, 4.24 i 4.25, respektivno). Pozitivno naelektrisanje, generisano na međupovršini Si/SiO<sub>2</sub> će uticati na vrednost napona praga tranzistora IRF510, pa će se kanal formirati pri manjim vrednostima napona na gejtu. 4.26 prikazuje dobijene 1D raspodele potencijala i koncentracije elektrona u preseku kroz kanal, dok su na slici 4.27 prikazane 2D raspodele koncentracije elektrona u Si, električnog polja u oksidu gejta i potencijala u polisilicijumskom gejtu tranzistora napreznih t = 5, 20 i 40 minuta naponom V<sub>S</sub>=80 V. Očigledno je da se u slučaju tranzistora napreznog t = 40 minuta naponom V<sub>S</sub>=80 V kanal formira već pri 0.55 V na gejtu, upravo zbog veće koncentracije generisanog pozitivnog naelektrisanja na međupovršini Si/SiO<sub>2</sub>. Dobijene 2D raspodele oslobođenog vodonika koji difunduje kroz oksid gejta i balk poluprovodnika za vremena napreznja t = 5, 20, 40 i 150 minuta naponom V<sub>S</sub>=80 V su prikazane na slici 4.28 [141-144, 145-151]..

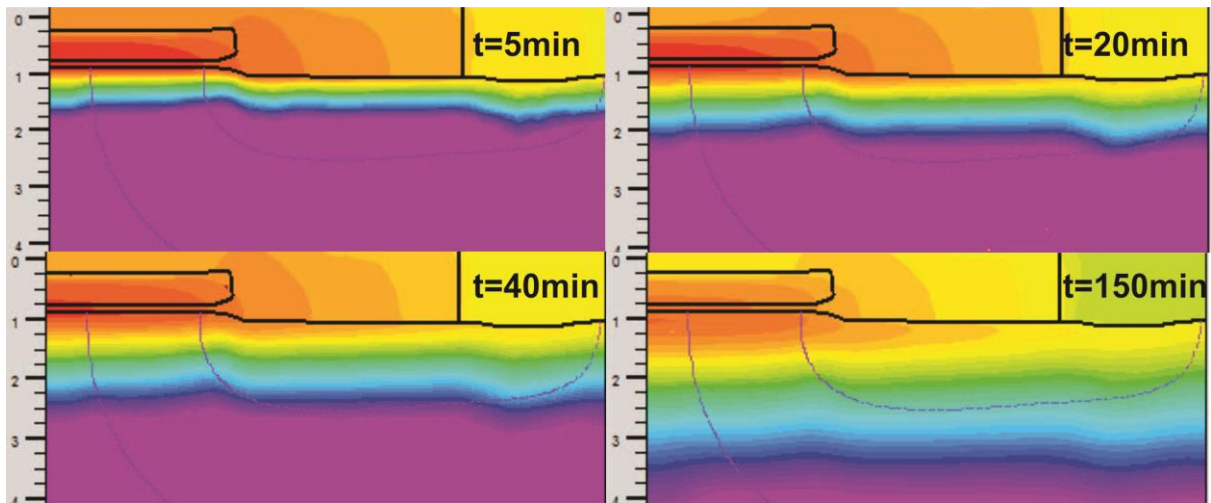


Slika 4.26. 1D raspodele potencijala i koncentracije elektrona u preseku kroz kanal tranzistora napreznih t=5, 20 i 40 minuta naponom V<sub>S</sub>=80 V.





Slika 4.27. 2D raspodele koncentracije elektrona u Si, električnog polja u oksidu gejta i potencijala u polisilicijumskom gejtju tranzistora napreznanih  $t=5, 20$  i  $40$  minuta naponom  $V_S=80$  V.



Slika 4.28. Simulacija HEF naprezanja i poredjenje sa eksperimentalno dobijenim rezultatima

Eksperimentalne prenosne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 koji je bio izložen HEF naprezanju u trajanju do  $t=150$  min dovođenjem napona  $V_S=80$  V na kontakt gejta, koje su date u Poglavlju 3 ove doktorske disertacije, ukazuju na veoma kompleksan uticaj HEF naprezanja na električne karakteristike komponente. S obzirom na to da se napon praga najpre smanjuje, a da posle izvesnog vremena naprezanja počinje da raste, što je poznato kao turn-around efekat, i da se pri tome menja i nagib prenosne karakteristike, jasno je da je prisutno više različitih mehanizama koji utiču na promenu

električnih karakteristika. Uticaji generisanih donorskih i akceptorskih centara zahvata na međupovršini Si/SiO<sub>2</sub> ( $DT^I, AT^I$ ) i u balku poluprovodnika ( $DT^B, AT^B$ ), kao i efekta depasivizacije veza na međupovršini Si/SiO<sub>2</sub>, koji su simulirani kako na primeru tipičnog n-kanalnog VDMOS tranzistora (Poglavlje 3.3), kao i kod konkretnog tranzistora IRF510, donekle su slični karakteristikama komponente koja je bila izložena HEF naprezanju. Naime, depasivizacija vodonika, koja za posledicu ima generisano pozitivno naelektrisanje na međupovršini Si/SiO<sub>2</sub>, kao i generisani donorski centri zahvata na međupovršini  $DT^I$  i u balku poluprovodnika  $DT^B$ , utiču na smanjivanje vrednosti napona praga tranzistora, kao i na povećanje struje curenja. Pri tome, generisani  $DT^B$  utiču i na promenu nagiba prenosne karakteristike, s obzirom da menjaju pokretljivost i brzine generacije-rekombinacije nosilaca naelektrisanja (elektrona), a time i otpornost. Jasno je da ovi mehanizmi imaju dominantan uticaja na karakteristike tranzistora za manja vremena naprezanja. Posle  $t=40$  minuta naprezanja, u slučaju kada se na kontakt gejta dovodi napon  $V_S=+80$  V ili  $t=25$  min u slučaju dovođenja negativnog napona na kontakt gejta  $V_S=-80$  V, nastupa tzv. turn-around efekat i vrednost napona praga se više ne smanjuje već počinje da raste (4.11). To samo može da znači da količina generisanog pozitivnog naelektrisanja na međupovršini Si/SiO<sub>2</sub> počinje sporije da se povećava ili čak i prestaje da se povećava, a da se u isto vreme generiše negativno naelektrisanje u oksidu gejta i/ili na međupovršini Si/SiO<sub>2</sub>, što za posledicu ima smanjivanje ukupnog rezultujućeg pozitivnog naelektrisanja, zbog čega se vrednost napona praga počinje da povećava [141-144, 145-151].

Imajući u vidu RD model, opisan u Poglavlju 2 ove doktorske disertacije, može se objasniti sporiji porast generisanog pozitivnog naelektrisanja na Si/SiO<sub>2</sub>, s obzirom da proces depasivizacije veza posle izvesnog vremena, koje pre svega zavisi od primenjenog napona naprezanja ( $V_S$ ) i gustine pasiviziranih i nepasiviziranih veza na međupovršini Si/SiO<sub>2</sub> (RD\_SIHTOT), počinje da konvergira ka ravnotežnom stanju. Uzimajući u obzir samo ovaj efekat, jasno je da bi se vrednost napona praga i dalje smanjivala, što je prikazano na slici 4.29, gde su date simulacijom dobijene promene vrednosti napona praga tranzistora IRF510 u zavisnosti od vremena naprezanja za  $V_S=75$  V, 80 V i 85 V, koje su upoređene sa eksperimentalno određenim vrednostima koje dobijenim za naprezanje tranzistora naponom  $V_S=80$  V. Kao što je i ranije pokazano na slici 4.22, za veće vrednosti napona naprezanja ( $V_S=85$  V) veća je količina generisanog pozitivnog naelektrisanja, pa su i promene napona praga veće, a s obzirom da se naelektrisanje veoma brzo generiše, to su i promene napona praga brže i njegova vrednost posle samo nekoliko minuta naprezanja

pada ispod 0 V. Kada su vrednosti napona naprezanja nešto niže ( $V_S=75$  V), količina generisanog pozitivnog naelektrisanja je manja, pa su i promene napona praga manje izražene i sporije. Kada je vrednost napona naprezanja  $V_S=80$  V dobijeni rezultati simulacije se veoma dobro slažu sa eksperimentom skoro do trenutka kada nastupa turn-around efekat, tj. malo pre nego što vrednosti napona praga tranzistora izloženog HEF naprezanju počnu da rastu.

Jasno je da je za simulaciju HEF naprezanja tranzistora neophodno odrediti ukupnu gustinu generisanog naelektrisanja, kako na međupovršini Si/SiO<sub>2</sub>, tako i u oksidu gejta u zavisnosti od vremena naprezanja. Na taj način bi bilo moguće odrediti vrednost parametra  $Q_F$  kojim se definiše ukupna gustina fiksnog naelektrisanja na međupovršini i u oksidu, svedeno na međupovršinu Si/SiO<sub>2</sub>, u okviru naredbe **INTERFACE** korisničkog jezika programa ATLAS. S obzirom da poznajemo promenu napona praga u zavisnosti od vremena naprezanja, koja je određena eksperimentalno, gustinu generisanog naelektrisanja pri HEF naprezanju tranzistora možemo odrediti na dva načina. Prvi način je da se iskoristi dobro poznati analitički izraz, koji daje zavisnost promene vrednosti napona praga n-kanalnog MOS tranzistora od naelektrisanja:

$$V_{TH} = V_{TH0} - \frac{qN_{ox}}{C_{ox}} + \frac{qN_{int}}{C_{ox}}, \quad (4.1)$$

gde je  $V_{TH0}$  vrednost napona praga tranzistora kada nema generisanih naelektrisanja na međupovršini Si/SiO<sub>2</sub> i u oksidu gejta. Ako je:

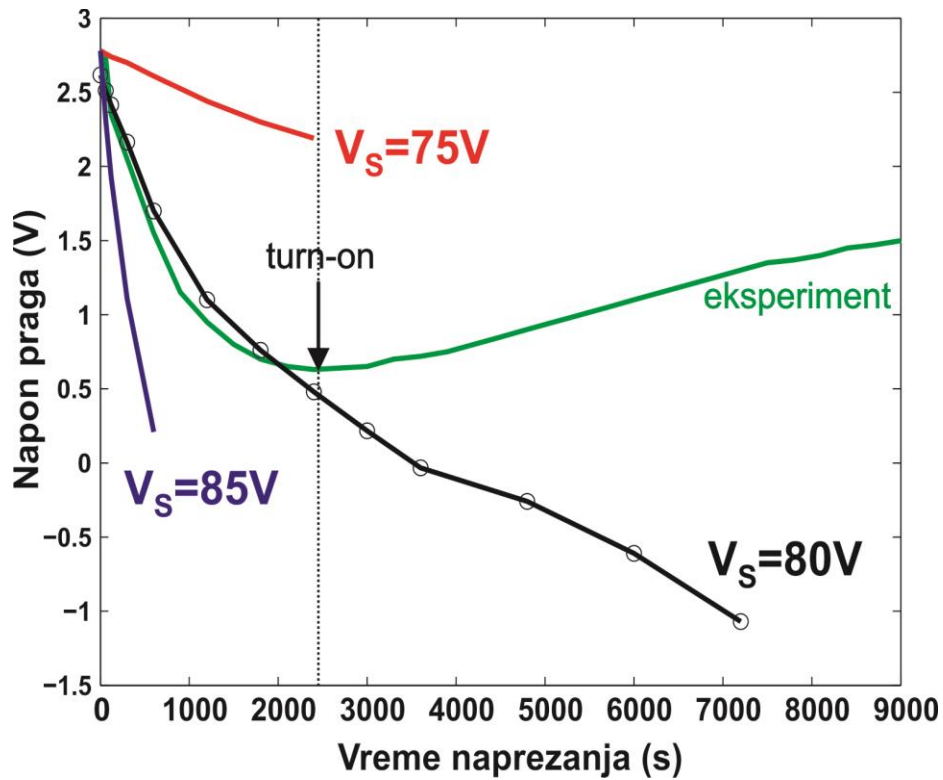
$$C_{ox} = \epsilon_0 \epsilon_r \frac{S_{ox}}{t_{ox}}, \quad (4.2)$$

gde su  $S_{ox}$  i  $t_{ox}$  površina i debljina oksida, respektivno, onda se ukupna gustina generisanog naelektrisanja  $Q_{TOTa}$ , kada je poznata promena napona praga, može odrediti kao:

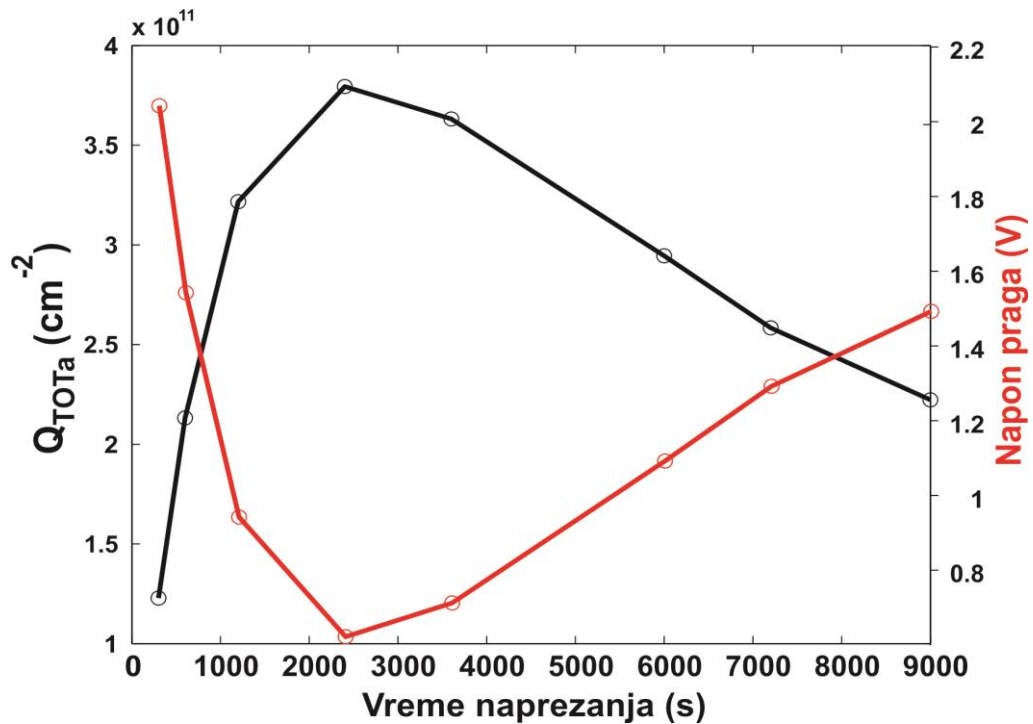
$$Q_{TOTa} = \frac{N_{TOTa}}{S_{ox}} = \frac{\epsilon_0 \epsilon_r}{qt_{ox}} (V_{TH} - V_{TH0}) \quad (4.3)$$

Dobijene vrednosti  $Q_{TOTa}$  za eksperimentalno izmerene vrednosti napona praga  $V_{TH}$  posle  $t=5, 10, 20, 40, 60, 100, 120$  i  $150$  minuta naprezanja su prikazane na slici 4.30. S obzirom da je količina pozitivnog naelektrisanja, generisanog usled depasivizacije vodonika poznata

(4.22), lako je odrediti kolika je gustina naelektrisanja koja se pri HEF napreznju komponente generiše u oksidu  $Q_{Fa}$ .

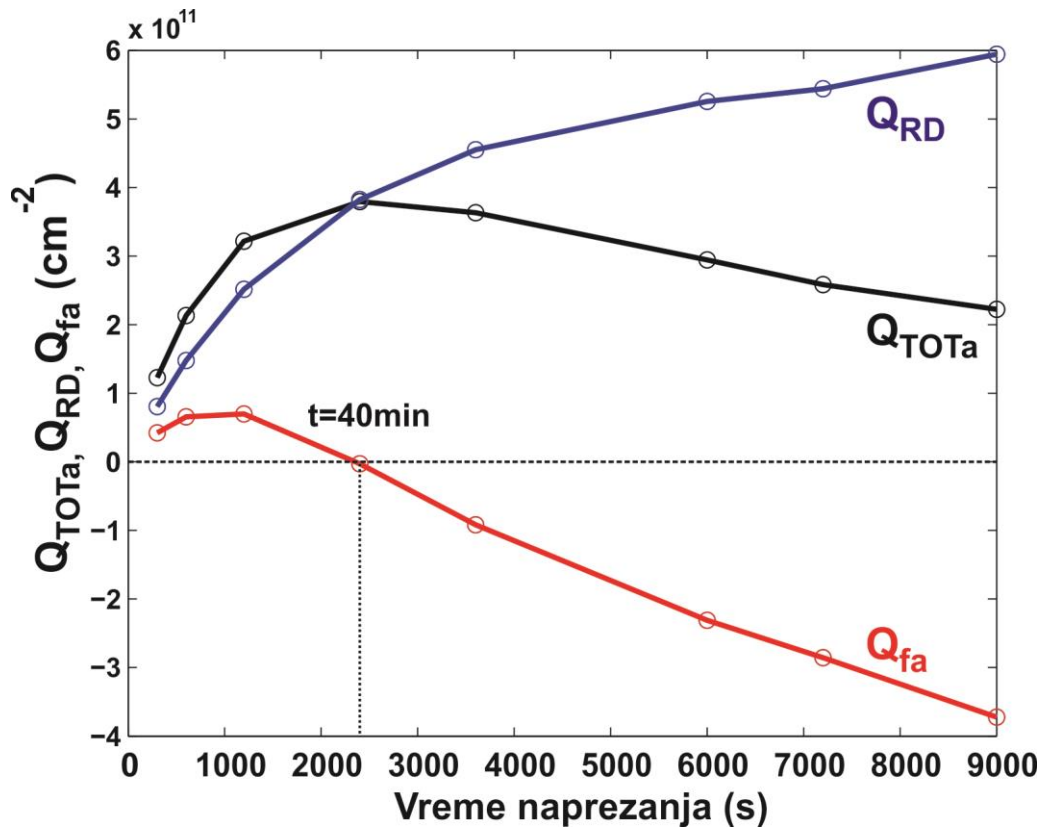


Slika 4.29. Poređenje dobijenih simuliranih vrednosti napona praga tranzistora IRF510 izloženog HEF napreznju ( $V_S=75V$ ,  $80V$  i  $85V$ ) sa eksperimentalno dobijenim rezultatima.



Slika 4.30. Vrednosti  $Q_{TOTa}$  za eksperimentalno izmerene vrednosti napona praga  $V_{TH}$  posle  $t = 5, 10, 20, 40, 60, 100, 120$  i  $150$  minuta naprezanja

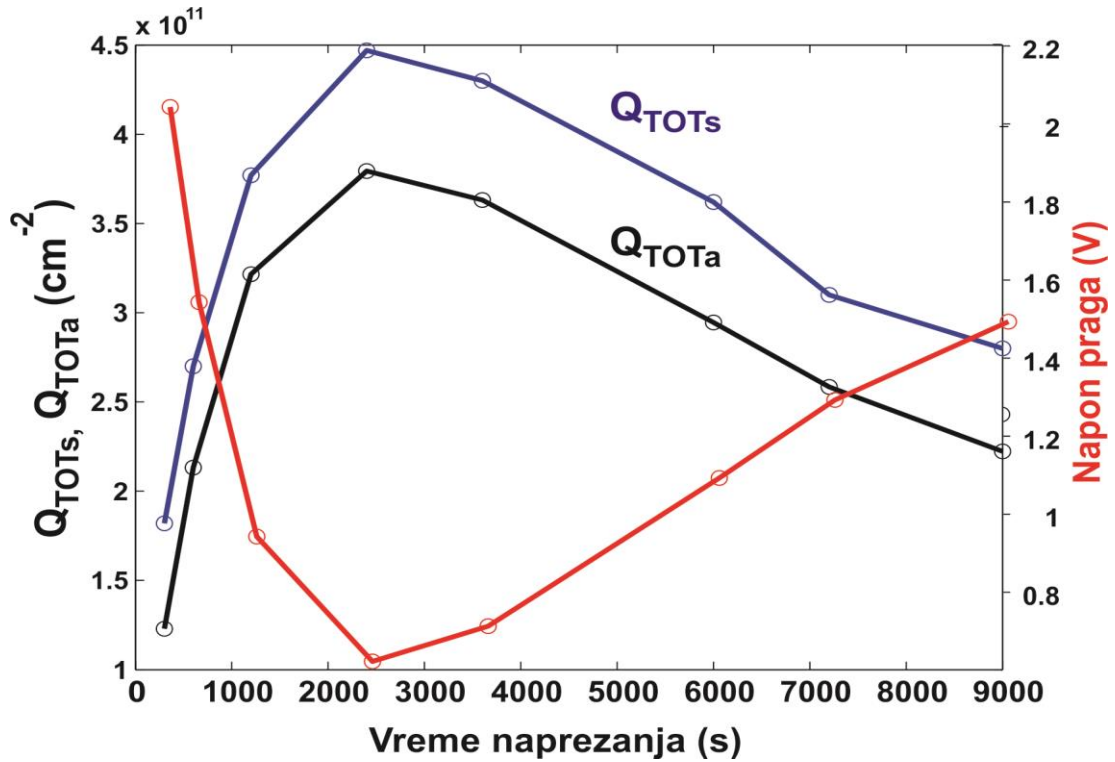
Sa slike 4.31 se može videti da posle  $t = 40$  minuta HEF naprezanja, kada se dešava turn - on efekat, naelektrisanje  $Q_{fa}$  menja svoj znak, što je posledica porasta negativnog naelektrisanja u oksidu usled zahvatanja elektrona FN struje tunelovanja od strane generisanih centara zahvata u oksidu.



Slika 4.31. Vrednosti  $Q_{TOTa}$ ,  $Q_{RD}$  i  $Q_{fa}$  za eksperimentalno izmerene vrednosti napona praga  $V_{TH}$  posle  $t=5, 10, 20, 40, 60, 100, 120$  i  $150$  minuta naprezanja

Drugi način da se odredi gustina generisanog naelektrisanja u oksidu pri HEF naprezanju tranzistora je da se iskoriste rezultati simulacije. Najpre simuliramo električne karakteristike i odredimo vrednosti napona praga tranzistora IRF510 menjajući vrednost parametra  $Q_f$  u opsegu od  $(-10^{11}$  do  $+5 \cdot 10^{11}) \text{ cm}^{-2}$ . S obzirom da poznajemo vrednosti napona praga komponente koja je izložena HEF naprezanju, lako se mogu naći vrednosti parametra  $Q_{fa}$  za koje se simulacijom dobijaju odgovarajuće vrednosti  $V_{TH}$  posle  $t = 5, 10, 20, 40, 60, 100, 120$  i  $150$  minuta naprezanja. Dobijene vrednosti ukupne gustine generisanog naelektrisanja  $Q_{TOT}$  prikazane su na slici 4.32, i upoređene sa vrednostima

$Q_{TOTa}$ . Kao što se sa slike može videti, dobijene su nešto veće vrednosti od onih koje su dobijene korišćenjem analitičkog izraza, ali je razlog ovom neslaganju poznat. Naime, kod određivanja  $Q_{TOTa}$  nije uzimana u obzir koncentracija pozitivnog naelektrisanja na međupovršini Si/SiO<sub>2</sub>, koja se formira usled jonizacije donorskih centara zahvata  $DT^I$ , generisanih pri HEF naprezanju.



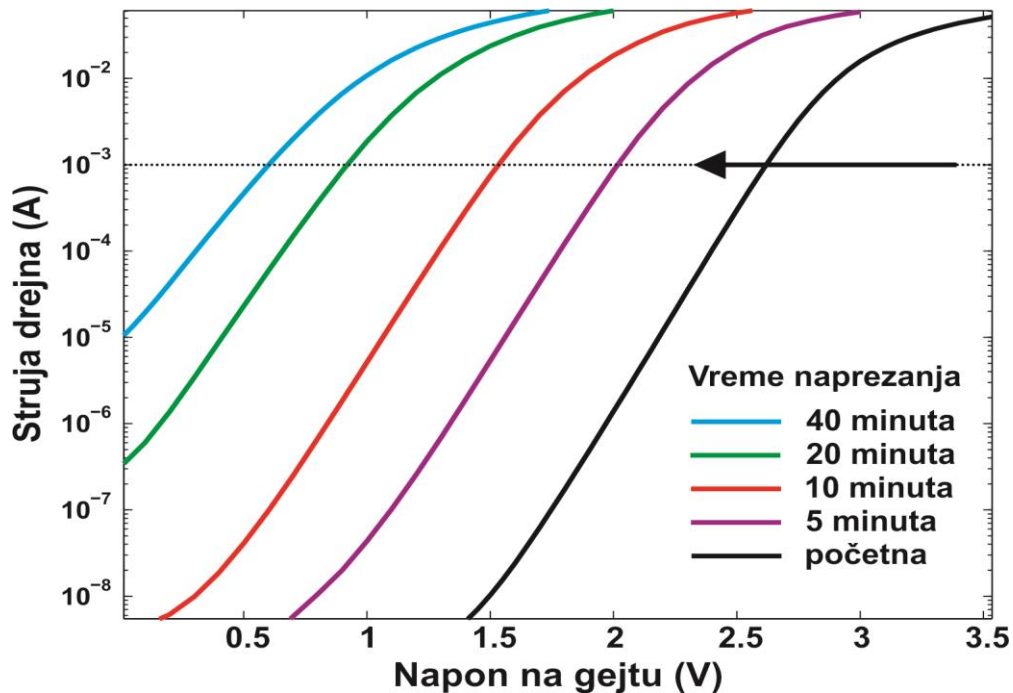
Slika 4.32. Dobijene vrednosti  $Q_{TOTs}$  upoređene  $Q_{TOTa}$  za eksperimentalno izmerene vrednosti napona praga  $V_{TH}$  posle  $t=5, 10, 20, 40, 60, 100, 120$  i  $150$  minuta naprezanja.

Tabela 4.3. Vrednosti parametara za simulaciju HEF naprezanja tranzistora IRF510.

Vreme naprezanja (min)	$Q_f$ ( $\text{cm}^{-2}$ )	$N_{DT}^I$ ( $\text{cm}^{-2}$ )	$E \cdot L_{DT}^I$ (eV)	$N_{DT}^B$ ( $\text{cm}^{-3}$ )	$E \cdot L_{DT}^B$ (eV)	$V_{TH}$ (V)
0	$6 \cdot 10^{10}$	$10^{10}$	0.5	$10^{10}$	0.5	
5	$10^{11}$	$10^{11}$	0.55	$10^{12}$	0.55	2.01
10	$1.25 \cdot 10^{11}$	$10^{11}$	0.55	$10^{12}$	0.55	1.53
20	$1.2 \cdot 10^{11}$	$10^{11}$	0.55	$5 \cdot 10^{15}$	0.6	0.92
40	$10^9$	$10^{12}$	0.55	$1.1 \cdot 10^{16}$	0.65	0.60
60	$-1.7 \cdot 10^{11}$	$10^{12}$	0.55	$2 \cdot 10^{16}$	0.65	0.72
80	$-3.3 \cdot 10^{11}$	$5 \cdot 10^{12}$	0.55	$2.15 \cdot 10^{16}$	0.7	
100	$-4.3 \cdot 10^{11}$	$10^{13}$	0.55	$2.2 \cdot 10^{16}$	0.75	1.05
120	$-5 \cdot 10^{11}$	$10^{13}$	0.55	$2.4 \cdot 10^{16}$	0.75	1.23
150	$-6.5 \cdot 10^{11}$	$10^{13}$	0.55	$2.4 \cdot 10^{16}$	0.75	1.45

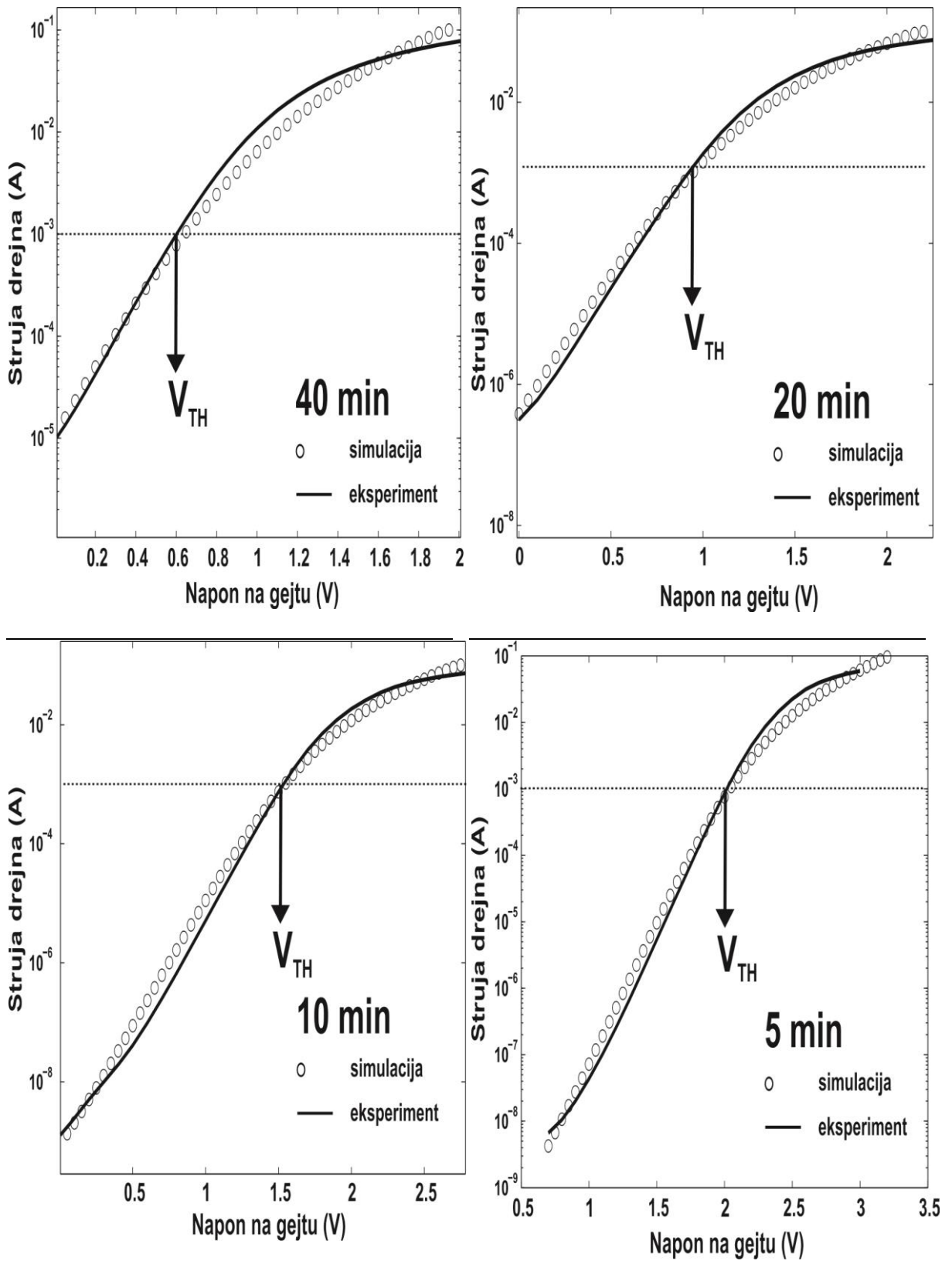
Poseban problem pri simulaciji HEF naprezanja predstavlja određivanje gustina donorskih centara zahvata na međupovršini i u balku poluprovodnika ( $N_{DT}^I, N_{DT}^B$ ) i njihovih pridruženih energija u zabranjenoj zoni ( $E.L_{DT}^I, E.L_{DT}^B$ ) u zavisnosti od vremena naprezanja. Na osnovu rezultata simulacije opisanih u poglavljima 3.3 i 3.4 ove disertacije, jasno je da ne postoji drugi način da se vrednosti ovih parametara odrede, osim fitovanjem dobijenih rezultata.

Posebno je važno odrediti parametre koji se odnose na donorske centre zahvata u balku poluprovodnika, s obzirom da oni dominantno utiču na strminu simulirane prenosne karakteristike komponente. Određene vrednosti parametara date su u tabeli 4.3, a simulirane prenosne karakteristike n-kanalnog VDMOS tranzistora IRF510 do i posle turn - around efekta su prikazane na slikama 4.33 i 4.35, respektivno. Rezultati dobijeni simulacijom električnih karakteristika n-kanalnog VDMOS tranzistora snage IRF510, koji je izlagan HEF naprezanju dovođenjem napona  $V_S=80V$  na kontakt gejta u trajanju do 150 minuta su upoređeni sa eksperimentalno određenim prenosnim karakteristikama i to je prikazano na slikama 4.34 i 4.36, respektivno. Na slikama su obeležene vrednosti napona praga tranzistora i kao što se može videti, dobijeno je veoma dobro slaganje rezultata dobijenih simulacijom i eksperimentalno određenih vrednosti.



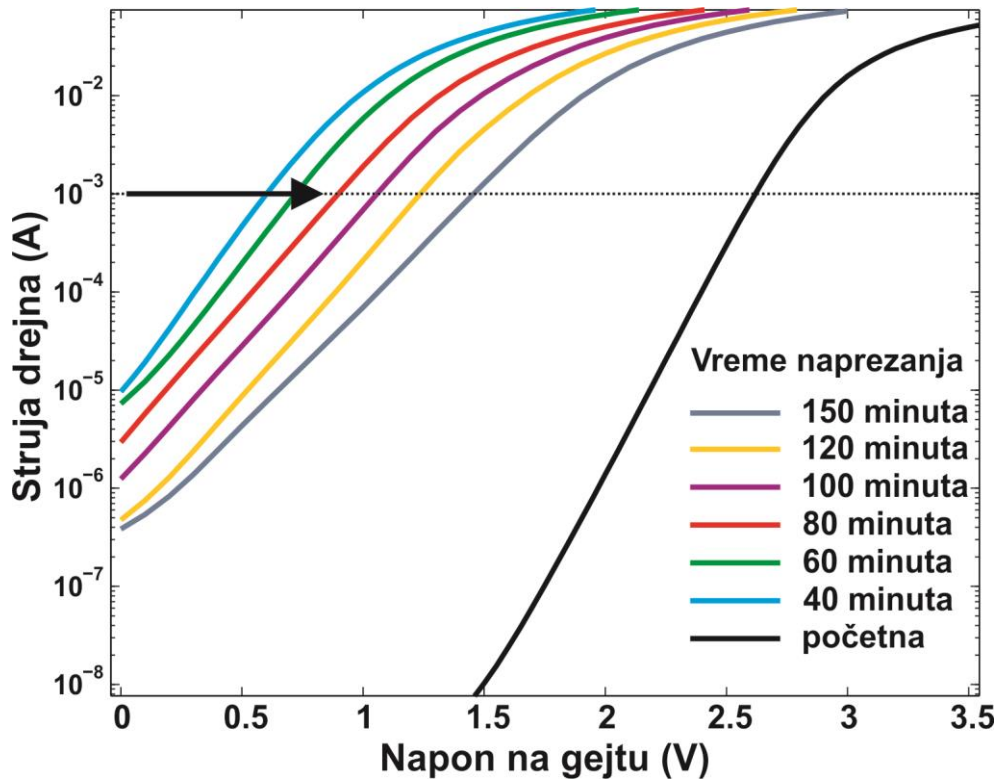
Slika 4.33. Prenosne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen naprezanju dovođenjem napona  $V_S=80V$  na kontakt gejta u trajanju do 40 minuta.





Slika 4.34. Poređenje simuliranih i eksperimentalno određenih prenosnih karakteristika n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF napreznju u trajanju do 40 minuta.



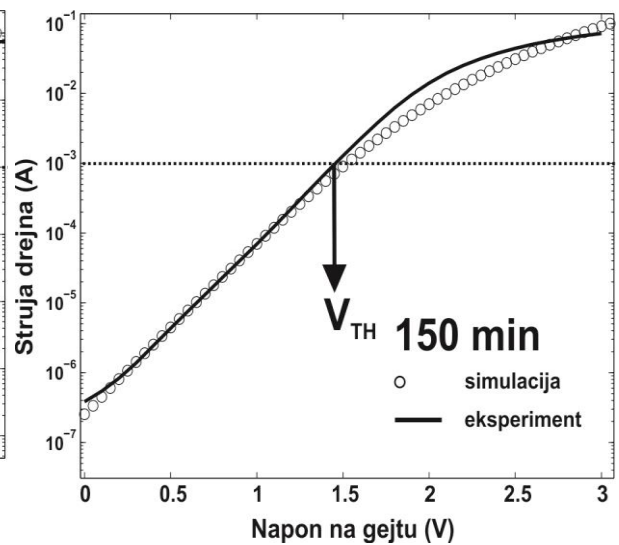
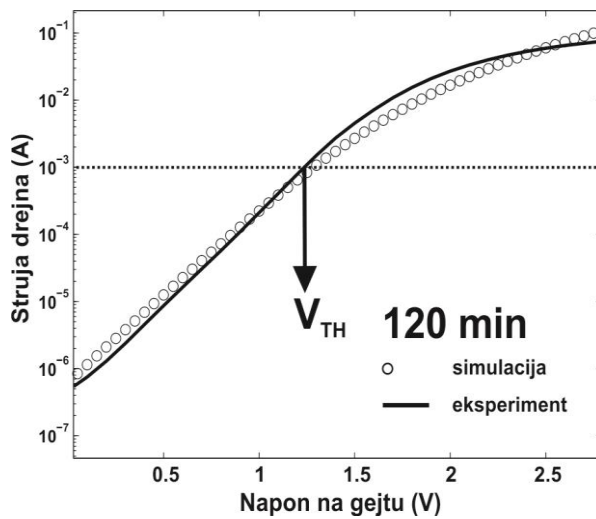
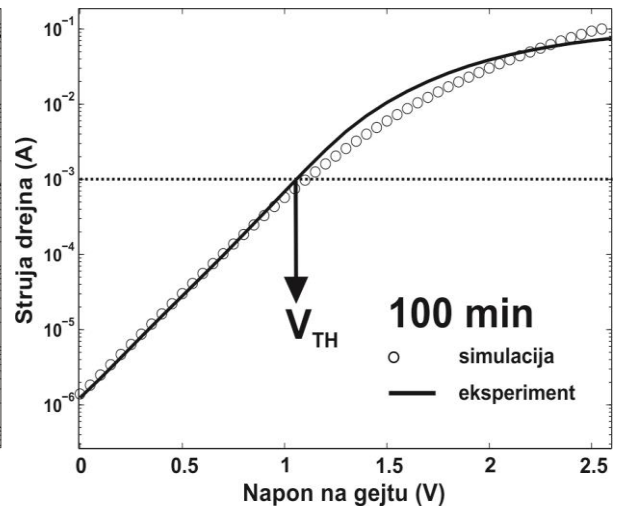
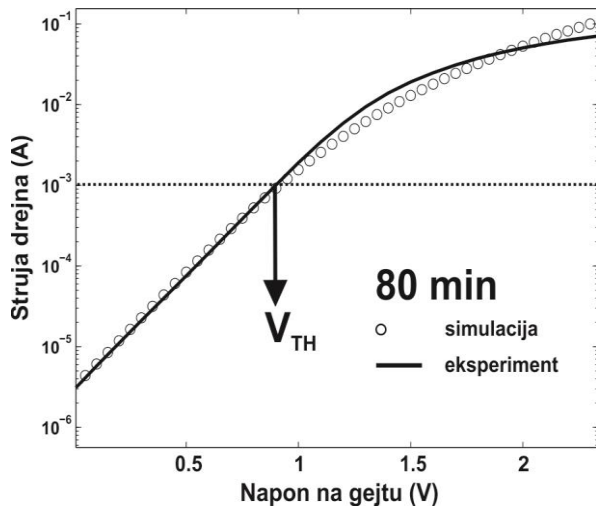
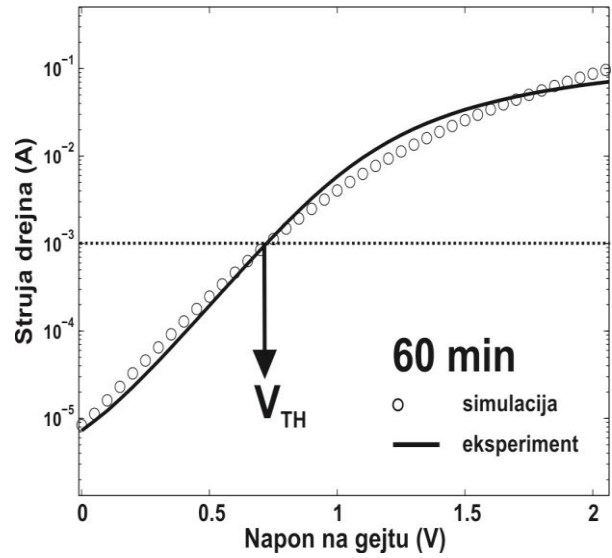
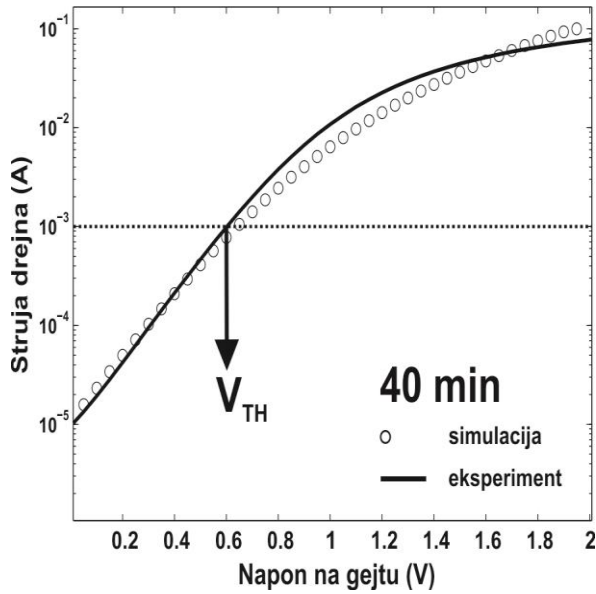


Slika 4.35. Prenosne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen napreznju dovođenjem napona  $V_S=80V$  na kontakt gejta u trajanju od 40 do 150 minuta

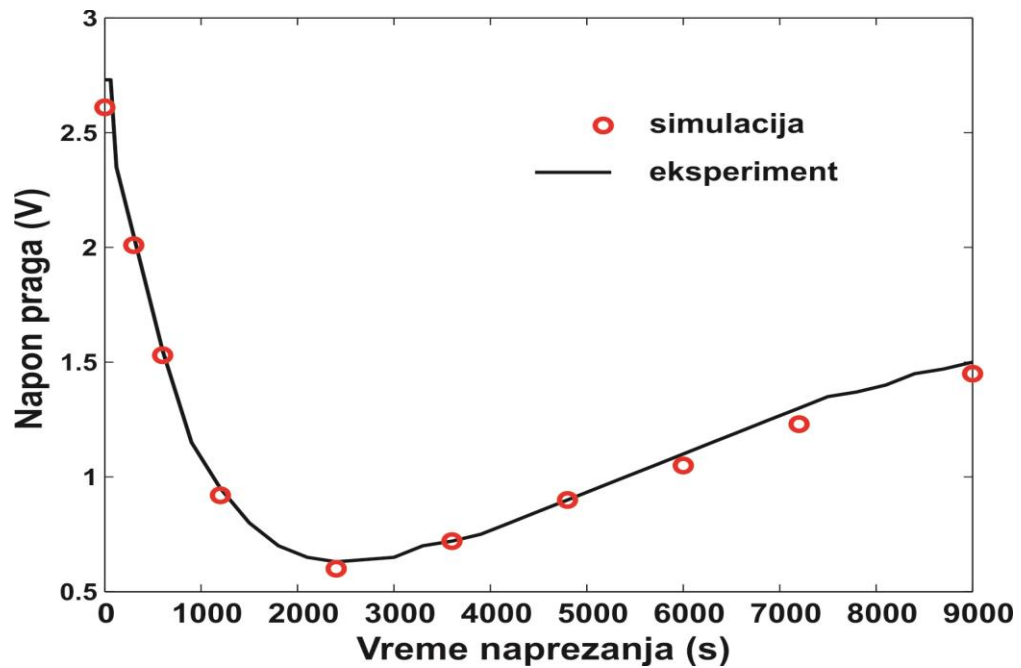
To je bilo očekivano, jer je napon praga bio osnovni kriterijum pri određivanju gustina naelektrisanja generisanih u oksidu, balku poluprovodnika i na međupovršini Si/SiO<sub>2</sub> u sličaju kada je komponenta izložena HEF napreznju. Dalja poboljšanja bi mogla biti usmerena ka popravljanju slaganja simuliranih i eksperimentalnih karakteristika u oblastima napona na gejtu koji su veći od napona praga, ali to će biti rezultat daljih istraživanja u oblasti ispitivanja uticaja HEF napreznja na električne karakteristike snažnih VDMOS tranzistora [141-144, 145-151].

Na slici 4.37 može se videti odlično slaganje eksperimentalno dobijenih promena napona praga (puna linija), sa vrednostima izračunatim predloženim modelom (crveni kružići), tako što su na osnovu simuliranih karakteristika VDMOS tranzistora snage dobijenim inverznim inženjeringom određene vrednosti odgovarajućih gustina naelektrisanja generisanog na defektima u strukturama komponente. na osnovu tih vrednosti izračunate su odgovaraće promene napona praga. Pokazano je da, kao i u realnom

slučaju, simulator uzima vrednosti naelektrisanja koje odgovaraju određenom vremenu napreznja i daju odlično slaganje sa eksperimentalno dobijenim vrednostima.



Slika 4.36. Poređenje simuliranih i eksperimentalno određenih prenosnih karakteristika n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprezanju u trajanju od 40 do 150 minuta.



Slika 4.37. Poređenje simuliranih i eksperimentalno određenih vrednosti napona praga n-kanalnog VDMOS tranzistora snage IRF510 koji je izložen HEF naprezanju u trajanju do 150 minuta.

## Poglavlje 5.

---

### ZAKLJUČAK

Trendovi razvoja i savremeni način života, koji podrazumeva široku upotrebu najrazličitijih oblika visokosofisticiranih elektronskih uređaja, sa sobom nosi i težak zadatak svakodnevnog napredovanja i pomeranja i granica ljudskog saznanja u oblasti tehnike i tehnologije, ali i same primene datih postignuća u svakodnevnom životu. “Svakodnevni” život podrazumeva i svakodnevno korišćenje automobila sa sve većim brojem automatizovanih funkcija, ali i vasionских letelica, koje se koriste kao sredstava za prikupljanje svih mogućih podataka bitnih za život pojedinca i čovečanstva. Međutim, koriste se i kao “prevozna” sredstva do ‘udaljenih’ destinacija za odmor, koje uključuju, na primer, obilazak Meseca.

Zajedničko svim tim uređajima bez kojih se ne može zamisliti današnji razvoj ljudskog društva jesu poluprovodničke komponente, za koje je neophodan odgovarajući stepen razvoja poluprovodničkih tehnologija, kojima se one proizvode i ugrađuju u razne električne uređaje i kola. CMOS tehnologija je odigrala presudnu ulogu u svemu tome, a VDMOS tranzistori su grupa snažnih komponenata koja, zahvaljujući svojim odličnim prekidačkim karakteristikama, ali i nizu drugih prednosti, predstavlja jednu od najčešće ugrađivanih komponenata u velikom broju sistema za različite namene. Zato je vrlo bitno proučiti njene prednosti, ali i nedostatke, kako bi bilo moguće predvideti i gde je njihova upotreba najpoželjnija, ali i kako sprečiti katastrofalne otkaze uređaja u kojima su ugrađeni, naročito u trenucima koji su od životne važnosti za čoveka.

Naime, tako široka upotreba podrazumeva i ogroman broj spoljašnjih uticaja kojima su one izložene, a koje mogu, gledano sa aspekta fizike, dovesti do promena gustina naelektrisanja na mnogobrojnim centrima zahvata koji se nalaze u svim strukturama

komponentata. Promene gustine naelektrisanja na centrima zahvata podrazumevaju i direktan uticaj na promene električnih karakteristika i oscilacije vrednosti električnih parametara od kojih one zavise. Zato su procesi formiranja novih defekata (cenatara zahvata) i promena količine naelektrisanja na njima skoro 70 godina predmet intenzivnog proučavanja od strane velikog broja naučnika i istraživačkih grupa. Međutim, dugotrajni eksperimenti, njihova cena i vreme čekanja na dobijanje validnih, dovoljan broj puta verifikovanih rezultata ne mogu da prate dinamiku savremenog razvoja društva.

Zato pojava TCAD sistema koji su namenjeni simulaciji poluprovodničkih komponenata, pruža značajne prednosti u procesu projektovanja i optimizacije vremena potrebnog za proučavanje i razvoj komponente. Simulacija na računaru u velikoj meri zamenjuje laboratorijske probe, omogućavajući korisniku uvid u raspodelu svih značajnih fizičkih veličina u domenu simulacije komponentepa, samim tim, i organizaciju dizajna sa ciljem poboljšanja performansi. Međutim, osim toga što se simulatori baziraju na fizičkim i matematičkim modelima koji su vrlo složeni i kompleksni, takođe je neophodno da simulacijom dobijene vrednosti parametara i karakteristike budu u skladu sa odgovarajućim eksperimentalnim vrednostima.

U ovoj doktorskoj disertaciji iskorišćeno je činjenica da postoji ogroman broj eksperimentalnih rezultata, koji omogućavaju da rezultati simulacija budu verifikovani. Osim toga, da bi se došlo do modela koji bi bez dugotrajnih eksperimenata omogućili da se predvidi rad, konkretno VDMOS tranzistora snage, njegovo ponašanje u uslovima postojanja povišenih električnih polja i da bude sprečen njihov i otkaz uređaja u kojima su ugrađeni. Silvaco TCAD softverski paket je vrlo pogodan.

Zato je u ovoj disertaciji najpre izvršen izbor manjeg, ali dovoljnog broja, fizičkih modela koji su ugrađeni u Silvaco TCAD simulator, a koji su pogodni za analizu konkretnih fizičkih procesa formiranja dodatnog naelektrisanja, generisanog pod uticajem jakog električnog polja u oksidu i na međupovršini oksid/poluprovodnik kod lateralnog i vertikalno difundovanog MOS tranzistora. Posebna pažnja je posvećena analizi različitih oblika modela degradacije.

Njihova upotreba u odgovarajućim programskim okvirima i na odgovarajući način omogućila je da se izvrše simulacije kod lateralno i vertikalno difundovanog MOS tranzistora, malih dimenzija, u skladu sa trendovima razvoja današnjih poluprovodničkih tehnologija. Na osnovu rezultata simulacije datih u trećem poglavlju i dobijenih eksperimentalnih rezultata za naprezane komponente prikazanih u četvrtom poglavlju,

konstatovano je da dominantan uticaj na električne karakteristike n-kanalnog VDMOS tranzistora snage IRF510 do trenutka kada nastupa turn-around efekat, tj. kada vrednost napona praga počinje da raste, imaju proces depasivizacije na međupovršini, kao i donorski centri zahvata generisani na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika. Zbog toga je simuliran njihov uticaj na električne karakteristike komponente. Iako je tranzistor IRF510 u eksperimentu naprežan naponom  $V_S = 80V$  proces depasivizacije vodonika na površini je simuliran i za nešto veće i nešto manje napone naprežanja, kako bi se što bolje razumelo šta se u stvari, i pri kojim naponima dešava na međupovršini Si/SiO<sub>2</sub>. Turn-around efekat je objašnjen generisanjem negativnog naelektrisanja usled zahvatanja elektrona FN struje na centrima zahvata koji su generisani u balku oksida. S obzirom da su poznate vrednosti pozitivnog naelektrisanja generisanog pri depasivizaciji vodonika, predložene su dve metode za određivanje generisanog naelektrisanja na međupovršini i u oksidu. Jedna metoda se zasniva na korišćenju dobro poznatog analitičkog izraza koji povezuje promenu napona praga i generisano naelektrisanje, a druga metoda se zasniva na korišćenju prednosti simulatora. Naime, određene su vrednosti napona praga kada se vrednost naelektrisanja na međupovršini menja u opsegu od  $(-10^{11}$  do  $+5 \cdot 10^{11}) \text{ cm}^{-2}$ . Dobijeni rezultati simulacije (vrednosti napona praga) su upoređeni sa određenim eksperimentalnim vrednostima, pri čemu se dobija ekvivalentno naelektrisanje svedeno na međupovršinu Si/SiO<sub>2</sub>, koje odgovara određenim vrednostima napona praga. Kako je vrednost pozitivnog naelektrisanja koje je posledica depasivizacije već određeno, lako se određuje naelektrisanje koje obuhvata: fiksno naelektrisanje, naelektrisanja generisanih centara zahvata usled HEF naprežanja, kao i naelektrisanje generisano u oksidu gejta. Na kraju je realizovana simulacija električnih karakteristika n-kanalnog VDMOS tranzistora snage naprežanog dovođenjem napona  $V_S = 80 \text{ V}$  na kontakt gejta u trajanju do 150 minuta. Dobijeni rezultati su upoređeni sa eksperimentalnim i dobijeno je veoma dobro slaganje.

Najznačajniji doprinosi doktorske disertacije, koje treba posebno istaći su:

- Po prvi put je odvojen i potpuno nezavisno, korišćenjem programa ATLAS, simuliran i analiziran uticaj generisanih donorskih i akceptorskih centara zahvata koji se nalaze na međupovršini Si/SiO<sub>2</sub> i u balku poluprovodnika na električne karakteristike (napon praga  $V_{TH}$ , struju curenja  $I_L$ , struju saturacije  $I_{SAT}$ , prenosnu karakteristiku  $I_D = f(V_{GS})$ ) n-kanalnog MOS i n-kanalnog VDMOS snažnog tranzistora.

- Pokazano je da donorski centri zahvata  $DT^I$ , koji se generišu na međupovršini Si/SiO<sub>2</sub> pri HEF naprezanju, utiču na smanjivanje vrednosti napona praga  $V_{TH}$  kod oba simulirana tranzistora. Uticaj na  $V_{TH}$  je utoliko izraženiji ukoliko je veća gustina generisanih  $DT^I$  i ako su njihove pridružene energije u zabranjenoj zoni bliži dnu provodne zone  $E_C$ . Smanjivanje vrednosti  $V_{TH}$  je praćeno rastom struje curenja  $I_L$ .
- Pokazano je da akceptorski centri zahvata  $AT^I$ , koji se generišu na međupovršini Si/SiO<sub>2</sub> pri HEF naprezanju, utiču na povećanje vrednosti napona praga  $V_{TH}$ , kako kod n-kanalnog MOS, tako i kod n-kanalnog VDMOS tranzistora snage. Uticaj na  $V_{TH}$  je utoliko izraženiji ukoliko je veća gustina generisanih  $AT^I$  i kada se njihove pridružene energije udaljavaju od dna provodne zone  $E_C$ .
- Na osnovu dobijenih rezultata simulacije utvrđeno je da donorski centri zahvata  $DT^B$  generisani u balku poluprovodnika utiču na smanjivanje vrednosti napona praga  $V_{TH}$  i porast struja  $I_L$  i  $I_{SAT}$  n-kanalnog MOS tranzistora, a da akceptorski centri zahvata  $AT^B$  u balku poluprovodnika povećavaju vrednost  $V_{TH}$ , pri čemu se struje  $I_L$  i  $I_{SAT}$  smanjuju.
- Slično kao i kod n-kanalnog MOS tranzistora, pokazano je da prisustvo  $DT^B$  utiče na povećanje vrednosti napona praga  $V_{TH}$  n-kanalnog VDMOS tranzistora snage. Međutim, s obzirom da struja u ovom slučaju struja posle prolaska kroz kanal teče vertikalno, najpre kroz tanji n-epitaksijalni sloj, a zatim kroz n<sup>+</sup>-supstrat, prisustvo akceptorskih centara zahvata  $AT^B$  u balku poluprovodnika u određenim slučajevima redukuje struju drejna za više od dva reda veličine. Naime, zbog jonizacije  $AT^B$  brzina rekombinacije u balku poluprovodnika raste i to je razlog što se gube nosioci naelektrisanja i smanjuje struja drejna.
- Programom ATLAS, korišćenjem ugrađenog RD (*Reaction-Diffusion*) modela simulirani su procesi depasivizacije veza  $Si\equiv H$  na međupovršini Si/SiO<sub>2</sub> i njihov uticaj na električne karakteristike n-kanalnog MOS tranzistora, čija je debljina oksida gejta  $d_{OX} = 10$  nm napreznog naponom  $V_S = (6-9)$  V na kontaktu gejta u trajanju do  $t = 30$  min, i n-kanalnog VDMOS tranzistora snage čija je debljina oksida gejta  $d_{OX} = 60$  nm napreznog naponom  $V_S = (40-50)$  V na kontaktu gejta u trajanju do  $t = 30$  min.
- Pokazano je da, pozitivno naelektrisanje koje se generiše na međupovršini Si/SiO<sub>2</sub> pri depasivizaciji smanjuje vrednost napona praga kod oba tranzistora. Efekat smanjivanja je izraženiji i brži kod viših napona napreznog  $V_S$ . S obzirom da posle

izvesnog vremena procesi koji se dešavaju na međupovršini ulaze u ravnotežu, to će i vrednost napona praga sve manje smanjivati i konvergiraće ka nekoj graničnoj vrednosti.

- Poznata metoda projektovanja numeričkog eksperimenta je adaptirana je i unapređena za slučaj kada je neophodno posmatrati uticaj većeg broja parametara, čije je vrednosti potrebno odrediti, na dobijene rezultate simulacije. Modifikovana metoda je iskorišćena za predloženu metodologiju inverznog modeliranja tehnološkog niza za proizvodnju poluprovodničkih komponenata, gde se na osnovu malog broja poznatih tehnoloških parametara koji su dostupni iz tehničke dokumentacije i literature, kao i na osnovu izmerenih električnih karakteristika komponente, rekonstruiše i simulira tehnološki niz za proizvodnju, pri čemu se dobija raspodela primesa u definisanom domenu simulacije, koja je neophodna za simulaciju njenih električnih karakteristika.
- Projektovana je i realizovana hardverska i softverska platforma za eksperimentalnu karakterizaciju komercijalnog n-kanalnog VDMOS tranzistora snage IRF510 koji je izlagan HEF naprezanju. Razvijen je softverski paket **CPPMS** (*Collection, Processing and Presentation Measured and Simulated data*), koji se koristi za prikupljanje, obradu, prezentaciju i poređenje podataka dobijenih eksperimentom i simuliranih karakteristika.
- Izvršeno je inverzno modeliranje tehnološkog niza za proizvodnju n-kanalnog VDMOS tranzistora IRF510 i određeni su tehnološki parametri procesa koji dominantno utiču na raspodelu primesa u definisanom 2D domenu simulacije. Pri tome su korišćeni parametri koji su dostupni iz tehničke dokumentacije proizvođača tranzistora i iskustva i podaci iz literature o korišćenoj tehnologiji. Dobijeni rezultati simulacije električnih karakteristika nenaprezane komponente se u potpunosti slažu sa karakteristikama komponente koje daje proizvođač, kao i sa eksperimentalno izmerenim vrednostima što potvrđuje tačnost postupka inverznog inženjeringa tehnološkog niza za proizvodnju.
- Definisana je procedura simulacije HEF naprezanja komercijalnog n-kanalnog VDMOS tranzistora snage IRF510. Analizom dobijenih eksperimentalnih rezultata uočeno je da je promena električnih karakteristika pri HEF naprezanju posledica prisustva generisanog pozitivnog naelektrisanja usled depasivizacije vodonika na međupovršini Si/SiO<sub>2</sub>, generisanih donorskih centara zahvata na međupovršini Si/SiO<sub>2</sub> i balku poluprovodnika, kao i generisanog negativnog naelektrisanja u



oksidu usled zahvatanja elektrona FN struje tunelovanja na generisanim defektima. Predložene su dve metode kojima se mogu odrediti promene gustina generisanih naelektrisanja pri naprezanju komponente u zavisnosti od napona naprezanja  $V_S$  i vremena naprezanja  $t$ , pri čemu se jedna zasniva na primeni analitičkog izraza koji daje zavisnost promene napona praga od promene naelektrisanja, a druga na korišćenju dobijenih rezultata simulacije.

Osim rezultata prikazanih u disertaciji, ostala je velika količina onih koji zbog prostora nisu mogli biti pokazani, a koji otvaraju mogućnost za još mnogo zaključaka, teorija i proširenja oblasti interesovanja kako na simuliranje drugih vrsta naprezanja kojima su izložene posmatrane, ali i sve ostale komponente koje imaju polisilicijumski oksid kao jednu od centralnih struktura (recimo NBTI), pa do generalizovanja zaključaka koji mogu unaprediti razvoj i primenu solarnih komponenata.

## Poglavlje 6.

---

### PREGLED LITERATURE

- [1] D. Pantić, T. Pešić i E. Jovanović, "Modeliranje i simulacija u mikroelektronici", Niš, 2005.
- [2] T.P. Ma and P.V. Dressendorfer, "Ionizing radiation effects in MOS devices and circuits", New York: Willey and Sons, 1989.
- [3] S.M. Sze, "Physics of semiconductor devices", New York: Willey and Sons, 1981.
- [4] S.S. Mahiuddin, "Modeling of the impact of electrical stressors on the degradation process of power MOSFETs", Master's theses, San Jose State University, 2011.
- [5] G. Sonnenfeld, K. Goebel and J. Celaya, "An agile accelerated aging, characterization and scenario simulation system for gate controlled power transistors," in *IEEE AutoTestCon*, 2008.
- [6] G. Sonnenfeld, J. Celaya, K. Goebel, "Accelerated aging platform for prognostics of power electronics," in *Proceedings of IEEE AutoTestCon*, 2008.
- [7] N. Patil, D. Das, K. Goebel, M. Pecht, "Failure precursors for insulated gate bipolar transistors (IGBT)," in *International Conference on Prognostics and Health Management*, 2008.
- [8] J.B. Baliga, "Fundamentals of power semiconductor devices" Raleigh: Springer Science, New York, 2008.
- [9] S. Dimitrijević, "Understanding semiconductor devices", New York - Oxford: Oxford University Press, 2000.
- [10] A. Sattar, "Power MOSFET basics, IXYS Corporation," IXAN0061, pp. 3, 2010.

- [11] STMicroelectronics. Power MOSFETs. [Online].  
[www.st.com/stonline/products/families/transistors/power\\_mosfets/power\\_mosfets.htm](http://www.st.com/stonline/products/families/transistors/power_mosfets/power_mosfets.htm)
- [12] T. Grasser Editor, "Bias temperature instability for device and circuits", Springer Science, New York, 2014.
- [13] P. Picard, C. Brisset, O. Quittard, A. Hoffmann, F. Joffre, J.P. Charles, "Radiation hardening of power VDMOSFETs using electrical stress", *J. Non-Cryst. Solids.*, Vol. 47, pp. 641, 2000.
- [14] U. Schwalke, M. Polzl, T. Sekinger, M. Kerber, "Ultra-thick gate oxides: charge generation and its impact on reliability", *Microelectron. Reliab.*, Vol. 41, pp. 1007, 2001.
- [15] M. Badila, Ph. Godignon, J. Millan, S. Berberich, G. Brezeanu, "The electron irradiation effects on silicon gate dioxide used for power MOS devices", *Microelectron. Reliab.*, Vol. 41, pp. 1015, 2001.
- [16] N. Stojadinović, S. Dimitrijević, "Instabilities in MOS transistors", *Microelectron. Reliab.*, Vol. 29, pp. 371, 1989.
- [17] B. Jayant Baliga, "Modern power devices", New York: John Wiley & Sons, 1987.
- [18] V. Benda, J. Gowar, D.A. Grant, "Power semiconductor devices", New York, John Wiley, 1999.
- [19] M. Pagey, "Hot-carrier reliability simulation in aggressively scaled MOS transistors", doktorska disertacija, Faculty of the Graduate School of Vanderbilt University, Nashville, Tennessee, 2003.
- [20] G.S. Ristić, "Influence of ionizing radiation and hot carrier injection on Metal-Oxide-Semiconductor transistors", *J. Phys. D: Appl. Phys.*, Vol. 41, pp. 19, 2008.
- [21] Y. Nishioka, E.F. da Silva Jr., T.P. Ma, "Equivalence between interface traps in SiO<sub>2</sub>/Si generated by radiation damage and hot-electron injection", *Appl. Phys. Lett.*, Vol. 52, pp. 720, 1988.
- [22] C.T. Wang, "Hot carrier design considerations for MOS devices and circuits", New York: Van Nostrand Reinhold, 1992.
- [23] E.H. Poindexter, "MOS interface states: Overview and physicochemical perspective", *Semicon. Sci. and Tech.*, Vol. 49, no. 6, pp. 961, 1989.

- [24] D.J. DiMaria, J.W. Stasiak, "Trap creation in silicon dioxide produced by hot electrons", *J. Appl. Phys.*, Vol. **65**, pp. 2342, 1989.
- [25] C.T. Sah, "Models and experiments on degradation of oxidized silicon", *Solid-State Electron*, Vol. 33, pp. 147, 1990.
- [26] D.J. DiMaria, D. Arnold, E. Cartier, "Degradation and breakdown of silicon dioxide films on silicon", *Appl. Phys. Lett.*, Vol. **61**, pp. 2329, 1992.
- [27] D.J. DiMaria, E. Cartier, D. Arnold, "Impact ionization, trap creation, degradation and breakdown in silicon dioxide films on silicon", *J. Appl. Phys.*, Vol. 73, pp. 3367, 1993.
- [28] Y. Lu, C.T. Sah, "Two pathways of positive oxide-charge buildup during electron tunneling into silicon dioxide film", *J. Appl. Phys.*, Vol. 65, pp. 4724, 1994.
- [29] I.S. Al-Kofaki, J.F. Zhang, G. Groeseneken, "Continuing degradation of the SiO<sub>2</sub>/Si interface after hole stress", *J. Appl. Phys.*, Vol. 81, pp. 2686, 1997.
- [30] J.F. Zhang, I.S. Al-Kofaki, G. Groeseneken, "Behavior of hot hole stressed SiO<sub>2</sub>/Si interface at elevated temperature", *J. Appl. Phys.*, Vol. 83, pp. 843, 1998.
- [31] G.S. Ristić, M.M. Pejović, A.B. Jakšić, "Modelling of kinetics of creation and passivation of interface traps in Metal-Oxide-Semiconductor transistors during postirradiation annealing", *J. Appl. Phys.*, Vol. 83, pp. 2994, 1998.
- [31] W.D. Zhang, J.F. Zhang, M.J. Lalor, D.R. Burton, G. Groeseneken, R. Degraeve, "Effects of detrapping on electron traps generated in gate oxides", *Semicond. Sci. Technol.*, Vol. 18, pp. 174, 2003.
- [32] G.S. Ristić, M.M. Pejović, A.B. Jakšić, "Fowler-Nordheim high electric field stress of power VDMOSFETS", *Solid. State. Electron.*, Vol. 49, pp. 1140, 2005.
- [33] G.S. Ristić, M.M. Pejović, A.B. Jakšić, "Physico-chemical processes in Metal-Oxide-Semiconductor Transistors with thick gate oxide during high electric field stress", *J. Non-Cryst. Solids.*, Vol. 353, pp. 170, 2007.
- [34] D.J. DiMaria, E. Cartier, D.A. Buchanan, "Anode hole injection and trapping in silicon dioxide", *J. Appl. Phys.*, Vol. 80, pp. 304, 1996.
- [35] D.J. DiMaria, "Defect production, degradation and breakdown of silicon dioxide films", *Solid. State. Electron*, Vol. 41, pp. 957, 1997.

- [36] C.T. Sah, "Origin of interface states and oxide charges generated by ionizing radiation", *IEEE Trans. Nucl. Sci.*, Vol. 23, pp. 1563, 1976.
- [37] A.B. Jakšić, Latentno generisanje površinskih stanja tokom odžarivanja ozračenih VDMOS tranzistora snage, Magistarska teza, Elektronski fakultet, Univezitet u Nišu, 1996.
- [38] D.A. Buchanan, A.D. Marwick, D.J. DiMaria, L. Dori, "Hot-electron - induced hydrogen redistribution and defect generation in Metal-Oxide-Semiconductor capacitors", *J. Appl. Phys.*, Vol. 76, pp. 3595, 1994.
- [39] D.J. DiMaria, D.A. Buchanan, J.H. Stathis, R.E. Stahlbush, "Interface states induced by the presence of trapped holes near the silicon – silicon - dioxide interface", *J. Appl. Phys.*, Vol. 77, pp. 2032, 1995.
- [40] S.K. Lai, "Two-carrier nature of interface-state generation in hole trapping and radiation damage", *Appl. Phys. Lett.*, Vol. 39, pp. 58, 1981.
- [41] S.K. Lai, "Interface trap generation in SiO<sub>2</sub> when electrons are captured by trapped holes", *J. Appl. Phys.*, Vol. 54, pp. 2540, 1983.
- [42] S.T. Chang, J.K. Wu, S.A. Lyon, "Amphoteric defects at the Si-SiO<sub>2</sub> Interface", *Appl. Phys. Lett.*, Vol. 48, pp. 662, 1986.
- [43] S.J. Wang, J.M. Sung, S.A. Lyon, "Relationship between hole trapping and interface state generation in Metal-Oxide-Silicon structures", *Appl. Phys. Lett.*, Vol. 52, pp. 1431, 1998.
- [44] F.B. McLean, "A Framework for understanding radiation-induced interface states in SiO<sub>2</sub> MOS structures", *J. Non-Cryst. Solids.*, Vol. 27, pp. 1651, 1980.
- [45] D.L. Griscom, D.B. Brown, N.S. Saks, "Nature of radiation induced point defects in amorphous SiO<sub>2</sub> and their role in SiO<sub>2</sub>-on Si structures", in *The Physics and Chemistry of SiO<sub>2</sub> and SiO<sub>2</sub>-Si Interface*, Edited by C.R. Helms and B.F. Deal, New York: Plenum Press, pp. 287, 1988.
- [46] N.S. Saks, C.M. Dozier, D.B. Brown, "Time dependence of interface trap formation in MOSFETs following pulsed irradiation", *J. Non-Cryst. Solids.*, Vol. 35, pp. 1168, 1988.
- [47] N.S. Saks, D.B. Brown, "Interface trap formation via the two stage H<sup>+</sup> process", *J. Non-Cryst. Solids.*, Vol. 36, pp. 1848, 1989.

- [48] K.L. Brower , S.M. Myers, “Chemical kinetics of hydrogen and (111) Si-SiO<sub>2</sub> interface defects”, *Appl. Phys. Lett.*, Vol. 57, pp. 162, 1990.
- [49] J.H. Stathis, E. Cartier, “Atomic hydrogen reactions with Pb centers at the (100) Si-SiO<sub>2</sub> interface”, *Phys. Rev. Lett.*, Vol. 72, pp. 2745, 1994.
- [50] E.H. Poindexter, “Chemical reactions of hydrogenous species in the Si-SiO<sub>2</sub> system”, *J. Non-Crystalline Solids*, Vol. 187. pp. 257, 1995.
- [51] D.M. Fleetwood, “‘Border traps’ in MOS devices”, *J. Non-Cryst. Solids.*, Vol. 39, pp. 269, 1992.
- [52] A.J. Lelis, T.R. Oldham, “Time dependence of switching oxide traps”, *J. Non-Cryst. Solids.*, Vol. NS-41, pp. 1835, 1994.
- [53] L.P. Trombetta, F.J. Feigl and R.J. Zeto, “Positive charge generation in Metal-Oxide-Semiconductor capacitors”, *J. Appl. Phys.*, Vol. 69, pp. 2512 - 2521, 1991.
- [54] C. Hu, “Lucky electron model of channel hot electron emission”, *International Electron Devices Meeting*, pp. 1, 1979.
- [55] M. Lenzlinger , E. Snow, “Fowler-Nordheim tunneling into thermally grown SiO<sub>2</sub>”, *J. Appl. Phys.*, Vol. 40, no. 1, pp. 278, 1969.
- [56] W. Shockley , W.T. Read, “Statistics of the recombinations of holes and electrons”, *Phys. Rev.*, Vol. 87, pp. 835, 1952.
- [57] A. Duncan, U. Ravaioli, , J. Jakumeit, “Full-band Monte-Carlo investigation of Hot-Carrier trends in the scaling of Metal-Oxide-Semiconductor Field-Effect Transistors”, *IEEE Trans. on Elect. Dev.*, Vol. 45, no. 4, pp. 867, 1998.
- [58] R. Hulfachor, K. Kim, M. Littlejohn , C. Osburn, “Comparative analysis of Hot Electron injection and induced device degradation in scaled 0.1  $\mu\text{m}$  SOI n-MOSFETs using Monte Carlo simulation”, *IEEE Elec. Dev. Lett.*, Vol. 17, no. 2, pp. 53, 1996.
- [59] Z. Pavlović, “Uticaj visokih temperatura na električne karakteristike VDMOS komponenata sa posebnim osvrtom na otpornost uključenja“, Doktorska disertacija, Elektronski fakultet, Univerzitet u Nišu, 1993.
- [60] J. Conley, Jr., P. Lenahan, “A review of electron spin resonance spectroscopy of defects in thin film SiO<sub>2</sub> on Si, *The Electrochemical Society Proceedings*, pp. 214 1996.

- [61] R. Devine, "The structure of SiO<sub>2</sub>, its defects and radiation hardness", *J. Non-Cryst. Solids.*, Vol. 41, no. 3, pp. 452, 1994.
- [62] S. Karna, H. Kurtz, W. Shedd, R. Pugh and B. Singaraju, "New fundamental defects in a-SiO<sub>2</sub>", *J. Non-Cryst. Solids.*, Vol. 46, no. 6, pp. 1544, 1999.
- [63] A. Reisman et al., "Generation and annealing of defects in silicon dioxide", *J. Appl. Phys.*, Vol. 62, pp. 868, 1987.
- [64] A. Straboni, O. Briere, V. Thirion, and K. Barla, "Reliability and characterization of ultra-thin dielectric films using Fowler-Nordheim injection experiment", *Microelectronic Engineering*, Vol. 28, no. 1-4, pp. 301, 1995.
- [65] K. Chang, C. Li, S. Wang, T. Yeh, J. Yang, T. Lee, "The relaxation phenomena of positive charges in thin gate oxide during Fowler-Nordheim tunneling stress", *IEEE Trans. Elect. Dev.*, Vol. 45, no. 8, pp. 1684, 1998.
- [66] H. Satake, A. Toriumi, "Substrate hole current generation and oxide breakdown in Si MOSFETs under Fowler-Nordheim electron tunneling injection", *International Electron Devices Meeting*, pp. 337, 1993.
- [67] P.M. Lenahan, P.V. Dressendorfer, "Hole traps and trivalent silicon centers in Metal/Oxide/Silicon devices", *J. Appl. Phys.*, Vol. 55, no. 10, pp. 3495, 1984.
- [68] R. Helms, E.H. Poindexter, "The Silicon-Silicon-Dioxide system: its microstructure and imperfections", *Reports on Progress in Physics*, Vol. 57, no. 8, pp. 791, 1994.
- [69] C. T. Sah, F. A Lindholm, "Transport in semiconductors with low scattering rate and at high frequencies", *J. Appl. Phys.*, Vol. 16, pp. 1447, 1973.
- [70] C.T. Sah, S.C.S. Pan, C.C.H. Hsu, "Hydrogenation and annealing kinetics of group-III acceptors in oxidized silicon", *J. Appl. Phys.*, Vol. 57, pp. 5148, 1985.
- [71] P. Balk, "Extended Abstracts of Electronic Division", Vol. 14, Abstract 109, pp. 237, The Electrochemical Society, Princeton, Spring Meeting, San Francisco, 1965.
- [72] E. Kooi, "Philips res. reports", *J. Appl. Phys.*, Vol. 20, pp. 578, 1965.
- [73] L. Pauling, "The nature of the chemical bond and the structure of molecules and crystals: an introduction to modern structural chemistry, New York: Cornell University Press, 1960.
- [74] R. N. Hall, unpublished, 1966, Private communication, 1984.

- [75] J.R. Davis, *Instabilities in MOS Devices*, London: Gordon and Breach Science Publishers, 1981.
- [76] S. Dimitrijević, “Nestabilnosti CMOS integriranih kola sa aluminijumskim gejtom”, Magistarska teza, Elektronski fakultet, univerzitet u Nišu, 1985.
- [77] B.E. Deal, “Standardized terminology for oxide charges associated with thermally oxidized silicon”, *IEEE Trans. Electron. Dev.*, vol. ED-27, pp. 606, 1980.
- [78] S. Dimitrijević, “Novi elektro-fizički modeli MOS tranzistora”, Doktorska disertacija, Elektronski fakultet, Univerzitet u Nišu, 1989.
- [79] B. Pešić, “Uticaj jonizujućeg zračenja na karakteristike proboja tankih oksida gejta MOS komponenata”, Doktorska disertacija, Elektronski fakultet, Univerzitet u Nišu, 1996.
- [80] D.M. Danković, “Nestabilnosti p – kanalnog VDMOS tranzistora snage usled naponsko temperaturnih naprezanja sa negativnom polarizacijom gejta”, Magistarska teza, Elektronski fakultet, Univerzitet u Nišu, 2006.
- [81] Ivica Đ. Manić, “Efekti električnog naprezanja kod VDMOS tranzistora snage”, Doktorska disertacija, Elektronski fakultet, Univerzitet u Nišu, 2005.
- [82] R.J. Kriegler, “Ion instabilities in MOS structures”, *Proc. Int. Reliab. Phys. Symposium*, pp. 250, 1974.
- [83] S. Dimitrijević, D. Župac, N. Stojadinović, “Mechanisms of positive-gate bias stress induced instabilities in CMOS transistors”, *Microelectron. Reliab.*, Vol. 27, pp. 1001, 1987.
- [84] D.M. Fleetwood, “Revised model of thermally stimulated current in MOS capacitors”, *J. Non-Cryst. Solids.*, Vol. 44, pp. 1826, 1997.
- [85] D.M. Fleetwood, P.S. Winokur, L.C. Riewe, R.A. Reber Jr., “Bulk oxide traps and border traps in Metal-Oxide-Semiconductor capacitors”, *J. Appl. Phys.*, Vol. 84, pp. 6141, 1996.
- [86] N. Stojadinović, “Failure physics of integrated circuits – a review”, *Microelectron. and Reliab.*, Vol. 23, pp. 609, 1983.
- [87] E.H. Nicollian, J.R. Brews, *MOS physics and technology*, New York: Wiley, 1982.
- [88] Atlas user’s manual (Device simulation software), Silvaco international, 2013.



- [89] Athena user's manual (Device simulation software), Silvaco international, 2013.
- [90] Synopsys, [www.synopsys.com](http://www.synopsys.com)
- [91] De Mari, "An accurate numerical one-dimensional solution of the P-N junction under arbitrary transient conditions", *Solid-State Electronics* Vol. 11, pp. 1021, 1963.
- [92] A.I. Adamsone , B.S. Polsky, "3D numerical simulation of transient processes in semiconductor devices", *COMPEL—The International Journal for Computation and Mathematics in Electrical and Electronic Engineering*, Vol. 10, No. 3, pp. 129, 1991.
- [93] P. Antogneti , G. Massobrio. "Semiconductor device modeling with SPICE", McGraw-Hill Book Company, 1987.
- [94] Baccarani, G., M. Rudan, R. Guerrieri,, P. Ciampolini, "Physical models for numerical device simulation", European School of Device Modeling, University of Bologna, 1991.
- [95] F. Bonani , G. Ghione. "Noise in semiconductor devices - modeling and simulation", Berlin Heidelberg: Springer-Verlag, p 24, 2001.
- [96] E.M. Buturla , P.E. Cotrell, "Simulation of semiconductor transport using coupled and decoupled solution techniques", *Solid State Electron.*, Vol. 23, No. 4, pp. 331, 1980.
- [97] D.M. Caughey , R.E. Thomas. "Carrier mobilities in silicon empirically related to doping and field." *Proc. IEEE*, Vol. 55, p. 2192, 1967.
- [98] C. Cassi , B. Ricco, "An analytical model of the energy distribution of hot electrons", *IEEE Trans. Electron Devices*, Vol. 37, p. 1514, 1990.
- [99] A. Concannon, F. Piccinini, A. Mathewson , C. Lombardi. "The numerical simulation of substrate and gate currents in MOS and EPROMs." *IEEE Proc. IEDM*, pp. 289, 1995.
- [100] J.L. Egley , D. Chidambarao, "Strain effects on device characteristics: implementation in drift-diffusion simulators", *Solid-State Electron.*, Vol. 36, No. 12, pp. 1653, 1993.
- [101] W.L. Engl, H.K. Dirks, "Models of physical parameters in an introduction to the numerical analysis of semiconductor devices and integrated circuits, ed. J.J.H. Miller, Dublin: Boole Press, 1981.

- [102] W. Hansch, Th. Vogelsang, R. Kirchner, M. Orłowski, "Carrier transport near the Si/SiO<sub>2</sub> interface of a MOSFET", *Solid-State Elec.*, Vol. 32, No. 10, pp. 839, 1989.
- [103] W. Hansch et al., "A new self-consistent modeling approach to investigating MOSFET degradation", *IEEE Trans. Electron Devices*, Vol. 11, pp. 362, 1990.
- [104] J. Lavery, "Quantum tunneling model of a P-N junction in SILVACO", doktorska disertacija, 2008
- [105] S. Mahapatra, P. Bharath Kumar, M.A. Alam, "Investigation and modeling of interface and bulk trap generation during negative bias temperature instability of p-MOSFETs", *IEEE Trans. Electron Devices*, Vol. 51, pp. 1371, 2003.
- [106] N. Hefyene, "Electrical characterization and modeling of lateral DMOS transistors – investigation of capacitance and hot carrier impact", Doktorska disertacija, EPFL, 2005.
- [107] R. Entner, "Modeling and simulation of negative bias temperature instability", Doktorska disertacija, Beč, 2007.
- [108] [www.silvaco.com].
- [109] M.R. Pinto, S. Conor Rafferty, W. Robert Dutton, "PISCES2 - Poisson and continuity equation solver", Stanford Electronics Laboratory Technical Report, Stanford University, 1984.
- [110] S. Selberherr, "Analysis and simulation of semiconductor devices," New York: Springer-Verlag, 1984.
- [111] R. Stratton, *Phys. Rev.*, Vol. 6, pp. 126, 2002.
- [112] R. Stratton, "Semiconductor current-flow equations (diffusion and degeneracy)", *IEEE Trans. Electron Devices*, Vol.19, No. 12, pp. 1288, 1972.
- [113] B. Meinerzhagen, K. Bach, I. Bozk, W.L. Eugl. "A new highly efficient nonlinear relaxation scheme for hydrodynamic MOS simulations." *Proc. NUPAD IV*, pp. 91, 1992.
- [114] Y. Apanovich et al., "Numerical simulation of submicrometer devices, including coupled non-local transport and non-isothermal effects," *IEEE Trans. Electron Devices*, Vol. 42, No. 5 p. 890, 1995.

- [115] Y. Apanovich. et. al, "Steady-state and transient analysis of submicron devices using energy balance and simplified hydrodynamic models," *IEEE Trans. Comp. Aided Design of Integrated Circuits and Systems*, Vol. 13, No. 6, pp. 702, 1994.
- [116] D.B.M. Klaassen, "A unified mobility model for device simulation- I. model equations and concentration dependence", *Solid-State Elec.*, Vol. 35, No. 7, pp. 953, 1992.
- [117] D.B.M. Klaassen, "A unified mobility model for device simulation - II. temperature dependence of carrier mobility and lifetime", *Solid-State Elect.*, Vol. 35, No. 7, pp. 961, 1992.
- [118] W. Shockley , W.T. Read, "Statistics of the recombination of holes and electrons", *Phys. Rev.*, Vol. 87, pp. 835, 1952.
- [119] A. Schenk, "A model for the field and temperature dependence of SRH lifetimes in silicon", *Solid-State Electronics*, Vol. 35, pp. 1585, 1992.
- [120] A.S. Grove, "Physics and technology of semiconductor devices", Wiley, 1967.
- [121] A.G. Chynoweth, "Ionisation rates for electrons and holes in silicon", *Phys. Rev.*, Vol. 109, pp. 1537, 1958.
- [122] R. Van Overstraeten , H. Deman, "Measurement of the ionization rates in diffused silicon p-n junctions", *Solid-State Electron.*, Vol. 13, pp. 583, 1970.
- [123] G. Ristić, Radijacioni i posleradijacioni efekti kod VDMOS tranzistora snage i PMOS dozimetrijskih tranzistora, Doktorska disertacija, Elektronski fakultet, Univerzitet u Nišu, 1998.
- [124] S. Golubović, S. Đorić-Veljković, I.Manić, V.Davidović, "Efekti naprezanja oksida gejta VDMOS tranzistora snage", Monografija, Elektronski fakultet, Univerzitet u Nišu, 2006.
- [125] M.C. Peckerar, D.B. Brown, H.C. Lin , D.I. Ma, "Modeling total dose effects in narrow-channel devices", *IEEE Elec. Dev.*, Vol. ED-30, pp. 1159, 1983.
- [126] S.C. Sun , J.D, Plummer, "Electron mobility in inversion and accumulation layers on thermally oxidized silicon surface", *IEEE Elec. Dev.Lett.*, Vol. EDL-27, pp. 1497, 1980.
- [127] F.C. Hsu, S. Tam, "Relationship between MOSFET degradation and hot-electron induced interface-state generation", *IEEE Elec. Dev.Lett.*, Vol. EDL-5, pp. 50, 1984.

- [128] K.L. Brower, "Passivation of paramagnetic Si-SiO<sub>2</sub> interface states with molecular hydrogen", *Appl. Phys Lett.*, Vol. 53, pp. 508, 1988.
- [129] N.S. Saks, R.B. Klein, R.E. Stahlbush, B.J. Mrstik, R.W. Rendell, "Effects of post-stress hydrogen annealing on MOS oxides after Co-60 irradiation or Fowler-Nordheim injection", *J. Non-Cryst. Solids.*, Vol. 40, pp. 1341, 1993.
- [130] D.M. Fleetwood, "Effects of hydrogen transport and reaction on microelectronics radiation response and reliability", *Microelectron.Reliab.*, Vol. 42, pp. 523, 2002.
- [131] P. Habaš, N. Stojadinović, "Mechanisms of radiation-Induced failures in power MOSFETs", *Proc.6<sup>th</sup> International Conference on Mixed Design of Integrated Circuits and Systems (MIXED '99)*, pp. 43, Krakov (Poland), 1999.
- [132] C.T. Sah, J.Y.-C. Sun, J.J.-T. Tzou, "Generation-annealing kinetics of the interface donor states at 0.25 eV above the midgap and the turn-around phenomena on oxidized silicon during avalanche electron injection", *J. Appl. Phys.*, Vol. 54, pp. 2547, 1983.
- [133] A. Stesmans, "Interaction of P<sub>b</sub> defects at the (111) Si/SiO<sub>2</sub> interface with molecular hydrogen simultaneous action of passivation and dissociation", *J. Appl. Phys.*, Vol. 88, pp. 489, 2000.
- [134] D.M. Fleetwood, W.L. Waren, J.R. Schwank, P.S. Winokur, M.R. Shaneyfelt, L.C. Riewe, "Effects of interface traps and border traps on MOS postirradiation annealing response", *J. Non-Cryst. Solids.*, Vol. 42, pp. 1698, 1995.
- [135] K.F. Galloway, M. Gaitan, T.J. Russel, "A simply model for separating interface and oxide charge effects on MOS device characteristics", *J. Non-Cryst. Solids.*, Vol. 32, pp. 1497, 1984.
- [136] Y. Tsvividis, Operation and modeling of the MOS transistors, New York, McGraw - Hill, 1987.
- [137] S. Dimitrijević, N. Stojadinović, "Analisis of CMOS transistors instabilities", *Solid State Electron*, Vol. 30, pp. 991, 1987.
- [138] R. Degraeve, B. Kaczer, G. Groeseneken, B. Kaczer, "Degradation and breakdown in ultrathin silicon dioxide films", *Microelectron.Reliab.*, Vol. 39, pp. 1445, 1999.
- [139] K. Jeppson, C. Svensson, "Negative bias stress of MOS devices at high electric fields and degradation of NMOS devices", *J. Appl. Phys.*, Vol. 48, pp. 2004, 1977.

- [140] M. Pagey, Hot-carrier reliability simulation in aggressively scaled MOS transistors, Doktorska disertacija, Faculty of the Graduate School of Vanderbilt University, Nashville, Tennessee, 2003.
- [141] S. Aleksić, "Ponašanje defekata u n-kanalnim VDMOS tranzistorima snage tokom naprezanja električnim poljem i kasnijeg izlaganja povišenoj temperaturi", Magistarska teza, Elektronski fakultet, Univerzitet u Nšu, 2008.
- [142] S. Aleksić, B. Pešić, D. Pantić, "Simulation of semiconductor bulk trap influence on the electrical characteristics of the n-channel power VDMOS transistor", *Informacije MIDEM Journal of Microelectronics, Electronics Components and Materials*, Vol. 43, no. 2, pp. 124, 2013.
- [143] S. Aleksić, A. Jakšić, M. Pejović, "Repeating of positive and negative high electric field stress and corresponding thermal post-stress annealing of the n-channel power VDMOSFETs", *Solid-State Electronics*, Vol. 52, Vol. 8, pp. 1197, 2008.
- [144] A. Jakšić, M. Pejović, G. Ristić, S. Raković, "Latent interface-trap generation in commercial power VDMOSFETs", *J. Non-Cryst. Solids.*, Vol. 45, No. 3, pp. 1365, 1998.
- [145] B. Pešić, "Analiza mehanizama otkaza metalizacije i oksida gejta kod integrisanih kola", Magistarska teza, Elektronski fakultet, Univerzitet u Nšu, 1988.
- [146] Tehnička dokumentacija: <http://www.irf.com/>
- [147] S. Aleksić, D. Pantić, D. Pantić, „The influence of interface and semiconductor bulk traps generated under HEFS on MOSFET`s electrical characteristics“, *Proc. of 4th Small Sistem Simulation Symposium – SSSS 2014*, Niš, 2014.
- [148] S. Aleksić, D. Bjelopavlić, D. Pantić, „Simulation of bulk traps influence on the electrical characteristics of VDMOS transistor“, *XLVI International Scientific Conference on Information, Communication and Energy Systems and Technologies - ICEST 2011*, pp. 271, Niš, 2011.
- [149] S. Aleksić, B. Pešić, D. Pantić, "TCAD analiza HEFS degradacije električnih karakteristika n-kanalnog VDMOSFET-a", *Zbornik radova 57. konferencije ETRAN*, Zlatibor, 2013.

- [150] S. Aleksić, B. Pešić, D. Pantić, “Analiza uticaja površinskih stanja na karakteristike VDMOS tranzistora snage korišćenjem TCAD softverskog paketa”, *Zbornik radova LVI. Konferencije za ETRAN*, Zlatibor, 2012.
- [151] S. Aleksić, D. Bjelopavlić, D. Pantić, ”Simulacija električnih karakteristika VDMOS tranzistora snage korišćenjem SILVACO TCAD softverskog paketa”, *Zbornik radova 54. Konferencije. za ETRAN* , pp. 1-4, Donji Milanovac, 2010.
- [152] S. Tam., P-K Ko and C. Hu, “Lucky-electron Model of Channel Hot-electron Injection in MOSFET’s”, *IEEE Trans. Electron Devices.*, Vol. 31, No. 9, 1984.

## Kratka biografija kandidata

Kandidat mr Sanja Aleksić je rođena 24. jula 1971. godine u Beranama, Republika Crna Gora. Stalno je nastanjena u Nišu. Osnovnu školu je završila u Vranjskoj Banji, opština Vranje, sa odličnim uspehom, kao nosilac diplome „Vuk Karadžić“. Gimnaziju „Bora Stanković“ je završila u Vranju, takođe kao dobitnik diplome „Vuk Karadžić“, gde je stekla zvanje **Laboratorijski tehničar za fiziku**. Kao učenik osnovne i srednje škole uspešno je učestvovala na velikom broju takmičenja iz matematike, fizike, hemije, geografije, istorije.

Filozofski fakultet u Nišu na Studijskoj grupi za Fiziku upisala je školske 1990/91, a diplomirala 30.08.1995. sa prosečnom ocenom 9.19 na redovnim studijama i ocenom 10 na diplomskom ispitu i stekla stručno zvanje **Diplomirani fizičar za opštu fiziku**. Poslediplomske studije na smeru **Primenjena fizika** upisala je školske 1995/96 godine na Elektronskom fakultetu u Nišu i sve ispite položila sa prosečnom ocenom 10. Magistarsku tezu pod naslovom „**Ponašanje defekata u n-kanalnim VDMOS tranzistorima snage tokom naprezanja i kasnijeg oporavka na povišenoj temperaturi**“ odbranila je marta 2009. godine na Elektronskom fakultetu u Nišu i stekla zvanje **magistra tehničkih nauka**.

Od 01.09.1995. do 31.12.1997. radi na Elektronskom fakultetu u Nišu u svojstvu stipendiste Ministarstva za nauku i tehnologiju Republike Srbije. Dana 01.01.1998. je zasnovala radni odnos na Elektronskom fakultetu u Nišu kao asistent-pripravnik za predmet Fizika na Katedri za Mikroelektroniku. Tad je bila i učesnik na projektu „**Proboj u gasovima na niskim pritiscima i neka svojstva poluprovodničkih materijala**“ Ministarstva za nauku i zaštitu životne sredine Republike Srbije. Oblast kojom se bavi su mehanizmi degradacije oksida gejta VDMOS tranzistora snage do kojih dolazi tokom izlaganja komponenata nekom obliku naprezanja (jako električno polje, jonizovano zračenje...) posmatrano sa fizičkog aspekta, kao i mogućnost njihovog oporavka i ponovne pouzdane upotrebe.

Počev od školske 2004/05 godine angažovana je i na predmetu Fizička elektronika, a od školske 2005/06 godine i na predmetu Kvantna i statistička fizika na Katedri za Mikroelektroniku. Od početka 2009/2010 godine je angažovana na predmetu Elektronske komponente na prvoj godini studija, a od početka školske 2011/2012 godine na predmetima Solarne komponente i sistemi, Obnovljivi izvori energije i Simulacije mikroelektronskih komponenata.

Bila je angažovana na projektu „Fizički i funkcionalni efekti interakcije zračenja sa elektrotehničkim i biološkim sistemima“ (ev. br. 171007) u periodu od 2011. do 2013. godine. Projekat pripada grupi osnovnih istraživanja Ministarstva za nauku i tehnološki razvoj Republike Srbije. U okviru projekta, a kao deo doktorske disertacije, bavila se i problemima simulacije mehanizama degradacije oksida VDMOS tranzistora snage do kojih dolazi tokom izlaganja komponenata nekom obliku napreznja (jako spoljašnje električno polje).



## **Naučni radovi objavljeni u međunarodnim časopisima:**

a.1. **Sanja Aleksić**, Biljana Pešić, Dragan Pantić, "Simulation of semiconductor bulk trap influence on the electrical characteristics of the n-channel power VDMOS transistor", *Informacije MIDEM Journal of Microelectronics, Electronics Components and Materials*, vol. 43, no. 2, pp. 124-130, 2013. (M23 – 0.277).

a.2. **Sanja Aleksić**, A. Jakšić, M. Pejović, „Repeating of positive and negative high electric field stress and corresponding thermal post-stress annealing of the n-channel power VDMOSFETs“, *Solid-State Electronics*, Vol. 52, Issue 8, pp. 1197-1201, 2008.

a.3. Aleksandar Jakšić, Momčilo Pejović, Goran Ristić, **Sanja Raković**, "Latent interface-trap generation in commercial power VDMOSFETs", *IEEE Trans. Nucl. Sci.*, Vol. 45, No. 3, pp. 1365-1371, 1998.

## **Naučni radovi saopšteni na međunarodnim skupovima i štampani u odgovarajućim zbornicima radova:**

b.1. Nebojša Mitrović, Slobodan Djukić, Aleksandra Kalezić-Glišović, **Sanja Aleksić**, Maja Kićanović, Obrad Aleksić, Magnetic Properties Of MnZn Ferrite for Microelectronic Application, *Sixteenth Annual Conference YUCOMAT 2014*, Herceg Novi, September 1-5, 2014.

b.2. **Sanja Aleksić**, Danijela Pantić, Dragan Pantić, „The Influence of Interface and Semiconductor Bulk Traps Generated Under HEFS on MOSFET`s Electrical Characteristics“, *Proc. of 4th Small Sistem Simulation Symposium – SSSS 2014*, Niš, **Serbia, Februaru 2014.**

b.3 Nebojša Janković, **Sanja Aleksić**, Dragan Pantić, „Simulation and Modeling of Integrated Hall Sensor Device“, *Proc. Of 4th Small Sistem Simulation Symposium – SSSS 2012*, pp. 85-92, Niš, Serbia, 2012 (invited lecture).

b.4 **Sanja Aleksić**, Darko. Bjelopavlić, Dragan Pantić, „Simulation of Bulk Traps Influence on the Electrical Characteristics of VDMOS Transistor“, *XLVI International Scientific Conference on Information, Communication and Energy Systems and Technologies - ICEST 2011*, pp. 271-274, Niš, Serbia, 2011.

b.5 Darko Bjelopavlić, **Sanja Aleksić**, Dragan Pantić, Branimir. Djordjević, Danijela Pantić, „Simulation and Optimization of HIT Solar Cells with Intrinsic Thin Amorphous Si

Layer“, *XLVI International Scientific Conference on Information, Communication and Energy Systems and Technologies - ICEST 2011*, pp. 275-278, Niš, Serbia, 2011.

b.6. Aleksandar Jakšić, Momčilo Pejović, Goran Ristić, **Sanja Raković**, ”Latent interface-trap generation in commercial power VDMOSFETs”, *4th European Confer. radiations and their effects on devices and systems (RADECS 97)*, Abstracts, pp. A.5-A.6, 1997.

**Naučni radovi saopšteni na nacionalnim skupovima i štampani u odgovarajućim zbornicima radova:**

**c1** Dragan Pantić, **Sanja Aleksić**, Nebojša Janković, Danijela Pantić, “Solar Cell Simulation Design”, *Zbornik radova 56. konferencije ETRAN*, Zlatibor, 11 – 14. juna 2012. (invited lectures)

**c2** **Sanja Aleksić**, Biljana Pešić, Dragan Pantić , “TCAD analiza HEFS degradacije električnih karakteristika n-kanalnog VDMOSFET-a”, *Zbornik radova 57. konferencije ETRAN*, Zlatibor, 3 – 6. juna 2013.

**c3** **Sanja Aleksić**, Danijela Pantić, Radmila Mitić, Dragan Pantić , “Uticaj defekata u balku poluprovodnika na električne karakteristike mc-Si solarne ćelije”, *Zbornik radova 57. konferencije ETRAN*, Zlatibor, 3 – 6. juna 2013.

**c4** Radmila Mitić, Danijela Pantić, **Sanja Aleksić**, Dragan Pantić, “Projektovanje I simulacija karakteristika samostalnog PV sistema snage do 5kW”, *Zbornik radova 57. konferencije ETRAN*, Zlatibor, 3 – 6. juna 2013.

**c.5** **Sanja Aleksić**, Dragan Pantić, Biljana Pešić, “Analiza uticaja površinskih stanja na karakteristike VDMOS tranzistora snage korišćenjem TCAD softverskog paketa”, *Zbornik radova LVI. Konferencije za ETRAN*, Zlatibor, 2012.

**c.6** Dragan Pantić, **Sanja Aleksić**, Nebojša Janković, Danijela Pantić, “Solar Cell Simulation Design”, *Zbornik radova LVI. Konf. za ETRAN*, Zlatibor, 2012 (invited lecture).

**c.7** **Sanja Aleksić**, Darko Bjelopavlić, Dragan Pantić, ”Similacija električnih karakteristika VDMOS tranzistora snage korišćenjem SILVACO TCAD softverskog paketa”, *Zbornik radova 54. Konf. za ETRAN* , str. 1-4, Donji Milanovac, 2010.

**c.8** **Sanja Aleksić**, Goran. Ristić, Momčilo Pejović, ”Uticaj povišene temperature na ponašanje VDMOS tranzistora snage tokom naprežanja jakim električnim poljem”, *Zbornik radova XLVIII Konf. za ETRAN* , str. 128-131, Čačak, 2004.

c.9 **Sanja Aleksić**, Momčilo Pejović, "Ponašanje VDMOS tranzistora snage tokom naprežanja električnim poljem i kasnijeg odžarivanja na povišenoj temperaturi", *Zbornik radova XLVII Konf. za ETRAN*, str. 191-194, Herceg Novi, 2003.

c.10 **Sanja Raković**, Aleksandar. B. Jakšić, Goran. S. Ristić, Momčilo M. Pejović, "Ponašanje PMOS tranzistora male geometrije tokom ozračivanja i kasnijeg odžarivanja na različitim temperaturama", **Zbornik XLI jugosl. konf. za ETRAN**, str. 65-68, Zlatibor, 1997.

IZJAVE AUTORA



---

Прилог 1.

**ИЗЈАВА О АУТОРСТВУ**

Изјављујем да је докторска дисертација, под насловом  
Моделовање и симулација карактеристика МОС транзистора напрезаних јаким електричним пољем

---

- резултат сопственог истраживачког рада,
- да предложена дисертација, ни у целини, ни у деловима, није била предложена за добијање било које дипломе, према студијским програмима других високошколских установа,
- да су резултати коректно наведени и
- да нисам кршио/ла ауторска права, нити злоупотребио/ла интелектуалну својину других лица.

У Нишу, 17.11.2014. год.

Аутор дисертације: Сања М. Алексић

---

Потпис докторанда:

---



---

**Прилог 2.**

**ИЗЈАВА О ИСТОВЕТНОСТИ ШТАМПАНЕ И ЕЛЕКТРОНСКЕ ВЕРЗИЈЕ ДОКТОРСКЕ  
ДИСЕРТАЦИЈЕ**

Име и презиме аутора:

[Сања М. Алексић](#)

Студијски програм:

[Нанотехнологије и микросистеми](#)

Наслов рада:

[Моделовање и симулација карактеристика МОС транзистора напрезаних јаким електричним пољем](#)

Ментор:

[Проф. др Драган С. Панџић](#)

Изјављујем да је штампана верзија моје докторске дисертације истоветна електронској верзији, коју сам предао/ла за уношење у **Дигитални репозиторијум Универзитета у Нишу**.

Дозвољавам да се објаве моји лични подаци, који су у вези са добијањем академског звања доктора наука, као што су име и презиме, година и место рођења и датум одбране рада, и то у каталогу Библиотеке, Дигиталном репозиторијуму Универзитета у Нишу, као и у публикацијама Универзитета у Нишу.

У Нишу, [17.11.2014. год.](#)

Аутор дисертације: [Сања М. Алексић](#)

---

Потпис докторанда:

---



Прилог 3.

**ИЗЈАВА О КОРИШЋЕЊУ**

Овлашћујем Универзитетску библиотеку „Никола Тесла“ да, у Дигитални репозиторијум Универзитета у Нишу, унесе моју докторску дисертацију, под насловом: Моделовање и симулација карактеристика МОС транзистора напрезаних јаким електричним пољем

која је моје ауторско дело.

Дисертацију са свим прилозима предао/ла сам у електронском формату, погодном за трајно архивирање.

Моју докторску дисертацију, унету у Дигитални репозиторијум Универзитета у Нишу, могу користити сви који поштују одредбе садржане у одабраном типу лиценце Креативне заједнице (Creative Commons), за коју сам се одлучио/ла.

1. Ауторство
2. Ауторство – некомерцијално
3. Ауторство – некомерцијално – без прераде
4. Ауторство – некомерцијално – делити под истим условима
5. Ауторство – без прераде
6. Ауторство – делити под истим условима

(Молимо да подвучете само једну од шест понуђених лиценци; кратак опис лиценци је у наставку текста).

У Нишу, 17.11.2014. год.

Аутор дисертације: Сања М. Алексић

Потпис докторанда:

---