

НАСТАВНО-НАУЧНОМ ВЕЋУ

Предмет: Реферат о урађеној докторској дисертацији кандидата мр Милана Радуловића.

Одлуком Наставно-научног већа Електротехничког факултета у Београду бр. 863/3 од 26.11.2014. године, именовани смо за чланове Комисије за преглед, оцену и одбрану докторске дисертације кандидата мр Милана Радуловића под насловом

„Предлог подршке за спекулативно извршавање нити у СМР процесорима“

После прегледа достављене Дисертације и других пратећих материјала и разговора са Кандидатом, Комисија је сачинила следећи

РЕФЕРАТ

1. УВОД

1.1. Хронологија одобравања и израде дисертације

Кандидат мр Милан Радуловић је стекао звање магистра одбранивши магистарску тезу „РС говорни аутомат“ 28.12.1996. године на Електротехничком факултету Универзитета Црне Горе у Подгорици, Црна Гора.

Кандидат је пријавио тему за израду докторске дисертације под насловом „Предлог подршке за спекулативно извршавање нити у СМР процесорима“ 22.2.2011. године. Комисија за студије трећег степена разматрала је предлог теме за израду докторске дисертације на састанку одржаном 1.3.2011. године и предлог Комисије за оцену подобности теме и кандидата упутила Наставно-научном већу Електротехничког факултета Универзитета у Београду на усвајање. Наставно-научно веће Електротехничког факултета Универзитета у Београду је на седници одржаној 8.3.2011. године именовало је Комисију за оцену услова и прихватање докторске дисертације у саставу: др Мило Томашевић, ванр. проф. (Универзитет у Београду – Електротехнички факултет), др Вељко Милутиновић, ред. проф. (Универзитет у Београду – Електротехнички факултет), др Јован Ђорђевић, ред. проф. (Универзитет у Београду – Електротехнички факултет) и др Душан Старчевић, ред. проф. (Универзитет у Београду – Факултет за организационе науке).

Наставно-научно веће на седници одржаној 5.7.2011. године је прихватило Извештај Комисије за оцену услова и прихватање теме докторске дисертације коју је пријавио мр Милан Радуловић.

Веће научних области техничких наука Универзитета у Београду на седници одржаној 26.9.2011. године дало је сагласност на предлог теме докторске дисертације под насловом: „Предлог подршке за спекулативно извршавање нити у СМР процесорима“ (број Одлуке 06-7092/7-11 од 26.9.2011. године) и за ментора је одређен др Мило Томашевић, ванредни професор на Универзитету у Београду – Електротехнички факултет.

Кандидат је урађену дисертацију поднео на преглед и оцену 4.11.2014. године.

Комисија за студије трећег степена је 13.11.2014. године потврдила испуњеност потребних услова за подношење предлога Наставно-научном већу Електротехничког факултета за формирање Комисије за преглед и оцену докторске дисертације.

Наставно-научно веће Електротехничког факултета на седници бр. 780 од 18.11.2014. године (број одлуке 863/3 од 26.11.2014.године) именовало је Комисију за преглед и оцену докторске дисертације у саставу: др Мило Томашевић, ванр. проф. (Универзитет у Београду – Електротехнички факултет), др Вељко Милутиновић, ред. проф. (Универзитет у Београду – Електротехнички факултет), др Душан Старчевић, ред. проф. (Универзитет у Београду – Факултет за организационе науке), др Јован Ђорђевић, ред. проф. (Универзитет у Београду – Електротехнички факултет) и др Зоран Јовановић, ред. проф. (Универзитет у Београду – Електротехнички факултет).

1.2. Научна област дисертације

Докторска дисертација под називом „Предлог подршке за спекулативно извршавање нити у СМР процесорима“ припада научној области Електротехника и рачунарство, ужа научна област Рачунарска техника и информатика, за коју је матичан Електротехнички факултет Универзитета у Београду.

За ментора дисертације одређен је др Мило Томашевић, ванредни професор на Електротехничком факултету Универзитета у Београду. Он испуњава све законске услове за ментора, бави се научним радом у области Рачунарска техника и информатика и аутор је више радова у међународним часописима са SCI листе у области мултипроцесорских система чиме се бави ова дисертација. Он на Електротехничком факултету предаје и предмет *Мултипроцесорски системи* у оквиру којег се изучавају теме обрађене у дисертацији.

1.3. Биографски подаци о кандидату

Милан Радуловић је рођен 24.02.1968. г. у Никшићу где је завршио основну и средњу школу. Добитник је дипломе “Луча” за постигнути успех током основног и средњег образовања, као и дипломе ђака генерације. Поред тога, добитник је награда за прва места на општинским и републичким такмичењима из физике. На Електротехничком факултету Универзитета Црне Горе у Подгорици дипломирао је 1992. г. са просечном оценом 9,50, а 1996. г. завршио постдипломске студије и одбранио магистарску тезу.

Од 1993. до 1996. г. био је запослен као стручни сарадник на Електротехничком факултету у Подгорици. Током 1996. г. је био и стипендиста Министарства просвете и науке Републике Црне Горе, Сектор за науку. Са стипендијом British Foundation for the Citizens of former Yugoslavia је боравио 1997. г. у звању Visiting Research Fellow на Engineering Department, Универзитета у Warwick-у, UK. У периоду од 1998. до 2005 г. био је запослен у Центру информационог система Универзитета Црне Горе у Подгорици у звању главног систем инжењера за комуникације. У периоду 1998.-2002. г. је радио у звању хонорарног асистента на Вишој рачунарској школи Електротехничког факултета у Подгорици. У току 2001. г., са стипендијом фондације Универзитета Европе Coimbra Group је боравио у звању Visiting

Research Fellow на Faculty of Science, Универзитет у Гранади, Шпанија. У два наврата, 2002. г. са стипендијом Владе Републике Италије и 2003-2004 г. са стипендијом IMG, TEMPUS фондације из Брисела, боравио је у звању Visiting Research Fellow на Information Engineering Department, Универзитет у Сијени, Италија, где је под менторством др Roberto Giorgi-ја и др Мила Томашевића интензивно радио на проблемима везаним за мултипроцесорске системе. У периоду 2006.-2009. г. радио је у звању хонорарног асистента на Факултету за информационе технологије и Факултету за пословне студије Универзитета Медитеран у Подгорици. Од 2006. г. до данас ради у звању виши специјалиста за комутациону мрежу у Црногорском Телекому А.Д., у Подгорици.

Милан Радуловић је члан међународних удружења HiPEAC и IEEE. Добитник је награде за најбољи научно-истраживачки рад младог истраживача у области Рачунарска техника и информатика на XLIX конференцији ETRAN-а одржаној у Будви јуна 2005. г. Добитник је награде за најбољег радника у Сектору Технике Црногорског Телекома, А. Д., за Q1 2014. г.

Коаутор је једног рад у међународним часописима са *impact* фактором са SCI листе, четири рада у домаћим часописима, пет радова на међународним скуповима и осам радова на домаћим скуповима.

2. ОПИС ДИСЕРТАЦИЈЕ

2.1. Садржај дисертације

Докторска дисертација под називом „Предлог подршке за спекулативно извршавање нити у SMP процесорима“ је подељена на 11 поглавља чији су називи: 1. Увод; 2. Спекулативни SMP процесори; 3. Регистарска комуникација код спекулативних SMP процесора; 4. Меморијска комуникација код спекулативних SMP процесора; 5. Предлог подршке за спекулацију на нивоу нити у SMP систему; 6. Предлог протокола за регистарску комуникацију; 7. Предлог SISC-WI протокола за меморијску комуникацију; 8. Предлог SISC-WU протокола за меморијску комуникацију; 9. Симулационо окружење; 10. Имплементација SISC-WI протокола у симулационом окружењу; и 11. Закључак. Дисертација је написана на српском језику на 163 стране, укључује 33 слике и 11 табела.

2.2. Кратак приказ појединачних поглавља

Прво поглавље тезе је уводног карактера. У њему је истакнута актуелност процесора са више језгара на чипу (SMP), а затим објашњена мотивација за израду ове докторске дисертације која произилази из потребе за што ефикаснијим извршавањем секвенцијалних апликација на овим процесорима. Пошто је техника спекулативне паралелизације препозната као обећавајуће решење, укратко је описан концепт предлога решења комплетне подршке за спекулативно извршавање нити у SMP процесорима. Затим је најављен садржај сваког поглавља у овој дисертацији.

У другој глави су размотрене предности SMP процесора у односу на суперскаларне процесоре у складу са технолошким трендовима, посебно у домену коришћења паралелизма на нивоу нити. Затим је представљена техника спекулативне паралелизације на нивоу нити као начин за брже извршавање секвенцијалних апликација. Дат је и кратак преглед постојећих система из отворене литературе са подршком за спекулативно извршавање нити по усвојеној класификацији. Ова глава се завршава поређењем спекулативних SMP система у погледу начина идентификације нити и домена спекулације.

У трећој глави је прво предложена класификација спекулативних SMP процесора са регистарском комуникацијом. Затим је урађена упоредна анализа постојећих спекулативних SMP процесора са аспеката регистарских комуникационих механизма и техника, опоравка

након погрешне спекулације, перформанси ових механизма, као и наметнутих ограничења у погледу скалабилности. Резултати анализе су сажети у виду одговарајућих табела.

Преглед подршке за меморијску комуникацију у постојећим академским и комерцијалним системима је представљен у четвртој глави. Након предложене класификације система са овог становишта и овде је дата упоредна анализа која разматра сложеност хардверске и софтверске подршке интегрисаних меморијских протокола за кохеренцију и спекулацију. Притом су уочене и истакнуте неке неефикасности које су последица неуједначеног саобраћаја при завршавању нити и неприлагођене стратегије замене у кеш меморијама.

У складу са циљем да се предложи једноставније и ефикасније решење са становишта односа цена/перформансе које ће ублажити уочене проблеме, у петој глави је представљен предлог СМР процесора са подршком за спекулативно извршавање на нивоу нити. Дефинисана је структура система са четири процесорска језгра, описан поступак спекулације, а затим укратко представљени и најављени предлози протокола за подршку спекулацији и на регистарском и на меморијском нивоу.

У шестој глави су детаљно представљена два предложена протокола за подршку спекулацији на регистарском нивоу, основна верзија - протокол SIC и надграђена верзија - протокол ESIC, кроз детаљан опис хардверске инфраструктуре, софтверске подршке у виду бинарног анотатора, као и акција оба протокола. Дато је и квалитативно поређење ова два предложена протокола за регистарску комуникацију.

У седмој глави је, кроз опис стања, трансакција и сигнала на магистралаи, као и акција и прелаза између стања, детаљно представљен предложени SISC-WI протокол за подршку спекулацији на меморијском нивоу који је заснован на стратегији поништавања, као и његова варијанта која имплементира технику истовремене валидације поништених копија. Све ово је илустровано прецизним сложеним дијаграмима прелаза стања. Такође, описана је и модификована стратегија замене која узима у обзир спекулативно стање речи у кеш меморији као примарни критеријум.

Поред SISC-WI протокола предложена је и алтернативна верзија подршке за меморијску комуникацију, SISC-WU протокол, који је заснован на стратегији ажурирања. У осмој глави је овај протокол представљен на униформан организациони начин као и претходни протокол у седмој глави.

У деветој глави је описано симулационо окружење за имплементацију елемената предложене подршке за спекулативно извршавање. Прво је детаљно образложен избор симулационог окружења, а затим су дате и његове основне карактеристике. Након тога је представљено само окружење и начин на који се генеришу спекулативни бинарни кодови за предложени СМР систем. Размотрене су и потребне функционалности симулатора за подршку спекулативном извршавању.

У десетој глави су представљени имплементациони детаљи у вези са интеграцијом SISC-WI протокола у симулатору UNISIM. Посебан нагласак је стављен на промене које је било неопходно урадити на постојећим модулима за процесорско језгро, контролер кеш меморије и заједничку магистралу, као и на увођење нових модула (распоређивач, арбитар за поништавање и арбитар за избор достављача података), како би се обезбедила потребна подршка спекулативном извршавању.

У закључку рада су резимиране активности спроведене у овом истраживању, истакнути остварени доприноси и резултати истраживања. На крају су указани и будући правци за даље истраживање.

3. ОЦЕНА ДИСЕРТАЦИЈЕ

3.1. Савременост и оригиналност

Проблем ефикасног извршавања секвенцијалних апликација на савременим СМР процесорима изазива велику пажњу истраживачке заједнице. Актуелност проблема доказује и чињеница да је предложено десетак академских и комерцијалних система са подршком за спекулативно извршавање нити, а опсежна упоредна анализа у овом раду, заснована на оригиналној класификацији, показује да је ова подршка често врло сложена. Предложено решење спекулативног СМР процесора има за циљ да смањи сложеност ове хардверско/софтверску подршке уз постизање што бољег односа цена/перформансе. Развијена су и описана три меморијска протокола за спекулацију и кохеренцију, као и два протокола за комуникацију на регистарском нивоу чија имплементациона сложеност практично не зависи од броја језгара. Предложени протоколи, поред осталог, отклањају неке препознате неефикасности код постојећих решења, као што су неуједначен саобраћај при завршавању нити и неприлагођена стратегија замене у кеш меморијама. Поред тога, описан је дистрибуирани механизам арбитрације за одређивање добављача података код регистарске и меморијске комуникације. Дефинисано је и ново модуларно симулационо окружење са тачношћу симулације на нивоу циклуса које дозвољава проширења библиотеке модула што омогућава симулацију и једног ширег спектраспекулативних СМР система. Потребно је нагласити да у доступној литератури за било који од постојећих спекулативних СМР система није разматрано слично решење механизма за поништавање нити које се заснива на реалним претпоставкама да се током текуће акције поништавања нити догоди нова акција поништавања нити или да се две акције поништавања нити догоде у истом тренутку.

3.2. Осврт на референтну и коришћену литературу

Списак литературе у докторској тези садржи 88 референци од значаја у научној области која се изучава у дисертацији што показује да је кандидат за разматрање проблема, дефинисање решења и реализацију детаљно проучио стање у области спекулативних СМР процесора. Референце обухватају широк опсег доступних публикација, од старијих до савремених, које дају преглед ширег стања у области и указују на актуелност и оригиналност кандидатових резултата. Два поглавља дисертације су потпуно посвећена упоредној критичкој анализи постојећих комерцијалних и академских решења. Искази у тим поглављима, као и у осталим деловима дисертације, добро су поткрепљени цитатима одговарајућих радова. Поред тога, литература садржи и девет публикације на којима је кандидат коаутор, а које су директно проистекле из рада на дисертацији.

3.3. Опис и адекватност примењених научних метода

Методологија истраживања у оквиру предложене докторске дисертације обухвата:

- прикупљање и сређивање података о постојећим решењима СМР процесора са спекулативном подршком из доступне литературе са циљем бољег упознавања,
- класификацију и компаративну анализу спекулативних СМР процесора са аспеката њихове подршке за комуникацију посебно на регистарском и посебно на меморијском нивоу, као и анализу њихових уочених недостатака у циљу прецизног дефинисања проблема истраживања,
- дефинисање предлога сопственог решења СМР процесора са подршком за спекулативно извршавање нити, са становишта архитектуре и спекулативних протокола на регистарском и меморијском нивоу,
- дефинисање више верзија протокола који омогућавају спекулативну комуникацију на регистарском и меморијском нивоу.

- развој симулационог окружења заснованог на симулатору UNISIM за верификацију и евалуацију предложеног решења SMP процесора са спекулативном подршком,
- дефинисање предлога у вези са избором одговарајућег преводиоца за MIPS архитектуру који се користи за паралелизацију секвенцијалних апликација и добијање спекулативних бинарних извршених датотека,
- провера исправности концепта кроз имплементацију протокола SISC-WI, најсложенијег дела подршке за спекулативно извршавање.

Примењена методологија у потпуности одговара стандардима научно-истраживачког рада. Такође, наведени поступци су у сагласности са постављеним циљевима у докторској дисертацији и укључују теоријски и експериментални рад.

3.4. Применљивост остварених резултата

Резултати који су приказани у оквиру докторске дисертације могу имати директну примену у виду реалне имплементације предложене хардверско/софтверске подршке за извршавање нити у спекулативном SMP процесору. Један од основних циљева предложеног решења је једноставнија хардверско/софтверска подршка за спекулативно извршавање нити у односу на постојеће системе. С обзиром да су протоколи прилагођени заједничкој магистралу, хардверска сложеност практично не зависи од броја језгара што обезбеђује директну скалабилност до нивоа који дозвољава сама магистрала. Све ово их чини врло погодним за имплементацију у реалном систему. Концепт имплементације је проверен и доказан интеграцијом најсложенијег дела подршке за спекулацију, у новом симулационом окружењу где су процесорска језгра симулирана реалном MIPS архитектуром. Окружење дозвољава симулацију на нивоу циклуса, па је била потребна врло детаљна и прецизна имплементација на врло ниском нивоу који је доста близак коначној имплементацији.

3.5. Оцена достигнутих способности кандидата за самостални научни рад

Уз претходно стечено искуство у професионалној и истраживачкој каријери кандидат се, кроз рад на докторској дисертацији, додатно развио у самосталног истраживача стичући значајно теоријско и практично искуство у свим фазама научно-истраживачког рада које су подразумевале праћење и проучавање адекватне литературе, пројектовање хардверско/софтверске подршке за предлог решења спекулативног SMP процесора, обраду, анализу и дискусију добијених резултата кроз писање техничких извештаја и научних публикација. Такође, кроз више усавршавања у области рачунарства (Италија, Шпанија) и међународну сарадњу са другим истраживачким групама које се баве истраживањима у области спекулативних SMP процесора (Француска, Шпанија, САД, Швајцарска), кандидат је усавршио своја техничка знања и успешно сарађивао са другим истраживачима на овом пољу. Током успостављања контаката и рада са другим истраживачким групама кандидат је исказао квалитет за тимски рад и блиску стручну и научну сарадњу. Начин на који је написана докторска дисертација уз научне доприносе који су представљени у њој, публиковани у часописима и представљени на конференцијама показују научну зрелост и способност приказивања резултата на јасан и концизан начин. Све ово показује да су квалификације и знања кандидата у потпуности у складу са међународним стандардима за научне истраживаче.

4. ОСТВАРЕНИ НАУЧНИ ДОПРИНОС

4.1. Приказ остварених научних доприноса

Научни доприноси приказани у оквиру тезе су следећи:

- оригиналне класификације спекулативних СМР система у односу на подршку за спекулацију и на регистарском и на меморијском нивоу,
- широка упоредна анализа постојећих спекулативних СМР система у погледу хардверске и софтверске подршке за спекулацију и на регистарском и на меморијском нивоу,
- предложено решење спекулативног СМР система које има једноставнију хардверско/софтверску подршку за спекулативно извршавање нити у односу на слична решења,
- предложена два нова протокола за регистарску комуникацију: основна варијанта - протокол SIC и проширена варијанта – протокол ESIC,
- предложена два нова меморијска протокола које интегришу одржавање кохеренције кеш меморија и подршку за спекулацију: протокол SISC-WI заснован на стратегији поништавања (као и његова верзија SISC-WI-RS која врши истовремену валидацију поништених копија) и протокол SISC-WU заснован на стратегији ажурирања,
- у свим варијантама регистарских и меморијских протокола предложен је и механизам дистрибуиране арбитрације на магистрали за избор одговарајућег достављача података на захтев неке нити,
- све три варијанте меморијских протокола користе прилагођени алгоритам замене у кеш меморији који при избору речи за замену прво узима у обзир њено спекулативно стање.
- ново модуларно симулационо окружење базирано на симулатору UNISIM који подржава симулацију на нивоу циклуса и одговарајући крос-компајлер,
- имплементација најсложенијег дела подршке за спекулацију, SISC-WI протокола, кроз додавање нових модула и модификацију постојећих симулаторских модула.

4.2. Критичка анализа резултата истраживања

У овој докторској дисертацији је јасно и детаљно дефинисан предлог свеобухватног решења спекулативног СМР система које са становишта односа цена/перформансе има једноставнију хардверско/софтверску подршку на регистарском и меморијском нивоу за спекулативно извршавање нити у односу на слична решења. Део дисертације је посвећен квалитативној упоредној анализи постојећих академских и комерцијалних СМР система са становишта хардверско/софтверске подршке за спекулативно извршавање на регистарском и меморијском нивоу. Ова анализа, следећи оригиналну класификацију, постиже обим и детаљност која се до сада није могла наћи у отвореној литератури.

У оквиру предложеног система издвајају се оригинална решења две варијанте протокола за регистарску комуникацију и три варијанте протокола за меморијску комуникацију, што такође сведочи о ширини захвата истраживања. Како су сви ови протоколи прилагођени заједничкој магистрали, код њих је предложен механизам дистрибуиране арбитрације за избор одговарајућег достављача података. Код меморијских протокола је предложен и прилагођени алгоритам замене речи у кеш меморији који узима у обзир њено спекулативно стање као примарни критеријум, уместо уобичајеног критеријума историје приступа коришћеног код свих других СМР система. С обзиром да доступни симулатори нису одговарали потребама и захтевима, развијено је и ново модуларно симулационо окружење базирано на симулатору UNISIM које подржава прецизну симулацију на нивоу циклуса, као и одговарајући крос-компајлер. Концепт имплементације развијених оригиналних решења је

проверен кроз интеграцију SISC-WI протокола, као најсложенијег дела подршке за спекулацију, у новом симулационом окружењу на врло ниском имплементационом нивоу.

4.3. Верификација научних доприноса

Кандидат је аутор/коаутор 11 научних публикација из области докторске дисертације: једног рада у међународном часопису категорије M23, 5 радова у зборницима међународних скупова (категирија M33), 2 рада у националним часописима (категирија M53) и 3 рада у зборницима националних скупова (категирија M63).

Категорија M23:

1. **Radulović, M.,** Tomašević, M., Milutinović, V.: "Register-level Communication in Speculative Chip Multiprocessors", *Advances in Computers*, Vol. 92, January 2014, pp. 1-66. (ISSN 0065-2458) (<http://dx.doi.org/10.1016/B978-0-12-420232-0.00001-5>), *impact factor*: 0.489 (2013)

Категорија M33:

1. **Radulović, M.,** Tomašević, M.: "An Aggressive Register-level Communication in a Speculative Chip Multiprocessor", *IEEE EUROCON2005 Conference*, November 21-24, 2005., Belgrade, Serbia and Montenegro, pp. 689-692
2. **Radulović, M.,** Tomašević, M.: "Support for Thread-level Speculation in Chip Multiprocessors", *ACACES 2007*, July 2007, L'Aquila, Italy, pp. 103-106.
3. **Radulović, M.,** Tomašević, M.: "Towards an Improved Integrated Coherence and Speculation Protocol", *IEEE EUROCON 2007 Conference*, September 2007, Warsaw, Poland, pp. 405-412.
4. **Radulović, M.,** Girbal, S., Tomašević, M.: "Simulation Support for Speculative Multithreading Protocols", *ACACES 2008*, July 2008, Fiuggi, Italy, pp. 283-286.
5. **Radulović, M.,** Girbal, S., Tomašević, M.: "Evaluating the SISC TLS protocol through Structural Simulation", *ACACES 2009*, July 2009, Terassa, Spain, pp. 319-322.

Категорија M53:

1. **Radulović, M.,** Tomašević, M.: A Proposal for Register-level Communication in a Speculative Chip Multiprocessor, *ETF Journal of Electrical Engineering*, Vol.15, No.1, pp. 91-98, Podgorica, Serbia and Montenegro, May 2006.
2. **Radulović, M.,** Tomašević, M.: "On Reducing Overheads in CMP TLS Integrated Protocols", *IPSI Transactions On Internet Research*, Volume 3, Number 1, January 2007, pp. 11-17.

Категорија M63:

1. **Radulović, M.,** Tomašević, M.: "A Proposal for Register-level Communication in a Speculative Chip Multiprocessor", *Proc. 49th ETRAN Conference*, Budva, 5-10 June, 2005, Vol III, pp. 88-91, (Reprinted in *ETF Journal of Electrical Engineering*, Vol.15, No.1, pp. 91-98, Podgorica, May 2006)
2. Tomašević, M., **Radulović, M.**: "Speculative Chip Multiprocessors", - *Proceedings of the Workshop Contemporary Mathematics, Physics and Biology*, 8-9 September 2005, University of Montenegro, Podgorica, pp. 168-186.
3. **Radulović, M.,** Tomašević, M.: "An Analysis of Speculation and Coherence Protocols in CMPs", - *Proc. 50th ETRAN Conference*, Belgrade, 6-8 June, 2006, Vol III, pp. 38-41.

Такође, Комисији је познато да се у припреми налазе још неки радови који се заснивају на резултатима истраживања представљеним у овој дисертацији.

5. ЗАКЉУЧАК И ПРЕДЛОГ

Кандидат Милан Радуловић се у својој докторској дисертацији бавио сложеном и актуелном проблематиком у области архитектуре и организације паралелних система, а таква истраживања су доста ретка у нашем окружењу. Текст дисертације написан је прецизно и разумљиво и добро је организован кроз поглавља и одељке. Циљеви дисертације јасно су формулисани и мотивисани, а резултати истраживања систематски изложени, тако да се научни доприноси могу недвосмислено утврдити. У дисертацији је предложен спекулативни СМР систем са добрим односом цена/перформансе. Развијена је и детаљно описана подршка за спекулативно извршавање нити која се састоји од више варијанти протокола који омогућавају комуникацију и на регистарском и на меморијском нивоу и који превазилазе неке неефикасности препознате код постојећих система. Истраживачки рад у оквиру ове дисертације је резултовао и новим модуларним симулационим окружењем за спекулативне СМР процесоре у којем је извршена провера концепта кроз имплементацију најсложенијег дела ове подршке, чиме је доказан потенцијал за његову практичну имплементацију.

Комисија констатује да дисертација садржи оригиналне научне доприносе, испуњава све законске, формалне и суштинске услове, као и све критеријуме који се уобичајено примењују приликом вредновања докторских дисертација на Електротехничком факултету у Београду. Имајући у виду све што је изнесено у овом извештају и ценећи остварене резултате, као и испољене способности кандидата, са задовољством предлажемо Научно-наставном већу Електротехничког факултета Универзитета у Београду да се докторска дисертација под називом „Предлог подршке за спекулативно извршавање нити у СМР процесорима“ кандидата мр Милана Радуловића прихвати, изложи на увид јавности, упути на коначно усвајање Већу научних области техничких наука Универзитета у Београду и кандидату одобри усмена одбрана.

У Београду, 28.11.2014. године

ЧЛАНОВИ КОМИСИЈЕ



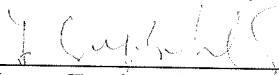
др Мило Томашевић, ванредни професор
Универзитет у Београду – Електротехнички факултет



др Вељко Милутиновић, редовни професор
Универзитет у Београду – Електротехнички факултет



др Душан Старчевић, редовни професор
Универзитет у Београду – Факултет за организационе науке



др Јован Ђорђевић, редовни професор
Универзитет у Београду – Електротехнички факултет



др Зоран Јовановић, редовни професор
Универзитет у Београду – Електротехнички факултет